

INRODUCERE

1. SCURT ISTORIC

Circuitele numerice se caracterizează printr-o dublă natură. Din punct de vedere fizic sunt circuite electronice ce trebuie să funcționeze corect din punct de vedere electronic, iar pe de altă parte au o natură logică prin care trebuie să asigure o funcționare corectă a unei funcții logice date.

Din punct de vedere logic circuitele numerice sunt reprezentate de un număr limitat de tipuri de circuite.

Funcțiile logice de bază ce exprimă natura logică a circuitelor numerice sunt descrise de algebra booleană.

Algebra logică sau algebra booleană constituie fundamentalul teoretic al naturii logice a circuitelor numerice sau circuite digitale. Apariția circuitelor care în funcționare pot avea două stări distințe a condus la aplicarea în tehnică a principiilor logicii binare.

Algebra logică se poate defini pornind de la mulțimea $M = \{0,1\}$. Pe această mulțime se definesc operațiile elementare, care sunt realizate prin circuite numerice fundamentale (numite și portă logice).

Din punct de vedere istoric încă din anul 1926 s-a anticipat de către Lilienfeld, Heil, Shockley și alții posibilitatea de realizare a unui dispozitiv semiconductor. Prima propunere de realizare a unui dispozitiv semiconductor a fost făcută în anul 1930 de către Lilienfeld (1930) respectiv Heil (1935), care au patentat primul tranzistor MOS cu efect de câmp (FET). Realizarea unui astfel de dispozitiv s-a produs în anul 1959, când MM (Ioan) Atalla și Dawon Kahng au realizat cu succes la „Bell Telephone Labs” primul *tranzistor unipolar* cu efect de câmp (FET) deci după 30 de ani de la primele considerente teoretice privind posibilitatea dezvoltării unui dispozitiv semiconductor.

Primul *tranzistor bipolar* a fost inventat tot la „Bell Labs” de către William Shockley, Walter Brattain, și John Bardeen în anul 1947.

În anul 1958 firma Texas Instruments, a reaizat primul *circuit integrat numeric* de către Jack Kilby.

Comercializarea circuitelor integrate s-a început în anul 1960, cu circuitele integrate din cadrul familiei RTL (Resistor – Transistor Logic) și RCTL (Resistor – Capacitor-Transistor Logic).

Un pas în evoluția circuitelor integrate la constituit apariția circuitelor integrate DTL (Diode – Transistor Logic), ce au constituit avanconica dezvoltării circuitelor TTL (Transistor Transistor Logic), una dintre cele mai performante circuite integrate și care au determinat evoluția fără precedent a calculatoarelor numerice. Această familie de circuite integrate prin evoluțiile ulterioare, prin serii cu performanțe tot mai ridicate a dominat piața de circuite integrate aproape trei decenii. În prezent tehnologia TTL a ajuns în faza de maximă maturitate, fiind de așteptat evoluții nesemnificative pe această direcție. În prezent familia circuitelor integrate TTL se găsește într-o fază în care o serie de performanțe îi sunt depășite de alte tehnologii de circuite integrate. Cu toate acestea numărul mare de tipuri de circuite fabricate în prezent, facilitățile de utilizare, vasta experiență acumulată în decursul timpului, posibilități multiple de utilizare în aplicații, fac ca familia de circuite integrate TTL să rămână încă una dintre cele mai utilizate familii de circuite integrate numerice.

Primele *circuite integrate bipolare* TTL au apărut în anul 1964 fiind produse de către firma Texas Instruments.

Dezvoltarea tehnologiei MOS(Metal – Oxide – Semiconductor) a permis ca în 1970 să apară primele *circuite integrate unipolare*. Prin perfecționare tehnologică, în anul 1975 s-au realizat primele circuite integrate CMOS(Complementary - Metal – Oxide – Semiconductor), care prin serile performante HC și AC au determinat ca o mare parte dintre sistemele numerice să utilizeze tot mai frecvent această tehnologie. În prezent sunt propuse o gamă largă de versiuni de circuite CMOS cu tendință de a micșora tensiunilor de alimentare și de apropiere a nivelor logice. Familia AUC(Advanced Ultra- Low- Voltage CMOS) de exemplu poate lucra cu tensiuni de alimentare de 0,8V.

Pentru aplicații care impun frecvențe foarte mari de lucru în anul 1970 firmele Motorola și Fairchild au lansat familia de circuitele integrate ECL (Emitter Coupled Logic) , care în prezent prin serile 100k și 300 permit ca circuitele integrate să poată lucra la frecvențe de lucru extrem de mari, peste 5GHz, cu timp de propagare de ordinul a 100ps(pico secunde= 10^{-12} secunde).

În ultima perioadă prin creșterea gradului de integrare, a frecvențelor de lucru, dorința de a scădea consumul, s-a reușit realizarea unor circuite integrate mixte bipolare TTL sau ECL combinate cu tehnologia CMOS, numite și circuite integrate BiCMOS. Primele circuite integrate BiCMOS au fost realizate în anul 1987 de către firmele Texas Instrumens și Philips. Se constată o tendință de a reduce tensiunile de alimentare de la 5v la 2v sau chiar mai mici.

Un rezumat al anului de apariție al unor circuite integrate se prezintă mai jos.

1958 Jack Kilby inventează primul circuit integrat;

1960 se introduce familia RTL (Resistor – Transistor Logic);

1961 apare familia DTL (Diode – Transistor Logic);

1964 primul circuit TTL (Transistor Transistor Logic);

1965 primul calculator IBM cu circuite integrate TTL;

1972 apare seria LS-TTL și S-TTL (Low-Power-Schottky și Schottky);

1975 prima serie CMOS (seria 4000);

1980 se produc primele circuite din seria HC și HCT (High- Speed CMOS);

1981 sunt introduse în fabricație serile ALS și AS (Advanced Low Power Schottky și Advanced Schottky) din cadrul familiei TTL;

1984 se prezintă seria F (Fast)TTL ;

1986 apare seria AC(Advanced CMOS) și ACT(Advanced CMOS Compatibility TTL) ;

1987 este anunțată prima familia BiCMOS (BCT);

1990 apare seria ABT (Advanced BiCMOS Technology);

1993 se lansează în fabricație circuitele din serile LVC(Low- Voltage CMOS), LV(Low- Voltage CMOS Technology) LVTTL(Low- Voltage TTL):

1994 seria ALVC (Advanced Low- Voltage CMOS) și CBT (Crossbar Technology);

1996 sunt prezentate serile AHC (Advanced High- Speed CMOS), AHCT (Advanced High-Speed CMOS Compatibility TTL), ALVT (Advanced Low- Voltage BiCMOS Technology);

1997 se fabrică seria CBTLV (CBT Low- Voltage Technology);

1999 se prezintă seria AVC (Advanced Very Low- Voltage CMOS);

2000-2001 se anunță fabricare circuitelor integrate de performanțe foarte ridicate CMOS cu consum foarte redus și alimentat între 0,8V și 1,8V și anume seria AUC (Advanced Ultra- Low- Voltage CMOS).

1.1 BAZA LOGICĂ A CIRCUITELOR INTEGRATE DIGITALE

Cum s-a aratat circuitele digitale au o dublă natură, în sensul că trebuie să asigure o funcționare logică corectă dar și o funcționare electronică adecvată. Din acest punct de vedere circuitele numerice sunt total diferite de circuitele electronice analogice atât din punct de vedere funcțional dar și din punct de vedere a modului de proiectare. Mai mult funcționarea

corectă a circuitelor numerice trebuie să fie satisfăcută în toate condițiile de utilizare legate de temperatura de lucru, tensiune de alimentare, numărul de calculatoare interconectate și altele care vor fi discutate mai târziu.

În continuare se vor prezenta principalele operații logice, tabelele de adevăr și simbolurile utilizate pentru circuitele numerice fundamentale.

a) Funcția logică **NU**, sau negație, este definită prin tabelul de adevăr 1.1.

În figura 1.1 se reprezintă simbolurile utilizate pentru circuitul logic NU, unde A este variabila logică de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

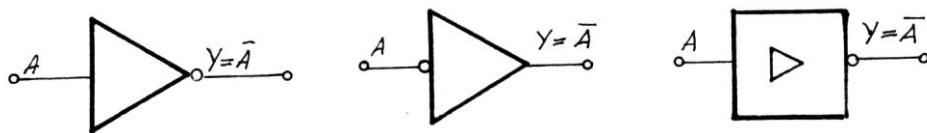


Figura 1.1

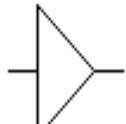
Tabelul 1.1.

A	$Y = \bar{A}$
0	1
1	0

b) Funcția logică **DA**, sau de repetare, este definită prin tabelul de adevăr 1.2.

În figura 1.2 se reprezintă simbolurile utilizate pentru circuitul logic DA, unde A este variabila logică de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

Tabelul 1.2.



A	$Y = A$
0	0
1	1

Figura 1.2

c) Funcția logică **SAU** (OR în engleză), sau sumă logică, sau reuniune și este definită în tabelul 1.3. În figura 1.3. se reprezintă simbolurile utilizate pentru funcția logică SAU, unde A și B sunt variabilele logice de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

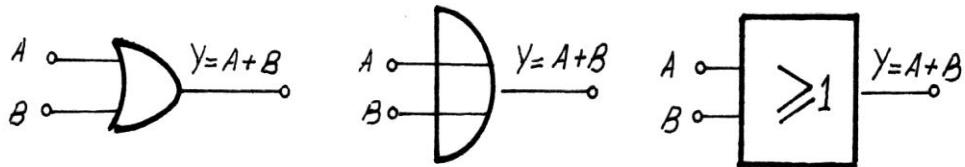


Figura 1.3

Tabelul 1.3.

A	B	$Y=A+B$
0	0	0
0	1	1
1	0	1
1	1	1

d) Funcția logică **SI** (AND în engleză), sau produsul logic, sau intersecția, este definită prin tabelul 1.4. În figura 1.4. se reprezintă simbolul pentru circuitul elementar SI, unde A și B sunt variabilele logice de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

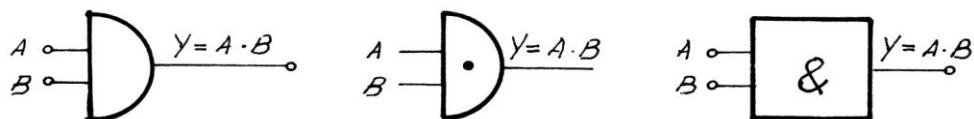


Figura 1.4

Tabelul 1.4

A	B	$Y=A \bullet B$
0	0	0
0	1	0
1	0	0

1	1	1
---	---	---

- e) Funcția logică **SI-NU** (NAND) este definită prin tabelul 1.5, iar simbolul circuitului elementar se reprezintă în figura 1.5, unde A și B sunt variabilele logice de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

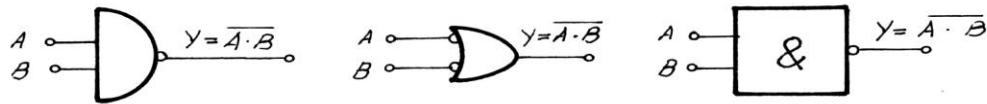


Figura 1.5

Tabelul 1.5

A	B	$Y = \overline{A \bullet B}$
0	0	1
0	1	1
1	0	1
1	1	0

- f) Funcția logică **SAU-NU** (NOR) este definită prin tabelul de adevăr 1.6, iar simbolul circuitului elementar se reprezintă în figura 1.6, unde A și B sunt variabilele logice de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

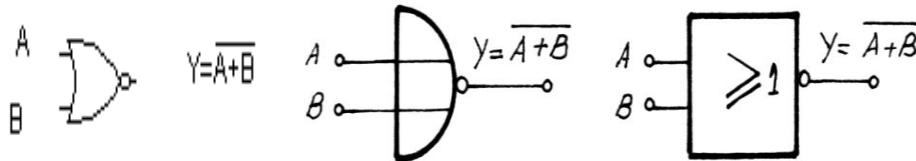


Figura 1.6

Tabelul 1.6.

A	B	$Y = \overline{A + B}$

0	0	
0	1	
1	0	
1	1	

g) Operația logică **SAU-EXCLUSIV** (XOR în engleză), sau suma modul doi este definită prin tabelul 1.7 Simbolul pentru circuitul elementar SAU-EXCLUSIV se reprezintă în figura. 1.7, unde A și B sunt variabilele logice de la intrare, iar Y reprezintă funcția logică obținută la ieșire.

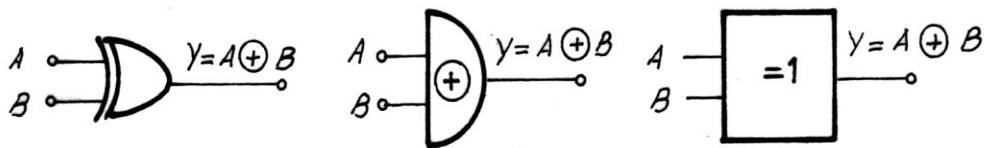


Figura 1.7

Tabelul 1.7

A	B	Y=A⊕B
0	0	0
0	1	1
1	0	1
1	1	0

h) Operația logică **COINCIDENTA** este definită prin tabelul de adevar 1.8, iar simbolul circuitului se reprezinta in figura 1.8, unde A si B sunt variabilele logice de la intrare, iar Y reprezinta functia logica obtinuta la ieșire.

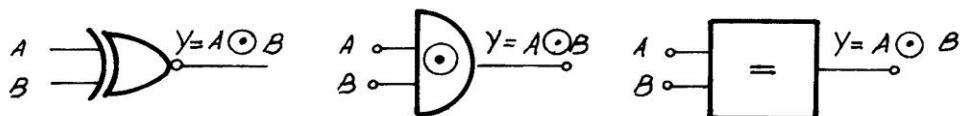


Figura 1.8

Tabelul 1.8

A	B	Y= A ⊙ B = $\overline{A \oplus B}$
0	0	1

0	1	0
1	0	0
1	1	1

Între operațiile de bază definite mai sus se pot stabili o serie de proprietăți care se vor prezenta în continuare, fără demonstrații.

1) Asociativitatea:

$$A \bullet (B \bullet C) = (A \bullet B) \bullet C$$

$$A + (B + C) = (A + B) + C$$

2) Absorbție:

$$A \bullet (A + B) = A$$

$$A + (A \bullet B) = A$$

3) Comutativitate:

$$A \bullet B = B \bullet A$$

$$A + B = B + A$$

4) Distributivitatea:

$$A \bullet (B + C) = (A \bullet B) + (A \bullet C)$$

$$A + (B \bullet C) = (A + B) \bullet (A + C)$$

5) Idem potență:

$$A \bullet A = A$$

$$A + A = A$$

6) Element identitate:

$$A \bullet 1 = A$$

$$A + 0 = A$$

7) Legile lui 1 și 0

$$A \bullet 0 = 0$$

$$A + 1 = 1$$

8) Element de negație

$$A \bullet \bar{A} = 0$$

$$A + \bar{A} = 1$$

9) Dubla negație

==

$$\bar{\bar{A}} = A$$

10) Relațiile lui De Morgan:

$$\overline{A \bullet B} = \bar{A} + \bar{B}$$

$$\overline{A + B} = \bar{A} \bullet \bar{B}$$

1.1 SEMNALE DE BAZĂ ÎN CIRCUITELE DIGITALE

Funcția unui circuit numeric se caracterizează printr-o transformare calitativă a energiei electrice, care traversează de la intrare la ieșire circuitul respectiv.

Mărimea electrică aplicată la intrare se va numi semnal, iar mărimea electrică de la ieșirea circuitului numeric se va numi răspuns.

Un circuit numeric are la intrare un semnal ce poartă numele de impuls.

Definirea impulsului nu este simplă și acest termen trebuie folosit cu atenție, ținând seama atât de forma semnalului electric cât și de configurarea circuitului prin care se transmite semnalul.

Prin impuls electric se înțelege o tensiune sau un curent care diferă de zero sau de o mărime constantă numai în decursul unui interval de timp suficient de scurt, mai mic sau comparabil cu durata regimului tranzitoriu al circuitului prin care se transmite impulsul.

Din punct de vedere electric un circuit numeric trebuie să genereze la ieșire un răspuns de forma tot unui impuls.

Un circuit numeric poate distorsiona, transforma, amplifica și memora un impuls electric. În acest sens sunt necesare de a găsi totalitatea mijloacelor și metodelor de generare, transformare, amplificare și memorare a impulsurilor electrice. Pentru atingerea acestor obiective este necesar de a cunoaște modul cel mai corect de definire a unui impuls electric. Forma unui impuls de tensiune ideal este reprezentată în figura 1.9.

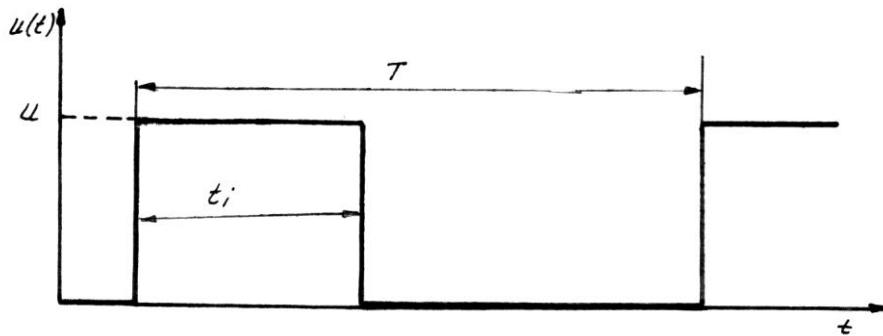


Figura 1.9

Unde : U - reprezintă amplitudinea impulsului și se exprimă în volți (V)

t_i - exprimă durata impulsului și se măsoară în secunde(sec) sau subunități de secundă: milisecunde(ms) = 10^{-3} sec; microsecunde(μ s) = 10^{-6} sec; nanosecunde (ns) = 10^{-9} sec; picosecunde (ps) = 10^{-12} sec.

T - reprezintă durata de repetiție a impulsului și se măsoară de asemenea în secunde(sec) sau subunități de secundă: milisecunde(ms) = 10^{-3} sec; microsecunde(μ s) = 10^{-6} sec; nanosecunde (ns) = 10^{-9} sec; picosecunde (ps) = 10^{-12} sec.. Frecvența se utilizează și mărimea ce exprimă frecvența de repetiție care este egală cu $1/T$, ce se măsoară în Hertz(H), sau multipli de hertz: kilohertz(KH)= 10^3 H, megahertz(MH)= 10^6 H, gigahertz(GH)= 10^9 H.

Orice comutare – conectare și deconectarea unor elemente pasive și active, a unor surse de tensiune, surcircuitarea unor anumite laturi, modificările bruse ale anumitor parametrii produce în circuit un proces tranzitoriu. Acest proces este condiționat de faptul că energia câmpurilor electromagnetice, asociate circuitului, este diferită în diverse regimuri staționare, iar modificarea prin salt a energiei, adică variația energiei cu o mărime finită într-un interval de timp infinit de mic, nu este posibilă din pricina puterii limitate a surselor de energie existente.

Din definiția impulsului se vede că saltul de tensiune (current) trebuie să fie mai mic (exprimat în secunde) decât procesul tranzitoriu din circuit, dar pe lângă regimul tranzitoriu la definirea unui impuls mai trebuie să se ia în considerare și intervalul minim de timp dintre impulsurile succesive.

Dacă se presupune că la intrarea unui cuadripol se aplică semnalul din figura 1.10.a pentru care perioada de repetiție a tensiunii este mult mai mare decât durata regimului tranzitoriu (τ), în acest caz se poate folosi termenul de impuls pentru semnalul din figura 1.10.a, iar răspunsul cuadripolului este indicat în figura 1.10.b.

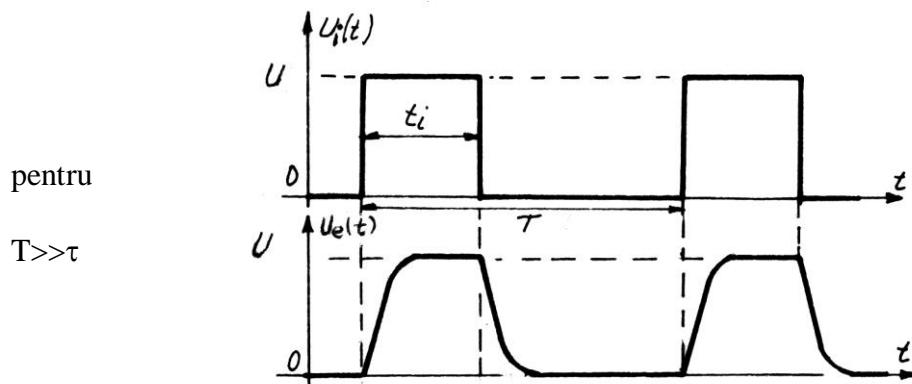


Figura 1.10

Dacă la intrarea aceluiași circuit se aplică un semnal a cărui perioadă de repetiție a tensiunii este mai mică decât durata regimului tranzitoriu (figura 1.11), în acest caz tensiunea din figura 1.11.a nu poate fi considerată impuls; ea se definește cu termenul de tensiune rectangulară, iar răspunsul reprezentat în

circuitului este
figura 1.11.b.

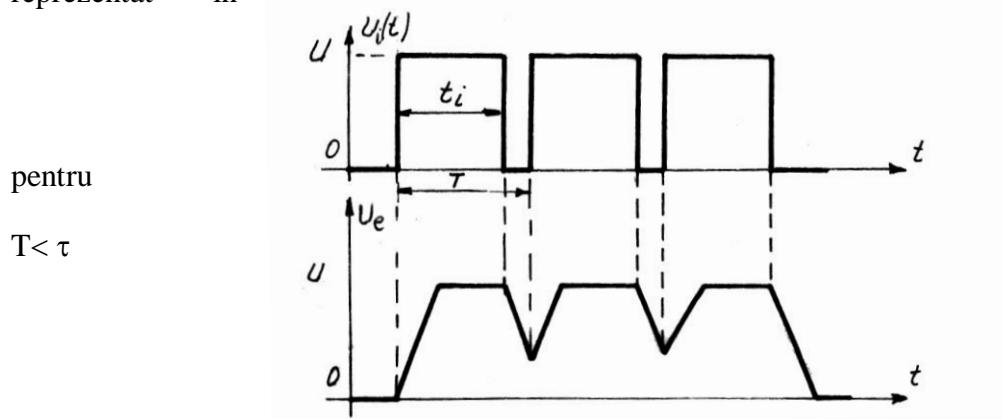


Figura 1.11

În realitate, impulsurile nu au forma ideală indicată în figura 1.9. Forma unui impuls real este reprezentată în figura 1.12, împreună cu parametrii cei mai importanți:

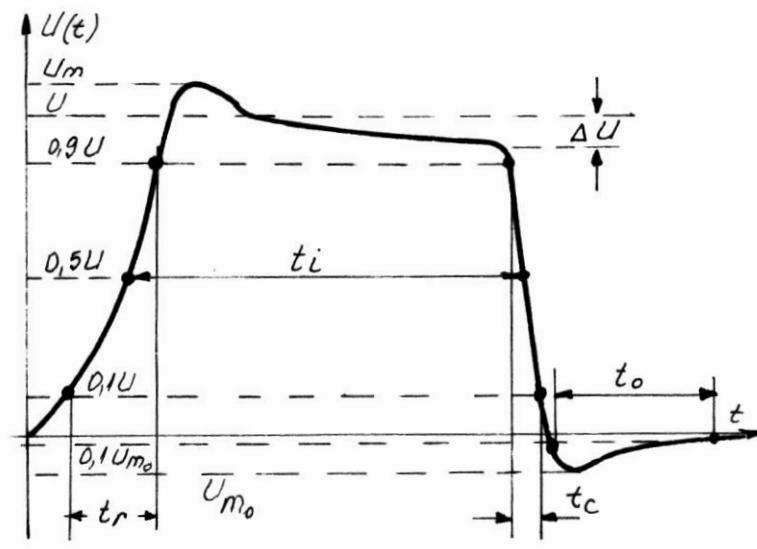


Figura 1.12

Unde: U = Amplitudinea impulsului(valoarea maximă);

t_i = durata impulsului;

t_r = durata timpului de ridicare (front anterior);

t_c = durata timpului de cădere (front posterior);

ΔU = cădere de palier;

U_m = amplitudinea de supra-depăşire;

U_{m_0} = amplitudinea de sub-depăşire;

t_o = durata de revenire a impulsului .

La determinarea parametrilor de timp ai unui impuls real se folosesc nivelele convenționale de referință ce exprimă un procent bine determinat din valoarea finală a amplitudinii impulsului. Spre exemplu timpul de ridicare se definește ca fiind intervalul de timp necesar ca tensiunea U

(t) să crească de la valoarea 0,1 U la 0,9 U, iar timpul de coborâre se definește ca intervalul de timp necesar ca tensiunea U (t) să scadă de la valoarea 0,9 U la 0,1 U.

Deseori avem de a face cu șiruri de impulsuri (tren de impulsuri) care se repetă periodic. Un asemenea șir se caracterizează prin coeficientul de umplere N și frecvența de repetiție F:

$$N = \frac{t_i}{T} \quad \text{și} \quad F = \frac{1}{T}$$

Unde: T este perioada de repetiție a impulsurilor, iar t_i durata impulsului.

CLASIFICAREA METODELOR DE ANALIZA A CIRCUITELOR DIGITALE

Studiul circuitelor numerice se poate face prin diverse metode matematice, care au fost concepute pentru circuite liniare cu parametrii concentrați. Aplicarea acestor metode este condiționată de posibilitatea aproximării prin segmente de dreaptă a caracteristicilor elementare neliniare care intră în componența circuitelor studiate.

Principalele metode de analiză a regimurilor tranzitorii, caracteristica circuitelor pentru impulsuri, sunt următoarele:

1. Metoda clasică a rezolvării ecuațiilor integro - diferențiale asociate circuitului.
2. Metode care se bazează pe principiul suprapunerii efectelor:

METODA

RĂSPUNSUL CIRCUITELOR LINIARE CU O SINGURA CONSTANTA DE TEMP Prin atribuirea unei ecuații diferențiale

În studiul multor circuite digitale se întâlnesc procese tranzitorii descrise de o ecuație diferențială de ordinul întâi:

$$\tau \frac{dx(t)}{dt} + x(t) = z(t) \quad (2.1)$$

unde: $x(t)$ - este funcția de timp căutată (tensiune sau curent)(Ue)

τ – constanta de timp a circuitului(RC)

$z(t)$ – tensiunea (sau curentul) sursei exterioare (semnal treapta)(Ui)

Prin astfel de ecuații se descriu procesele tranzitorii dintr-un circuit, care conține alături de rezistențe și surse exterioare și un element reactiv; capacitate sau inductanță.

Soluția generală a ecuației diferențiale din relația (2.1) poate fi reprezentată sub forma:

$$x(t) = x_1(t) + x_2(t) \quad (2.2)$$

unde:

$x_1(t)$ - este o soluție particulară a ecuației diferențiale

$x_2(t)$ - soluția generală a ecuației omogene diferențiale prezentată în relația (2.3)

$$\tau \frac{dx_2(t)}{dt} + x_2(t) = 0 \quad (2.3)$$

După cum se știe răspunsul ecuației omogene diferențiale este dat mai jos

$$x_2(t) = Ae^{pt}$$

unde A este o constantă arbitrară, iar p este rădăcina ecuației caracteristice:

$$p + 1 = 0: \text{ rezultă că } p = -\frac{1}{\tau}$$

$$\text{prin urmare: } x_2(t) = A \cdot e^{-\frac{t}{\tau}}$$

și conform relației (2.10) soluția generală a ecuației diferențiale devine:

$$x(t) = x_1(t) + A \cdot e^{-\frac{t}{\tau}} \quad (2.4)$$

Caracterul soluției particulare $x_1(t)$ depinde de caracterul semnalului extern. Când semnalul extern este un semnal treaptă rezultă că:

$$x(t) = z_0 = \text{const}; \text{ pentru } t \geq 0$$

Deci soluția particulară $x_1(t)$ va fi de asemenea o constantă. Dacă în relația (2.3) se pune $t = \infty$ se obține:

$$x(\infty) = x_1$$

adică x_1 este egal cu valoarea funcției căutate în regim staționar.

Luând în considerare relația (2.4) relația (2.3) ia forma:

$$x(t) = x(\infty) + A \cdot e^{-\frac{t}{\tau}} \quad (2.5)$$

Făcând pe $t=0$ se obține:

$$A = x(0) - x(\infty)$$

Înlocuind pe A din relația (2.5), expresia generală a răspunsului va fi:

$$x(t) = x(\infty) + [x(0) - x(\infty)] e^{-\frac{t}{\tau}} \quad (2.6)$$

Astfel, dacă într-un circuit de ordinul întâi acționează doar surse de tensiune continue (sau curent) se poate scrie expresia $x(t)$ pentru orice tensiune sau curent tranzitoriu din circuit conform cu relația (2.6), determinând în prealabil valoarea inițială $x(0)$ și cea staționară $x(\infty)$ și constanta de timp a circuitului.

Cu ajutorul, relației (2.14) se poate determina intervalul de timp t de la t_2 la t_1 în cursul căruia funcția ce variază exponențial, crește de la valoarea $x(t_1)$ la $x(t_2)$.

Conform cu (2.14)

$$x(t_1) = x(\infty) - [x(\infty) - x(0)] e^{-\frac{t_1}{\tau}}$$

de unde:

$$t_1 = \tau \ln \frac{x(\infty) - x(0)}{x(\infty) - x(t_1)}$$

și analog

$$t_2 = \tau \ln \frac{x(\infty) - x(0)}{x(\infty) - x(t_2)}$$

Rezultă intervalul de timp, sau timpul de tranziție dintre cele două momente de timp t de la t_2 la t_1 :

$$t = t_2 - t_1 = \tau \ln \frac{x(\infty) - x(t_1)}{x(\infty) - x(t_2)} \quad (2.7)$$

Această relație va fi des utilizată la determinarea duratei impulsurilor, a fronturilor și a diverselor intervale de timp.

CIRCUITE RC TRECE-SUS.

Circuitul RC din figura 3.1 constituie un filtru trece-sus: datorită faptului că reactanța capacitivă scade cu creșterea frecvenței; circuitul se comportă ca un divizor de tensiune a cărui raport de divizare depinde de frecvența. Dacă semnalul aplicat circuitului este nesinusoidal, componentele sale de frecvență înaltă apar la ieșire cu o atenuare mai mică decât componentele de frecvență joasă. La frecvența zero reactanța capacitivă devine infinită și componenta continuă a semnalului nu este transmisă la ieșire; datorită acestei proprietăți circuitul din figura 3.1. se folosește pentru separarea unor circuite în curent continuu.

În continuare se va analiza comportarea acestui circuit față de diferite forme de semnal aplicate la intrarea lui: semnal sinusoidal, semnal treaptă, impuls, semnal rectangular, semnal exponențial și semnal liniar variabil. Aceste semnale sunt considerate cele mai frecvent întâlnite în practică.

Semnal treaptă

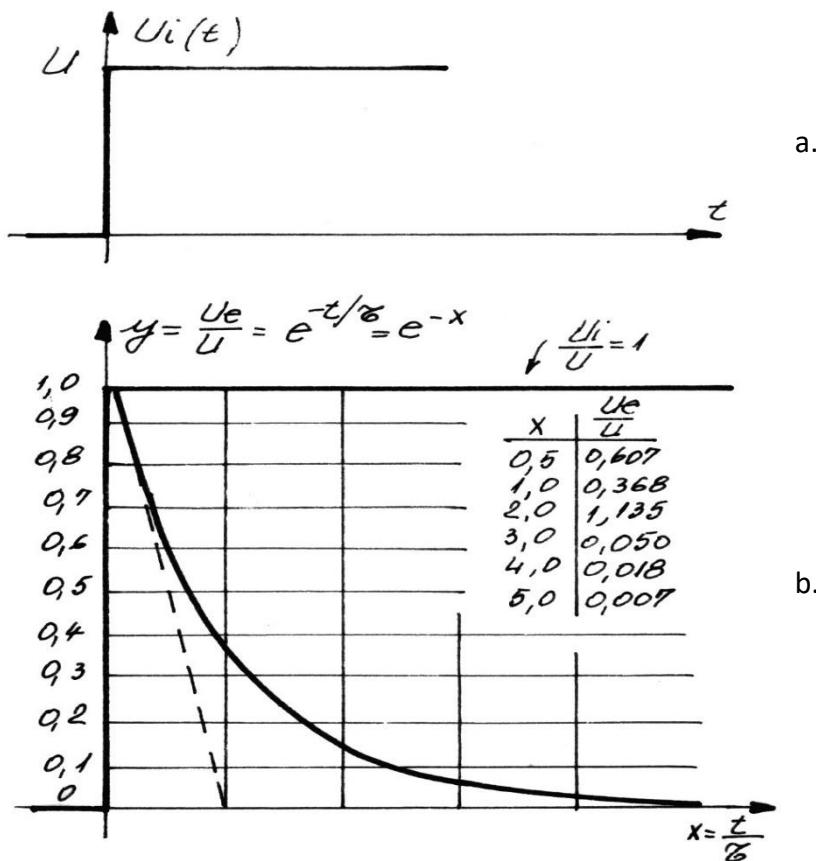


Figura 3.2

Pentru a determina răspunsul circuitului se va aplica relația:

$$u_e = u_e(\infty) + [u_e(0) - u_e(\infty)]e^{-\frac{t}{\tau}}$$

unde:

$$u_e(0) = U_{int} \text{ (valoarea initială)}$$

$$u_e(\infty) = U_{fin} \text{ (valoarea finală)}$$

deci:

$$u_e(t) = U_{fin} + (U_{int} - U_{fin})e^{-\frac{t}{\tau}}$$

dar:

$$U_{int} = U$$

$$U_{fin} = 0$$

Răspunsul circuitului RC când la intrare se aplică un semnal treaptă devine:

$$u_e(t) = U \cdot e^{-\frac{t}{\tau}} \quad (3.4)$$

În figura 3.2.b sunt reprezentate pe același grafic semnalul de la intrarea și ieșirea circuitului RC.

Timpul de încărcare a capacității C este dat de relația:

$$t_c = t_2 - t_1 = \tau \ln \frac{u_e(\infty) - u_e(t_1)}{u_e(\infty) - u_e(t_2)} = \tau \ln \frac{u_e(t_1)}{u_e(t_2)}$$

De exemplu, se dorește timpul de cădere de la 0,9 U la 0,1 U adică $u_e(t_2) = 0,1 U$ și $u_e(t_1) = 0,9 U$

$$t_c = \tau \ln \frac{0,9U}{0,1U} = 2,2RC$$

În figura 3.2.b răspunsul circuitului este reprezentat grafic folosind unități relative pe ordonata $\frac{u_e}{U}$ și pe abscisa $\frac{t}{\tau}$, unde $\tau = RC$.

Semnal impuls

Un impuls ideal are forma din figura 3.3.a și poate fi considerat ca suma dintre un semnal treaptă pozitiv (+U) aplicat la momentul $t = 0$ respectiv, un semnal treaptă negativ (-U) aplicat la momentul $t = t_1$ (figura 3.3.b și c).

În intervalul de timp $[0, t]$ răspunsul circuitului este același ca la un semnal treaptă, adică:

$$u_e = U \cdot e^{-t/RC}. \quad (3.5)$$

La momentul $t = t_1$, impulsul de la intrare are un salt și, deoarece tensiunea la bornele condensatorului nu se poate schimba brusc, tensiunea de ieșire va avea și ea o variație (salt) de $-U$. În continuare semnalul de la ieșire tinde asymptotic spre zero (figura 3.3.d).

Pentru $t > t_i$, răspunsul este dat de relația:

$$u_e(t) = U(e^{-\frac{t_i}{RC}} - 1)e^{-\frac{(t-t_i)}{RC}} \quad (3.6)$$

Se observă că, datorită trecerii prin un circuit RC trece-sus impulsul este distorsionat.

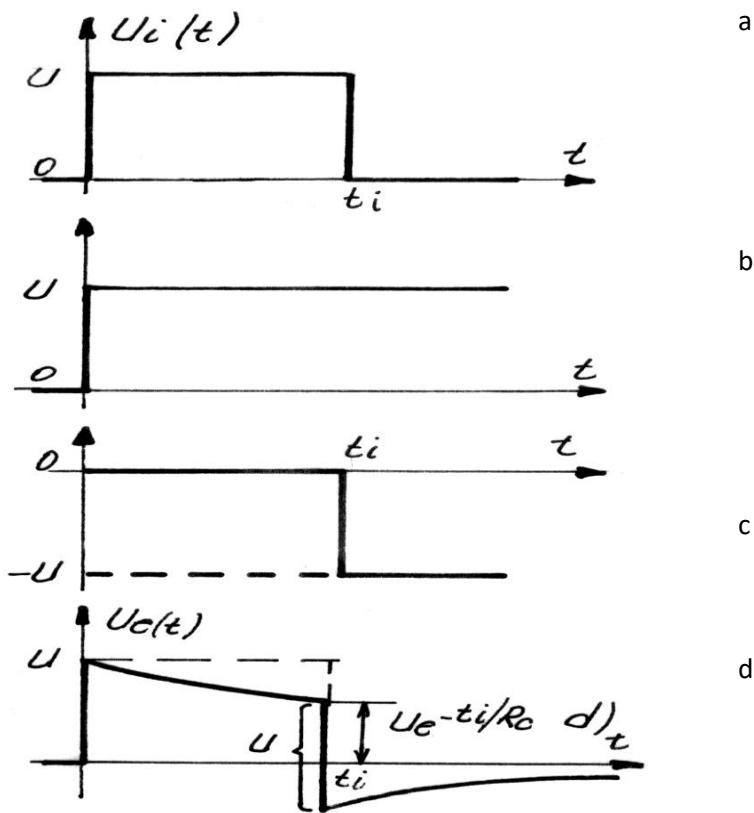


Figura 3.3

Pentru a minimiza aceste distorsiuni este necesar să se aleagă o constantă de timp RC mult mai mare decât t_i , în acest caz răspunsul circuitului va avea forma din figura 3.4.a. Dacă constanta de timp RC este mult mai mică decât t_i , răspunsul are forma din figura 3.4.b.

În figura 3.4c sunt date răspunsurile circuitului RC la diverse rapoarte dintre constanta de timp a circuitului, τ și durata impulsului la intrare t_i .

Observați. Indiferent ce valoare are constanta de timp RC a circuitului, aria de deasupra abscisei (A_1) este întotdeauna egală cu aria de sub abscisă (A_2) pentru că componenta continuă a răspunsului este nulă, datorită prezenței condensatorului C.

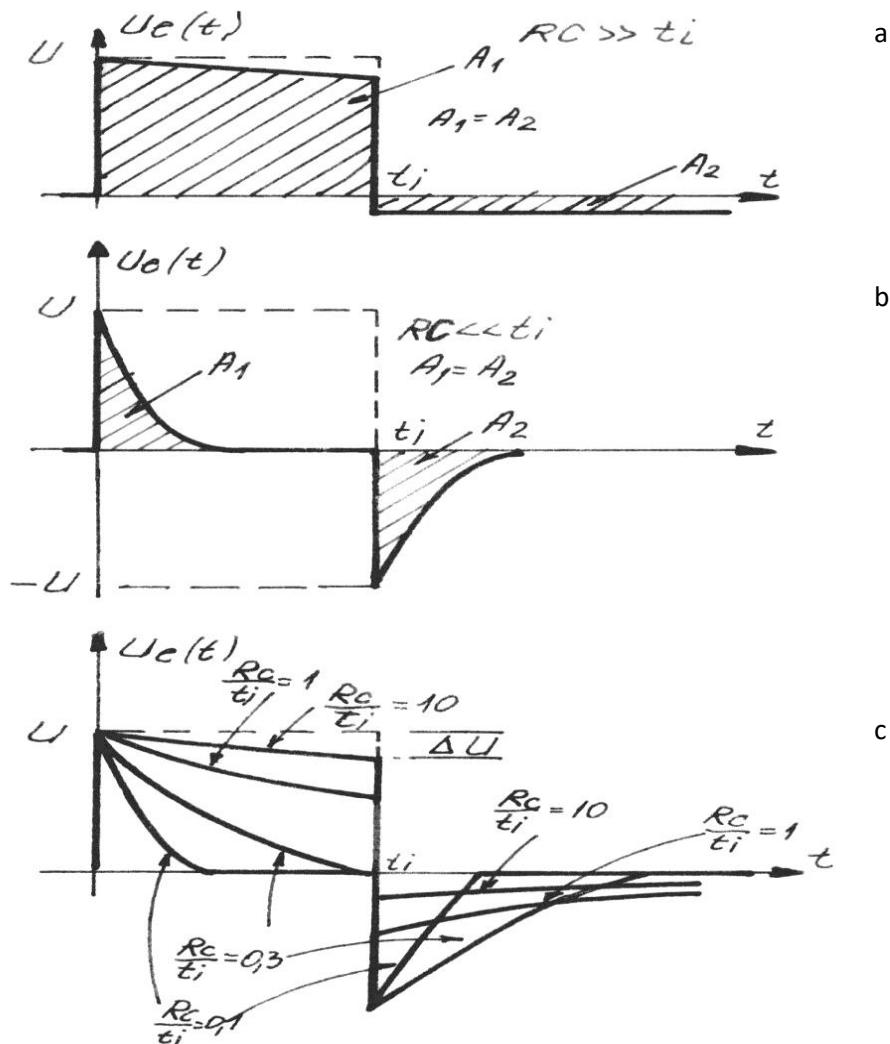


Figura 3.4

Aplicațiile circuitelor RC trece-sus

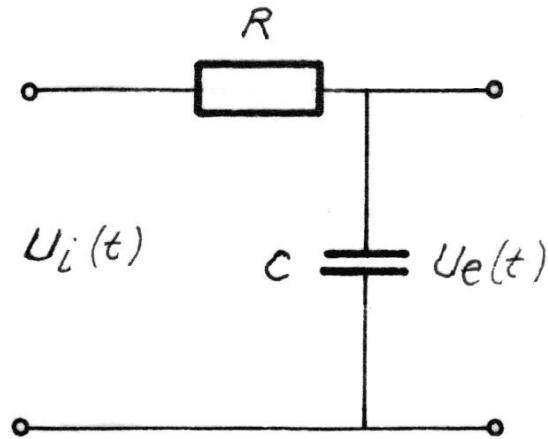
Circuitele RC trece-sus prezintă o importanță practică deosebită, care derivă din multiplele lor aplicații. Studiul lor permite descrierea modului în care funcționează circuitele de restabilire a componentei continue, a circuitelor de fixare a nivelului și explicarea fenomenului de polaritate dinamică. Circuitele de diferențiere sunt folosite în generatoarele de impulsuri și osciloscoape pentru a marca cu impulsuri ascuțite momente de timp; comanda circuitelor basculante monostabile și bistabile se face de multe ori prin intermediul unor circuite de diferențiere etc.

CIRCUITE RC TRECE-JOS

Circuitul RC din figura 3.10 constituie un filtru trece-jos și se comportă ca un divizor de tensiune al cărui raport de divizare depinde de frecvență; armonicile de frecvență înaltă apar la ieșire cu o atenuare mai mare decât armonicile de frecvență joasă, din cauză că reactanța condensatorului variază invers proporțional cu frecvența.

Studiul acestui circuit prezintă o importanță specială, din cauză că el poate reprezenta situația care există în practică la bornele 0 și 0' ale oricărui generator de semnal. În acest caz R este rezistența interioară a generatorului iar C capacitatea firelor de legătură cu sarcina, componenta capacativă a sarcinii etc.

Ca și în cazul circuitului RC trece-sus se va analiza comportarea circuitului față de diferite forme de semnale.



. Semnal treaptă

Aplicând relația corespunzătoare răspunsului unui circuit cu o singură constantă de timp:

$$u_o(t) = u_e(\infty) + [u_o(0) - u_e(\infty)] e^{-\frac{t}{\tau}} \quad (3.18)$$

și pentru condițiile cunoscute de la un circuit RC trece jos:

$$u_e(0) = 0 \text{ și } u_o(\infty) = U$$

se obține următoarea expresie a răspunsului unui circuit RC trece jos la un semnal treaptă:

$$u_e(t) = U(1 - e^{-\frac{t}{RC}}) \quad (3.19)$$

care este reprezentat în figura 3.11

Timpul de ridicare al răspunsului (t_r) se definește ca interval de timp în care răspunsul crește de la 0,1 la 0,9 din valoarea sa finală. Valoarea t_r poate fi calculată în funcție de constanta de timp RC a circuitului, astfel:

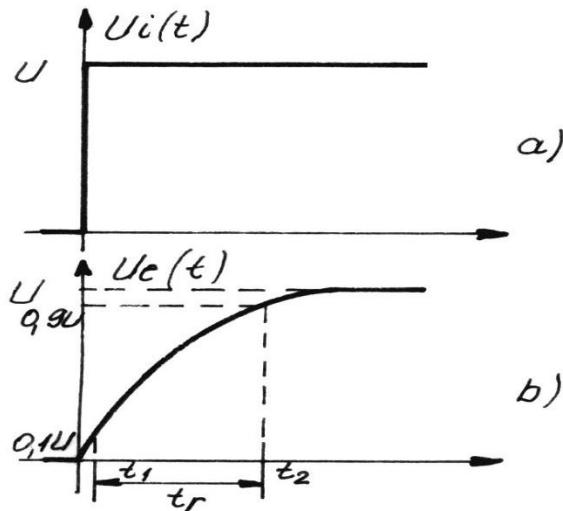


Figura 3.11

$$u_e(t_1) = 0,1U - U(1 - e^{-\frac{t_1}{RC}})$$

$$u_e(t_2) = 0,9U = U(1 - e^{2RC})$$

Rezolvând ecuațiile de mai sus se obține $t_1 = 0,1RC$ și $t_2 = 2,3RC$;

Deci: $t_r = t_2 - t_1 = 2,2RC$.

Timpul de ridicare poate fi exprimat și în funcție de frecvența de tăiere f_2 :

$$t_r = \frac{2,2}{2\pi f_2} = \frac{0,35}{f_2}$$

Semnal impuls

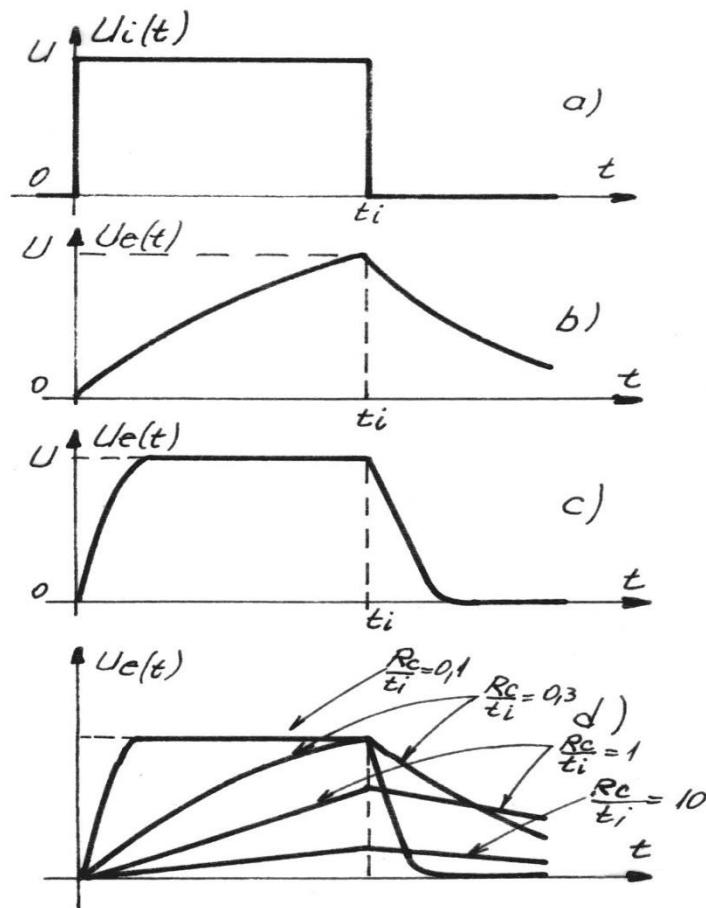


Figura 3.12

Unde în figura 3.12 avem:

- semnalul impuls, (figura 3.12.a);
- răspunsul circuitului în cazul când $RC > t_i$, (figura 3.12.b);
- răspunsul circuitului în cazul când $RC \ll t_i$, (figura 3.12.c);
- răspunsul circuitului pentru diferite valori ale constantei de timp, (figura 3.12.d).

Procedeul de determinare a răspunsului la un semnal impuls este analog cu cel folosit în cazul circuitului RC trece-sus. În intervalul $[0, t_i]$ răspunsul este dat de relația:

$$u_e = U(1 - e^{-\frac{t}{RC}}),$$

iar în intervalul (t_i, ∞) de relația:

$$u_e = U e^{-\frac{t}{RC}} (1 - e^{-\frac{t_i}{RC}})$$

Pentru a obține un răspuns mai puțin distorsionat este necesar ca dispozitivele din circuit să satisfacă condiția $RC \ll t_i$ (figura 3.12.c).

Aplicațiile circuitelor RC trece-jos

Studiul circuitelor RC trece-jos prezintă importanță atât pentru a putea explica unele fenomene care apar în măsurările electronice, datorită existenței unor circuite RC trece-jos nedorite, cât și prin aplicațiile acestor circuite. După cum s-a arătat, circuitele RC trece-jos pot reprezenta situația care există la bornele generatoarelor de impulsuri, având ca efect distorsionarea impulsurilor. Timpul de ridicare finit al amplificatoarelor de bandă largă folosite în osciloscoape duce la distorsionarea impulsurilor de pe ecranul tubului catodic față de cele aplicate la intrare. Aceste situații impun aplicarea unor măsuri constructive în aparatele electronice, care au scopul de a reduce distorsiunile introduse de circuitele RC trece-jos nedorite. Circuitele RC trece-jos au și o serie de aplicații foarte utile: ele pot fi folosite pentru lățirea unor impulsuri scurte sau pentru selecție după durata impulsurilor. Amplificatoarele operaționale integratoare, care constituie elementul constructiv fundamental al calculatoarelor electronice analogice, folosesc circuite RC de integrare.

1.4 SEMNALE ELEMENTARE

În aplicații se întâlnesc o mare varietate de forme de impulsuri dar care în marea lor majoritate pot fi aproximare prin sume algebrice de semnale elementare. În general semnalele reale pot fi afectate de o serie de distorsiuni, fie produse de către circuitul prin care trece semnalul, fie sunt afectate de canalele de transmisie a semnalului. Un semnal poate fi transmis printr-o multitudine de canale de transmisie, cum ar fi: fibre electrice răsucite, cablu coaxial, fibre optice, cablaj imprimat, unde audio-video sau de altă frecvență. În urma distorsiunilor semnalului rezultat acesta poate să difere mai mult sau mai puțin de semnalul inițial. Ceea ce este particular la circuitele numerice constă în faptul că indiferent de natura distorsiunilor semnalul de intrare cît și cel de ieșire sunt permanent comparate cu o referință. În principiu referința este o tensiune(curent) de o valoare constantă. Orice circuit numeric(digital) compara semnalul de intrare cu tensiunea de referință, care în mod frecvent se numește tensiune de prag și se notează cu V_T . Dacă semnalul de la intrarea circuitului este mai mic decât tensiunea de prag atunci acesta este interpretat ca nivel de tensiune scăzut, notat cu V_L (Low), în caz contrar este interpretat ca nivel de tensiune ridicat, notat cu V_H (High). Acest mod de interpretare din punct de vedere formal se exprima sub forma a două valori logice. În general lui V_L i se atribuie valoarea logică „0”, iar lui V_H valoarea logică „1”. Cele două valori se numesc valori binare, care sunt interpretate prin aritmetică binară. Rezultă că toate sistemele binare (calculatoare, laptopurile, tabletele, telefoane mobile, televiziunea numerică, trasmisiunile numerice pe cablu, fibre optice, satelit, aparatura electronică numerică și multe altele) se bazează pe circuite numerice. Marele avantaj al circuitelor numerice constă în faptul că oricăr de distorsionat este semnalul aplicat la intrare acesta poate fi recunoscut și prelucrat dacă indeplinește o singură condiție și anume să poată fi comparat cu tensiunea de prag. Un alt avantaj al circuitelor numerice îl reprezintă faptul că numărul de tipuri de circuite este extrem de redus și anume cele ce generează cele șase funcții de bază: NU, DA, SI, SAU, SI-NU, SAU-NU. Acest lucru determină o reducere semnificativă a prețurilor de fabricație. În general marea majoritate a fenomenelor ce ne înconjoară sunt de natură analogică, reproducă mai fidel de electronică analogică. Dar avantajele prezentate mai sus(și nu sunt singure) ale electronicii numerice face ca azi o bună parte a electronicii să fie de tip numeric, reprezentate prin circuitele numerice. Astfel orice sistem digital este constituit din circuite numerice(digitale), care printr-un mod adecvat de interconectare să permită constituirea celor mai complexe și inteligente aparate. În doar 50 de ani s-a trecut de la era mecanicistă la o socetă ce se bazează tot mai mult pe aparatură intelligentă ce a permis omenirii performanțe științifice greu de prevăzut cu ceva anii în urmă și greu de anticipat ce va rezerva viitorul.

Cele mai utilizate semnale de bază se prezintă în figura 1.13

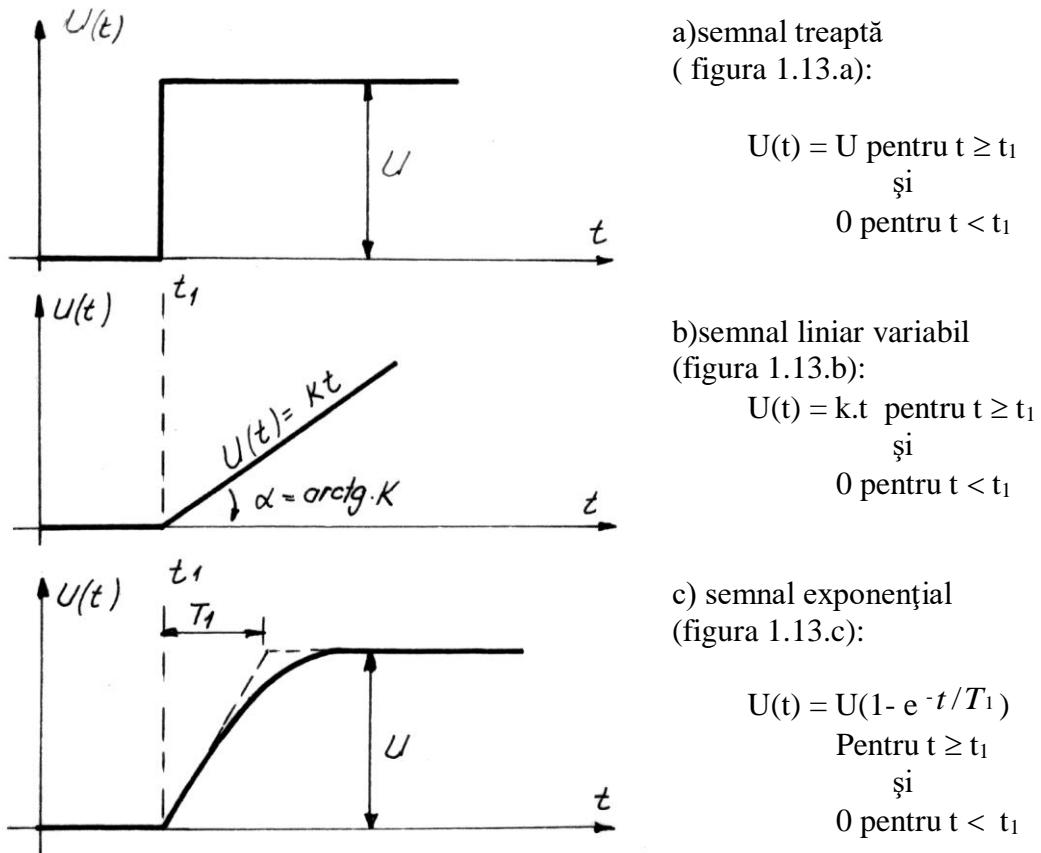


Figura 1.13

De multe ori un semnal oarecare poate fi compus din unul sau mai multe semnale elementare. În figura 1.14 se prezintă un impuls reprezentat ca sumă de două semnale treaptă, unde semnalul rezultat este alcătuit din însumarea unui semnal treaptă pozitiv, de amplitudine U , aplicat la momentul $t=0$ și un semnal treaptă negativ, de amplitudine $-U$, aplicat la momentul t_1 . În acest sens se poate face o analiză a comportării circuitului la două semnale relativ simple. Trebuie făcută observația că analiza se va efectua în timp. Semnalul rezultat este descris de relația de mai jos:

$$U(t) = U_1(t-t_1) + U_2(t-t_2) = U(t-t_1) - U(t-t_2)$$

Semnalul din figura 1.15 se poate exprima ca sumă de patru semnale liniar variabile aplicate la momente de timp diferite:

$$U(t) = U_1(t-t_1) + U_2(t-t_2) + U_3(t-t_3) + U_4(t-t_4) = k_1(t-t_1) - k_1(t-t_2) - k_2(t-t_3) + k_2(t-t_4)$$

În figura 1.16 semnalul este exprimat ca sumă a două semnale exponențiale:

$$U(t) = U_1(t-t_1) + U_2(t-t_2) = U(1 - e^{-(t-t_1)/T_1}) - U(1 - e^{-(t-t_2)/T_2})$$

Iar semnalul din figura 1.17 se poate reconstituui din două semnale liniar variabile și un semnal exponențial (U_3):

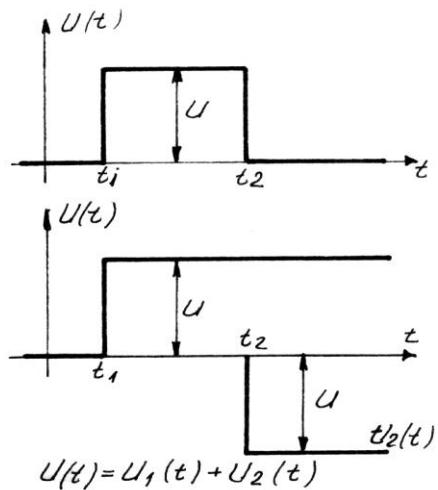


Figura 1.14

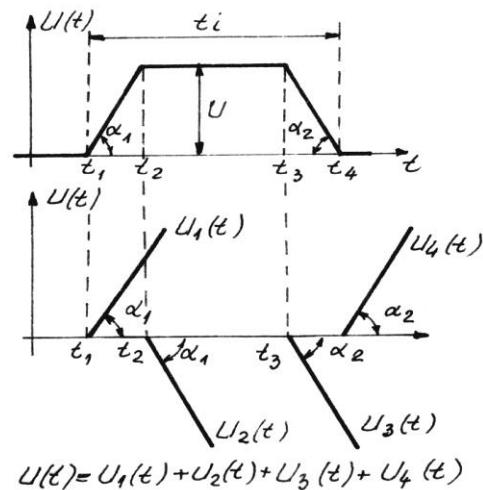
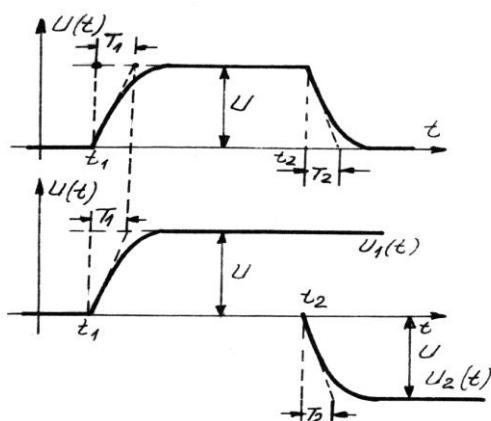
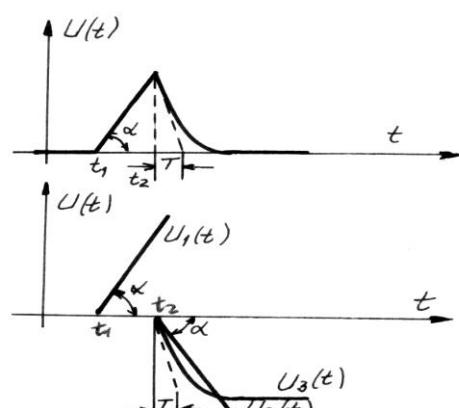


Figura 1.15



$$U(t) = U_1(t) + U_2(t)$$



$$U(t) = U_1(t) + U_2(t) + U_3(t)$$

Figura 1.16

Figura 1.17

$$U(t) = U_1(t-t_1) + U_2(t-t_2) + U_3(t-t_3) = k(t-t_1) - k(t-t_2) - U(1 - e^{-(t-t_3)/T})$$

Fiecare din semnalele elementare acționează din momentul conectării: t_1, t_2, \dots , și a.m.d. până la $t = \infty$.

2.2 METODA INTEGRO-DIFERENȚIALĂ. RĂSPUNSUL CIRCUITELOR LINIARE CU O SINGURA CONSTANȚĂ DE TIMP

În studiul multor circuite digitale se întâlnesc procese tranzitorii descrise de o ecuație diferențială de ordinul întâi:

$$\tau \frac{dx(t)}{dt} + x(t) = z(t) \quad (2.1)$$

unde: $x(t)$ - este funcția de timp căutată (tensiune sau curent)

τ – constanta de timp a circuitului

$z(t)$ – tensiunea (sau curentul) sursei exterioare (semnal treapta)

Prin astfel de ecuații se descriu procesele tranzitorii dintr-un circuit, care conține alături de rezistențe și surse exterioare și un element reactiv; capacitate sau inductanță.

Soluția generală a ecuației diferențiale din relația (2.1) poate fi reprezentată sub forma:

$$x(t) = x_1(t) + x_2(t) \quad (2.2)$$

unde:

$x_1(t)$ - este o soluție particulară a ecuației diferențiale

$x_2(t)$ - soluția generală a ecuației omogene diferențiale prezentată în relația (2.3)

$$\tau \frac{dx_2(t)}{dt} + x_2(t) = 0 \quad (2.3)$$

După cum se știe răspunsul ecuației omogene diferențiale este dat mai jos

$$x_2(t) = A e^{pt}$$

unde A este o constantă arbitrară, iar p este rădăcina ecuației caracteristice:

$$p + 1 = 0: \text{ rezultă că } p = -\frac{1}{\tau}$$

$$\text{prin urmare: } x_2(t) = A e^{-\frac{t}{\tau}}$$

și conform relației (2.10) soluția generală a ecuației diferențiale devine:

$$x(t) = x_1(t) + A e^{-\frac{t}{\tau}} \quad (2.4)$$

Caracterul soluției particulare $x_1(t)$ depinde de caracterul semnalului extern. Când semnalul extern este un semnal treapta rezultă că:

$$x(t) = z_0 = \text{const}; \text{ pentru } t \geq 0$$

Deci soluția particulară $x_1(t)$ va fi de asemenea o constantă. Dacă în relația (2.3) se pune $t = \infty$ se obține:

$$x(\infty) = x_1$$

adică x_1 este egal cu valoarea funcției căutate în regim staționar.

Luând în considerare relația (2.4) relația (2.3) ia forma:

$$x(t) = x(\infty) + A \cdot e^{-t/\tau} \quad (2.5)$$

Făcând pe $t=0$ se obține:

$$A = x(0) - x(\infty)$$

Înlocuind pe A din relația (2.5), expresia generală a răspunsului va fi:

$$x(t) = x(\infty) + [x(0) - x(\infty)] e^{-t/\tau} \quad (2.6)$$

Astfel, dacă într-un circuit de ordinul întâi acționează doar surse de tensiune continue (sau curent) se poate scrie expresia $x(t)$ pentru orice tensiune sau curent tranzistoriu din circuit conform cu relația (2.6), determinând în prealabil valoarea inițială $x(0)$ și cea staționară $x(\infty)$ și constanta de timp a circuitului.

Cu ajutorul, relației (2.14) se poate determina intervalul de timp t de la t_2 la t_1 în cursul căruia funcția ce variază exponențial, crește de la valoarea $x(t_1)$ la $x(t_2)$.

Conform cu (2.14)

$$x(t_1) = x(\infty) - [x(\infty) - x(0)] e^{-\frac{t_1}{\tau}}$$

de unde:

$$t_1 = \tau \ln \frac{x(\infty) - x(0)}{x(\infty) - x(t_1)}$$

și analog

$$t_2 = \tau \ln \frac{x(\infty) - x(0)}{x(\infty) - x(t_2)}$$

Rezultă intervalul de timp, sau timpul de tranziție dintre cele două momente de timp t de la t_2 la t_1 :

$$t = t_2 - t_1 = \tau \ln \frac{x(\infty) - x(t_1)}{x(\infty) - x(t_2)} \quad (2.7)$$

Această relație va fi des utilizată la determinarea duratei impulsurilor, a fronturilor și a diverselor intervale de timp.

Integrala duhamel. Calculul răspunsului unui circuit electric la un impuls-treaptă

Impulsul-treaptă aplicat la intrarea circuitului poate fi un curent sau o tensiune. Răspunsul circuitului, de asemenea, poate fi un curent sau o tensiune. În funcție de natura electrică a semnalelor de intrare și ieșire se pot defini următoarele funcții caracteristice ale circuitului:

1. "Admitanță indicială": răspunsul de curent la un impuls-treaptă unitar de tensiune. Dacă saltul de tensiune și răspunsul de curent se referă la un același ochi, admitanța

indicială este de intrare. Dacă saltul de tensiune se aplică în ochiul m iar răspunsul de curent se determină în achiul k, atunci se definește admitanța indicială între ochiul m și k.

2. "impedanța indicială": răspunsul de tensiune la un impuls-treaptă unitar de curent. Se definește, analog ca mai sus, impedanța indicială de intrare și de transfer.

3. "Factor de transfer indicial pentru tensiune" (curent): răspunsul de tensiune (curent) al circuitului la un impuls-treaptă unitar de tensiune (curent).

Funcțiile definite mai sus se numesc "funcții indiciale" ale circuitului și se notează în general, cu A(t); ele caracterizează proprietățile circuitului în cazul metodei integralei Duhamel.

Dacă se cunoaște funcția indicială a unui circuit, integrala Duhamel permite să se calculeze răspunsul circuitului la un semnal având o formă oarecare. În cele ce urmează vor fi folosite următoarele notații:

- a) a(t) – semnalul (curent sau tensiune) aplicat la intrarea circuitului
- b) a(0) - valoarea semnalului aplicat la intrare în momentul t=0
- c) f(t) – răspunsul circuitului (curent sau tensiune).

Cu aceste notații, integrala Duhamel se poate calcula cu una din următoarele expresii:

$$\begin{aligned}
 f(t) &= a(0).A(t) + \int_0^t \left(\frac{da}{dt} \right)_{|t=\tau} .A(t-\tau)d\tau \\
 f(t) &= a(0).A(t) + \int_0^T \left(\frac{da}{dt} \right)_{|t=t-\tau} .A(\tau)d\tau \\
 f(t) &= a(t).A(0) = \int_0^t \left(\frac{dA}{dt} \right)_{|t=\tau} .a(t-\tau)d\tau \\
 f(t) &= a(t).A(0) + \int_0^t \left(\frac{dA}{dt} \right)_{|t=t-\tau} .a(\tau)d\tau
 \end{aligned} \tag{2.8}$$

Metoda de determinare a răspunsului unui circuit cu ajutorul integralei Duhamel cuprinde următoarele etape:

1. se determină expresia funcției indiciale;
2. se determină termenii care intervin în una dintre relațiile (2.8) de exemplu, în relația (2.16a) trebuie cunoscuți termenii a(0) și $\left(\frac{da}{dt} \right)_{|t=\tau}$;
3. se calculează integrala Duhamel.

În continuare spre a sugera modul de analiză a circuitelor pentru impulsuri se vor da câteva exemple reprezentative. Exemplele alese conțin totodată și o cale de verificare a cunoștințelor prezentate în acest capitol.

2.3.2. Calculul răspunsului unui RC trece-jos la un semnal liniar variabil.

Exemplul 2.1. Să se determine analitic și să se reprezinte grafic răspunsul de tensiune ale circuitului din figură 2.1 la a cărui intrare se aplică o tensiune liniar variabilă:

Semnalul de la intrare are expresia:

$$u_i(t) = 0 \text{ pentru } t < 0$$

$$u_i(t) = k \cdot t \text{ pentru } t \geq 0$$

și este reprezentat grafic în figura 2.2

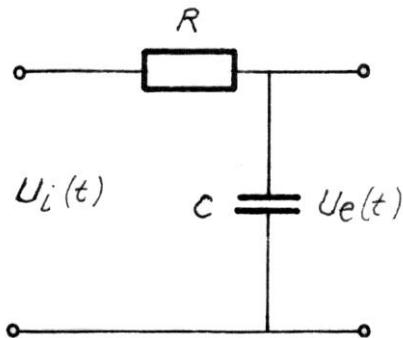


Figura 2.1

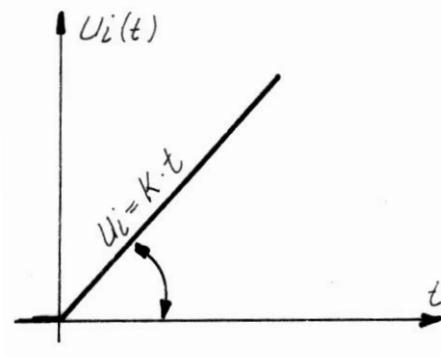


Figura 2.2

Pentru determinarea analitică a răspunsului se va utiliza una din integralele Duhamel, fie:

$$u_i(t) = u_i(0) \cdot A(t) + \int_0^t \left(\frac{du_i(\tau)}{d\tau} \right)_{|t=\tau} \cdot A(t-\tau) d\tau$$

Ca funcție indicială se va utiliza, în acest exemplu, factorul de transfer indicial pentru tensiune. Se amintește că funcția initială se determină pentru un semnal treaptă unitar. Pentru determinarea funcției indiciale se scrie tensiunea de ieșire a circuitului:

$$u_e = u_c = \frac{1}{C} \int idt \quad \text{sau} \quad i = C \frac{du_e}{dt}$$

Tensiunea de intrare a circuitului este:

$$u_i = u_R + u_C = R \cdot i + u_e$$

$$\text{unde: } i = C \frac{du_e}{dt} \text{ și}$$

$$u_i = R \cdot C \frac{du_e(t)}{dt} + u_e(t) \quad (\text{o ecuație diferențială}) ; \text{ pentru } t \geq 0, \text{ și } u_i = U$$

Tinând seama de relația (2.14) și de valorile inițiale și stacionare ale semnalului
 $u_e(0) = 0; u_e(\infty) = U$

Se adoptă valoarea unitară pentru determinarea funcției indiciale. Se obține:

$$u_e(t) = u_e(\infty) + [u_e(0) - u_e(\infty)]e^{-\frac{t}{RC}}, \text{ pentru } u_i = 1$$

tensiunea de ieșire la un semnal treaptă unitar ($U=1$) devine:

$$u_e(t) = 1 - e^{-\frac{t}{RC}}$$

unde funcția indicială este:

$$A(t) = \frac{u_e(t)}{u_i(t)} = 1 - e^{-t/RC} \quad (2.9)$$

Cunoscând funcția indicială și determinând mai jos termenii din integrala Duhamel utilizată,

$$A(t) = 1 - e^{-t/RC}$$

$$A(t-\tau) = 1 - e^{-\frac{t-\tau}{RC}}$$

$$\frac{du_i(t)}{dt}_{|t=\tau} = k$$

se obține răspunsul circuitului în acest caz este:

$$f(t) = u_e(t) = \int_0^t k(1 - e^{-\frac{t-\tau}{RC}}) d\tau = k \left[t - RC(2 - e^{-\frac{t}{RC}}) \right] \quad (2.10)$$

Relația 2.17 reprezintă funcția indicială de transfer pentru circuitul RC trece-jos indiferent de semnalul aplicat la intrare și reprezintă o caracteristică a circuitului RC trece-jos.

Reprezentarea grafică a răspunsului circuitului se prezintă în figura 2.3, fiind un semnal ce crește exponențial la infinit, paralel cu semnalul de intrare, deplasat pe axa timpului cu mărimea kRC .

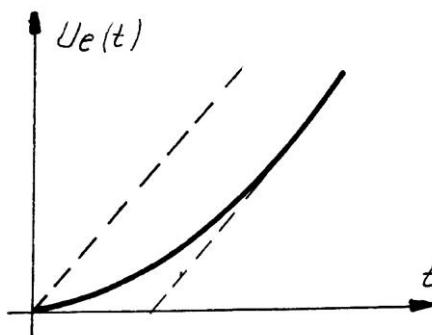


Figura 2.3

Exemplul 2.2 Să se determine analitic și să se reprezinte grafic răspunsul de tensiune a circuitului RC trece - sus din figura 2.4 la intrarea căruia se aplică o tensiune liniar variabilă reprezentată în figura 2.5.

Pentru determinarea analitică a răspunsului se va utiliza următoarea integrală Duhamel:

$$u_i(t) = u_i(0) \cdot A(t) + \int_0^t \left(\frac{du_i(\tau)}{d\tau} \right)_{|t=\tau} \cdot A(t-\tau) d\tau$$

Ca funcție indicială se va folosi factorul de transfer indicial pentru tensiune.

Tensiunea la bornele de ieșire ale circuitelor este:

$$u_e(t) = R \cdot i$$

Tensiunea la intrarea circuitului mai poate fi scrisă:

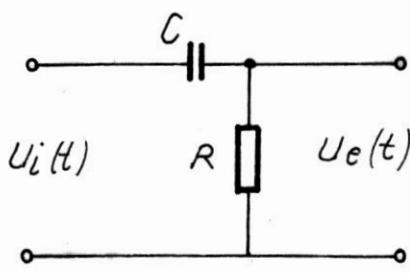


Figura 2.4

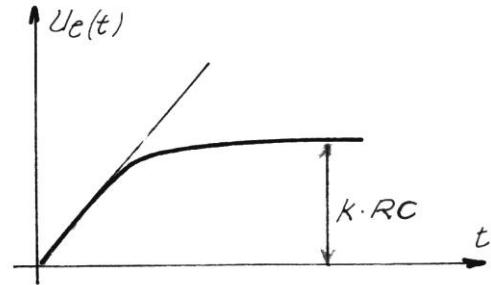


Figura 2.5

$$u_i(t) = u_c + u_R = \frac{1}{C} \int_0^t idt + u_e(t)$$

Prin diferențierea și înlocuirea curentului i se obține:

$$\frac{u_e(t)}{RC} + \frac{du_e(t)}{dt} = 0$$

unde în urma rezolvării ecuației diferențiale omogene, se obține:

$$u_e(t) = e^{-\frac{t}{RC}}$$

considerând semnalul de la intrare ca un semnal treaptă unitar.

Funcția indicială, pentru un semnal treaptă unitar de tensiune este:

$$A(t) = \frac{u_e(t)}{u_i(t)} = e^{-\frac{t}{RC}}$$

Termenii din ecuația Duhamel sunt în acest caz:

$$u_i(0) = 0$$

$$\frac{du_i(t)}{dt}_{|t=\tau} = k$$

$$A(t) = e^{-\frac{t}{RC}}$$

$$A(t - \tau) = e^{-\frac{t-\tau}{RC}}$$

Și înlocuiți în expresia integralei Duhamel, se obține răspunsul circuitului RC .

$$u_e(t) = K \int_0^t e^{-\frac{t-\tau}{RC}} d\tau = kRC(1 - e^{-\frac{t}{RC}}) = U_R \quad (2.11)$$

Reprezentarea grafică a răspunsului este dată în figura 2.5. Se constată că răspunsul este un semnal exponential ce tinde la infinit la o mărime constantă cu amplitudinea egală cu kRC .

Exemplul 2.3. Se cere determinarea răspunsul circuitelor RC trece-jos din figura 2.1 și a circuitului RC trece-sus din figura 2.4 la bornele căruia se aplică un semnal reprezentat în figura 2.6.

Expresia pentru semnalul de la intrare este:

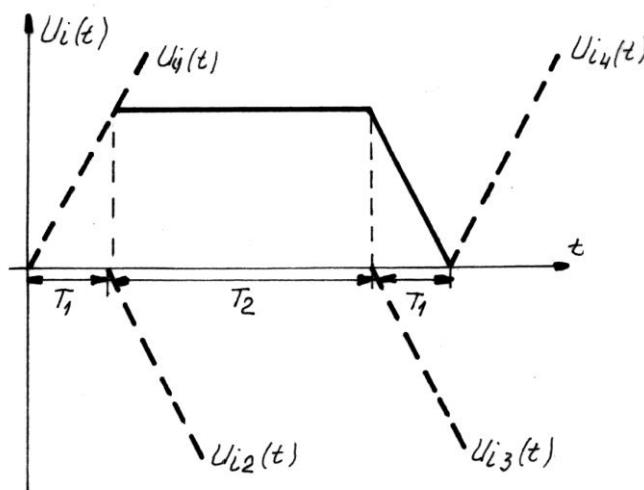


Figura 2.6

$$u_i(t) = \begin{cases} 0; & \text{pentru } t < 0 \\ \frac{U}{T}; & \text{pentru } 0 \leq t < T_1 \\ U; & \text{pentru } T_1 \leq t < T_1 + T_2 \\ -\frac{U}{T_1}; & \text{pentru } T_1 + T_2 \leq t < T_1 + T_2 + T_1 \\ 0; & \text{pentru } t > T_1 + T_2 + T_1 \end{cases}$$

Semnalul de la intrare se poate descompune în patru semnale liniar variabile ca în figura 2.6, unde semnalele liniar variabile sunt reprezentate prin linii punctate.

În acest sens semnalul de la intrare se poate compune din patru semnale liniar variabile ce se aplică la momente diferite specificate în figură:

$$u_i(t) = u_{i_1}(t) + u_{i_2}(t - T_1) + u_{i_3}(t - T_1 - T_2) + u_{i_4}(t - 2T_1 - T_2)$$

Răspunsul circuitului RC trece-jos la un semnal de intrare liniar variabil este exprimat prin relația (2.18) și pentru circuitul RC trece-sus prin relația (2.19).

În acest sens răspunsul celor două circuite, pe intervalele de timp succesive este.

a) Răspunsul circuitului RC trece-sus va fi pentru intervalul: $0 \leq t < T_1$

$$u_R(t) = \frac{U}{T_1} \cdot RC(1 - e^{-\frac{t}{RC}})$$

Răspunsul circuitului RC trece-jos va fi pentru intervalul: $0 \leq t < T_1$

$$u_c(t) = \frac{U}{T_1} \left[t - TC(1 - e^{-\frac{t}{RC}}) \right]$$

b) pentru $t = T_1 = RC = 100\mu s$ se obține:

$$u_R(T_1) = \frac{U}{T_1} \cdot RC(1 - e^{-\frac{T_1}{RC}}) = U(1 - e^{-1}) = U(1 - 0,37) = 0,63U = h1$$

$$uc(T_1) = 1 = \frac{U}{T_1} \left[T_1 - RC(1 - e^{-\frac{T_1}{RC}}) \right] = U[1 - (1 - e^{-1})] = 0,37U = l1$$

c) pentru $T_1 \leq t < T_1 + T_2$, semnalul de la intrare este compus din două componente:

$$u_1(t) = u_{i_1}(t) - u_{i_2}(t - T_1)$$

Răspunsul circuitului RC trece-sus va fi pentru intervalul: $0 \leq t < T_1 + T_2$

$$u_R(t) = \frac{U}{T_1} RC(1 - e^{-\frac{t}{RC}}) - \frac{U}{T_1} RC(1 - e^{-\frac{t-T_1}{RC}}) = \frac{U}{T_1} RC(1 - e^{-\frac{T_1}{RC}}) \cdot e^{-\frac{t-T_1}{RC}} = h_1 e^{-\frac{t-T_1}{RC}}$$

Răspunsul circuitului RC trece-jos va fi pentru intervalul: $0 \leq t < T_1 + T_2$

$$uc(t) = \frac{U}{T_1} \left[t - TRC(1 - e^{-\frac{t}{RC}}) \right] - \frac{U}{T_1} \left[(t - T_1) - Rc(1 - e^{-\frac{t-T_1}{RC}}) \right] = \\ \frac{U}{T_1} \left[T_1 - Rc(1 - e^{-\frac{T_1}{RC}}) \right] e^{-\frac{t-T_1}{RC}} + U \left[1 - e^{-\frac{t-T_1}{RC}} \right] = l_1 e^{-\frac{t-T_1}{RC}} + U(1 - e^{-\frac{t-T_1}{RC}})$$

d) pentru $t = T_1 + T_2$, unde se consideră pentru acest caz $T_2 = 2T_1$

$$u_R(T_1 + T_2) = h_1 e^{-\frac{T_2}{RC}} = 0,08U = h2$$

$$u_c(T_1 + T_2) = l_1 e^{-\frac{T_2}{RC}} + U(1 - e^{-\frac{T_2}{RC}}) = 0,9U = l2$$

e) pentru $T_1 + T_2 \leq t < 2T_1 + T_2$, semnalul de la intrare este compus din trei componente:

$$u_1(t) = u_i(t) - u_{i_2}(t - T_1) - u_{i_3}(t - T_1 - T_2)$$

în urma înlocuitorilor și grupării termenilor se obține răspunsul circuitului RC trece-sus va fi pentru intervalul: $0 \leq t < T_1 + T_2 + T_1$

$$u_R(t) = h_2 e^{-\frac{-t-T_1-T_2}{RC}} - \frac{U}{T_1} Rc(1 - e^{-\frac{-t-T_1-T_2}{RC}})$$

în urma înlocuitorilor și grupării termenilor se obține răspunsul circuitului RC trece-jos va fi pentru intervalul: $0 \leq t < T_1 + T_2 + T_1$

$$u_c(t) = 1_1 e^{-\frac{t-T_1-T_2}{Rc}} + U(1 - e^{-\frac{t-T_1-T_2}{Rc}}) - \frac{U}{T_1} [(t - T_1 - T_2) - R_c(1 - e^{-\frac{t-T_1-T_2}{Rc}})]$$

f) pentru $t = 2T_1 + T_2$ se obține

$$u_R(2T_1 + T_2) = -0,6U = h_3$$

$$u_c(2T_1 + T_2) = 0,37U = 1_3$$

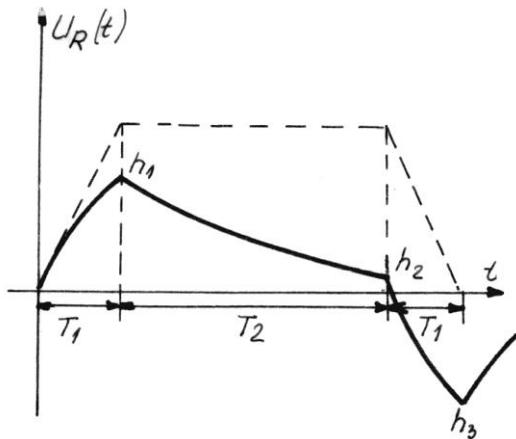


Figura 2.7

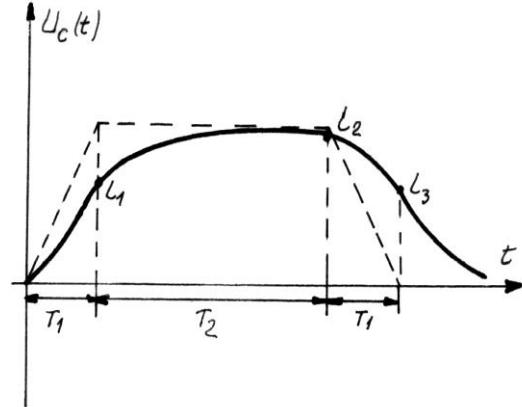


Figura 2.8

g) pentru $t > 2T_1 + T_2$, semnalul de la intrare este compus din patru componente:

$$u_i(t) = u_{i_1}(t) - u_{i_2}(t - T_1) - u_{i_3}(t - T_1 - T_2) + u_{i_4}(t - 2T_1 - T_2)$$

în urma înlocuitorilor și grupării termenilor se obține răspunsul circuitului RC trece-sus va fi pentru intervalul: $t > T_1 + T_2 + T_1$

$$u_R(t) = h_3 e^{-\frac{t-2T_1-T_2}{Rc}} \text{ semnal ce tinde la } 0$$

în urma înlocuitorilor și grupării termenilor se obține răspunsul circuitului RC trece-jos va fi pentru intervalul: $t > T_1 + T_2 + T_1$

$$u_c(t) = 1_3 e^{-\frac{t-2T_1-T_2}{Rc}} \text{ semnal ce tinde la } 0$$

Reprezentarea grafică a răspunsului este dată în figura 2.7 și 2.8.

CIRCUITE RC TRECE-SUS.

Circuitul RC din figura 3.1 constituie un filtru trece-sus: datorită faptului că reactanța capacitive scade cu creșterea frecvenței; circuitul se comportă ca un divizor de tensiune a cărui raport de divizare depinde de frecvența. Dacă semnalul aplicat circuitului este nesinusoidal, componentele sale de frecvență înaltă apar la ieșire cu o atenuare mai mică decât componentele de frecvență joasă. La frecvența zero reactanța capacitive devine infinită și componenta continuă a semnalului nu este transmisă la ieșire; datorită acestei proprietăți circuitul din figura 3.1. se folosește pentru separarea unor circuite în curent continuu.

În continuare se va analiza comportarea acestui circuit față de diferite forme de semnal aplicate la intrarea lui: semnal sinusoidal, semnal treaptă, impuls, semnal rectangular, semnal exponențial și semnal liniar variabil. Aceste semnale sunt considerate cele mai frecvent întâlnite în practică.

3.1.1. Semnal sinusoidal

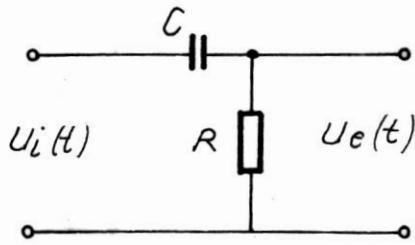


Figura 3.1

Se consideră că se aplică circuitului din figura 3.1 un semnal sinusoidal, de forma:

$$u_i = |U_1| e^{j\omega t};$$

răspunsul va fi de forma

$$U_e = U_e e^{j(\omega t - \rho)}.$$

Funcția de transfer a circuitului are expresia:

$$K(j\omega) = \frac{U_e}{R + \frac{j\omega C}{j\omega C}} = \frac{|U_e|}{|U_i|} \cdot e^{-j\rho(\omega)} = A(\omega) \cdot e^{-j\rho(\omega)} \quad (3.1)$$

unde:

$$A(\omega) = \frac{1}{\sqrt{1 + \left(\frac{1}{\omega RC}\right)^2}} \quad (3.2)$$

$$\gamma(\omega) = \arctg \left(\frac{1}{\omega RC} \right) \quad (3.3)$$

$A(\omega)$ și $\gamma(\omega)$ reprezintă atenuarea respectiv defazajul introdus de circuitul RC.

O mărime caracteristică a circuitului o reprezintă constanta $\frac{1}{2\pi RC}$ care se notează cu f_1 pentru că are dimensiuni de frecvență. Dacă se introduce constanta $f_1 = \frac{1}{2\pi RC}$ în relațiile (3.2) și (3.3) se obține:

$$A = -\frac{1}{\sqrt{1 + \left(\frac{f_1}{f}\right)^2}} \quad \text{si } \gamma = \arctg \left(\frac{f_1}{f} \right)$$

Se observă că pentru $f = f_1$ rezultă $A = 0,707$, valoare ce corespunde unui câștig de 3 dB; din acest motiv mărimea f_1 se numește "frecvență inferioară de tăiere corespunzătoare la 3 dB".

3.1.2. Semnal treaptă

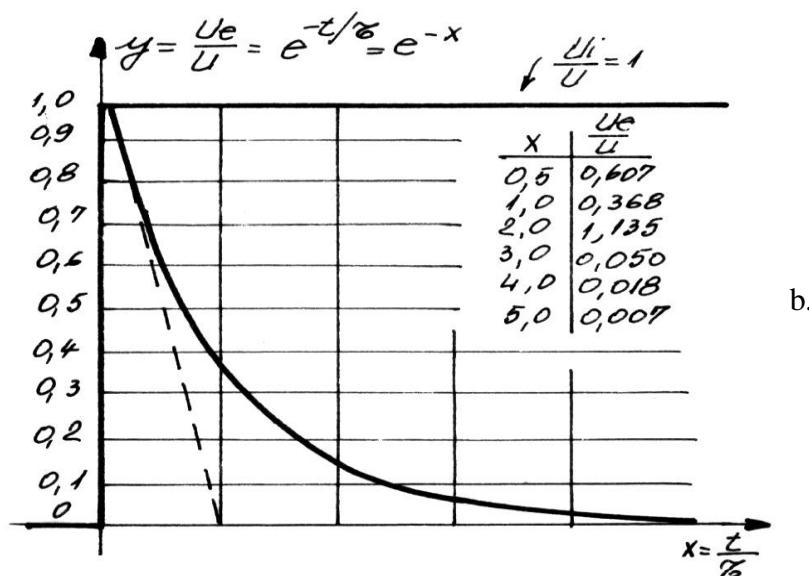
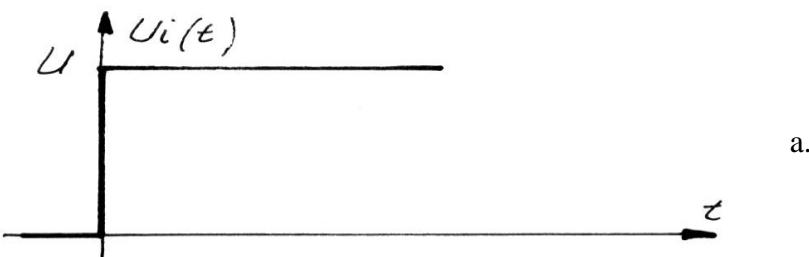


Figura 3.2

Pentru a determina răspunsul circuitului se va aplica relația:

$$u_e = u_e(\infty) + [u_e(0) - u_e(\infty)]e^{-\frac{t}{\tau}}$$

unde:

$$u_e(0) = U_{int} \text{ (valoarea initială)}$$

$$u_e(\infty) = U_{fin} \text{ (valoarea finală)}$$

deci:

$$u_e(t) = U_{fin} + (U_{int} - U_{fin})e^{-\frac{t}{\tau}}$$

dar:

$$U_{int} = U$$

$$U_{fin} = 0$$

Răspunsul circuitului RC când la intrare se aplică un semnal treaptă devine:

$$u_e(t) = U \cdot e^{-\frac{t}{\tau}} \quad (3.4)$$

În figura 3.2.b sunt reprezentate pe același grafic semnalul de la intrarea și ieșirea circuitului RC.

Timpul de încărcare a capacității C este dat de relația:

$$t_c = t_2 - t_1 = \tau \ln \frac{u_e(\infty) - u_e(t_1)}{u_e(\infty) - u_e(t_2)} = \tau \ln \frac{u_e(t_1)}{u_e(t_2)}$$

De exemplu, se dorește timpul de cădere de la 0,9 U la 0,1 U adică $u_e(t_2) = 0,1 \text{ U}$ și $u_e(t_1) = 0,9 \text{ U}$

$$t_c = \tau \ln \frac{0,9U}{0,1U} = 2,2RC$$

În figura 3.2.b răspunsul circuitului este reprezentat grafic folosind unități relative pe ordonată $\frac{u_e}{U}$ și pe abscisa $\frac{t}{\tau}$, unde $\tau = RC$.

3.1.3. Semnal impuls

Un impuls ideal are forma din figura 3.3.a și poate fi considerat ca suma dintre un semnal treaptă pozitiv ($+U$) aplicat la momentul $t = 0$ respectiv, un semnal treaptă negativ ($-U$) aplicat la momentul $t = t_i$ (figura 3.3.b și c).

În intervalul de timp $[0, t]$ răspunsul circuitului este același ca la un semnal treaptă, adică:

$$u_e = U \cdot e^{-t/RC}. \quad (3.5)$$

La momentul $t = t_i$, impulsul de la intrare are un salt și, deoarece tensiunea la bornele condensatorului nu se poate schimba brusc, tensiunea de ieșire va avea și ea o variație (salt) de $-U$. În continuare semnalul de la ieșire tinde asimptotic spre zero (figura 3.3.d).

Pentru $t > t_i$, răspunsul este dat de relația:

$$u_e(t) = U(e^{-\frac{t_i}{RC}} - 1)e^{-\frac{(t-t_i)}{RC}} \quad (3.6)$$

Se observă că, datorită trecerii prin un circuit RC trece-sus impulsul este distorsionat.

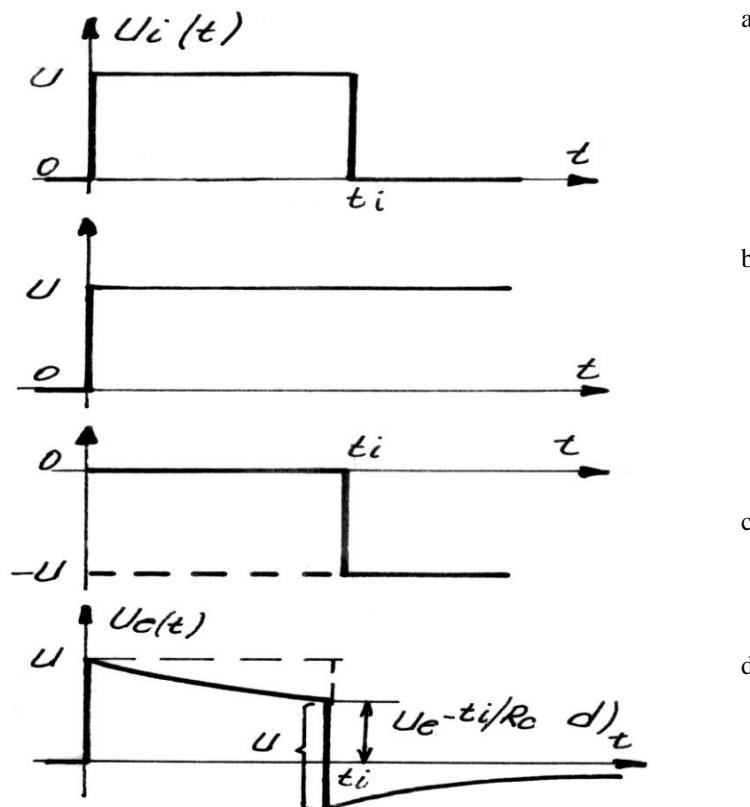


Figura 3.3

Pentru a minimiza aceste distorsiuni este necesar să se aleagă o constantă de timp RC mult mai mare decât t_i , în acest caz răspunsul circuitului va avea forma din figura 3.4.a. Dacă constanta de timp RC este mult mai mică decât t_i , răspunsul are forma din figura 3.4.b.

În figura 3.4c sunt date răspunsurile circuitului RC la diverse rapoarte dintre constanta de timp a circuitului, τ și durata impulsului la intrare t_i .

Observații. Indiferent ce valoare are constanta de timp RC a circuitului, aria de deasupra abscisei (A_1) este întotdeauna egală cu aria de sub abscisă (A_2) pentru că componenta continuă a răspunsului este nulă, datorită prezenței condensatorului C.

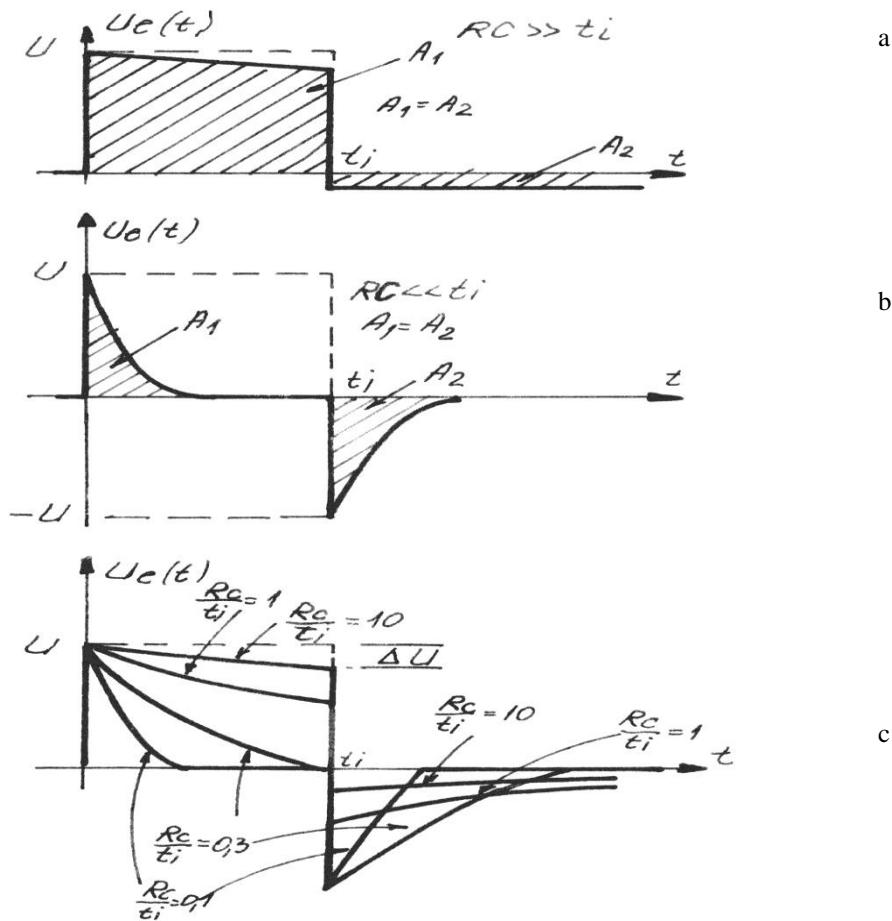


Figura 3.4

Semnal liniar variabil

Prin definiție, un semnal rampă are valoarea 0 pentru $t < 0$ și crește liniar pentru $t \geq 0$, $u_i = Kt$ (figura 3.8). Răspunsul circuitului RC trece-sus a fost determinat în capitolul 2 este egal:

$$u_e(t) = kRG(1 - e^{-\frac{t}{RC}})$$

Dacă se consideră un interval de timp $[0, T]$ astfel ca $T \ll RC$ se poate dezvolta în serie termenul exponențial, obținând:

$$u_e(t) = kt(1 - \frac{t}{2RC} + \dots)$$

relația de mai sus s-a obținut prin dezvoltarea în seriei :

$$e^n = 1 + \sum_{n=1}^{\infty} \frac{n^k}{k} \text{ daca } n \ll 1, \quad e^n \approx 1 + \frac{n}{1} + \frac{n^2}{2} + \dots$$

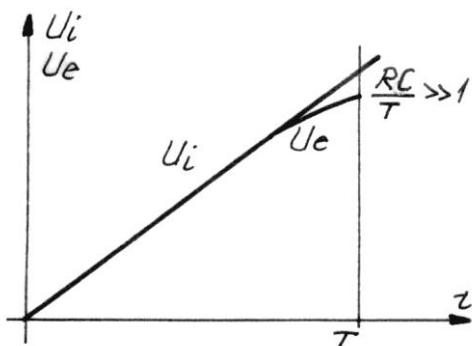


Figura 3.8

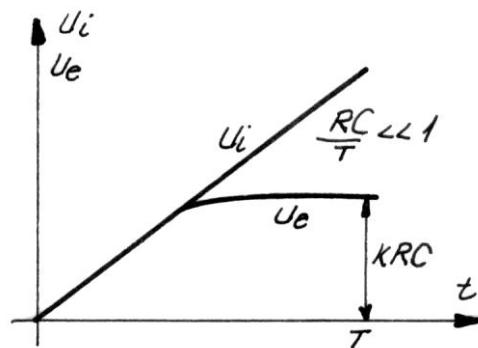


Figura 3.9

În figura 3.9 sunt reprezentate grafic răspunsurile circuitului RC trece - sus pentru cazul: $RC \gg T$, respectiv în figura 3.9 pentru cazul $RC \ll T$.

. CIRCUITE RC TRECE-JOS

Circuitul RC din figura 3.10 constituie un filtru trece-jos și se comportă ca un divizor de tensiune al cărui raport de divizare depinde de frecvență; armonicele de frecvență înaltă apar la ieșire cu o atenuare mai mare decât armonicele de frecvență joasă, din cauză că reactanța condensatorului variază invers proporțional cu frecvența.

Studiul acestui circuit prezintă o importanță specială, din cauză că el poate reprezenta situația care există în practică la bornele 0 și 0' ale oricărui generator de semnal. În acest caz R este rezistența interioară a generatorului iar C capacitatea firelor de legătură cu sarcina, componenta capacativă a sarcinii etc.

Ca și în cazul circuitului RC trece-sus se va analiza comportarea circuitului față de diferite forme de semnale.

3.2.1. Semnal sinusoidal

Funcția de transfer a circuitului, care descrie comportarea sa în regim armonic, este dată de relațiile:

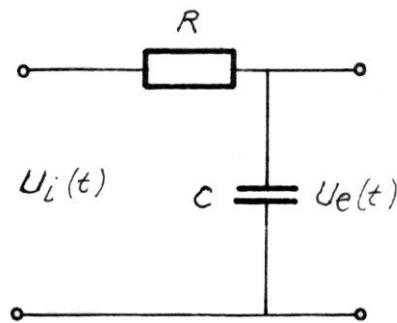


Figura 3.10

$$A(\omega) = \frac{1}{\sqrt{1 + \left(\frac{f}{f_2}\right)^2}} = \frac{1}{\sqrt{1 + (\omega RC)^2}}$$

$$\tau(\omega) = -\text{arc tg} \frac{f}{f_2} = -\text{arc tg}(\omega RC) \quad (3.17)$$

unde: $f_2 = \frac{1}{2\pi RC}$ se numește "frecvență superioară de tăiere, corespunzătoare la 3 dB".

3.2.2. Semnal treaptă

Aplicând relația corespunzătoare răspunsului unui circuit cu o singură constantă de timp:

$$u_o(t) = u_e(\infty) + [u_o(0) - u_e(\infty)] e^{-\frac{t}{\tau}} \quad (3.18)$$

și pentru condițiile cunoscute de la un circuit RC trece jos:

$$u_e(0) = 0 \text{ și } u_o(\infty) = U$$

se obține următoarea expresie a răspunsului unui circuit RC trece jos la un semnal treaptă:

$$u_e(t) = U(1 - e^{-\frac{t}{RC}}) \quad (3.19)$$

care este reprezentat în figura 3.11

Timpul de ridicare al răspunsului (t_r) se definește ca interval de timp în care răspunsul crește de la 0,1 la 0,9 din valoarea sa finală. Valoarea t_r poate fi calculată în funcție de constanta de timp RC a circuitului, astfel:

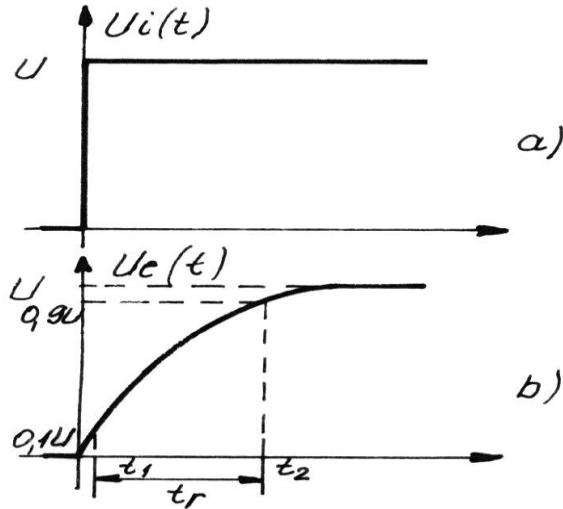


Figura 3.11

$$u_e(t_1) = 0,1U - U(1 - e^{-\frac{t_1}{RC}})$$

$$u_e(t_2) = 0,9U = U(1 - e^{-\frac{t_2}{RC}})$$

Rezolvând ecuațiile de mai sus se obține $t_1 = 0,1RC$ și $t_2 = 2,3RC$;

Deci: $t_r = t_2 - t_1 = 2,2RC$.

Timpul de ridicare poate fi exprimat și în funcție de frecvența de tăiere f_2 :

$$t_r = \frac{2,2}{2\pi f_2} = \frac{0,35}{f_2}$$

3.2.3. Semnal impuls

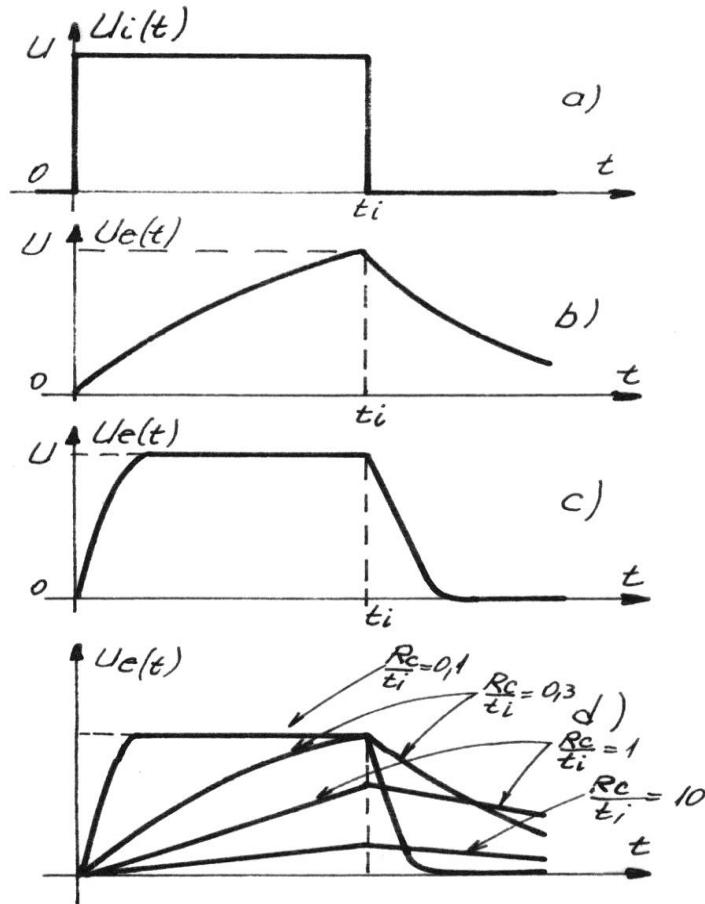


Figura 3.12

Unde în figura 3.12 avem:

- semnalul impuls, (figura 3.12.a);
- răspunsul circuitului în cazul când $RC > t_i$, (figura 3.12.b);
- răspunsul circuitului în cazul când $RC \ll t_i$, (figura 3.12.c);
- răspunsul circuitului pentru diferite valori ale constantei de timp, (figura 3.12.d).

Procedeul de determinare a răspunsului la un semnal impuls este analog cu cel folosit în cazul circuitului RC trece-sus. În intervalul $[0, t_i]$ răspunsul este dat de relația:

$$u_e = U(1 - e^{-\frac{t}{RC}}),$$

iar în intervalul (t_i, ∞) de relația:

$$u_e = U e^{-\frac{t}{RC}} (1 - e^{-\frac{t_i}{RC}})$$

Pentru a obține un răspuns mai puțin distorsionat este necesar ca dispozitivele din circuit să satisfacă condiția $RC \ll t_i$ (figura 3.12.c).

Semnalul liniar variabil

Răspunsul circuitului RC trece-jos la un semnal rampă: $u_i = kt$ a fost determinat în capitolul 2 și are expresia:

$$u_c = k \left[t - RC(1 - e^{-\frac{t}{RC}}) \right]$$

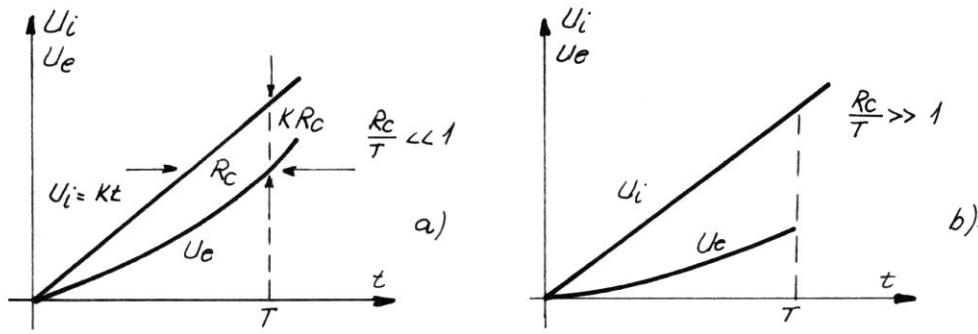


Figura 3.17

Reprezentarea grafică a răspunsului este dată în figura 3.17; pentru $RC/T \ll 1$ (figura 3.17.a) și $RC/T \gg 1$. (figura 3.17.b)

Curs 2

PARAMETRII STATICI DE COMUTARE A DIODELOR SEMICONDUCTOARE

4.1.1. Comportarea unei jonctiuni pn la echilibru termic

Purtătorii mobili de sarcină dintr-un semiconductor se află într-o continuă mișcare, ce constituie o manifestare a energiei termice

aleatoare a atomilor și electronilor cuprinși într-un semiconductor. Mișcarea unui singur gol (sarcină electrică pozitivă), sau electron (sarcină electrică negativă) este o mișcare dezordonată, la echilibru termic; de exemplu purtătorul de sarcină pozitivă are ciocniri frecvente cu atomii semiconductorului, ceea ce determină modificarea sensului de mișcare a purtătorului de sarcină pozitivă. În mod statistic numărul de ciocniri ale sarcinilor electrice (goluri, electroni) dintr-un semiconductor la temperatura camerei este de aproximativ 10^{10} - 10^{12} ciocniri pe secundă, pentru o viteză de deplasare a sarcinilor electrice de $3 \cdot 10^7$ cm/sec. Datorită acestor mișcări dezordonate a purtătorilor de sarcină în condiții de echilibru nu se va produce nici un curent electric prin semiconductor.

Echilibrul se poate deteriora în două moduri:

- prin aplicarea unei energii din exterior;
- Prin neuniformizarea distribuțiilor de purtători de sarcini în semiconductor, numit proces de difuziune.

Să vedem situația la echilibru termic în cazul unei jonctiuni pn. În regiunea de tip p concentrația de goluri depășește concentrația de electroni, iar în regiunea de tip n concentrația de electroni depășește concentrația de goluri (figura 4.1.a) ca urmare a acestei concentrații, în apropierea planului jonctiunii golurile tind să difuzeze din regiunea de tip p în regiunea de tip n, în timp ce electronii tind să difuzeze în sens invers.

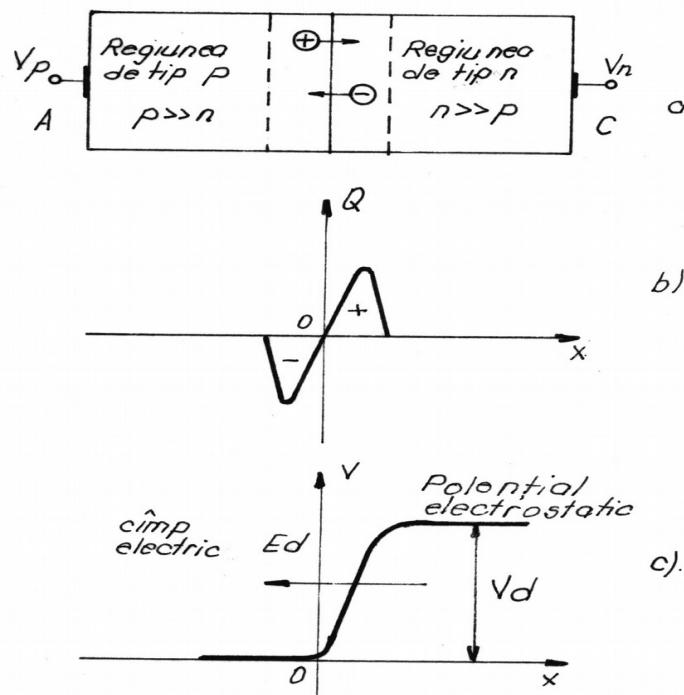


Figura 4.1

Prin acest proces de difuzie în apropierea planului joncțiunii se produce următorul fenomen: prin deplasarea golurilor din regiunea de tip p și infuzia cu electroni, în imediata vecinătate a joncțiunii din regiunea de tip p are loc o încărcare cu sarcină negativă, respectiv în imediata vecinătate a joncțiunii de tip n se încarcă cu sarcină pozitivă. Existența unor sarcini electrice din planul joncțiunii, diferită de sarcina electrică a celor două tipuri de semiconductoare, care este nulă, determină un câmp electric de difuzie (Ed).

Câmpul electric de difuzie (Ed) este asociat la rândul său unei diferențe de potențial, numit potențial de difuzie sau barieră de potențial lângă planul joncțiunii (figura 4.1.c). Câmpul electric asociat barierei de potențial este orientat dinspre regiunea de tip n spre regiunea de tip p; astfel el se opune tendinței de difuzie atât a electronilor cât și a golurilor.

Așa cum s-a arătat acest câmp electric provine din dezechilibrul de sarcină cauzat de difuzia purtătorilor din planul joncțiunii. Acest fenomen încețează în momentul când se ajunge la un echilibru, adică câmpul electric este suficient de mare să se opună deplasărilor sarcinilor electrice. Așadar difuzia de purtători prin joncțiune, dinspre partea în care sunt majoritari, este un proces ce se autolimită.

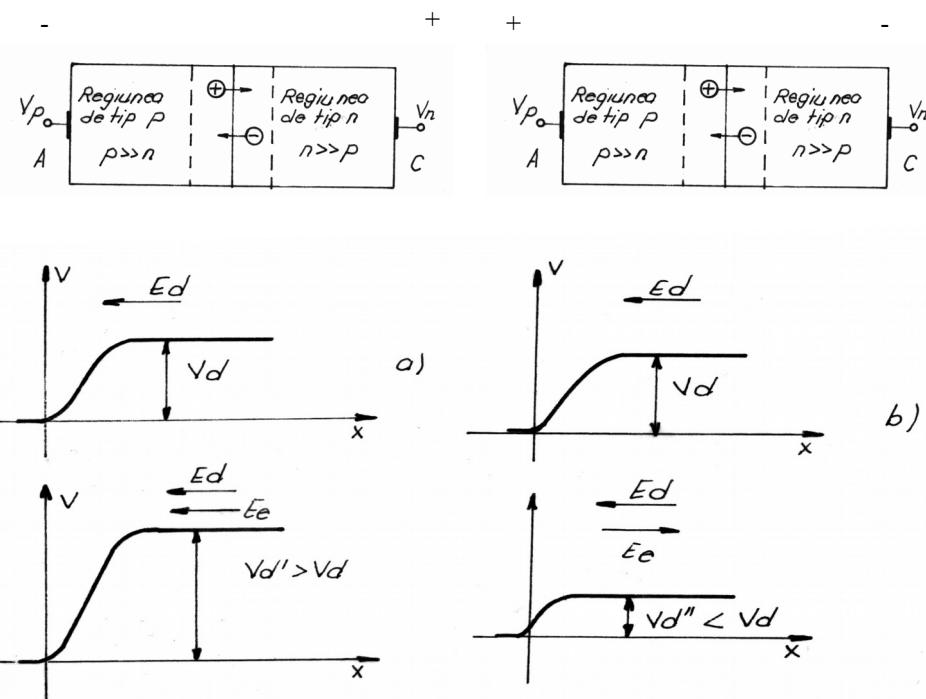


Figura 4.2

Să examinăm acum cazul când se aplică o tensiune între terminalele joncțiunii.

Considerăm întâi o polaritate a tensiunii aplicate ce face regiunea de tip n mai pozitivă decât regiunea de tip p ($V_n > V_p$), adică câmpul electric exterior E_e are același sens cu câmpul electric de difuzie, ceea ce va determina mărirea barierei de potențial (figura 4.2.a). O tensiune ce conduce la creșterea barierei de potențial este numită tensiune de polaritate inversă. Joncțiunea conduce slab în sens invers, în primul rând pentru că golurile din regiunea de tip p și electronii din regiunea de tip n, unde sunt purtători majoritari, nu sunt capabili să depășească bariera de potențial de valoare mai mare și, în al doilea rând, pentru că sunt foarte puțini purtători minoritari disponibili în cele două regiuni pentru a se mișca în sens invers, "în josul" barierei de potențial. De aceea currentul rezultat va fi

foarte mic prin joncțiunea pn și se datorează purtătorilor minoritari. Curentul rezultat este un curenț de valoare mică. Numărul de purtători de sarcină minoritară este limitat. Din acest motiv curențul poartă denumirea de curenț de saturăție(limitat) invers(dinspre regiunea de tip n spre regiunea de tip p) și se notează cu I_o .

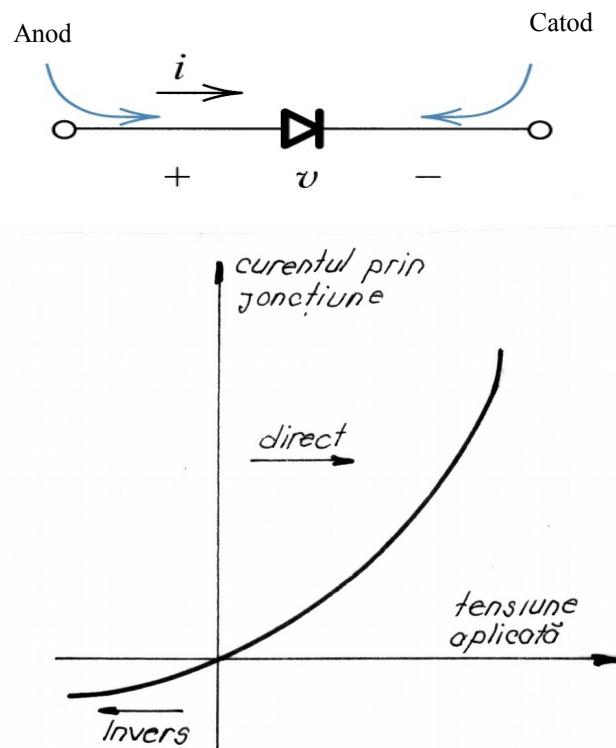


Figura 4. 3

O tensiune externă de polaritate opusă celei descrise mai sus se numește tensiune directă. ($V_p > V_n$). Câmpul electric asociat tensiunii externe va determina un câmp electric total mai mic decât câmpul electric de difuzie de la echilibru termic, ceea ce va duce la micșorarea înălțimii barierei de potențial a joncțiunii. Bariera de potențial V_d și câmpul electric rezultat nu mai sunt suficiente ca mărime pentru a se opune procesului de difuzie, ceea ce permite curgerea purtătorilor de sarcină dinspre regiunea unde sunt în majoritate spre regiunea unde sunt în minoritate. Din această cauză prin joncțiunea pn va circula un curenț relativ mare format de purtători majoritari (figura 4.2b). acest curenț poartă denumirea de curenț direct prin diodă și se notează cu I_D . Curențul direct este dependent de câmpul electric exterior, deci de diferența de potențial între ce două borne.

Asimetria comportării electrice, distribuțiile interne de purtători și circulațiile asociate lor stau la baza celor mai multe dintre proprietățile diodelor cu joncțiune, proprietăți care le fac utile în circuitele electronice.

Curențul electric prin joncțiunea pn se obține aplicând o tensiune la bornele A(anod)borna pozitivă și C (catod) borna negativă ale diodei semiconductoare.

Fie notația: $V_D = V_p - V_n$

Dacă:

- a) $V_p > V_n$ – curentul electric este mare (I_D) și este datorat purtătorilor majoritari. În acest caz joncțiunea este polarizată direct
- b) $V_p < V_n$ – curentul electric este neglijabil (I_o) și este datorat purtătorilor minoritari. În acest caz joncțiunea este polarizată invers.

Pe baza celor discutate mai sus reiese clar că pentru o joncțiune pn caracteristica curent-tensiune trebuie să aibă o formă generală arătată în figura 4.3. Creșterea rapidă a curentului cu tensiunea în regiunea directă rezultă din existența numărului mare de purtători majoritari capabili să treacă peste bariera de potențial micșorată. Curentul mic invers, aproape constant este dat de numărul limitat de purtători minoritari disponibili pentru a curge în josul barierei de potențial mărite, care blochează curgerea purtătorilor majoritari.

4.1.2. Parametrii statici

Pentru o joncțiune pn ideală relația curent-tensiune este exprimată de relația:

$$I = I_o (e^{U/\eta U_T} - 1) \quad (4.1)$$

unde I_o poartă numele de curent de saturare invers al diodei, U este căderea de tensiune la bornele diodei, U_T este tensiunea termică, iar η este un coeficient de recombinare a golurilor.

Relația (4.1) este adesea întâlnită sub numele de ecuația idealizată a diodei cu joncțiune pn. Ea este o relație fundamentală pentru comportarea tuturor dispozitivelor semiconductoare cu joncțiune ce poate fi aplicată și altor structuri de diode dacă forma coeficientului I_o este modificată corespunzător.

În relația (4.1) dioda se polarizează direct dacă $U > 0$, adică zona p are un potențial mai ridicat decât zona n; valorile pozitive ale curentului indică sensul de circulație de la p la n. Dacă $U < 0$; adică zona n are un potențial mai ridicat decât zona p, $I \approx -I_o$, când U devine mai mic decât ηU_T .

Caracteristica curent-tensiune reprezentată în figura 4.3, arată că o joncțiune pn reprezintă un dispozitiv electronic neliniar. Comportarea joncțiunii în regimul de curent continuu poate fi caracterizată prin raportul dintre căderea de tensiunea pe diodă și curentul care o străbate. Acest

raport se numește rezistență în curent continuu: $R_{c.c.} = \frac{U}{I}$. Rezistența $R_{c.c.}$ a diodei depinde de punctul de funcționare. Această comportare a joncțiunii este datorită neliniarității caracteristicii curent-tensiune.

Existența unei surse de tensiune alternativă la bornele diodei determină ca alături de rezistență de curent continuu să mai apară și o rezistență în curent alternativ.

$$R_d = \frac{\Delta U}{\Delta I} \quad (4.4)$$

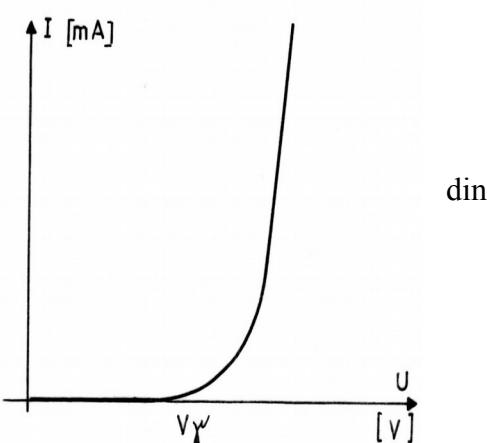
care se mai numește rezistență diferențială sau dinamică.

Referitor la caracteristica curent-tensiune ce reprezintă forma grafică a ecuației (4.1) se poate constata că dacă $e^{U/\eta U_T} \gg 1$ atunci curentul prin diodă crește exponențial cu căderea de tensiune de la bornele diodei.

$$U = I_o e^{U/\eta U_T} \quad (4.5)$$

Acest rezultat se exprimă ca o scădere a barierei de potențial ceea ce permite o difuzi mai mare prin joncțiune. Există diode (dioda de comutare) la care creșterea curentului direct cu căderea de tensiune se prezintă ca în figura 4.4.

Se poate constata că există o tensiune, numită tensiune de prag, V_γ pentru care curentul crește semnificativ cu creșterea de tensiune pe diodă, dacă $U > V_\gamma$ sau crește nesemnificativ dacă $U < V_\gamma$. Aceste diode se comportă ca un comutator ideal (figura 4.5). Din punct de vedere se poate considera că pentru o tensiune de comandă (V_γ) dioda se închide, este în conducție, ceea ce face ca rezistența ei să fie zero iar curentul să tindă spre infinit. Pentru o tensiune mai mică decât tensiunea de comandă (prag, V_γ) comutatorul este deschis ($R = \infty$ și $I = 0$).



din

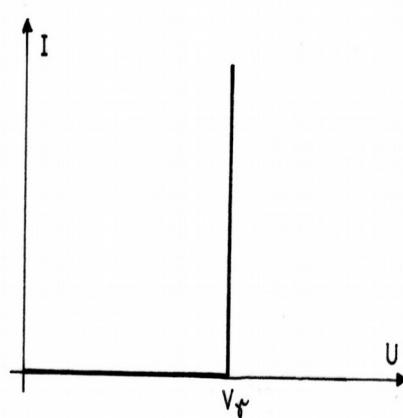


Figura 4.4

Figura 4.5

Caracteristica figura 4.5 poartă denumirea de caracteristica liniarizată a diodelor de comutare, utilizate cel mai frecvent în

circuitele logice integrate. Caracteristica liniarizată este o caracteristică aproximativă, în realitate toate diodele semiconductoare prezintă o caracteristică neliniară. Şi anume creșterea curentului direct prin diodă cu căderea de tensiune la borna diodei este exponențială, adică la modificări mici ale căderii de tensiune se obțin creșteri mari ale curentului prin diodă.

Ca rezumat, parametri statici de comutare al diodelor semiconductoare se definesc pe baza caracteristicii volt- amper ce caracterizează fiecare diodă în parte. Caracteristica volt-amper se obține din foia de catalog corespunzătoare diodei. Valori tipice pentru acești parametri vor fi dați mai jos:

Tabelul 4.1

Tipul de diodă (materialul semiconductor)	Curentul rezidual de saturație I_o (nA)	Tensiunea de prag: V_γ (V)	Rezistența de trecere la conducție (rezistență directă: R_D) (Ω)	Rezistența de trecere la blocare (rezistență inversă: R_i) (MΩ)
siliciu	1-2	0,65	15-30	1-100
germaniu	1000-2000	0,3	20-40	0,1-10
Shottky	0,5-1	0,4	10-20	50-100

În principiu o diodă poate fi echivalentă în conducție sub forma unei rezistențe directe R_D în serie cu tensiunea de prag, iar în regim blocat sub forma rezistenței inverse (figura 4.6)

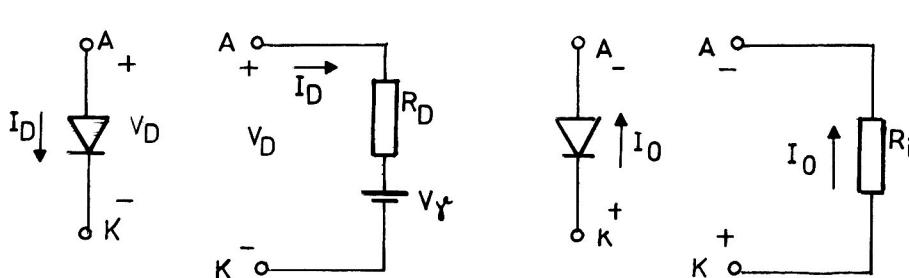


Figura 4.6

O joncțiune de tip pn se comportă nu numai ca o rezistență, dar și ca o capacitate

variabilă a cărei valoare depinde de tensiunea de polarizare. După cum s-a arătat în regiunea de trecere a unei joncțiuni pn apar două sarcini electrice egale și de semn contrar, de o parte și de alta a suprafeței de separație a celor două regiuni. Dar două sarcini electrice egale și de semne contrare se acumulează și pe armăturile metalice ale unui condensator plan. Se poate deci echivala o joncțiune pn și cu un condensator plan. Capacitatea determinată de regiunea de trecere se numește capacitatea barieră.

În multe cazuri caracteristica volt-amper a unei diode este aproximată cu două drepte (figura 4.9), astfel:

a) pentru $U < U_r$, o dreaptă ce coincide cu abscisa

$$\frac{1}{R_d}$$

b) pentru $U > U_r$, o dreaptă cu panta

Tensiunea U_r se numește "Tensiune de prag", iar R_d se numește : "rezistență diferențială".

Mărimile I_o , U_r și R_d reprezintă parametrii statici de comutare a diodelor utilizată în circuite numerice. Cum se vede din figura 4.9.a atât timp cât tensiunea aplicată la bornele diodei este mai mică decât tensiunea de prag U_r , curentul prin diodă este foarte mic, neglijabil (mai mic decât 1 % din valoarea maximă a curentului prin diodă). Când tensiunea devine mai mare decât U_r , curentul prin diodă crește foarte mult cu tensiunea.

În figura 4.9.b se prezintă, comparativ, caracteristica volt-amper pentru o diodă cu germaniu și una cu siliciu.

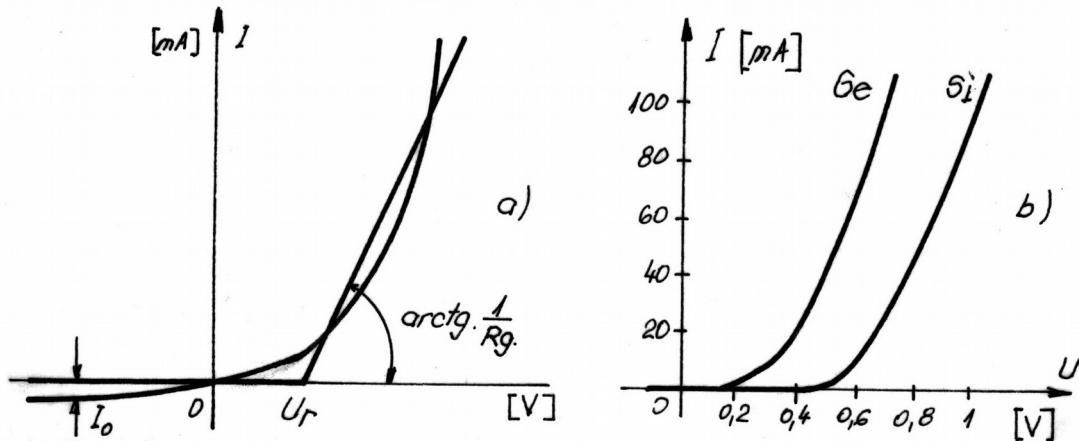
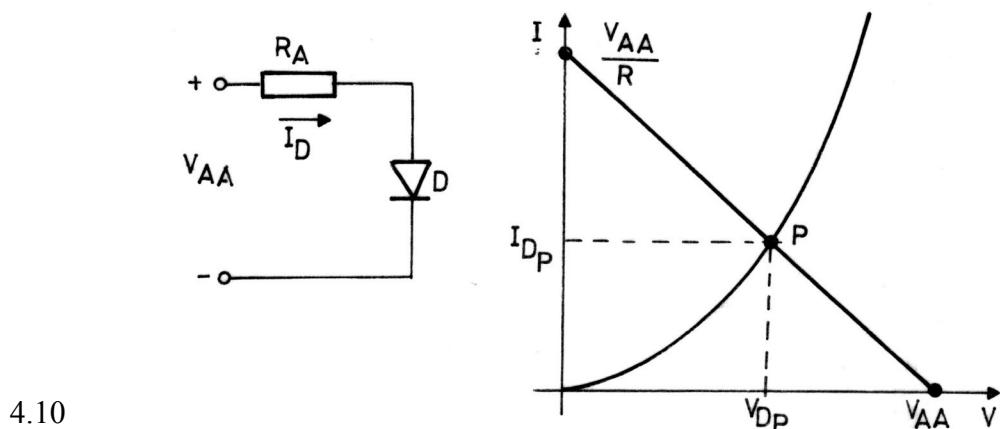


Figura 4.9

Pentru temperatura normală (25°C) parametri statici ai diodelor au valori tipice prezentate în tabelul 4.1.

DETERMINAREA PUNCTULUI DE FUNCȚIONARE LA O DIODĂ SEMICONDUCTOARE

Punctul de funcționare a unei diode se obține prin intersecția caracteristicii curent- tensiune cu dreapta de sarcină. Dreapta de sarcină la rândul ei este dependentă de tensiunea aplicată la bornele circuitului electronic ce conține dioda, cât și de valoarea rezistenței echivalente legată în serie cu dioda.



Figura

4.10

Astfel

în figura 4.10 se reprezintă modul de determinare a punctului de funcționare a unei diode pentru un circuit simplu.

Dacă se scrie ecuația pe circuitul din figura 4.10.a se poate trasa dreapta de sarcină:

$$V_{AA} = I_D \cdot R_A + V_D \quad (4.15)$$

Unde pe baza relației de mai sus se trasează dreapta de sarcină, care intersectează cele două axe în punctul V_{AA} pentru axa orizontală, respectiv în punctul V_{AA}/R_A pe axa verticală. Punctul de funcționare pentru dioda ce are caracteristica curent – tensiune prezentată în figura 4.10. b se obține în punctul P, unde curentul prin diodă este I_{Dp} iar căderea de tensiune pe diodă este V_{Dp} .

Pentru a modifica punctul de funcționare pentru o diodă se poate re-dimensiona rezistența R_A . În figura 4.11 este ilustrată dependența dreptei de sarcină cu rezistența R_A și modul cum se modifică punctul de funcționare. În acest caz modificarea punctului de funcționare se poate face doar static.

Punctul de funcționare se poate modifica prin modularea tensiunii de la intrare V_{AA} . În figura 4.12 este ilustrată dependența dreptei de sarcină cu tensiunea de alimentare, V_{AA} , iar în figura 4.13 se arată modul cum variația semnalului de la intrare, în timp, $I_d(t)$ determină modificarea, în timp, a mărimii de la ieșirea diodei $V_d(t)$, unde:

$$I_d(t) = \frac{V_{AA}(t)}{R_A}$$

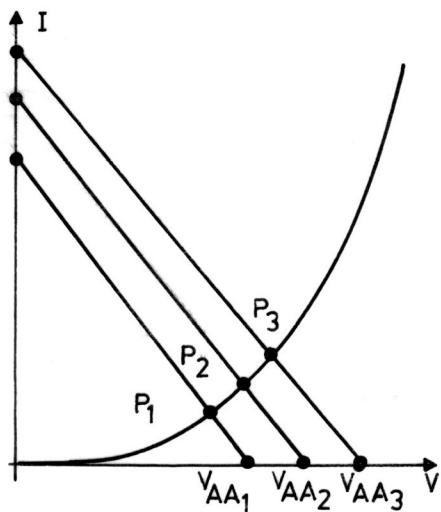
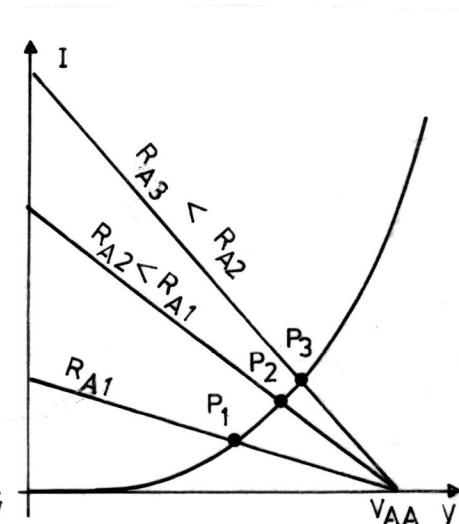


Figura 4.11

Figura 4.12

Cursul 3

CIRCUITE LOGICE CU DIODE SEMICONDUCTOARE

Acet circuite se folosesc la realizarea funcțiilor logice de bază cum ar fi circuitele logice SI, respectiv SAU. Ca avantaje ale acestor circuite se pot aminti: timpii de comutare mici, dimensiuni reduse, consum mic de putere, preț de cost redus. Ca dezavantaje se specifică faptul că introduc atenuarea semnalului, ceea ce face ca după 2 la 3 nivele logice realizate cu acest circuite să fie necesară o amplificare a semnalului.

4.4.1. Circuitul logic SI

Circuitul logic SI cu rezistențe și diode se reprezintă în figura 4.18. Semnalele de intrare se notează cu variabilele logice A, B, C iar semnalul de ieșire cu variabila logică Y. Nivelul logic “0” îi corespunde nivelul de tensiune inferior V_i , iar nivelul logic “1” îi corespunde nivelul de tensiune superior V_s .

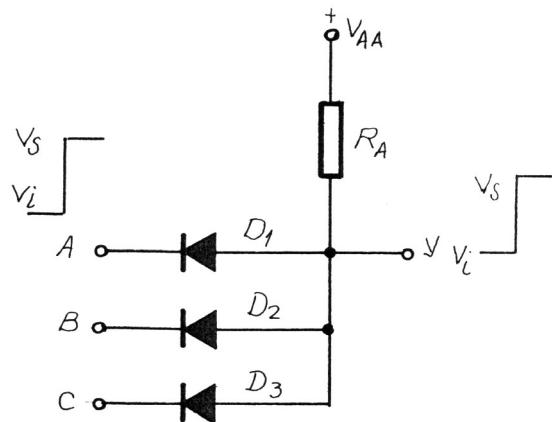


Figura 4.18

Circuitul funcționează corect dacă $V_{AA} > V_s > V_i$; Se va presupune că:

$V_{AA} > V_s > 0$, $V_i = 0$ (se pot adopta și alte valori pentru nivelele de tensiune). Se consideră că pe diode căderea de tensiune este neglijabilă față de tensiunea de alimentare V_{AA} .

În aceste condiții funcționarea circuitului se poate explica:

- a) Dacă : $V_A = V_B = V_C = V_s$, diodele D_1, D_2 și D_3 vor conduce deoarece sunt polarizate direct ($V_{AA} > V_s$), iar la ieșire $V_Y = V_s$.
 S-a notat cu V_A, V_B, V_C potențialele aplicate la intrările A, B, C.

Tabelul 4.2

V_A	V_B	V_C	V_o	Logică pozitivă	Logică negativă
V_i	V_i	V_i	V_i	0	1
V_i	V_i	V_s	V_i	0	1
V_i	V_s	V_i	V_i	0	1
V_i	V_s	V_s	V_i	0	1
V_s	V_i	V_i	V_i	0	1
V_s	V_i	V_s	V_i	0	1
V_s	V_s	V_i	V_i	0	1
V_s	V_s	V_s	V_s	1	0

b) Dacă: $V_A = V_i$ și $V_B = V_C = V_s$ dioda D_1 va conduce și va fixa tensiunea de ieșire la valoarea $V_Y = V_i$; diodele D_2 și D_3 vor fi blocate, deoarece sunt polarizate invers. Funcționarea circuitului este descrisă în tabelul 4.2 în convenția “logică pozitivă”, unde (V_i reprezintă variabila binară 0, iar V_s variabila binară 1) realizând funcția logică SI:

$$Y = A \bullet B \bullet C$$

Se observă că în logica negativă (V_i reprezintă variabila binară 1, iar V_s variabila binară 0) același circuit realizează funcția logică SAU:

$$Y = A + B + C$$

Din cele arătate mai sus diodele din circuitul SI vor conduce, dacă la toate intrările se aplică aceeași tensiune. Dacă tensiunile de intrare au valori diferite, numai dioda conectată la cea mai negativă tensiune de intrare va conduce; celelalte vor fi blocate fiind invers polarizate. Currentul se închide prin diodele polarizate direct și rezistența R_A de la tensiunea de alimentare V_{AA} spre tensiunea cea mai mică. Tensiunea de ieșire este, astfel, egală cu tensiunea cea mai mică de intrare.

Dacă din punct de vedere logic circuitul din figura 4.18 realizează funcția logică dorită, se pune problema dacă din punct de vedere electronic circuitul funcționează corect. Pentru funcționarea corectă din punct de vedere logic și electronic se impune dimensionarea corespunzătoare a dispozitivelor ce alcătuiesc circuitul logic.

Proiectarea porții SI cu diode se face pornind de la cerințele impuse de circuitele conectate la ieșirea porții, adică de sarcina ce trebuie comandată. Se poate observa că poarta SI trebuie să genereze curent indiferent de nivelul logic de la ieșire, deci va trebui să genereze și un anumit curent de sarcină. Acest curent (I_s) va avea valoarea minimă (în cazul cel mai defavorabil) când la ieșirea porții există nivel logic superior.

Dacă ieșirea porții SI se găsește la nivelul V_s , înseamnă că este necesar ca la toate intrările să se aplice nivelurile V_s . Currentul I_{RA} produce o cădere pe rezistența R_A care este egală cu $V_{AA} - V_s$; se poate considera că întregul curent I_{RA} se va folosi pentru comanda sarcinii, (figura 4.19.a), astfel avem următorul caz: $V_A = V_B = V_C = V_s$ și $V_Y = V_s$. Dacă se urmărește tabelul de

adevăr se poate constata că din cele opt combinații posibile doar una singură (cea de pe linia opt) îndeplinește situația de mai sus.

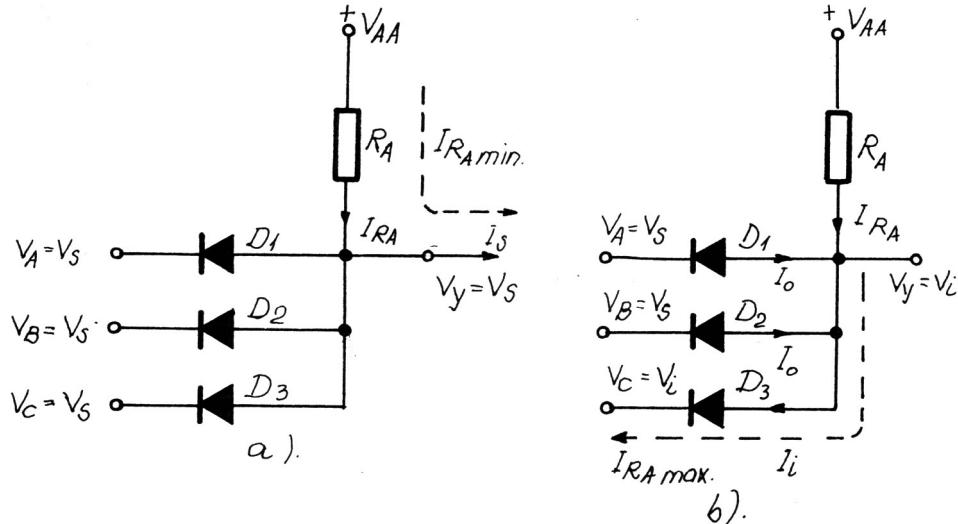


Figura 4.19

În cazul menționat curentul I_{RA} are valoarea cea mai mică, care trebuie să satisfacă condiția de încărcare:

$$I_{RA \text{ minim}} \geq I_S \text{ maxim}$$

Unde:

$$I_{RA} = \frac{V_{AA} - V_S}{R_A} \geq I_S \quad (4.23)$$

Din relația (4.23) se poate determina valoarea rezistenței R_A pentru cazul optim de funcționare:

$$R_A \leq \frac{V_{AA} - V_S}{I_S} \quad (4.24)$$

Dacă se cer condiții de funcționare, și/sau de proiectare mai severe, se pot lua în considerare o parte sau toți factorii care pot influența defavorabil funcționarea corectă a circuitului.

Pentru exemplificare se consideră că tensiunea de alimentare V_{AA} se modifică față de valoarea nominală, pe care o notăm cu: V_{AAN}. Presupunem că modificare se limitează în câmpul de toleranță (1 ± tu), unde tu poate lua valorile de 0,1 pentru o toleranță de 10%, sau 0,2 pentru o toleranță de 20%.

În mod identic se poate lua în considerare factorul de toleranță pentru rezistențe. Cu cât valorile menționate sunt mai departe de valorile nominale cu atât condițiile de funcționare și

proiectare devin mai dificile. În acest caz considerat mai defavorabil este obligatoriu îndeplinirea următoarei inegalități:

$$I_{RA\ MIN} = \frac{(1-t_u)V_{AAN} - V_S}{(1+t_r)R_{AN}} \geq I_S \quad (4.25)$$

Din relația (4.25) se poate determina valoarea rezistenței R_A pentru cazul cel mai defavorabil:

$$R_{AN} \leq \frac{(1-t_u)V_{AAN} - V_S}{(1+t_r)I_S} \quad (4.26)$$

Pentru proiectarea circuitului ce trebuie să comande poarta SI trebuie determinat curentul de intrare a porții. Cazul defavorabil este atunci când între intrare și surse de alimentare se găsește diferența de potențial cea mai mare. În acest caz curentul preluat de la poarta SI de către circuitul de comandă este maxim. Această situație se obține când la ieșire $V_Y = V_i$, adică când la cel puțin o intrare se aplică nivelul V_i . În consecință, acest caz se folosește pentru calculul curentului de intrare (I_i) care comandă poarta SI (figura 4.12.b). Dacă se scrie suma curenților în nodul de ieșire se obține:

$$I_i = \frac{V_{AA} - V_i}{R_A} + (n-1)I_o \quad (4.27)$$

unde:

n – reprezintă numărul de intrări a porții

I_o – curentul invers prin diode.

Tinând seama de toleranța componentelor și a surselor de alimentare, se obține:

$$I_{i\ max} = \frac{(1+t_u)V_{AAN} - V_i}{(1-t_r)R_{AN}} + (n-1)I_{o\ max} \quad (4.28)$$

Circuitele logice cu diode și rezistențe prezintă un dezavantaj că introduc o atenuare de curent, respectiv de tensiune, adică:

$$I_{I\ max} > I_{RA\ min} \geq I_S \quad (4.29)$$

Această inegalitate se interpretează în sensul că poarta Si poate furniza un curent de sarcină mai mic decât curentul necesar pentru comanda porții. Atenuarea de curent se exprimă printr-un parametru numit eficiență circuitului care se definește

$$E = \frac{I_{EA\ min}}{I_{i\ max}} = \frac{\frac{(1-t_u)V_{AAN} - V_S}{(1+t_r)R_{AN}}}{\frac{(1+t_u)V_{AAN} - V_i}{(1-t_r)R_{AN}} + (n-1)I_{o\ max}} \quad (4.30)$$

Întrucât nivelele logice V_S și V_I trebuie cuprinse într-o plajă restrânsă, iar curentul $I_{o\max}$ nu poate fi influențat prin măsuri de proiectare, singura cale de ridicare a eficienței porții o constituie mărirea raportului V_{AA}/V_S ; într-adevăr

$$\lim E = \frac{(1-t_u)(1-t_r)}{(1+t_r)(1+t_r)} \quad (4.31)$$

pentru $\frac{V_{AAN}}{V_S} \rightarrow \infty$

unde $V_I = 0$

În practică, se alege $V_{AAN} = (2 \text{ la } 6)V_S$. Dacă se mărește în continuare tensiunea de alimentare V_{AA} , va crește consumul de putere, fără a influența sensibil eficiența porții.

Exemplul 4.4. Pentru exemplificare presupunem că în circuitul din figura 4.17 sunt date următoarele valori: $V_S=5V$; $V_I=0V$; $R_d=20\Omega$; $R_i=100M\Omega$; $I_o=10mA$; $V_{AA}=10V$; $R_A=3,6K\Omega$; $V_T=0,6V$. Se cere să se determine valoarea tensiunii de ieșire pentru următoarele cazuri:

a) $V_A=V_B=V_C=V_I=0V$

Pe circuitul ieșire se obține următoarea ecuație:

$$V_Y = V_{AA} - I_{RA}R_A$$

Unde:

$$I_{RA} = I_1 + I_2 + I_3$$

I_1 , I_2 , I_3 sau notat curenți prin cele trei diode. Fiecare curent se determină pe latura cuprinsă între ieșire diodă și intrare:

$$I_1 = \frac{V_Y - V_A - V_T}{R_d}$$

$$I_2 = \frac{V_Y - V_B - V_T}{R_d}$$

$$I_3 = \frac{V_Y - V_C - V_T}{R_d}$$

rezultă:

$$V_Y = V_{AA} - \left(\frac{V_Y - V_A - V_T}{R_d} + \frac{V_Y - V_B - V_T}{R_d} + \frac{V_Y - V_C - V_T}{R_d} \right) R_A$$

Prin înlocuire cu valorile date se obține, $V_Y=0,618V$

a) $V_A=V_B=V_I=0V$ și $V_C=V_S=5V$

Pe circuitul ieșire se obține următoarea ecuație:

$$V_Y = V_{AA} - I_{RA} \cdot R_A$$

Unde:

$$I_{RA} = I_1 + I_2 - I_3$$

I_1, I_2 , sau notat curenți prin cele trei diode. Fiecare curent se determină pe latura cuprinsă între ieșire diodă și intrare, I_3 este curentul rezidual invers prin dioda D_3 și care se poate neglijă față de ceilalți doi curenți. În acest sens se obține:

$$V_Y = V_{AA} - \left(\frac{V_Y - V_A - V_T}{Rd} + \frac{V_Y - V_B - V_T}{Rd} \right) R_A = 0,626V$$

c) $V_A = V_B = 0V$ și $V_C = V_S = 5V$

dacă se negligează curentul invers prin diodele D_2 și D_3 se obține:

$$V_Y = V_{AA} - \left(\frac{V_Y - V_A - V_T}{Rd} \right) R_A = 0,652V$$

d) $V_A = V_B = V_C = V_i = 5V$

Pe circuitul ieșire se obține următoarea ecuație:

$$V_Y = V_{AA} - I_{RA} \cdot R_A$$

Unde:

$$I_{RA} = I_1 + I_2 + I_3$$

I_1, I_2, I_3 sau notat curenți prin cele trei diode. Fiecare curent se determină pe latura cuprinsă între ieșire diodă și intrare. Pe baza celor arătate mai sus rezultă:

$$V_Y = V_{AA} - \left(\frac{V_Y - V_A - V_T}{Rd} + \frac{V_Y - V_B - V_T}{Rd} + \frac{V_Y - V_C - V_T}{Rd} \right) R_A = 5,608V$$

Se constată că circuitul SI introduce o deplasare de nivel a tensiunii de ieșire, aproximativ egală cu tensiunea de prag, față de tensiunea de intrare. În tabelul 4.3 se prezintă valorile precise obținute la ieșire pentru toate combinațiile de la intrare.

Dacă se leagă în serie mai multe circuite logice SI realizate cu diode se remarcă că se pot produce deplasări de nivel multiple, spre valori tot mai mari, ceea ce poate conduce la imposibilitatea interpretării corecte a nivelului de tensiune de către circuitele logice.

Tabelul 4.3.

V_A [V]	V_B [V]	V_C [V]	V_Y [V]
0	0	0	0,617
0	0	5	0,626
0	5	0	0,626
0	5	5	0,652
5	0	0	0,626
5	0	5	0,652
5	5	0	0,652
5	5	5	5,608

Spre exemplu considerând următorul lanț de circuite SI și considerând deplasarea de nivel (pentru simplificare) constantă și egală cu 0.6V.

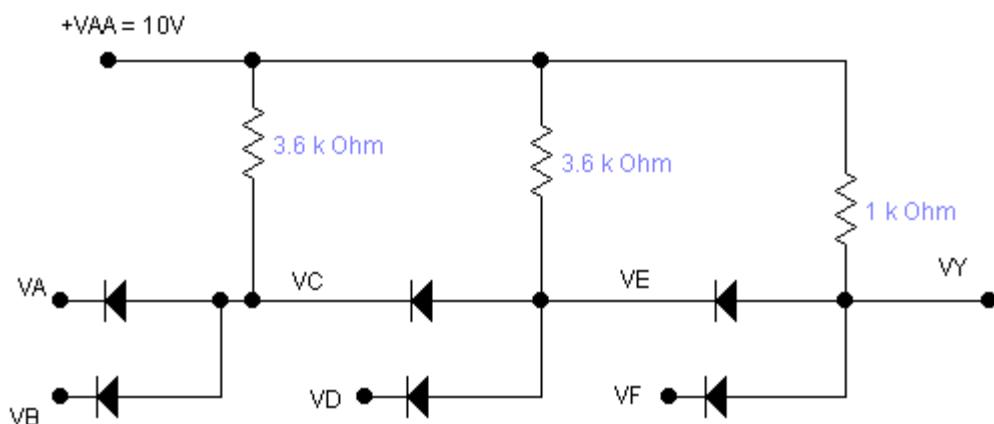


Figura
4.20

Dacă se ridică tensiunile în principalele puncte se poate completa tabelul de mai jos

Tabelul 4.4

V_A [V]	V_B [V]	V_C [V]	V_D [V]	V_E [V]	V_F [V]	V_Y [V]
0	0	0,6	0	0,6	0	0,6
0	3	0,6	3	1,2	3	1,8
3	0	0,6	0	0,6	0	0,6
3	3	3,6	3	3,6	3	3,6

Se constată că există situații în care nivelul logic inferior se degradează permanent (linia doi din tabel). Acest fapt poate conduce la interpretarea incorectă a unui nivel de tensiune. Pentru evitarea unor

astfel de cazuri se prevede introducerea unor dispozitive electronice care să introducă o amplificare de curent cât și o refacere a nivelelor de tensiune. Astfel ca tensiunea de la ieșire să fie compatibilă cu cea de la intrare.

4.4.2. Circuite logice SAU.

Circuitul logic SAU cu diode și rezistențe, se reprezintă în figura 4.21. Funcționarea porții SAU se va explica considerând următoarele convenții:

$$|V_{oo}| \geq V_S > V_i$$

Se va presupune că $|V_{oo}| > V_S > 0$ și $V_i = 0$

În acest condiții circuitul funcționează în felul următor:

b) Dacă: $V_A = V_B = V_C = V_I$, diodele D_1 , D_2 și D_3 vor conduce și la ieșire vom avea:

$$V_y = V_I - V_\gamma = V_I$$

Unde: V_γ este tensiunea de prag a diodelor semiconductoare (0,2 V la diodele cu germaniu și 0,5 la diodele cu Siliciu) care se poate neglijă.

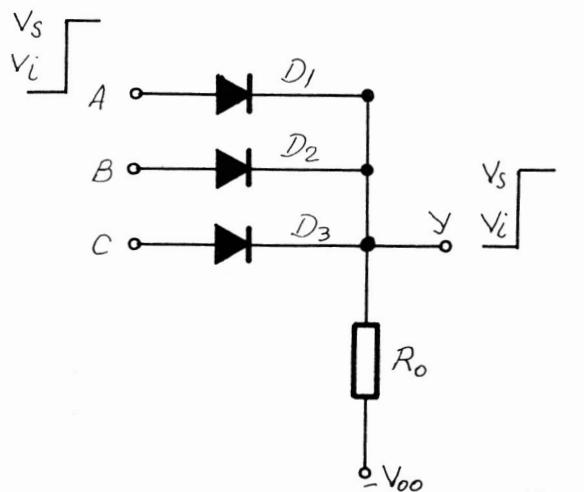


Figura 4.21

b) Dacă $V_A = V_s$ (sau mai multe intrări) și $V_B = V_C = V_I$, dioda D_1 va conduce (diferența de potențial cea mai mare este între intrarea A și sursa de alimentare – V_{oo}) și va fixa tensiunea de ieșire la valoarea: $V_Y = V_s$; diodele D_2 și D_3 vor fi blocate, fiind polarizate invers. Funcționarea porții este descrisă în tabelul 4.9. În logica pozitivă realizează funcția SAU, iar în logica negativă funcția SI

$Y = A + B + C$ în logică pozitivă

$Y = A \bullet B \bullet C$ în logică negativă

Din cele arătate, diodele vor conduce dacă la toate intrările se aplică nivel logic superior sau inferior. Dacă tensiunile de intrare au valori diferite numai dioda legată la cea mai mare tensiune va conduce; celelalte diode vor fi invers polarizate, deci blocate. Tensiunea de ieșire este egală cu cea mai mare dintre tensiunile de la intrare.

Tabelul 4.5.

V_A	V_B	V_C	V_Y	Logică pozitivă	Logică negativă
V_i	V_i	V_i	V_i	0	1
V_i	V_i	V_s	V_s	1	0
V_i	V_s	V_i	V_s	1	0
V_i	V_s	V_s	V_s	1	0
V_s	V_i	V_i	V_s	1	0
V_s	V_i	V_s	V_s	1	0
V_s	V_s	V_i	V_s	1	0
V_s	V_s	V_s	V_s	1	0

Pentru dimensionarea porții SAU trebuie să se țină cont că acest circuit absoarbe curent de la intrare sau ieșire spre sursa negativă ($-V_{oo}$). Poarta SAU trebuie să asigure curentul de sarcină, I_s , în cazul cel mai defavorabil, adică când diferența de potențial dintre ieșire și $-V_{oo}$ este minim, ceea ce înseamnă că la ieșirea porții se află nivelul V_i . Se mai consideră, pentru motive de creșterea eficienței, că tot curentul I_{Ro} se folosește pentru acționarea sarcinii (figura 4.22.a).

$$I_{Ro} = \frac{V_i + V_{oo}}{R_o} \geq I_s \quad (4.32)$$

Ținând cont de toleranțele pieselor și a surselor de alimentare avem:

$$I_{Ro\min} = \frac{(1 - t_u)(V_{ooN} + V_i)}{(1 + r_r)R_{oN}} \geq I_s \quad (4.33)$$

Rezultă valoarea rezistenței R_{oN}

$$R_{oN} \leq \frac{(1 - t_u)V_{ooN}}{(1 + t_r)I_s} \quad (4.34)$$

Pentru determinarea curentului de intrare în cazul cel mai defavorabil se consideră cazul când o singură diodă conduce iar celelalte ($n-1$) diode sunt blocate, adică când la o intrare se găsește nivel de tensiune superior iar la celelalte intrări nivelul de tensiune inferior (figura 4.22.b)

$$I_i = \frac{V_s + V_{oo}}{R_o} + (n-1)I_o \quad (4.35)$$

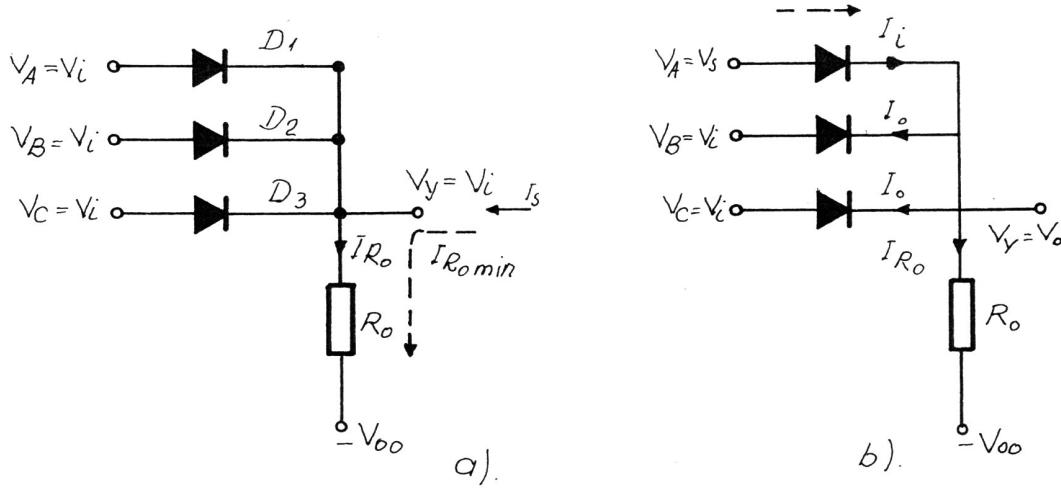


Figura 4.22

Sau ținând cont de toleranța componentelor și a tensiunii de alimentare se obține:

$$I_{i \max} = \frac{V_s + (1+t_u)V_{ooN}}{(1-t_r)R_{oN}} + (n-1)I_{o \max} \quad (4.36)$$

Avându-se în vedere că circuitul SAU constituie un atenuator de curent deoarece:

$$I_{i \max} > I_{R_o \min} > I_s \quad (4.37)$$

Se poate defini eficiența circuitului SAU:

$$E = \frac{I_{R_o \min}}{I_{i \max}} = \frac{\frac{(1-t_u)V_{ooN} + V_i}{(1+t_r)R_{oN}}}{\frac{V_s + (1+t_u)V_{ooN}}{(1-t_r)R_{oN}} + (n-1)I_{o \max}} \quad (4.38)$$

Eficiența circuitului SAU poate fi mărită prin creșterea raportului V_{oo}/V_s ;

$$\lim E = \frac{(1-t_u)(1-t_r)}{(1+t_r)(1-t_u)} \quad (4.39)$$

$$\frac{V_{oo}}{V_s} \rightarrow \infty$$

unde $V_I = 0$

În practică se alege $V_{oo} = (2-6) V_s$.

4.3.3. Timpul de propagare

Fronturile semnalelor de ieșire de la o poartă cu dioda sunt proporționale cu timpul de comutare a diodelor și timpul necesar încărcării sarcinii capacitive. În cazul utilizării unor diode de comutație, timpul de comutare poate fi neglijat față de cea de a doua componentă. În acest caz timpul de ridicare la o poartă SI devine (figura 4.23)

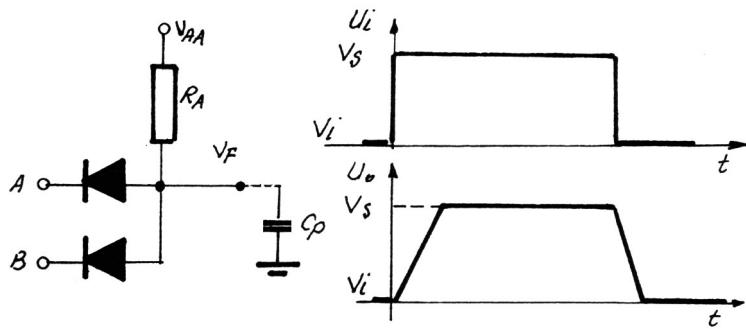


Figura 4.23

$$t_r = R_E \cdot C_p \ln \frac{U_e(\infty) - U_e(0)}{U_e(\infty) - U_e(t_r)} \quad (4.40)$$

unde:

$$U_e(\infty) = V_{AA}$$

$$U_e(0) = V_I$$

$$U_e(t_r) = V_S$$

Rezistența echivalentă este formată din \$R_A\$ în n rezistențe inverse ale diodelor blocate:

$$R_E = \frac{R_A \cdot R_b}{n \cdot R_A + R_b} \quad (4.41)$$

\$R_b\$ este rezistența unei diode blocate

n reprezintă numărul de intrări și pentru \$n \cdot R_A \ll R_b\$ rezultă că \$R_E \approx R_A\$

În acest caz:

$$T_r = R_A \cdot C_p \cdot \ln \frac{V_{AA} - V_I}{V_{AA} - V_S} \quad (4.42)$$

Timpul de coborâre devine:

$$t_c = t_2 - t_1 = R_E C_p \ln \frac{U_e(\infty) - U_e(t_2)}{U_e(\infty) - U_e(t_1)} \quad (4.43)$$

unde:

$$U_e(\infty) = V_i$$

$$U_e(t_2) = 0,9(V_S - V_I)$$

$$U_e(t_1) = 0,1(V_S - V_I)$$

În acest caz rezistența echivalentă este constituită, în cazul cel mai defavorabil din R_A , o rezistență de trecere a unei diode în conducție și $n-1$ rezistențe a celorlalte $n-1$ diode blocate.

$$R_E = \frac{R_{E1} \cdot R_C}{R_{E1} + R_C} \quad (4.44)$$

R_C este rezistența unei diode în conducție, iar cu R_{E1} s-a notat rezistența echivalentă determinată de R_A în paralel cu $(n-1) \cdot R_b$.

$$R_{E1} = \frac{R_A \cdot R_b}{R_b + (n-1)R_A} \cong R_A \quad (4.45)$$

deci:

$$R_E = \frac{R_A \cdot R_c}{R_A + R_c} \cong R_c \text{ deoarece } R_A \gg R_c \quad (4.46)$$

În acest caz se obține:

$$t_c \cong 2,2 R_c \cdot C_p \quad (4.47)$$

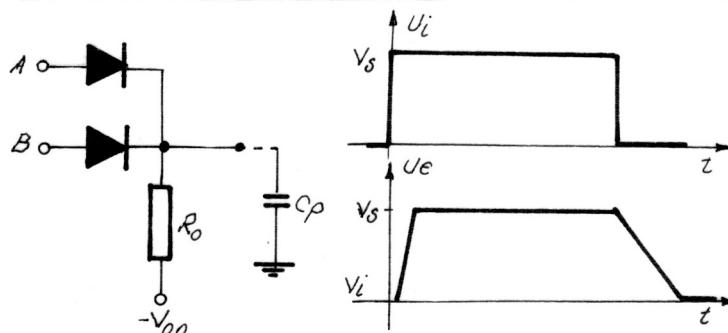


Figura 4.24

Pentru o poartă SAU (figura 4.24) timpii de ridicare și coborâre se determină identic ca la poarta SI, unde rezultatul final este:

$$t_r = 2,2 R_c \cdot C_p \quad (4.48)$$

$$t_c = R_o \cdot C_p \ln \frac{V_{oo} + V_{ss}}{V_{oo} + V_I} \quad (4.49)$$

Se constată că în cazul porților SI timpul de ridicare este mai mare decât timpul de coborâre. La poarta SAU timpul de ridicare este mai mic decât timpul de coborâre.

Funcționarea tranzistorului bipolar

În figura 5.1 se reprezintă o structură de tranzistor bipolar cu joncțiuni. Acest tranzistor conține două joncțiuni P-N, care, în cazul ilustrat, delimită o singură regiune subțire de tip N. Regiunea semiconductorului care este comun acestor joncțiuni este numită bază. Celelalte două regiuni se numesc emitor și colector.

Deși aceste două regiuni au același tip de conductivitate, ele au în mod ușual proprietăți fizice și electrice diferite, după cum au și grosimea destul de diferită. Joncțiunea cuprinsă între emitor și bază este numită joncțiunea emitorului, sau joncțiunea bază - emitor, iar joncțiunea cuprinsă între bază și colector este numită joncțiunea colectorului, sau joncțiunea bază – colector.

În general emitorul este puternic dopat cu impurități, ceea ce determină existența unui număr mare de purtători de sarcini electrice liberi. Colectorul și baza sunt slab dopate cu impurități, determinând un număr relativ redus de sarcini electrice libere. Regiunea bazei are o dimensiune geometrică foarte mică în comparația cu celelalte regiuni.

În linii mari, funcționarea tranzistorului poate fi înțeleasă pe baza curgerii purtătorilor minoritari prin regiunea subțire a bazei.

Să presupunem că emitorul este lăsat în gol, fiind scos din circuit, rămânând doar joncțiunea colectorului. Dacă se presupune că această joncțiune este polarizată invers (vezi figura 5.1) prin joncțiune va trece un curent rezidual invers, numit curent rezidual colector – bază, notat cu I_{CBO} , datorat purtătorilor minoritari ce străbat joncțiunea colectorului când curentul de emitor este nul; iar joncțiunea N - P este polarizată invers. Curentul colector – bază rezidual se mai numește, pe scurt, curentul de colector rezidual și se mai notează cu I_{C0} .

Dacă se polarizează în continuare direct, joncțiunea p - n a emitorului, golurile sunt difuzate din emitor, unde sunt purtători majoritari, în regiunea bazei, unde sunt purtători minoritari, exact ca la o diodă polarizată direct. Difuzia este determinată de câmpul electric, pozitiv, dinspre emitor spre bază. Datorită faptului că baza este slab dopată cu impurități determină, cum s-a arătat, că în bază să existe un număr mic de sarcinile electrice negative (majoritara). Sarcinile electrice pozitive (goluri) difuzate în bază au tendința de a se recombină cu sarcinile electrice negative și de a forma atomul de siliciu, cât și legăturile covalente. Cum posibilitatea de recombinare este redusă rezultă că cea mai mare parte dintre acești purtători injectați în bază (goluri), vor difuza prin joncțiunea bază - colector și ajung în colector. Golurile sunt antrenate spre colector de câmpul electric existent între emitor și colector fiind format de cele două diferențe de potențial emitor- bază, respectiv bază – colector ce sunt în serie și de aceeași polaritate. Deplasarea sarcinilor pozitive dinspre bază spre colector formează un curent electric de intensitate mare datorat numărului mare de sarcini electrice pozitive ce traversează joncțiunea bază – colector. Cum se vede curentul de colector este comandat direct de tensiunea bază-emitor, care asigură polarizarea directă a joncțiunii emitorului. Curentul de colector este determinat de „emisia” de sarcini electrice furnizată de regiunea emitor și „colectată” de regiunea colector.

Evacuarea golorilor din bază asigură ca în dreptul regiunii de trecere a colectorului concentrația purtătorilor de sarcină electrică să fie practic zero. Distribuția concentrației purtătorilor minoritari de sarcină electrică, într-un tranzistor PNP, este reprezentată în figura 5.2.

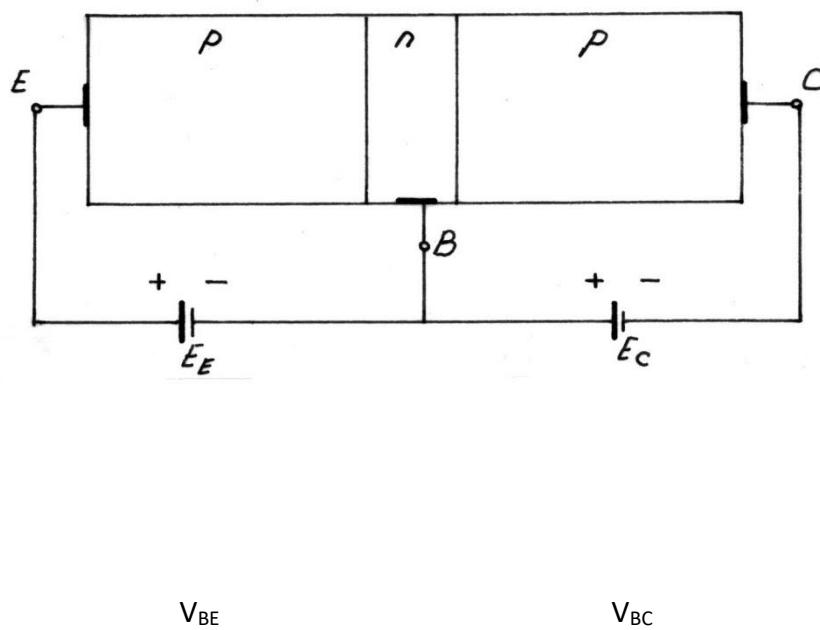


Figura 5.1

Dispozitivul este numit tranzistor bipolar încrucișat în funcționarea sa intervin ambele tipuri de purtători de sarcină: sarcinile minoritare, respectiv sarcinile majoritare.

Experimental s-a constatat că aproape 98-99,8 % din purtătorii majoritari ce au trecut din emitor în bază sunt captați de colector, contribuind la formarea curentului de colector, iar restul de 2-0,2 % se recombină în bază.

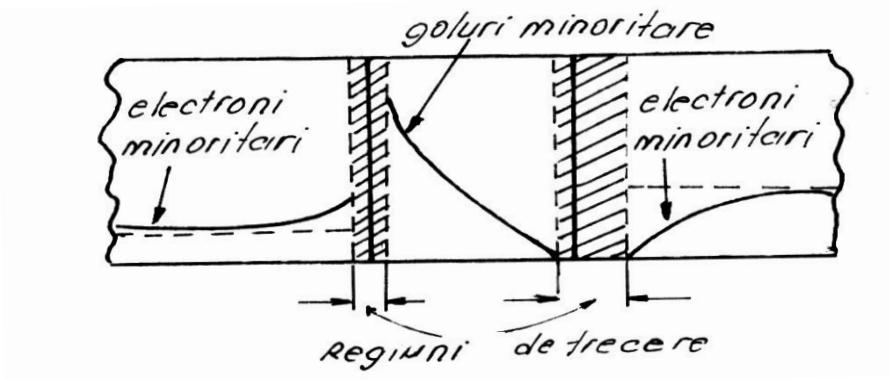
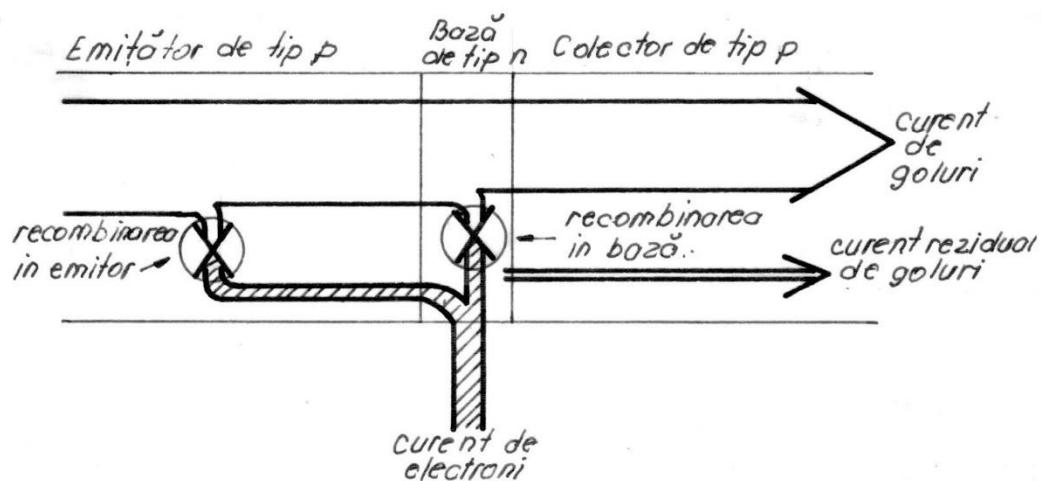


Figura 5.2

În figura 5.3 se arată circulația internă de purtători de sarcini și compoziția curenților de la bornele unui tranzistor de tip pnp. Currentul care circulă între emitor și colector este controlat direct de căderea de tensiunea de pe joncțiunea emitorului (U_{BE}) și este, în esență independent de căderea de tensiunea de pe joncțiunea colectorului (U_{CB}); creșteri mici ale tensiunii U_{BE} eliberează un număr mare de purtători majoritari, ceea ce face ca concentrația purtătorilor în exces în regiunea joncțiunii să crească exponențial cu tensiunea directă pe joncțiune bază - emitor.

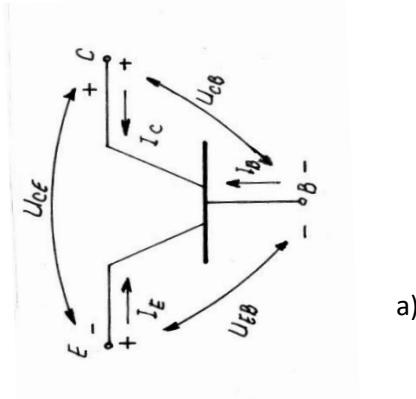
Figura
5.3



Simbolurile standard pentru un tranzistor oarecare cât și sensul convențional de curent sunt indicate în figura 5.4.a , indiferent de tipul tranzistorului; alăturat sunt date și semnele reale ale curenților și căderilor de tensiune pe tranzistorul real.

Cum se vede funcționarea tranzistorului se bazează pe curgerea purtătorilor minoritari de la emitor, prin bază, spre colector. Curentul de colector este numai cu puțin mai mic decât curentul de emitor, iar curentul de bază este mult mai mic decât amândoi. Această situație se obține atâta timp cât joncțiunea emitorului este polarizată direct, iar joncțiunea colectorului este polarizată invers. În principiu curentul de colector este independent de valoarea tensiunii inverse bază – colector.

Prin urmare, tranzistorul are o tensiune mică emitor-bază corespunzătoare polarizării directe a joncțiunii emitorului și produce un curent de colector independent de tensiunea colector-bază, cu condiția ca joncțiunea colectorului să fie polarizată invers. Tranzistorul poate fi privit, la borna colectorului, ca un generator de curent de colector dependent, de o altă variabilă.



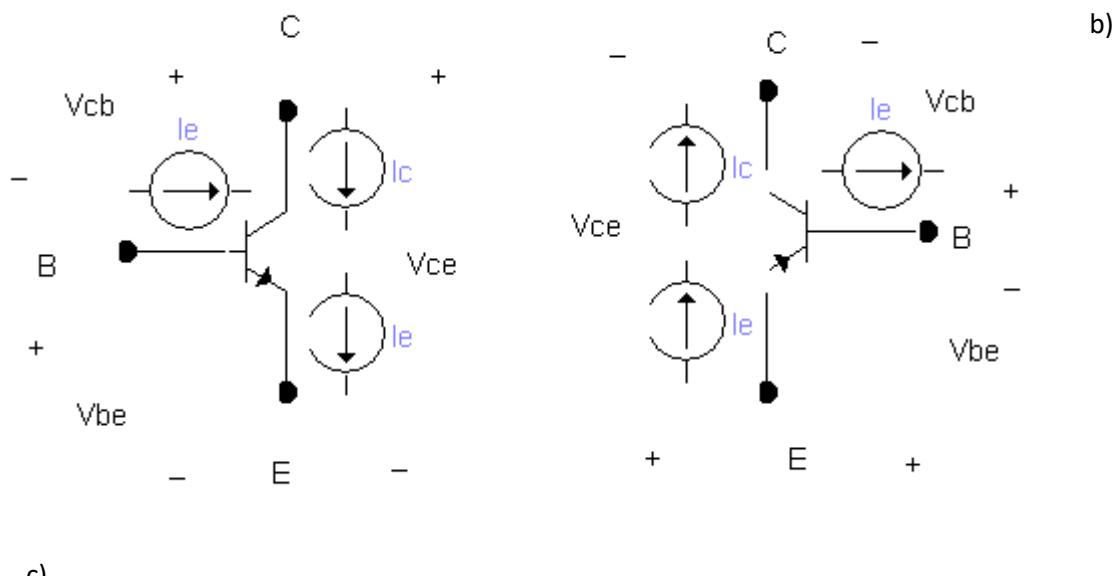


Figura 5.4

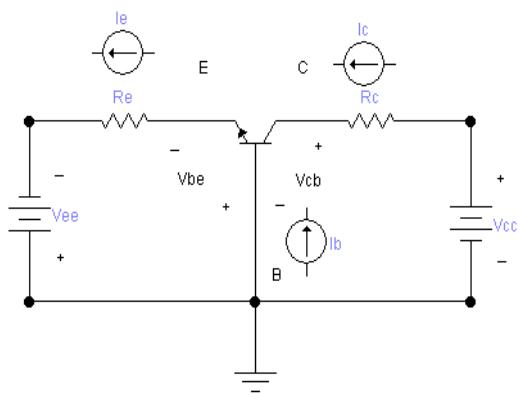
Pentru un tranzistor npn (Figura 5.4.b) sensurile reale ale curentilor prin tranzistor si caderile de tensiune la bornele acestuia sunt fata de sensurile conventionale: I_c este pozitiv, I_b este pozitiv, I_e este negativ (sens opus fata de sensul curentului din figura 5.4), U_{BE} este negativa (potențialul din bază este mai mare fata de potențialul din emitor), U_{CB} și U_{CE} pozitive.

Pentru un tranzistor PNP(Figura 5.4.c) sensurile reale ale curentilor prin tranzistor si caderile de tensiune la bornele acestuia sunt fata de sensurile conventionale sunt: I_c și I_b sunt negative (de sens contrar celor din figura 5.4.a), I_e pozitivă, U_{BE} pozitivă (potențialul din bază este mai mic fata de potențialul din emitor), U_{CB} și U_{CE} sunt negative.

Parametrii statici AI TRANZISTORULUI BIPOLAR.

Există trei moduri diferite prin care se poate controla curentul din colectorul tranzistorului bipolar. Curentul din colectorul tranzistorului poate fi comandat de curentul de intrare și de tensiunea de la intrarea acestuia. În acest sens, mărimele de la intrare depind de modul de conectare al tranzistorului.

a) **Tranzistorul este conectat în conexiune cu baza comună (BC)**, figura 5.5, în acest caz mărimile de intrare sunt curentul emitor, I_E , și tensiunea bază – emitor, V_{BE} . Între cele două mărimi de intrare se poate exprima o relație ce se reprezintă sub formă unei caracteristici volt – amperi asemănătoare cu caracteristicile diodelor semiconductoare (figura 5.6). Această caracteristică reprezintă caracteristica statică de intrare a tranzistorului în conexiune cu bază comună. În funcție de valoarea uneia din cele două mărimi de intrare va rezulta mărimea de ieșire, care în acest caz este curentul, I_C , respectiv tensiunea dintre colector și bază, V_{CB} . Dacă se exprimă dependența dintre cele două mărimi de ieșire se obține caracteristica statică de ieșire a tranzistorului în conexiune cu bază comună (figura 5.7).



5.6

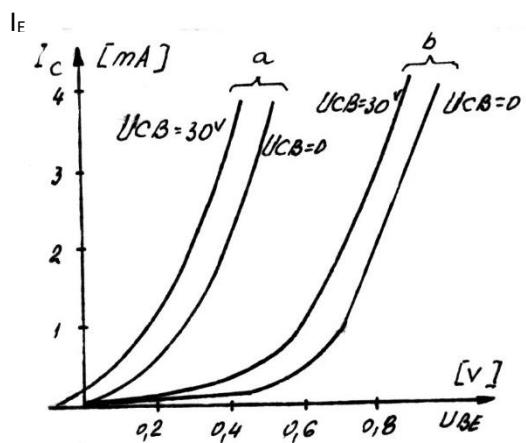


Figura
5.5

Figura

În figura 5.6 se reprezintă un set de caracteristici de intrare pentru un tranzistor cu germaniu (figura 5.6.a), respectiv cu siliciu (figura 5.6.b) în conexiune cu bază comună

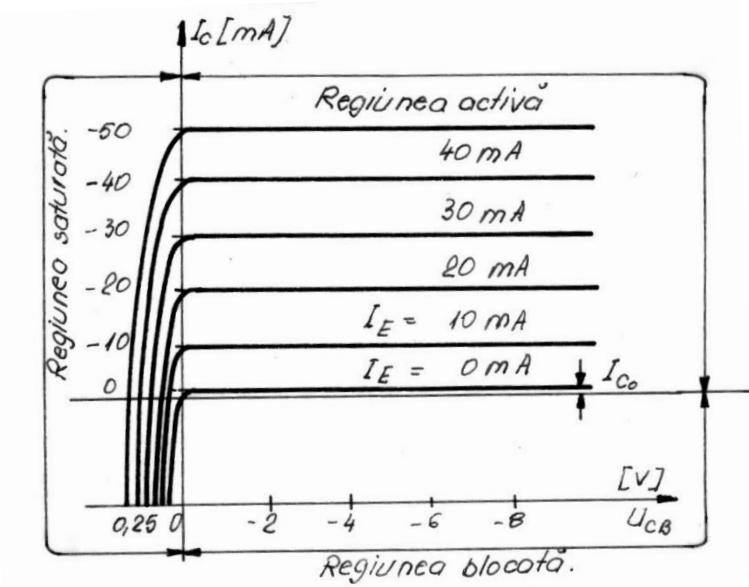


Figura 5.7

Se constată din figura 5.7 că există o dependență dintre curentul de ieșire I_c și curentul de intrare I_e ce intervine ca parametru în caracteristica de ieșire a tranzistorului. Valorile curentilor și a tensiunilor din figura 5.7 sunt orientativi. Caracteristicile din figura 5.7 descrie modul de funcționare a unui tranzistor, conform celor prezентate în paragraful precedent și anume curentul I_c este proporțional cu curentul de emitor, I_e , unde constanta de proporționalitate se notează cu alfa (α) și reprezintă factorul de amplificarea în curent continuu pentru conexiunea în BC. Înținând cont și de prezența curentului de colector rezidual se obține următoarea relație:

$$I_c = \alpha I_e + I_{C0} \quad (5.1)$$

Prin definiție raportul dintre modulul curentului de colector și modulul curentului de emitor pentru tensiunea $U_{CE} = \text{constant}$ poartă denumirea de amplificarea de curent al tranzistorului cu baza comună la frecvență joasă și este notat cu α fiind dat de relația (5.2).

$$\frac{[I_C]}{[I_E] \text{ pentru } U_{CE=const}} = \alpha \quad (5.2)$$

Evident că amplificarea de curent α are valori cu puțin mai mici decât 1 (de obicei $\alpha = 0,98 - 0,99$). Adică 98-99 % din sarcinile ce contribuie la formarea curentul de emitor sunt colectate da către regiunea colectoare și formează curentul de colector.

Se observă că pentru $I_E = 0$, $I_C = I_{Co}$. Deoarece I_{Co} are valori foarte mici (neglijabile în raport cu I_E) se obține pentru curentul de colector că: $I_C \approx \alpha I_E = (0,98 - 0,99) I_E$

b) **Tranzistorul este conectat în conexiune cu emitor comun (C)**, figura 5.8, în acest caz mărimele de intrare sunt curentul de bază, B respectiv tensiunea bază – emitor, V_{BE} , între cele două mărimi se stabilește o legătură ce se poate exprima, grafic, printr-o caracteristică de tip volt – amper (figura 5.9), unde tensiunea colector – emitor este parametru și a cărei influență este relativ mică. Caracteristica din figura 5.9 poartă denumirea de caracteristica statică de intrare a tranzistorului în conexiune cu emitor comun(EC)

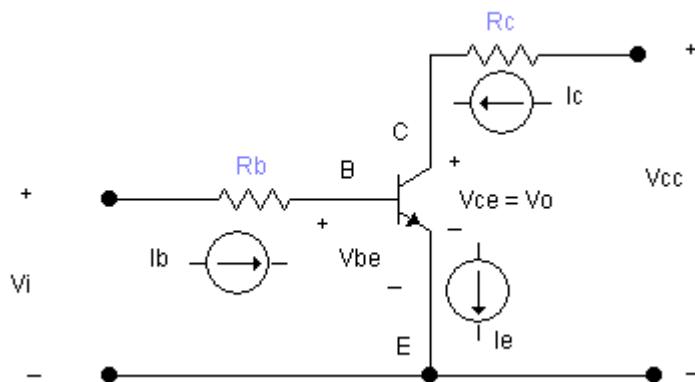


Figura 5.8

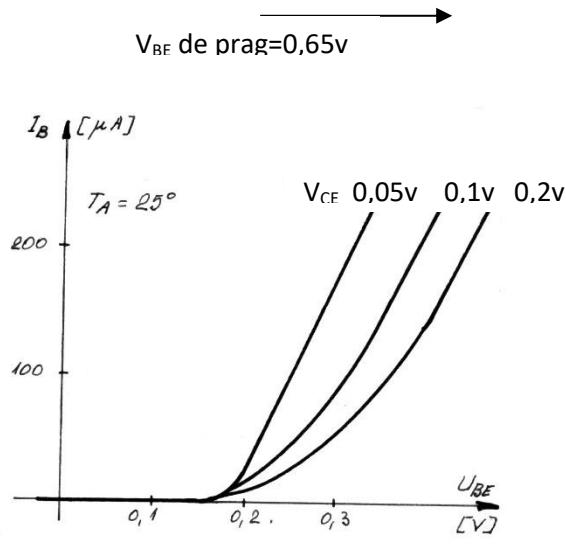


Figura 5.9
5.10

Figura

Pentru ieșire se constată că se pot ridica un set de caracteristici ce exprimă dependența curentului de ieșire, I_C funcție de tensiunea de ieșire V_{CE} (figura 5.10), ca parametru, în cadrul caracteristicii, este curentul de bază. Caracteristica rezultată poartă numele de caracteristica statică de ieșire a tranzistorului în conexiune cu emitor comun. Valorile

numerice din figuri sunt pur orientative, valorile reale sunt descrise în foile de catalog pentru fiecare tip de tranzistor. În figura 5.12 sunt prezentate caracteristicile statice de intrare și ieșire pentru un tranzistor BC382

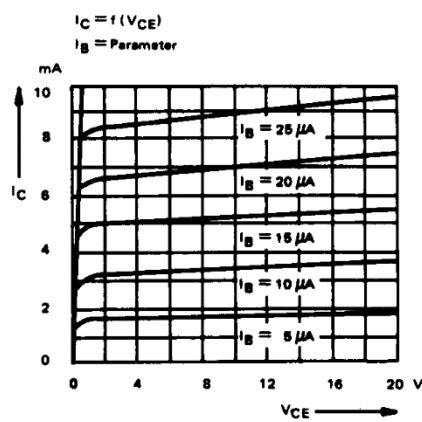
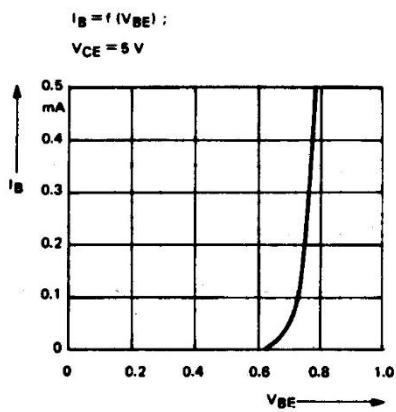


Figura 5.12

Raportul între modulul curentului de bază și curentul de bază este numit câștig (amplificarea) de curent a tranzistorului în conexiune cu emitor comun și este notat cu β (h_{FE}). El are valoarea:

$$\frac{[I_C]}{[I_B]} = \beta \quad (5.3)$$

Acest câștig de curent este mare și are în mod ușual valori cuprinse în gama 10-500. Relația directă între acești curenți poate fi scrisă pe baza unei relații fundamentale într-un tranzistor și anume curentul de emitor este suma dintre curentul de bază și curentul de colector:

$$I_E = I_C + I_B \quad (5.4)$$

Sau prin divizare cu I_C se obține:

$$\frac{I_E}{I_C} = 1 + \frac{I_B}{I_C} \quad (5.5)$$

Unde dacă se notează $\frac{[I_C]}{[I_E]}$ pentru $U_{CE=const}$ și $\frac{[I_C]}{[I_B]} = \beta$ se poate exprima o corelație între alfa și beta:

$$\frac{1}{\alpha} = 1 + \frac{1}{\beta}$$

de unde se obține:

$$\alpha = \frac{\beta}{1 + \beta} \quad (5.6)$$

sau

$$\beta = \frac{\alpha}{1 - \alpha} \quad (5.7)$$

Se poate constata că pentru $\alpha = 0,99$ pentru β se obține valoarea 99.

În finalul acestui paragraf se poate desprinde concluzia că indiferent de modul de conexiune a unui tranzistor sunt trei posibilități de a controla curentul de colector:

a) Curentul de colector este comandat de tensiunea emitor-bază și crește rapid cu creșterea tensiunii directe pe joncțiunea emitorului (figura 5.6, 5.9, 5.12a)

b) Curentul de colector este comandat de sarcina în exces din bază și crește cu creșterea acestei sarcini, unde sarcinile în exces din bază și deci curentul de colector pot fi controlate direct introducând sau extragând sarcini prin bază (mărind sau micșorând curentul de bază). Acest punct de vedere stă la baza unui set de caracteristici statice ale tranzistorului. O asemenea familie de caracteristici este arătată în figura 5.10. Această familie este denumită curent caracteristica de ieșire a tranzistorului în montaj (conexiune) cu emitorul comun. Caracteristica exprimă variația mărimilor de la ieșirea tranzistorului I_C și U_{CE} având ca parametru curentul de intrare I_B .

c) Curentul de colector este comandat de curentul de emitor. Pe baza acestei observații se poate trasa un set de caracteristici denumite caracteristici de ieșire a tranzistorului în conexiunea cu bază comună (Figura 5.7)

Caracteristicile din figurile 5.6, 5.7, 5.9, 5.10 poartă numele de caracteristici statice de bază ale tranzistorului și sunt familii de curbe descrise de relații de forma:

- $I_C = f(V_{CE})$ având parametru I_B și poartă denumirea de caracteristică statică de ieșire pentru un tranzistor în conexiune cu emitor comun;
- $I_B = f(V_{BE})$ având parametru V_{CE} și poartă denumirea de caracteristică statică de intrare a unui tranzistor în conexiunea cu emitor comun;
- $I_B = f(V_{CB})$ având parametru V_{CE} și poartă denumirea de caracteristică statică de intrare a unui tranzistor în conexiunea cu bază comună;
- $I_C = f(V_{CB})$ având parametru I_E și poartă denumirea de caracteristică statică de ieșire a unui tranzistor în conexiunea cu bază comună.

În figura 5.14 sunt prezentate un set de caracteristici ale unui tranzistor în conexiune cu emitor comun. Se pot remarcă caracteristicile de intrare și ieșire cât și dependența curentului de ieșire (I_C) funcție de curentul de intrare (I_B). În patrulatru sunt prezentate variațiile tensiunii de ieșire (U_{CE}) funcție de tensiunea de intrare (U_{BE}) având ca parametru curentul de intrare (I_B)

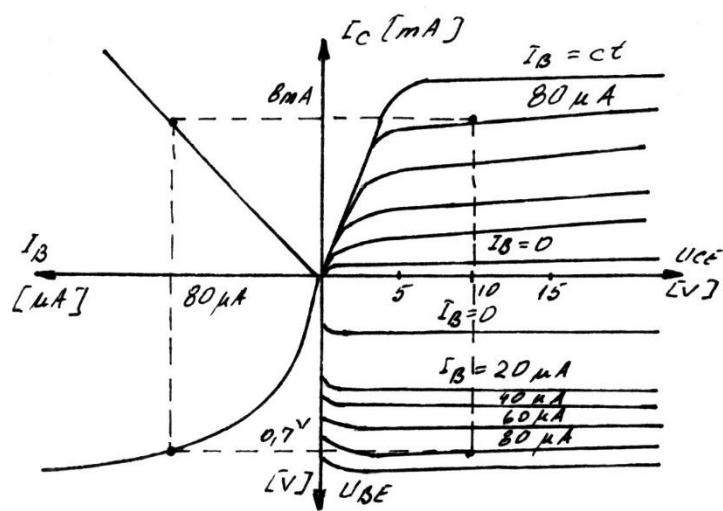


Figura 5.14

Relații fundamentale

Principalele ecuații care descriu funcționarea tranzistorului se pot deduce din figura 5.4 folosind legea I-a a lui Kirchoff scrisă în baza tranzistorului convențional.

$$I_E + I_B + I_C = 0 \quad (5.8)$$

Relația (5.1) este valabilă pentru orice mod de conectare a tranzistorului pentru orice tranzistor. Se va ține seama de sensul real al curenților. În acest caz relația (5.8) devine operațională și egală:

$$I_E = I_B + I_C \quad (5.9)$$

Prin definiție raportul dintre modulul curentului de colector și modulul curentului de emitor pentru tensiunea $U_{CE} = \text{constant}$ poartă denumirea de amplificarea de curent al tranzistorului cu baza comună la frecvență joasă și este notat cu α fiind dat de relația (5.2).

Familia de caracteristici din figura 5.7 poate fi exprimată analitic prin ecuația (5.10) .

$$I_C = I_{C0} + \alpha I_E \quad (5.10)$$

Raportul între modulul curentului de bază și curentul de bază este numit câștig(amplificarea) de curent a tranzistorului în conexiune cu emitor comun și este notat cu β (h_{FE})(5.2). Acest câștig de curent este mare și are în mod ușual valori cuprinse în gama 10-500.

Între alfa și beta există relații de dependență:

$$\alpha = \frac{\beta}{1 + \beta} \quad \text{sau} \quad \beta = \frac{\alpha}{1 - \alpha}$$

Regimurile de funcționare ale tranzistorului BIPOLAR

Tranzistorul este format din două joncțiuni, fiecare putând fi polarizată direct sau invers, astfel că pot fi definite patru regimuri de funcționare ale tranzistorului, după cum se arată în tabelul 5.1.

Se amintesc cele patru regimuri de funcționare a unui tranzistor:

- a) *regimul activ* sau regimul normal de funcționare, în care joncțiunea emitorului(bazo – emitor) este polarizată în sens direct, iar joncțiunea colectoare(bază - colector) este polarizată în sens invers. În acest caz:

- dacă tranzistorul este comandat în bază(montat în conexiune cu emitorul comun) acesta poate lucra ca un dispozitiv de amplificare cu amplificare mare și egală cu β . - în cazul conexiunii cu baza comună tranzistorul poate lucra ca circuit de amplificare cu amplificare α , practic ca repetor.

b) *regimul blocat*, în care ambele joncțiuni sunt polarizate în sens invers. Regimul blocat se caracterizează prin faptul că indiferent de modificarea semnalului de comandă(de intrare) semnalul de ieșire nu se modifică, curentul de ieșire I_C este egal cu I_{C0} .

c) *regimul de saturatie* în care ambele joncțiuni sunt polarizate direct. Acest regim de lucru al tranzistorului determină apariția unor fenomene de limitare a mărimilor electrice, ceea ce conduce practic la limitare căderilor de tensiune pe joncțiuni, cât și a curentului de colector, chiar dacă mărimea de intrare continue să se modifice. În acest caz tranzistorul nu mai funcționează ca dispozitiv de amplificare propriu zis și mai degrabă ca un dispozitiv de amplificare blocat(limitat) la o anumită valoare. Tranzistorul lucrează practic ca un limitator.

d) *regimul invers* își dătoarează numele faptului că în acest caz cele două joncțiuni sunt polarizate invers cazului a), joncțiunea bază – emitor este polarizată invers și joncțiunea bază – colector este polarizată direct. Emitorul joacă rolul colectorului(colectează sarcinile electrice emise de către colector), iar colectorul rolul emitorului(emite sarcini electrice) . În acest caz colectorul va injecta sarcini electrice în bază care vor fi colectate de emitor. În regimul invers, tranzistoarele sunt utilizate foarte rar, deoarece factorul de amplificare în curent este mai mic decât cel corespunzător funcționării în regimul activ normal ($\alpha_i = 0,1 - 0,01$). În regimul invers randamentul captării sarcinilor electrice de către emitor, injectate în bază de către colector, este foarte mică datorită dopării slabe cu impurități a emitorului, ceea ce determină existența unei cantități mici de sarcini electrice libere în emitor.

Tehnică suprafața colectorului se face mai mare decât cea a emitorului, astfel în regimul normal de funcționare procesul de captare a sarcinilor injectate de către emitor se face cu un randament cât mai mare. În regimul invers acest proces, de captare a sarcinilor electrice se face cu un randament foarte mic rezultând și un factor de amplificare (α_i) foarte mic. Practic în regimul invers tranzistorul funcționează ca un atenuator de curent.

Funcționarea tranzistorului în regimul invers este totuși utilizată în regim de comutare, deoarece în acest caz se obține o cădere de tensiune mică pe tranzistor ($U_{CE}=0,01$ V). Se va constata că acest regim este întâlnit la unele familii de circuite integrate.

În cazul circuitelor logice ce este caracterizat prin funcționarea tranzistorului într-un regim de comutare, de regulă tranzistorul funcționează, cu precădere fie în regimul blocat fie în starea conductoare, de obicei, în regim saturat. Desigur, tranziția de la blocare la saturatie sau invers se face prin regiunea activă (regimul normal), dar aceasta nu este caracteristică regimului de comutare.

Tabelul 5.1.

Polarizarea joncțiunii emitor - bază	Polarizarea joncțiunii colector-bază	regimul de funcționare al tranzistorului
---	---	---

inversă	inversă	Blocat(de limitare)
directă	inversă	Normal(de amplificare)
inversă	directă	Invers(de atenuare)
directă	directă	Saturat(de limitare)

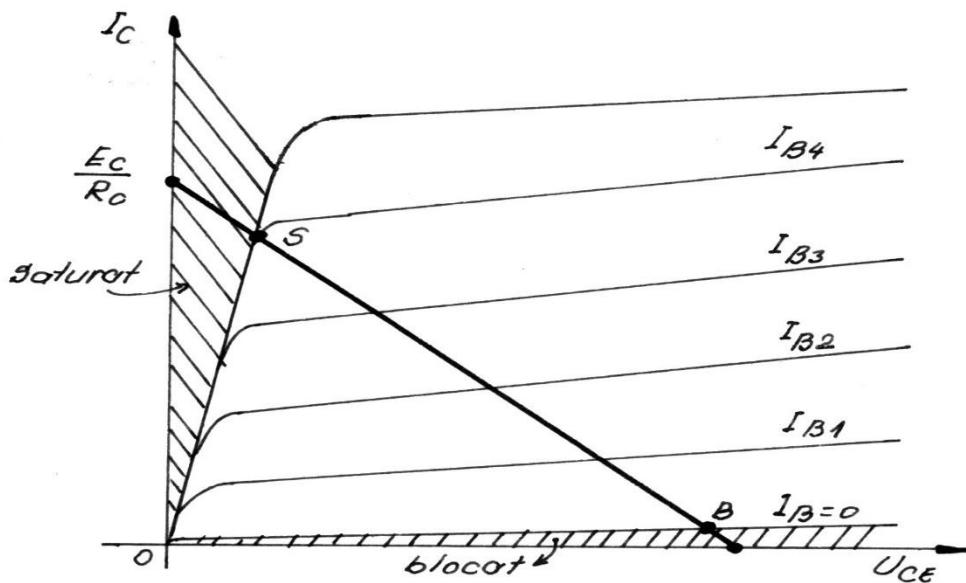


Figura 5.15

În figura 5.15 sunt reprezentate punctele de funcționare ale tranzistorului în regim de comutare, care se montează cel mai des în conexiunea cu emitorul comun. Semnele curentului I_C și tensiunii V_{CE} corespund unui tranzistor npn. În punctul S, tranzistorul este în regim saturat, iar în punctul B în regim blocat; poziția exactă a punctelor de funcționare este determinată de dreapta de sarcină și valoarea curentului de bază (I_B)

Alegerea cu precădere a celor două puncte de funcționare este justificată din următoarele considerente:

În regimul blocat:

- curentul prin tranzistor prezintă valoarea cea mai mică(I_{CO});
- rezistența de trecere cea mai mare;
- căderea de tensiune V_{CE} cea mai mare(aproximativ tensiunea de alimentare), deci reprezintă nivelul de tensiune cel mai ridicat, căruia i se atribuie, de regulă, valoarea binară "1";
- Regimul blocat este un regim relativ stabil.

În regimul saturat:

- curentul prin tranzistor prezintă valoarea cea mai mare pentru configurația dată(circuitul dat), de regulă acest curent este curentul de colector la saturatie;
- regimul saturat este un regim relativ stabil;
- valoarea rezistenței de trecere a tranzistorului este cea mai mică(de regulă de ordinul zecilor de ohmilor);
- cădere de tensiune V_{CE} este cea mai mică, numită și cădere de tensiune colector – emitor de saturatie. Această cădere are valori apropiate de 0V(0,1V - 0,2V) atunci când emitorul se leagă la masă. Rezultă că se obține nivelul de tensiune cel mai mic, căruia i se atribuie valoarea binară "0". În acest fel diferența dintre cele două nivele de tensiune este maximă. Discretizarea în cele două valori de tensiune este bine conturat și greu de confundat, ceea conduce la o funcționare corectă a circuitelor numerice cu un ordin de mărime superior circuitelor analogice.

Trebuie făcut o precizare și anume natura înconjurătoare este cu precădere de tip "analogic", cu o infinitate de trepte de trecere, din acest motiv electronica analogică este mai aproape de fenomenele fizice reale. Electronica numerică este mai sigură, circuitele sunt mai ușor de proiectat și sunt mai ieftin de obținut. În plus circuitele numerice sunt într-un număr redus de tipuri funcționale. Aceste aspecte fac, ca în prezent, electronica numerică, deci și circuitele integrate numerice, să se impună în multe domenii: calculatoare, automatică, transmisia semnalelor în domenii largi de frecvență, televiziunea numerică, transmiterea pe fibre optice, memorare optică sau magnetică, sisteme de memorare magnet - optică a semnalelor, copierea / multiplicare numerică(cu ajutorul laserului comandat numeric)și în multe alte domenii, datorită realizării unor echipamente ce utilizează electronica numerică și care sunt relativ ieftine și de calitate foarte bună.

Având în vedere că regimul blocat și saturat al tranzistorului bipolar este utilizat cu precădere în circuitele numerice, în continuare vor fi analizate cele două regimuri.

Analiza stării blocate

Starea blocată a unui tranzistor se obține atunci când este satisfăcută condiția $I_E = 0$. În acest caz, curentul de colector al tranzistorului în conexiunea cu baza comună, calculat din ecuației:

$I_C = \alpha_N I_E + I_{CO}$ și pentru $I_E = 0$ se obține valoarea curentului de colector: $I_C = I_{CO}$.

În cazul conexiuni tranzistorului cu emitor comun, dacă se pune curentul de intrare(I_B) la zero, valoarea curentului de colector este mai mare decât I_{CO} ceea ce conduce la remarcă că, la tranzistorul în conexiunea cu emitor comun, nu se poate asigura blocarea prin întreruperea circuitului bazei, adică cu $I_B = 0$. Acest lucru poate fi demonstrat dacă se exprimă curentul de colector în funcție de curentul de bază, eliminând termenul I_E între ecuațiile de mai jos:

$$I_C = \alpha_N I_E + I_{CO}$$

$$I_E = I_B + I_C$$

Rezultă:

$$I_C = \alpha_N (I_B + I_C) + I_{CO}$$

Sau:

$$I_C = \frac{\alpha_N}{1 - \alpha_N} I_B + \frac{1}{1 - \alpha_N} I_{CO} \quad (5.11)$$

Se observă că, pentru $I_B = 0$, se obține

$$I_C = \frac{I_{CO}}{1 - \alpha_N}$$

$$\frac{1}{1 - \alpha_N}$$

Factorul $\frac{1}{1 - \alpha_N}$ are în general o valoare mai mare de 40-50, astfel, că rezultă valori inacceptabile mari pentru curentul de colector al tranzistorului blocat. Din această cauză blocarea tranzistorului în conexiune cu emitorul comun se face cu un curent de bază invers, de valoare I_{CO} ; într-adevăr, dacă $I_B = -I_{CO}$, curentul de colector devin

$$I_C = \frac{\alpha_N}{1 - \alpha_N} (-I_{CO}) + \frac{1}{1 - \alpha_N} I_{CO} = I_{CO} \quad (5.12)$$

Curentul I_{CO} crește cu temperatura; pentru ca blocarea să fie sigură și la temperatura cea mai ridicată de funcționare, circuitul de polarizare a bazei trebuie să asigure un curent invers egal cu valoarea maximă a curentului I_{CO} .

Pentru găsirea dependenței curentului rezidual I_{CO} cu temperatura s-au făcut o serie de determinări experimentale care au condus la obținerea unor relații ce exprimă dependența curentului rezidual cu temperatura:

$$I_{CO} = I_{CO_R} \cdot e^{0,069(T-T_R)} \quad (5.13)$$

unde I_{CO_R} reprezintă curentul rezidual de colector ce corespunde unei temperaturi T_R . Relația (5.13) este valabilă pentru tranzistoarele cu germaniu, la care curentul rezidual de colector se dublează la fiecare creștere a temperaturii cu $10^\circ C$.

Spre exemplificare se consideră I'_C curentul rezidual de colector corespunzător unei temperaturi T de lucru a unui tranzistor, respectiv I''_C curentul rezidual de colector corespunzător unei temperaturi $T + 10^\circ$ de lucru a același tranzistor. Raportul dintre cei doi curenți devine:

$$\frac{I''_C}{I'_C} = \frac{I_{CO_R} e^{0,069(T+10-T_R)}}{I_{CO_R} e^{0,069(T-T_R)}} = e^{0,069(10)} = e^{0,69} \approx 2 \quad (5.14)$$

Se poate concluziona că la un tranzistor cu germaniu curentul rezidual de colector se dublează atunci când temperatura de lucru crește cu $10^\circ C$.

*De exemplu dacă la $25^\circ C$ curentul $I_{CO} = 5 \mu A$ atunci la $55^\circ C$ curentul $I_{CO} = 5 * 2^3 = 40 \mu A$.*

În mod identic se poate găsi o relație și pentru tranzistoarele cu Si, la care curentul rezidual de colector se dublează atunci când temperatura de lucru crește cu $6^\circ C$.

De exemplu dacă la 25°C curentul $I_{CO}=10 \text{ nA}$, la 55°C curentul $I_{CO} = 10 \cdot 2^5 = 320 \text{ nA}$.

Figura 5.18

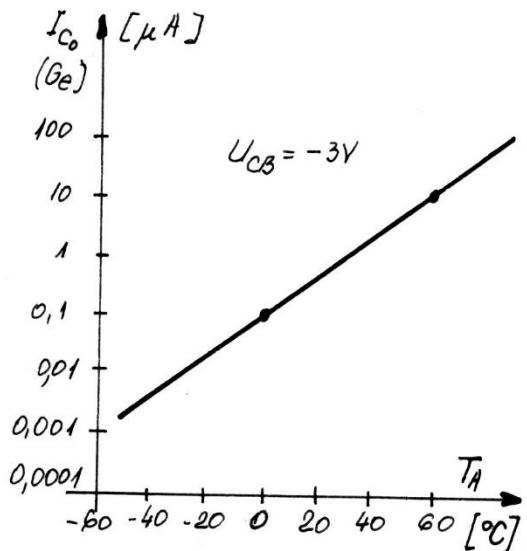
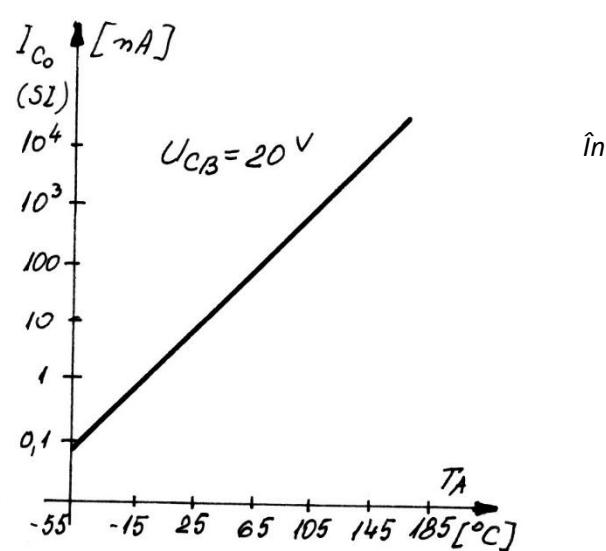


Figura 5.19



general dependența curentului rezidual de colector funcție de temperatura mediului ambiant este dată în catalog pentru fiecare tranzistor în parte sub forma unor grafice ca în figura 5.18 pentru tranzistoarele cu Ge și în figura 5.19 pentru tranzistoarele cu Si.

Analiza stării saturat

Studiul comportării tranzistoarelor în regim saturat, poate fi efectuat folosind metoda controlului prin sarcini, care va fi dezvoltată în continuare.

În regimul normal (activ) de funcționare al tranzistorului, purtătorii minoritari injectați de emitor difuzează prin bază și sunt captați de colector. Difuzia are loc datorită unui gradient al concentrației excesului de purtători minoritari, iar curentul de difuzie este proporțional cu acest gradient. Curentul ce traversează baza este practic constant, deoarece curentul de colector este aproape egal cu curentul de emitor; de aici rezultă că și gradientul concentrației excesului de purtători minoritari este constant. În bază, în vecinătatea joncțiunii emitor-bază concentrația excesului de purtători minoritari este maximă, datorită difuzei masive de sarcini electrice majoritare în emitor și minoritare în bază.

În vecinătatea joncțiunea bază-colector concentrația excesului de purtători minoritari tinde spre zero. Datorită difuzei unui număr limitat de sarcini electrice minoritare din bază spre colector (joncțiunea bază – colector este polarizată invers) concentrația excesului de purtători minoritari este negativă, pentru că joncțiunea colectorului este invers polarizată.

În marea majoritate a cazurilor valoarea absolută a concentrației excesului de purtători minoritari în vecinătatea joncțiunea colectorului este neglijabilă față de concentrația excesului de purtători minoritari din vecinătatea joncțiunea emitorului, deoarece sunt absorbiți de colector. Pe baza celor arătate se poate reprezenta grafic variația concentrației excesului de purtători minoritari în bază (figura 5.20.a).

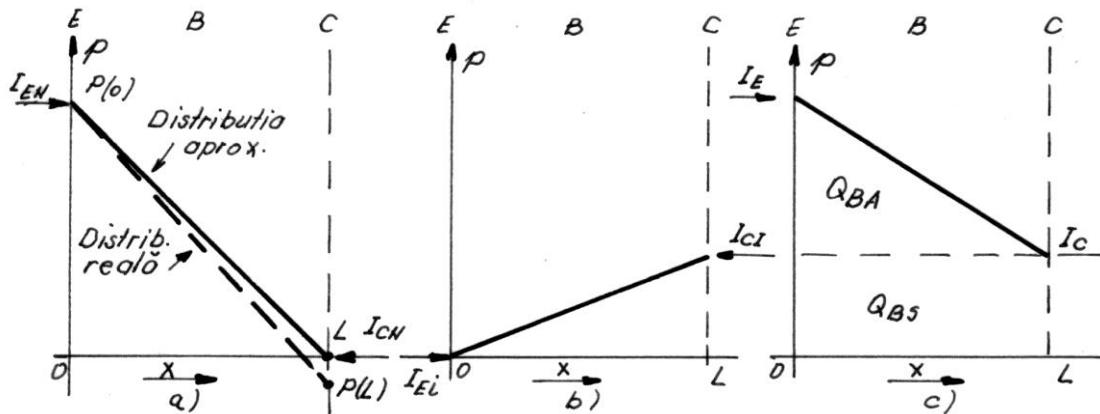


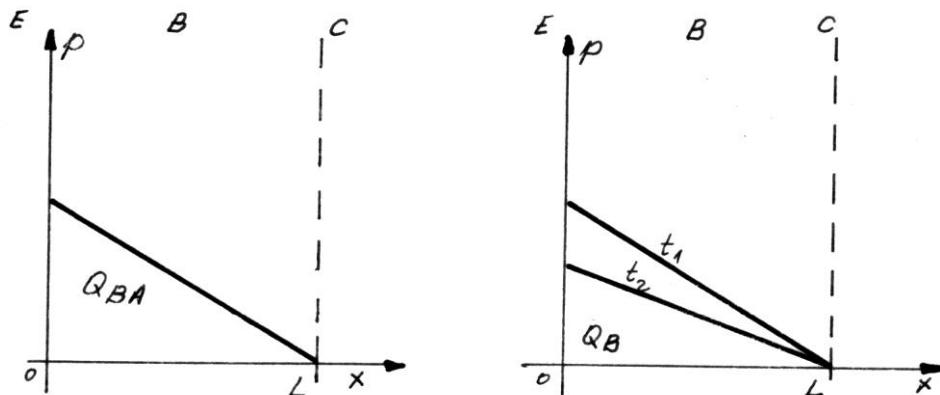
Figura 5.20

În figura 5.20 sunt următoarele notații:

- p – concentrația excesului de purtători minoritari
- L – grosimea bazei
- $P(0)$ – concentrația excesului de purtători minoritari la joncțiunea emitor - bază.
- $P(L)$ – concentrația excesului de purtători minoritari la joncțiunea bază. - colector și care este aproximativ nulă.
- În cazul funcționării tranzistorului în regim saturat, ambele joncțiunii sunt polarizate direct, ceea ce determină ca difuzia de purtători de sarcină, spre bază, să se producă atât dinspre emitor cât și dinspre colector. Adică are loc un fenomen simultan (însumat) cu

cele descrise în cele două cazuri anterioare. Prin însumarea celor două concentrații a excesului de purtători minoritar din bază se obține concentrația excesului de purtători minoritar din bază, corespunzătoare regimului saturat de funcționare a unui tranzistor bipolar. Aria rezultantă, ca urmare a trasării distribuției sarcinilor în bază (figura 5.20.c), care este proporțională cu sarcina totală a excesului de purtători minoritari din bază. Această sarcină poate fi descompusă în două părți: sarcina Q_{BS} și sarcina Q_{BA} .

- Componenta Q_{BS} fiind distribuită uniform, are gradientul nul, deci nu contribuie la difuzia purtătorilor minoritari (la modificarea curentului de colector); din acest motiv ea se numește **sarcină stocată**. Atât timp cât există sarcini stocate în bază, curentul de colector rămâne constant și limitat la o valoare ce depinde de valorile dispozitivelor ce sunt plasate în colectorul tranzistorului (de regulă o rezistență). Curentul rezultat poartă denumirea de curent de colector saturat.
- Curentul de difuzie (I_C) este produs exclusiv de componenta Q_{BA} , numită **sarcină efectivă**, al cărei gradient este constant. Diagrama din figura 5.20.c caracterizează funcționarea tranzistorului în regim saturat, pentru că atât joncțiunea bază - emitor cât și joncțiunea bază-colector sunt polarizate direct.
- Dacă se înălță compoента Q_{BS} , se obține distribuția din figura 5.21.a corespunzătoare limitei dintre regimul normal și regimul saturat de funcționare. Prin micșorarea pantei dreptei se trece la situația corespunzătoare regimului activ, datorită scăderii curentului de colector.



- Figura 5.21

- În figura 5.21.b sunt reprezentate două distribuții de regim staționar, una corespunzătoare momentului t_1 , pentru care corespunde un curent de colector $I_C(t_1)$ și cealaltă unui moment t_2 , după momentul t_1 , pentru care corespunde un curent de colector $I_C(t_2) < I_C(t_1)$. În intervalul de timp cuprins între t_1 și t_2 a scăzut atât tensiunea de emitor -bază cât și concentrația purtătorilor în exces.
- În urma studierii fenomenelor fizice ce se petrec în tranzistor să încercăm să vedem comportarea acestuia din punctul de vedere al utilizatorului
- Pentru a analiza proprietățile tranzistorului saturat se va studia modul în care se modifică curenții și tensiunile în circuitul din figura 5.24 atunci când tensiunea de la intrare variază în sens crescător.
-
-

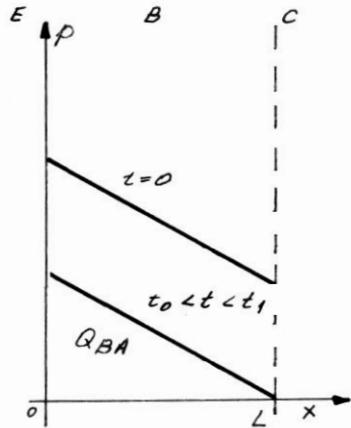


Figura 5.23

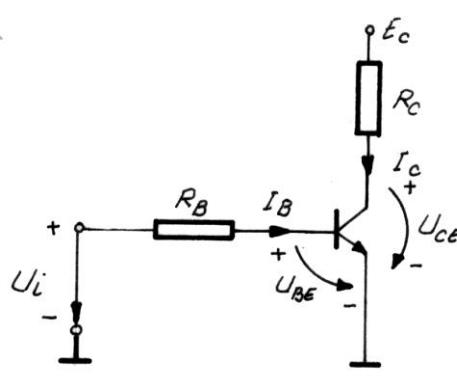


Figura 5.24

Valoarea inițială a tensiunii U_i se consideră zero; în această situație $I_B = 0$, iar I_c are o valoare neglijabilă și egală cu I_{CO} astfel că putem considera că $U_{CE} = E_C - I_{CO} \cdot R_C = E_C$

Pe măsură ce crește U_i , crește U_{BE} și I_B , deci și $I_c = \beta I_B$, iar U_{CE} este egală cu $U = E_C - I_c R_C$ va scădea, după cum se arată în figura 5.25

Dacă se mărește suficient de mult tensiunea U_i , se va ajunge ca, la un moment dat, când tensiunile U_{BE} și U_{CE} să devină egale; aceste valori vor fi marcate cu indicele "s", astfel că va fi satisfăcută egalitatea $U_{BES} = U_{CES}$. Mărind încă mai mult tensiunea U_i , tensiunea U_{CE} va deveni mai mică decât tensiunea U_{BE} : aceasta înseamnă că potențialul colectorului este mai mic decât potențialul bazei, adică jonctiunea bază-colector se polarizează direct și tranzistorul devine saturat.

Tensiunea colector – emitor de saturatie (U_{CES}) are valori mici (în jur de 0,1V la tranzistoarele cu germaniu și în jur de 0,2 V la tranzistoarele cu siliciu), neglijabile în comparație cu E_C , astfel că valoarea curentului de colector la saturatie, I_{CS} , poate fi calculată cu relația:

$$I_{CS} = \frac{R_C - U_{CES}}{R_C} \approx \frac{E_C}{R_C} \quad (5.25)$$

Oricât de mult s-ar mări, în continuare, curentul I_B (sau tensiunea de intrare) curentul de colector, I_{CS} , nu va mai crește peste valoarea dată de egalitatea (5.25); din acest motiv, relația $I_c = \beta N I_B$, ce caracterizează raportul dintre I_c și I_B , în regiunea activă, nu mai este satisfăcută. Această egalitate se transformă într-o inegalitate

$$\beta N I_B \geq I_{CS} \quad (5.26)$$

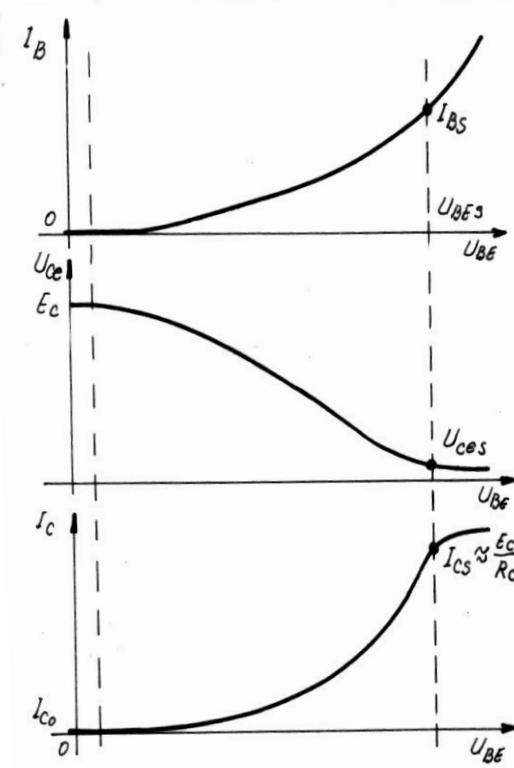


Figura 5.25

Pe de altă parte și joncțiune bază – colector este polarizată direct deci:

$$U_{BES} \geq U_{CES} \quad (5.27)$$

Relațiile (5.26) și (5.27) reprezintă condițiile necesare și suficiente pentru saturarea unui tranzistor bipolar.

Ca o concluzie la determinarea condițiilor de blocare și saturare a unui tranzistor bipolar se poate constata că acestea se reprezintă printr-un set redus de relații și care se pot condiționa relativ ușor:

La blocarea unui tranzistor bipolar se impune:

$$U_{BE} \leq 0V$$

La saturarea unui tranzistor bipolar se impune:

$$\beta_N I_B \geq I_{CS} \text{ și } U_{BES} \geq U_{CES}$$

Sigur datorită condițiilor de inegalitate pot exista un număr mare de soluții care trebuie limitate pe baza unor specificații suplimentare de funcționare ce trebuie impuse.

Cu toate acestea, foarte multe circuite de comutare pot fi proiectate pornind de la valorile tipice ale diverselor mărimi, care sunt prezentate sintetic, în tabelul 5.2, pentru tranzistoarele de tip nou, la temperatura de 25°C.

Tabelul 5.2

Tipul tranzistorului	$U_{CE(sat)}$	$U_{BR(sat)}$	$U_{BE(activ)}$	U_o	$U_{BE(bloc)}$
Siliciu	0,2	0,75	0,7	0,6	0,0
Germaniu	0,1	0,35	0,3	0,2	+0,1

Definirea timpilor de comutare la tranzistorul bipolar.

Dacă la intrarea unui tranzistor în conexiunea cu emitor comun (figura 5.32) se aplică un semnal U_I având forma din figura 5.33.a, va rezulta o variație a curentelor I_c și I_B ca în figura 5.33b, respectiv figura 5.33d. Fenomenele care au loc în acest timp vor fi analizate ulterior; pentru început graficele respective vor fi folosite pentru o definire sugestivă a timpilor de comutare al tranzistorului bipolar. Se observă că termenii utilizati prezintă analogii cu termenii care descriu timpii de comutare ai diodei, lucru firesc, dacă se ține seama de analogia care există între fenomenele care au loc în diodă și tranzistor. În figura 5.33c se reprezintă modul de definire a timpilor de comutare funcție de variația tensiunii U_{CE} . De remarcat că timpii de comutare sunt definiți funcție de variația curentului de colector, iar punerea în evidență (măsurarea) a timpilor se efectuează funcție de variația tensiunii dintre colector și emitor.

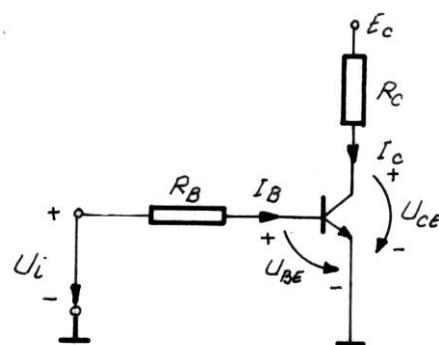


Figura 5.32

În figura 5.33 sunt definiți următorii timpi de comutare:

t_{cd} – timpul de comutare directă sau timpul necesar ca tranzistorul să treacă din regimul blocat în regimul saturat. Acest timp este compus din două componente.

$$t_{cd} = t_i + t_r;$$

t_i – timpul de întârziere este timpul necesar ca tranzistorul să inițieze procesul de deblocare și este definit din momentul în care se dă comanda de intrare în conducție până în momentul în care curentul de colector începe să crească (atinge valoarea de 10% din valoarea finală și care este egală cu curantul de colector de saturatie); t_r – timpul de ridicare;

t_r – timpul de ridicare, se definește ca intervalul de timp necesar creșterii curentului de colector de la valoarea 0,1 I_{CS} la valoarea 0,9 I_{CS}. Pe durata timpului de ridicare tranzistorul străbate regiunea activă. Se constată că pe diagrama tensiunii colector – emitor timpul de ridicare are pantă inversă față de diagrama curentului de colector.

t_{ci} – timpul de comutare invers, sau timpul necesar ca tranzistorul să treacă din regimul saturat în regimul blocat. Acest timp este compus din două componente.

$$t_{ci} = t_s + t_c.$$

t_s – timpul de saturare, reprezintă timpul necesar eliminării sarcinilor stocate în bază. Pe durata timpului de saturare curentul de colector rămâne constant și egal cu valoarea maximă a curentului de colector, configurația dată. Acest curent de colector se numește de regulă curentul de colector de saturatie;

t_c – timpul de cădere, se definește ca intervalul de timp necesar scăderii curentului de colector de la 0,9 I_{CS} la 0,1 I_{CS}. Pe durata timpului de cădere sau de coborâre tranzistorul străbate regiunea activă. Se constată că pe diagrama tensiunii colector–emitor timpul de ridicare are pantă inversă față de diagrama curentului de colector.

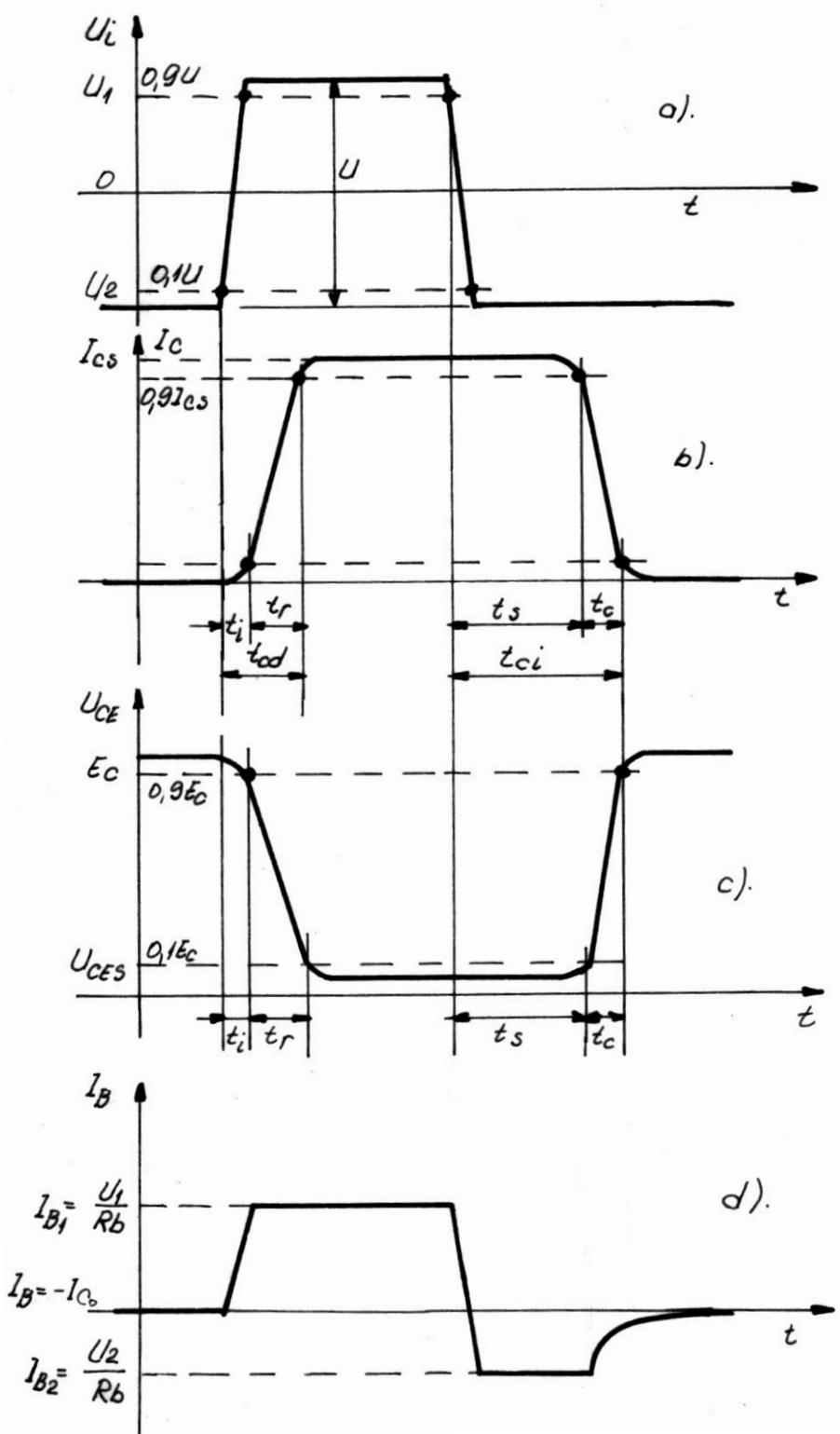
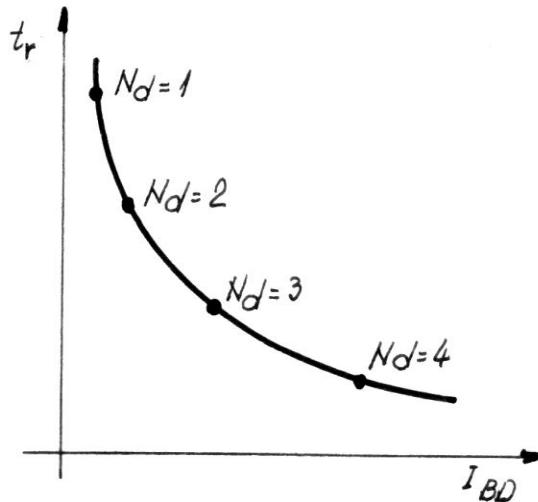


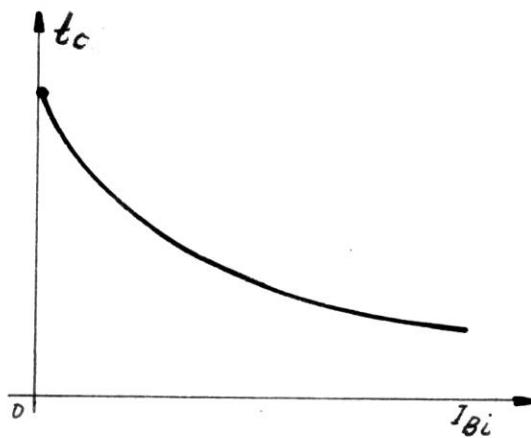
Figura 5.33

Dependenta timpilor

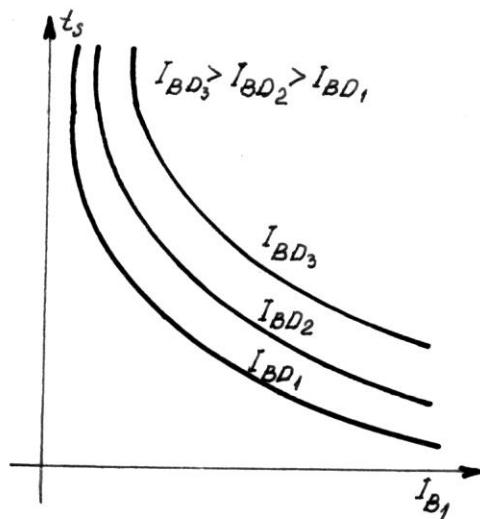
- Timpul de intirziere t_i tinde spre valori minime daca U_2 (tensiunea Vbe de blocare) se apropie de valoarea lui $V_{BE}T$ (tensiune BE de prag);
- Timpul de ridicare t_r tinde spre valori minime cu cat curentul de baza direct (I_{BD} notat in figura cu I_{B1}) are valori mai mari. Dependenta t_r fata de I_{BD} se arata in figura urmatoare: $t_r = f(I_{BD})$



- Unde N_d reprezinta un multiplicator a curentului de baza (ex $N_d=1$ corespunde situatiei limita cind inca se indeplineste conditia $I_B\beta=I_C$). Deci t_r este invers proportionar cu I_{BD} .
- Timpul de cadere (t_c) tinde spre valori minime ,daca curentul de blocare a tranzistorului numit curent de baza invers I_{Bi} (si notat in figura 5.33 cu I_{B2}) este mai mare. Adica t_c este invers proportionar cu I_{Bi} In figura de mai jos se reprezinta $t_c=f(I_{Bi})$



- Timpul de saturare, cel mai mare ca valoare dintre toti timpii unui tranzistor bipolar, notat cu t_s , creste ca durata cu valoarea curentului de baza direct (I_{BD}) si scade cu cresterea curentului de baza invers(I_{BI}). In figura de mai jos se vede aceasta dependent.



Deci t_s este direct proportional cu I_{BD} si invers proportional cu I_{BI}

METODE DE ACCELERARE A COMUTĂRII TRANZISTORULUI BIPOLAR

Micșorarea timpului de deblocare a tranzistorului se poate realiza, aşa cum s-a văzut în paragrafele precedente, prin mărirea curentului de bază direct. La un curent de bază direct mare, tranzistorul se va satură puternic, ceea ce va duce la creșterea timpului de blocare a tranzistorului, din cauza timpului necesar eliminării purtătorilor minoritari din bază. Pe de altă parte timpul de stocare și timpul de blocare vor fi cu atât mai mici cu cât este mai mare curentul invers de bază.

Pe baza analizei regimului de comutare al tranzistoarelor, care a fost efectuată în paragrafele precedente, se poate deduce modul în care are loc micșorarea timpii de comutare:

- a) supra - acționare la deblocare pentru reducerea timpului de comutare direct,
- b) supra - acționarea la blocare pentru reducerea timpului de cădere,
- c) evitarea saturației pentru anularea timpului de stocare.

Pe baza celor trei concluzii anterioare se poate exprima grafic forma ideală a curentului de bază, pe durata comutării, pentru obținerea valorilor optime a timpilor de comutare.

Forma ideală a curentului de bază, care satisfac toate cerințele formulate mai sus, e reprezentată în figura 5.46

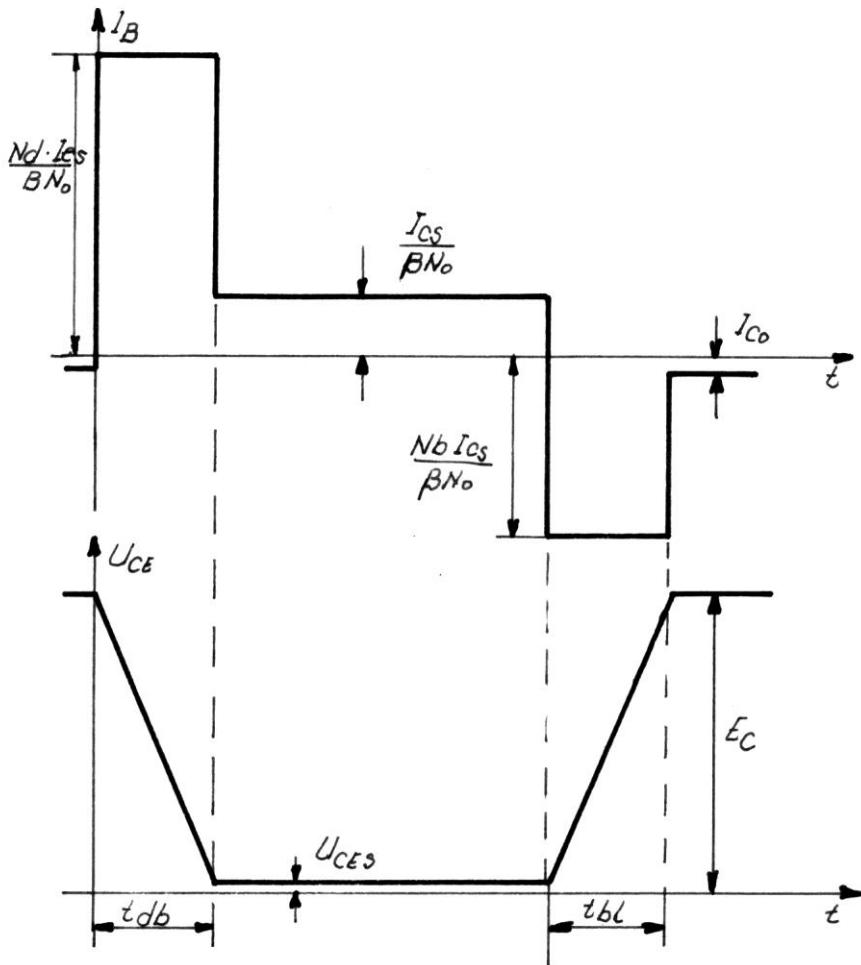


Figura 5.46

Pe durata deblocării tranzistorului se impune comanda acestuia cu un curent de bază direct mare (supra-acționare la deblocare), care să depășească valoarea curentului de bază ce determină funcționarea tranzistorului la limita dintre regimul activ și cel saturat. Acest curent trebuie menținut pe toată durata timpului de deblocare. Menținerea acestui curent de bază determină intrarea tranzistorului în regim saturat, care determină existenței timpului de saturare, timp ce prezintă o valoare relativ mare în comparație cu celelalte componente de timp. Pentru eliminarea timpului de saturare, pe durata cât tranzistorul se află în conducție, curentul de bază direct trebuie redus până la limita care să determine funcționarea tranzistorului la limita dintre regimul activ și cel saturat. În acest caz timpul de saturare se reduce la limita inferioară.

Pentru reducerea timpului de cădere se comandă tranzistorul cu un curent de bază invers mare, care se va micșora la valoarea strict necesară I_{CO} , după terminarea procesului tranzitoriu. Menținerea unui curent de bază invers mare poate duce la creșterea nejustificată a timpului de deblocare. Din fericire blocarea tranzistorului conduce în mod automat la scăderea curentului de bază invers la I_{CO} .

Capacitatea de accelerare Ca

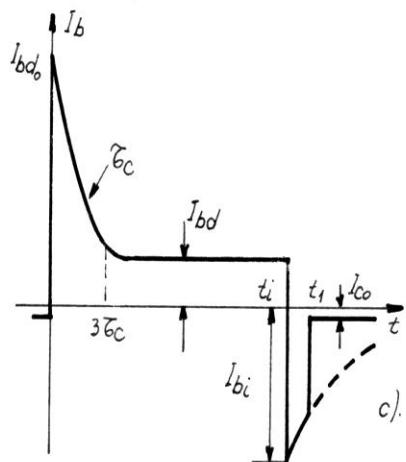
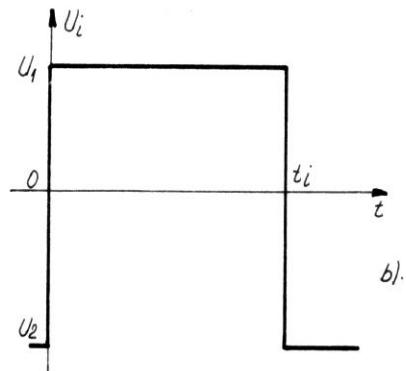
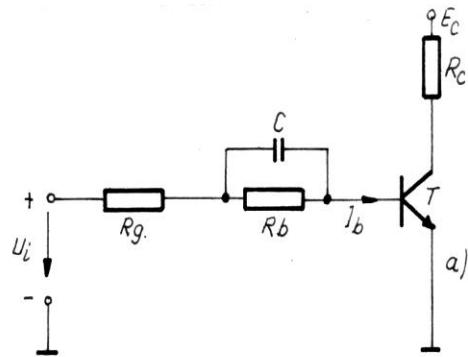


Figura 5.47

O formă a curentului de intrare (a curentului de bază I_B) a tranzistorului apropiată de forma ideală se poate obține cu ajutorul schemei reprezentată în figura 5.47.

Atunci când $U_i = U_2$, tranzistorul este blocat. La aplicarea unei tensiuni de intrare pozitive U_1 (figura 5.47.b), prin circuitul de bază trece un curent relativ mare datorită prezenței condensatorului C.

Rolul condensatorului este ca în regim tranzistoriu (pe durata frontului semnalului de intrare) să asigure o impedanță mică, în paralel cu rezistența R_b , și să mărească în acest timp valoarea curentului I_b .

$$I_{B1} = I_{bdo} = \frac{U_1 - U_c(o)}{R_g + R_{in}} \quad (5.83)$$

unde:

I_{B1} - curentul de bază direct de supra-acționare a tranzistorului la deblocare;

R_{in} – rezistența de intrare a tranzistorului deschis;

$U_c(o)$ – tensiunea inițială la bornele condensatorului.

Valoarea curentului I_{B1} trebuie menținută pe toată durata timpului de deblocare. Acest lucru se realizează prin dimensionarea corespunzătoare a condensatorului C.

Pe măsură ce condensatorul C se încarcă, curentul de bază scade după o lege exponențială cu constantă de timp (figura 5.47.c)

$$\tau_{inc} = (R_g + R_{in})C$$

și tinde către un nivel aproximativ egal cu:

$$I_{BAS} = I_{bd} = \frac{U_1}{R_g + R_b + R_{in}} \quad (5.85)$$

La momentul t_i când la intrare se aplică un salt de tensiune negativă U_2 , valoarea curentului de bază invers este:

$$I_{bi} = \frac{U_2 - U_c(t_i)}{R_g + R_{in}}$$

unde:

$U_c(t_i)$ – tensiunea la momentul t_i de la bornele condensatorului.

R_{in}' – rezistența la intrare a tranzistorului blocat.

La blocarea tranzistorului (figura 5.47.c) curentul de bază invers va scădea rapid la valoarea I_{co} , după evacuarea purtătorilor minoritari din bază.

Evitarea saturației prin reacția neliniară negativă de tensiune

Diferența care există între căderile de tensiune la conducție ale diodelor cu siliciu și germaniu poate fiexploatață avantajos pentru realizarea unui circuit simplu și sigur de evitare a saturației (figura 5.48)

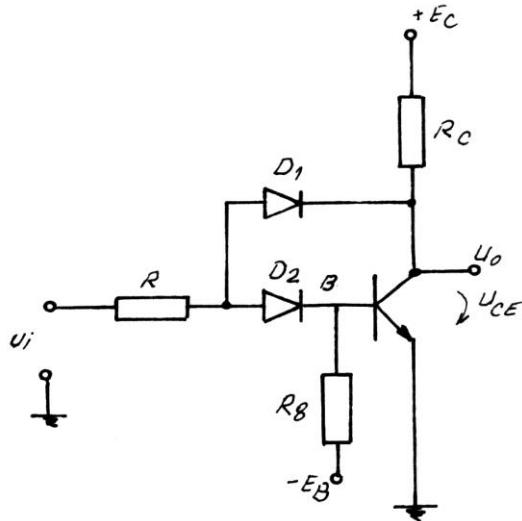


Figura 5.48

- D_1 este o diodă cu germaniu ce are o cădere de tensiune pe ea de aproximativ 0,3 V iar D_2 este o diodă cu siliciu cu o cădere de tensiune de aproximativ 0,75V.

Aplicând teorema II-a a lui Kirchhoff în circuitul de figură se obține, în situația că tranzistorul este conducer, următoarea ecuație:

$$-U_{BE} - U_{D1} + U_{D2} + U_{CE} = 0$$

de unde

$$U_{CE} - U_{BE} = U_{D1} - U_{D2}$$

Înlocuind valorile tipice ale căderilor de tensiune în relația de mai sus rezultă:

$$(V_C - V_E) - (V_B - V_E) = V_C - V_B \approx 0,3 - 0,75 = -0,45 \text{ V}$$

În concluzie $V_C < V_B$, deci tranzistorul funcționează nesaturat. Trebuie menționat că circuitul de evitare a saturației asigură în același timp și supra-acționarea, atât la deblocare, cât și la blocare; asupra acestui aspect se va reveni ulterior, în cadrul circuitelor logice cu diode și tranzistoare.

Tranzistorul compus

Un alt montaj pentru evitarea intrării tranzistorului în regimul de saturare este prezentat în figura 5.49 formând un tranzistor compus, cunoscut și sub numele de montaj Darlington. Tranzistorul T_1 din montajul Darlington nu intră în saturare deoarece:

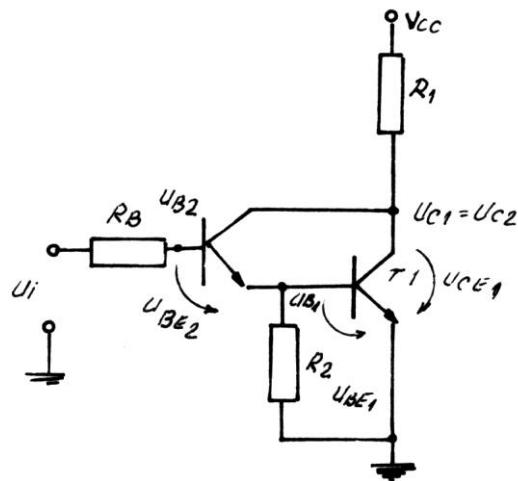


Figura 5.49

$$U_{C1} = U_{CE2} + U_{BE1}$$

și

$$U_{B1} = U_{BE2}$$

se vede clar că $U_{C1} > U_{B1}$ ceea ce face ca joncțiunea colectoare a tranzistorului T_1 să fie polarizată invers.

Montajul Darlington este folosit frecvent în schemele electronice ale circuitelor integrate TTL.

Tranzistorul Schottky

În circuitele integrate din cadrul familiei TTL, la seria TTL cu diode Schottky evitarea saturației tranzistoarelor se realizează cu o singură diodă. Dioda folosită este o diodă cu barieră Schottky, care este formată, în esență, dintr-o regiune metalică și o a doua regiune semiconductoare, care formează între ele un contact redresor.

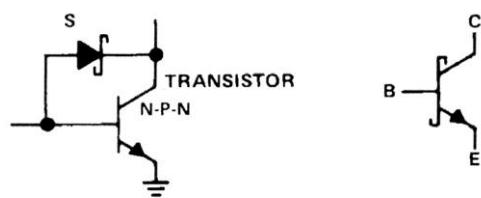


Figura 5.50

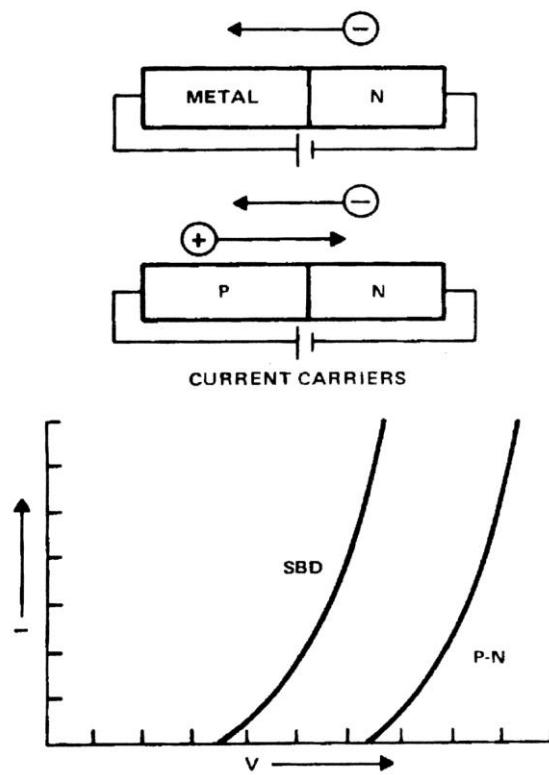


Figura 5.51

Studiul fenomenelor care se petrec la contactul metal-semiconductor au arătat o asemănare puternică cu fenomenele care apar în cazul unei joncțiuni pn. Deosebirea fenomenelor apare în regimul de polarizare directă. La o joncțiune pn, regiunea p injectează goluri, adică purtători minoritari în regiunea n. În cazul contactului metal-semiconductor, metalul nu injectează niciodată goluri, ceea ce face ca într-o diodă cu barieră Schottky să nu existe injecție de purtători minoritari de sarcină. Acest lucru le conferă o serie de proprietăți caracteristice.

La o joncțiune pn în regimul de comutare directă apare în regiunea p și n o acumulare de purtători de sarcină. Această stocare este caracterizată de capacitatea de difuzie a joncțiunii pn. La diodele Schottky datorită absenței injecției de purtători de sarcină minoritari nu apare fenomenul de stocare, ceea ce face ca și capacitatea de difuzie să fie mult mai mică decât în cazul unei joncțiuni pn. Acest lucru permite ca diodele cu barieră Schottky să funcționeze la o frecvență mai mare, și anume de ordinul sutelor de gigaherți.

Totodată lipsa sarcinii stocate determină ca timpii de comutație la dioda Schottky să fie mai mici decât cei ai unei diode echivalente, cu joncțiunea pn. Acești timpi au valori de ordinul sutelor de picosecunde.

Diodele cu barieră Schottky se utilizează mult în circuitele integrate numerice, înlocuind diodele cu contact punctiform, datorită avantajelor pe care le prezintă: viteza de comutație mai mare, zgromot propriu redus, procesul de fabricație, deși mai complex, este mai ușor de controlat și pot disipa puteri mai mari.

Căderea de tensiune directă pe o diodă Schottky este de 0,4 V față de 0,75 V la o diodă cu Si și 0,3 V la o diodă cu Ge. Această proprietate este utilizată în montajele pentru evitarea saturării tranzistoarelor. În figura 5.50 se prezintă modul cum se plasează o diodă Schottky, între baza și colectorul unui tranzistor npn. Noul dispozitiv se numește tranzistor Schottky

O diodă Schottky este o diodă unipolară, în sensul că lipind sarcinile electrice minoritare curentul este format doar din sarcini majoritare. În figura 5.51 se prezintă comparativ o diodă Schottky și o diodă semiconductoare cu siliciu.

Pentru a vedea cum influențează, o diodă Schottky, asupra timpului de saturare a unui tranzistor bipolar, presupunem că tensiunea de intrare(din baza tranzistorului Schottky) U_I crește, ceea ce va determina creștea tensiunii U_{BE} , a curentului de bază, deci și curentul de colector, deci treptat tensiunea U_{CE} scade în timp ce tensiunea U_{BE} crește. Pentru o valoare a tensiunii de intrare suficient de mare dioda Schottky se deschide și preia o parte din curentul din circuitul de bază pe care îl direcționează spre circuitul de colector al tranzistorului. În felul acesta, curentul de bază a tranzistorului nu depășește valoarea I_{BS} la care intră în saturare. În plus pentru o tensiune în bază $U_{BE} = 0,75$ V și cunoscând căderea de tensiune pe dioda Schottky, rezultă că în colector se stabilește o tensiune

$$U_{CE} = U_{BE} - U_D = 0,75 - 0,5 = 0,25V$$

Care este mai mare decât U_{CE} de saturare a tranzistorului. Pe de altă parte:

$$U_{CB} = U_D = 0,5V < U_{\gamma} = 0,6V$$

Joncțiunea colectorului este polarizată direct dar cu o tensiune mai mică decât tensiunea de prag, ceea ce determină ca sarcinile electrice difuzate din colector spre bază să prezinte valori extrem de mici. Acest lucru determină ca sarcina stocată în bază să prezinte valori neglijabile. Timpul de eliminare a acestor sarcini stocate în bază este extrem de mic conducând la un timp de saturare neglijabil în comparație cu ceilalți timpi de comutare.

Definirea timpilor de comutare la tranzistorul bipolar.

Dacă la intrarea unui tranzistor în conexiunea cu emitor comun (figura 5.32) se aplică un semnal U_i având forma din figura 5.33.a, va rezulta o variație a curentelor I_c și I_B ca în figura 5.33b, respectiv figura 5.33d. Fenomenele care au loc în acest timp vor fi analizate ulterior; pentru început graficele respective vor fi folosite pentru o definire sugestivă a timpilor de comutare al tranzistorului bipolar. Se observă că termenii utilizati prezintă analogii cu termenii care descriu timpii de comutare ai diodei, lucru firesc, dacă se ține seama de analogia care există între fenomenele care au loc în diodă și tranzistor. În figura 5.33c se reprezintă modul de definire a timpilor de comutare funcție de variația tensiunii U_{CE} . De remarcat că timpii de comutare sunt definiți funcție de variația curentului de colector, iar punerea în evidență (măsurarea) a timpilor se efectuează funcție de variația tensiunii dintre colector și emitor.

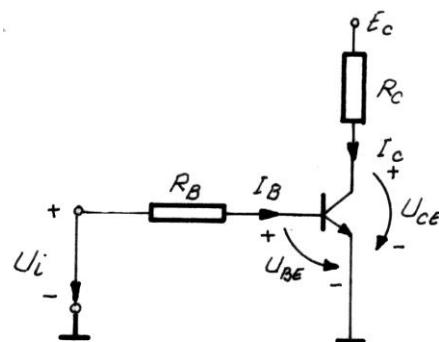


Figura 5.32

În figura 5.33 sunt definiți următorii timpi de comutare:

t_{cd} – timpul de comutare directă sau timpul necesar ca tranzistorul să treacă din regimul blocat în regimul saturat. Acest timp este compus din două componente.

$$t_{cd} = t_i + t_r;$$

t_i – timpul de întârziere este timpul necesar ca tranzistorul să inițieze procesul de deblocare și este definit din momentul în care se dă comanda de intrare în conducție până în momentul în care curentul de colector începe să crească (atinge valoarea de 10% din valoarea finală și care este egală cu curantul de colector de saturare); t_r – timpul de ridicare;

t_r – timpul de ridicare, se definește ca intervalul de timp necesar creșterii curentului de colector de la valoarea 0,1 I_{CS} la valoarea 0,9 I_{CS}. Pe durata timpului de ridicare tranzistorul străbate regiunea activă. Se constată că pe diagrama tensiunii colector – emitor timpul de ridicare are pantă inversă față de diagrama curentului de colector.

t_{ci} – timpul de comutare invers, sau timpul necesar ca tranzistorul să treacă din regimul saturat în regimul blocat. Acest timp este compus din două componente.

$$t_{ci} = t_s + t_c.$$

t_s – timpul de saturare, reprezintă timpul necesar eliminării sarcinilor stocate în bază. Pe durata timpului de saturare curentul de colector rămâne constant și egal cu valoarea maximă a curentului de colector, configurația dată. Acest curent de colector se numește de regulă curentul de colector de saturație;

t_c – timpul de cădere, se definește ca intervalul de timp necesar scăderii curentului de colector de la 0,9 I_{CS} la 0,1 I_{CS}. Pe durata timpului de cădere sau de coborâre tranzistorul străbate regiunea activă. Se constată că pe diagrama tensiunii colector–emitor timpul de ridicare are pantă inversă față de diagrama curentului de colector.

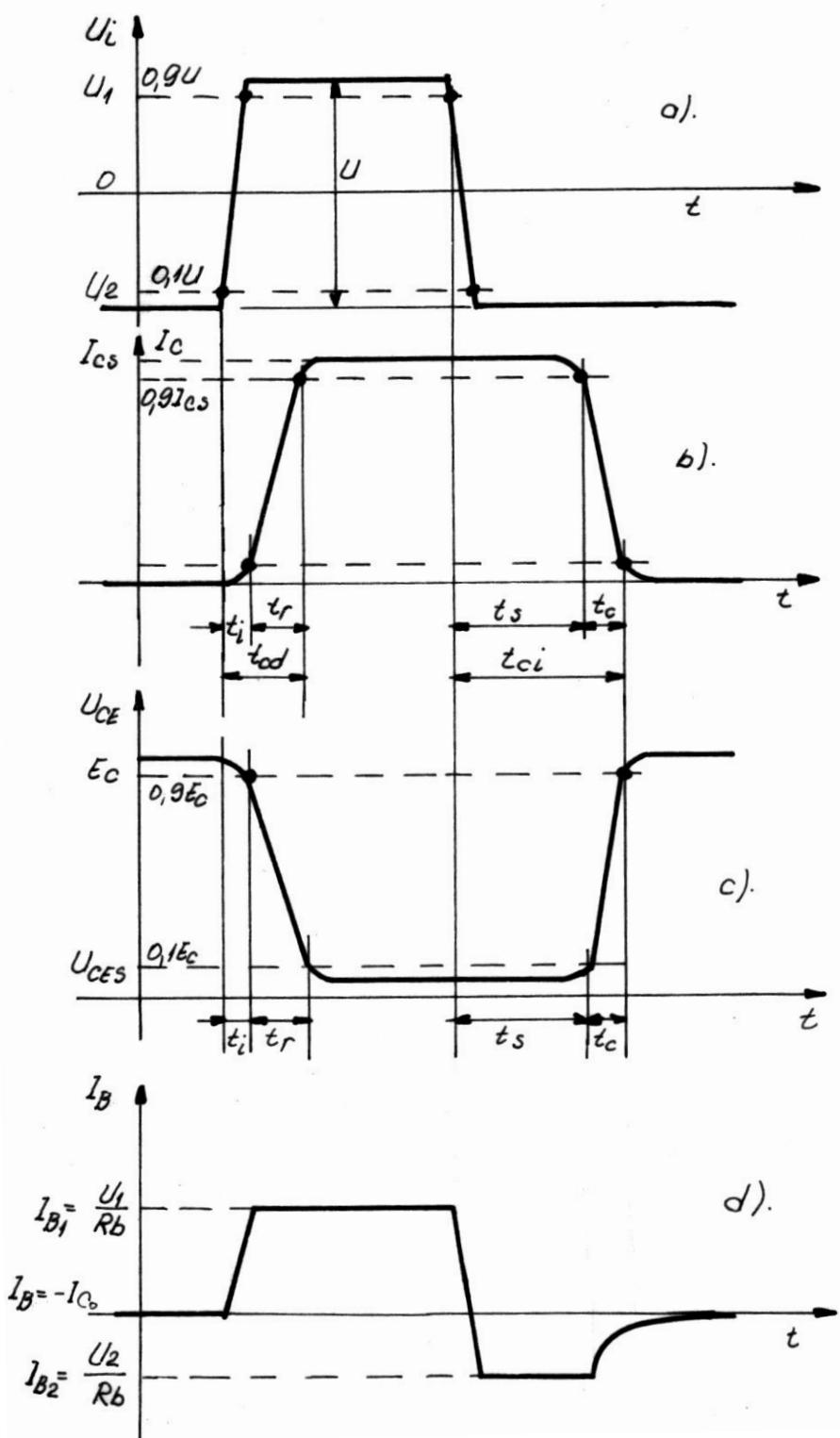


Figura 5.33

5.5.2. Calculul timpului de întârziere (t_i)

Timpul de întârziere este format din trei componente:

t_{i1} – timpul necesar pentru încărcarea capacității de tranziție a joncțiunii emitor-bază de la valoarea U_2 de blocare a tranzistorului la tensiunea de prag a joncțiunii U_γ (capacitatea de difuzie a emitorului este nulă în timpul cât tranzistorul este blocat)

t_{i2} – timpul necesar pentru ca purtătorii minoritari să străbată baza

t_{i3} – timpul în care curentul de colector crește de la 0 la $0,1 I_{cs}$

În continuare ne propunem să determinăm valorile cele trei componente și să observăm mărurile electrice ale tranzistorului ce influențează asupra acestor componente.

Calculul componentei t_{i1} :

Determinarea componentei t_{i1} se va face cu ajutorul schemei echivalente a lui Giacoletto (figura 5.34), prin care se simulează funcționarea unui tranzistor la frecvențe înalte.

Pentru aprecierea ordinului de mărime al unor termeni, din schema echivalentă a lui Giacoletto, se vor folosi următoarele valori tipice ale parametrilor schemei:

$$r_{bb'} = 100 \Omega$$

$$r_{b'c} = 4 M \Omega$$

$$r_{b'e} = 1 K \Omega$$

$$c_{b'e} = 100 pF$$

$$r_{ce} = 82 K \Omega$$

$$c_{b'c} = 3 pF$$

$$S = 50 \text{ mA/V}$$

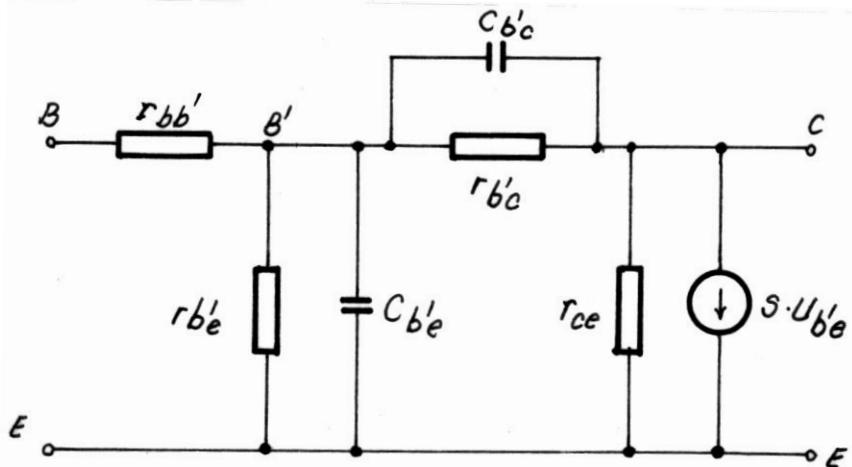


Figura 5.34

Deoarece tranzistorul este blocat se pot face următoarele aproximări:

$$-r_{b'e} \rightarrow \infty \text{ pentru că } I_E = 0; \text{ și } r_{b'e} = \frac{\eta U_T}{I_E}$$

- $C_{b'e} = C_{Te}$; $C_{b'c} = C_{Tc}$
- $r_{b'c}$ este suficient de mare pentru a se putea neglijă.
- $S = 0$ la blocare
- Potențialul colectorului nu se modifică, astfel că, în curent alternativ, colectorul poate fi considerat legat la masă (sau emitor).

Cu aceste observații, schema echivalentă se reduce la forma din figura 5..35

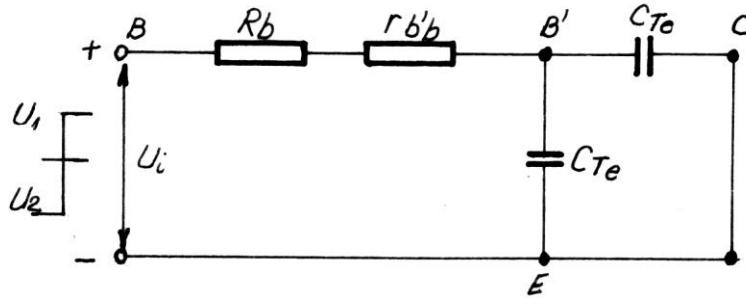


Figura 5.35

Componenta t_{il} se calculează din ecuația:

$$u_{b'e} = U_{b'e}(\infty) + [U_{b'e}(0) - U_{b'e}(\infty)] e^{-\frac{t}{\tau_i}}$$

în care:

$$\tau_i = (R_b + r_{bb})(C_{Tc} + C_{Te})$$

$$U_{b'e}(0) = U_2$$

$$U_{b'e}(\infty) = U_1$$

$$U_{b'e}(t_{il}) = U\tau$$

Efectuând calculele se obține:

$$t_{il} = (R_b + r_{bb})(C_{Tc} + C_{Te}) \ln \frac{U_1 - U_2}{U_1 - U_\gamma} \quad (5.41)$$

Din relația (5.41) se observă că dacă tensiunea U_1 este mare în comparație cu U_2 și U_γ , timpul t_{il} devine foarte mic. De asemenea dacă $U_2 \approx U_\gamma$ întârzierea t_{il} tinde la zero. Unde U_2 este tensiunea de blocare a tranzistorului, U_1 este tensiunea de deblocare, U_γ este tensiunea de prag a jonctiunii bază – emitor.

Valorile reale ale componentei t_{il} sunt ceva mai mici decât cele care rezultă din formula (5.41), pentru că mărimele C_{Tc} și C_{Te} , care scad în acest timp, au fost considerate constante, egale cu valorile lor inițiale, maxime.

Calculul componentei t_{i2} :

Componenta t_{i2} , are valori neglijabile față de t_{i1} și t_{i3} ; se poate demonstra că ea poate fi determinată cu relația:

$$t_{i2} = \frac{1}{5 \cdot 2\pi \cdot f_{ao}} \quad (5.42)$$

Calculul componentei t_{i3}

Componenta t_{i3} va fi calculată ulterior, după expunerea procedeului de calcul al timpului de ridicare.

5.5.3. Calculul timpului de ridicare (t_r)

Metoda I. Această metodă caracterizează comportarea tranzistorului în regim tranzitoriu cu ajutorul relației care exprimă variația factorului de amplificare, α_N , în funcție de frecvență:

$$\alpha_N(\omega) = \frac{\alpha_{No}}{1 + \frac{j\omega}{\omega_o}} \text{ sau } \alpha_N(p) = \frac{\alpha_{No}}{1 + \frac{p}{\omega_o}} \quad (5.43)$$

unde: α_{No} – factorul de amplificare în curent la frecvențe joase, iar $\omega_o = 2\pi f_{ao}$, f_{ao} fiind frecvența de tăiere a tranzistorului în conexiunea cu baza comună.

Răspunsul curentului de colector se determină cu ajutorul calculul operațional, ținând seama că deblocarea tranzistorului se face cu un salt treaptă de curent:

$$I_C(p) = \beta_N(p) \cdot I_B(p) \quad (5.44)$$

unde:

$$\beta_N(p) = \frac{\alpha_{No}(p)}{1 - \alpha_{No}(p)} = \frac{\alpha_{No}\omega_o}{\omega_o(1 - \alpha_{No}) + p} \quad (5.45)$$

$$I_B(p) = \frac{1}{p} \cdot I_{BD} \cong \frac{1}{p} \cdot \frac{U_1}{R_b} \quad (5.46)$$

Înlocuind expresiile termenilor $\beta_N(p)$ și $I_B(p)$ în (5.44) se obține:

$$I_C(p) = I_{BD} \cdot \frac{\alpha_{No}\omega_o}{p[\omega_o(1 - \alpha_{No}) + p]} \quad (5.47)$$

Aplicând transformata Laplace inversă rezultă expresia căutată:

$$i_c(t) = \beta_{No} I_{BD} \left[1 - e^{-\omega_o(1-\alpha_{No})t} \right] \quad (5.48)$$

Înănd seama că $\omega_o = 2\pi f_{ao}$ și $\beta_{No} = \frac{\alpha_{No}}{1-\alpha_{No}} \approx \frac{1}{1-\alpha_{No}}$

Relația de mai sus se poate pune sub următoarea formă:

$$i_c(t) \approx \beta_{No} I_{BD} \left(1 - e^{-\frac{2\pi f_{ao}}{\alpha_{No}} t} \right) \quad (5.49)$$

Pentru un tranzistor dat, mărimea timpului de ridicare va fi determinată de valoarea curentului de bază direct de deblocare I_{BD} : cu cât acest curent este mai mare, cu atât vor fi mai scurți timpii de ridicare. Valoarea minimă pe care trebuie să o aibă curentul I_{BD} pentru ca tranzistorul să ajungă la limita de saturatie este

$$I_{BDS} = \frac{I_{cs}}{\beta_{No}}; \quad (5.50)$$

Acest curent este denumit curent de bază direct ce determină funcționarea tranzistorului la limita dintre regimul activ și cel saturat și se notează cu I_{BDS} .

Pentru a micșora t_r , tranzistorul trebuie comandat cu un curent $I_{BD} > I_{BDS}$, ceea ce duce la saturarea sa. În asemenea cazuri se spune că tranzistorul este "supra - acționat la deblocare" și se definește un "factor de supra - acționare la deblocare", notat cu N_d , cu formula:

$$N_d = \frac{\beta_{No} I_{BD}}{I_{cs}} \quad (5.51)$$

Timpul de ridicare fiind timpul în care curentul I_c crește de la 0,1 I_{cs} la 0,9 I_{cs} , determinarea lui se face astfel:

- se calculează intervalul t_1 în care curentul I_c crește de la 0 la 0,1 I_{cs} ;
- se calculează intervalul t_2 în care curentul I_c crește de la 0 la 0,9 I_{cs} ;
- se face diferența $t_2 - t_1 = t_r$.

Calculul se va efectua în cazul general, pentru $N_d \geq 1$, înlocuind în ecuația (5.49) produsul $\beta_{No} I_{BD}$ cu echivalentul său $N_d I_{cs}$; pentru simplificare, se va introduce notația

$$\tau_{ro} = \frac{\beta_{No}}{2\pi f \alpha_o}$$

În felul acesta, ecuația (5.49) devine:

$$i_c(t) = N_d I_{cs} \left(1 - e^{-\frac{t}{\tau_{ro}}} \right) \quad (5.52)$$

și poate fi scrisă pentru momentele t_1 și t_2 în felul următor:

$$i_c(t_1) = 0,1 I_{cs} = N_d I_{cs} \left(1 - e^{-\frac{t_1}{\tau_{ro}}} \right) \quad (5.53)$$

$$i_c(t_2) = 0,9 I_{cs} = N_d I_{cs} \left(1 - e^{-\frac{t_2}{\tau_{ro}}} \right) \quad (5.54)$$

Rezolvând ecuațiile (5.53) și (5.54) în raport cu necunoscutele t_1 , respectiv t_2 , se obține:

$$t_1 = \tau_{ro} \ln \frac{1}{1 - \frac{0,1}{N_d}} \quad (5.55)$$

$$t_2 = \tau_{ro} \ln \frac{1}{1 - \frac{0,9}{N_d}} \quad (5.56)$$

În sfârșit, se determină $t_r = t_2 - t_1$, precum și $t_{i3} = t_1$, pe baza celor specificate în paragraful precedent:

$$t_r = \tau_{ro} \ln \frac{1 - \frac{0,1}{N_d}}{1 - \frac{0,9}{N_d}} = \tau_{ro} \ln \ln \frac{N_d - 0,1}{N_d - 0,9} \quad (5.57)$$

componenta timpului de întârziere t_{i3} :

$$t_{i3} = \tau_{ro} \ln \frac{1}{1 - \frac{0,1}{N_d}} = \tau_{ro} \ln \frac{1}{N_d - 0,9} \quad (5.58)$$

Trebuie menționat că formulele deduse sunt aproximative, deoarece au la bază ipoteza că tranzistorul funcționează cu colectorul în scurtcircuit, condiție care este inclusă în definirea factorilor α_{No} , β_{No} . O metodă mai precisă este cea care utilizează schema echivalentă a lui Giacoletto. Rezultatele obținute sunt mai exacte, pentru că nu neglijeză influența rezistenței de colector (R_c) și a capacitatei $C_{b'c}$.

Metoda II. Utilizarea schemei echivalente din figura 5.34 permite determinarea unei relații mai exacte pentru calculul timpului de ridicare, prin considerarea efectului produs de elementele R_c și $C_{b'c}$. Pe baza acestei scheme se obține următoarea expresie pentru constanta de timp, ce caracterizează viteza de creștere a curentului de colector:

$$\tau_r = \beta_{No} \left(\frac{1}{2\pi f_T} + C_{b'c} \cdot R_c \right) \quad (5.59)$$

unde f_T – “frecvența de tranziție”, la care $|\beta_N| = 1$.

Frecvența de tranziție f_T este de același ordin de mărime ca și frecvența de tăiere f_{ao} , diferind de aceasta printr-un factor, care depinde de tehnologia tranzistorului: $f_T = (1,2-2)f_{ao}$. În consecință, constanta τ_r diferă de constanta τ_{ro} prin termenul suplimentar $\beta_{No} \cdot C_{b'c} \cdot R_c$, care are o pondere importantă în cazul tranzistoarelor cu frecvență de tranziție ridicată.

Expresiile timpilor t_r și t_{i3} se determină analog ca în cazul metodei I, cu singura deosebire că în locul constantei τ_{ro} intervine constanta τ_r :

$$t_r = \tau_r \ln \frac{1 - \frac{0,1}{N_d}}{1 - \frac{0,9}{N_d}} \quad (5.60)$$

$$t_{i3} = \tau_r \ln \frac{1}{1 - \frac{0,1}{N_d}} \quad (5.61)$$

Efectul de micșorare a timpului de ridicare prin supra - acționare la deblocare este ilustrat în figura 5.36

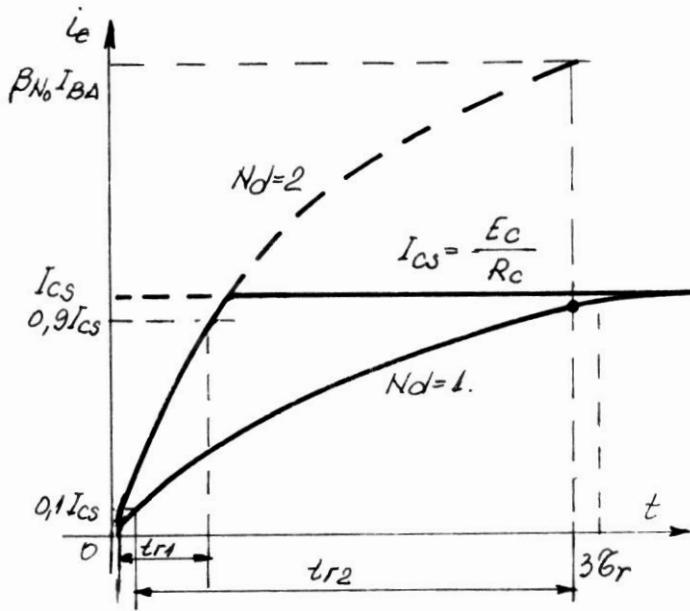


Figura 5.36

Indiferent de valoarea factorului N_d , regimul tranzistorului are o durată aproximativ egală cu $3\tau_{ro}$;

Dacă $N_d > 1$, se ajunge mai devreme la valoarea I_{cs} , peste care curentul de colector nu mai poate crește. Este important de reținut că accelerarea deblocării prin supra - acționare are ca efect saturarea tranzistorului fapt care duce la creșterea timpului de comutare inversă, după cum se va demonstra ulterior.

Exemplu 5.11. Pentru exemplificare să considerăm un tranzistor oarecare pentru care $f_{ao} = 4$ MHz.

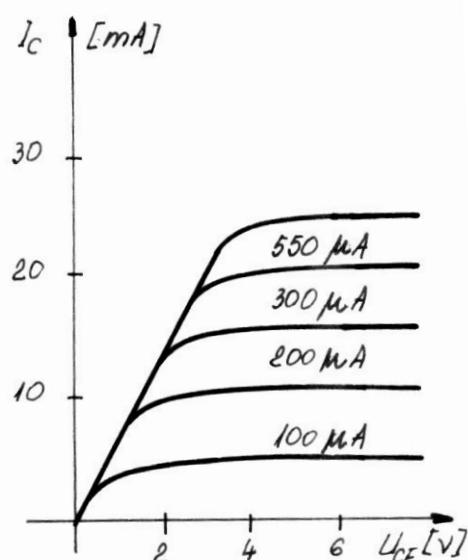
În cazul când se adoptă un factor de supra - acționare la deblocare $N_d = 1$ se găsesc următoarele valori din catalog(caracteristicile din figura 5.37 și 5.38)

Pentru $I_{cs} = 10$ mA se obține din catalog $I_B = 0,2$ mA (figura 5.37) și un factor de amplificare $\beta = 50$ (figura 5.38)

Din relația constantei de timp:

$$\tau_{ro} = \frac{\beta_{No}}{2\pi f \alpha_o}$$

se va obține o constantă de timp τ_{r1} , prin înlocuirea valorilor de

$$\tau_{r1} = \frac{\beta_{No}}{2\pi f_{ao}} = \frac{50}{2 \cdot (3,14) \cdot 4 \cdot 10^6} \cong 2 \mu s$$


5.37

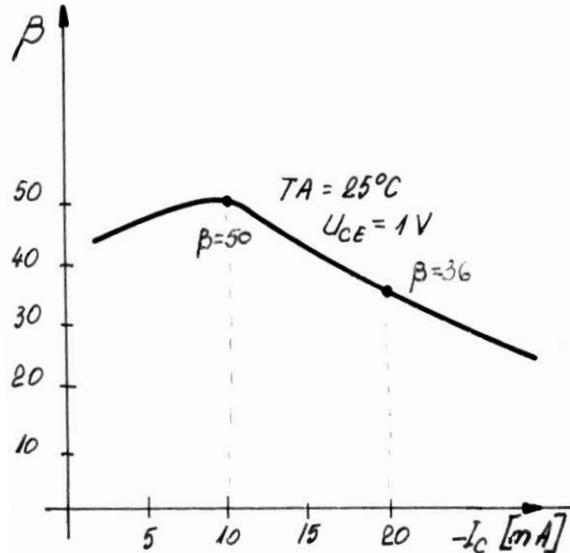


Figura 5.38

Figura

În acest caz timpul de ridicare este:

$$t_{r1} = \tau_{r1} \ln \frac{Nd - 0,1}{Nd - 0,9} = 2 \cdot \ln \frac{1 - 0,1}{1 - 0,9} \approx 2,2,2 = 4,4 \mu s$$

Pentru cazul supra - acționării la deblocare: $Nd = 2$ și un curent de colector $I_c = 20 m$ din figura 5.38 se obține $\beta = 36$; deci valoarea nouă pentru constanta de timp τ_{r2} este:

$$\tau_{r2} = \frac{36}{1(3,14) \cdot 4 \cdot 10^6} \cong 1,43 \mu s$$

Timpul de ridicare pentru cazul doi devine:

$$t_{r2} = \tau_{r2} \ln \frac{2 - 0,1}{2 - 0,9} = \tau_{r2} \ln 1,72 = 0,77 \mu s$$

Se observă că dublând factorul de supra - acționare (practic se dublează curentul de bază direct) la deblocare timpul de ridicare scade de aproximativ 6 ori, lucru ce se poate observa și din analiza grafică ridicată în figura 5.36.

În mod identic se poate calcula pentru $Nd=3$, se obține $t_{r3}=0,32 \mu s$ și pentru $Nd=4$; $t_{r4}=0,23 \mu s$ (figura 5.36).

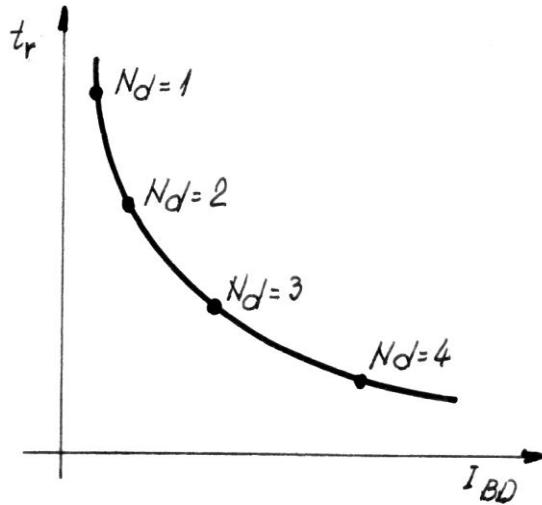


Figura 5.39

În figura variație a timpului bază direct I_{BD} . În se adoptă mai

Pentru a în tranzistor în directă se va concentrația acest interval de consideră că impuls de curent

5.39 se prezintă modul de deblocare funcție de curentul de practică factorul de deblocare nu mare de 4.

înțelege fenomenele care au loc timpul procesului de comutare prezenta modul cum variază purtătorilor minoritari în bază în timp. Pentru simplificare se tranzistorul se comandă cu un perfect dreptunghiular.

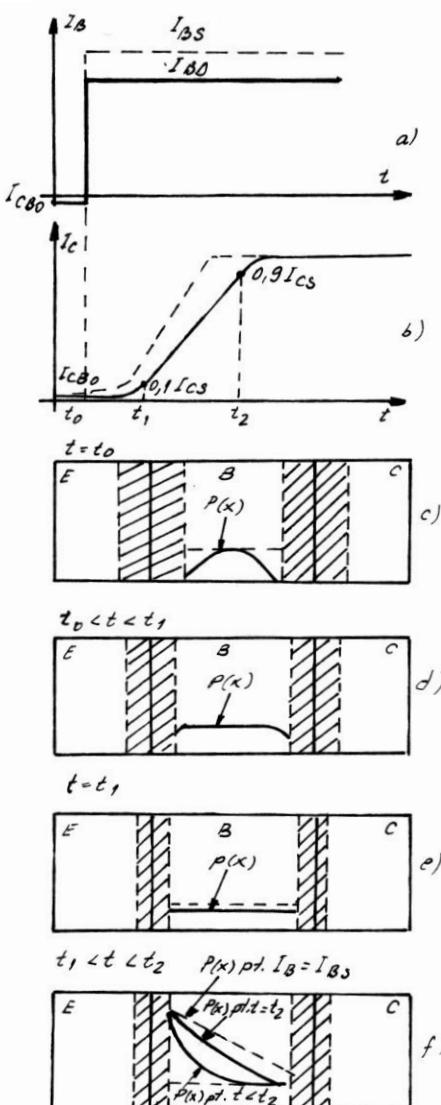


Figura 5.40

În figura 5.40 cu I_{BDS} s-a notat curentul de bază ce determină funcționarea tranzistorului la limită dintre regimul activ și saturat și cu I_{BS} curentul de bază ce determină funcționarea tranzistorului în regiunea saturată.

În momentul t_0 , la aplicarea impulsului de curent de bază, tranzistorul se află în regiunea de blocare.

În decursul timpului de întârziere tranzistorul parcurge regiunea de blocare, ajungând la limita regimului activ, pentru care tensiunea $U_{BE} = 0$. În acest interval de timp regiunea de trecere a joncțiunii emitorului își micșorează grosimea, ajungând la momentul t_1 la valoarea corespunzătoare cazului în care tensiunea de polarizare $U_{BE} = 0$.

În continuare joncțiunea emitorului începe să fie polarizată în sens direct. Emitterul începe să injecteze purtători minoritari în bază, concentrația purtătorilor minoritari din bază începe să se mărească. Curentul de colector începe să crească către valoarea finală pe care o atinge la momentul t_2 . În funcție de valoarea curentului de bază, în final tranzistorul se poate afla în regiunea activă sau în regiunea saturată. În figura 5.40 și 3.40 f este reprezentat cazul în care

tranzistorul se află în regiunea saturată (linie punctată). De obicei pentru ca tensiunea pe tranzistor să fie cât mai mică ($U_{CE} = 0,1$ V) acesta este comandat la saturatie.

5.5.4. Calculul timpului de cădere (t_c)

În acest interval de timp punctul de funcționare al tranzistorului parurge regiunea activă a caracteristicilor. Punctul de funcționare în starea inițială se găsește în zona activă a caracteristicilor la limita regiunii de saturatie.

Se presupune că blocarea tranzistorului se face:

- prin anularea curentului de bază. În acest caz blocarea tranzistorului se va produce lent din cauză că deplasarea purtătorilor minoritari din bază se face numai prin difuzie.
- Prin comanda tranzistorului în bază cu un curent de bază invers, care contribuie la accelerarea blocării tranzistorului.

Timpul de cădere se va calcula similar ca și timpul de ridicare, ținând numai seama de noile condiții inițiale.

$$I_c(p) = \beta_N(p) \cdot I_B(p) \quad (5.62)$$

Unde:

$$\beta_N(p) = \frac{\alpha_N(p)}{1 - \alpha_N(p)} = \frac{\alpha_{No} \cdot \omega_o}{\omega_o(1 - \alpha_{No}) + pp} \quad (5.63)$$

$$I_B(p) = -\frac{1}{p} I_{BI} \approx -\frac{U_2}{R_b} \quad (5.64)$$

Blocarea tranzistorului se face cu un curent de bază de sens invers ce este numit curent de bază invers I_{Bi} .

Înlocuind expresiile termenilor $\beta_N(p)$ și $I_B(p)$ în (5.62) se obține:

$$I_c(p) = I_B(p) \frac{\alpha_{No} \cdot \omega_o}{p + \omega_o(1 - \alpha_{No})} \quad (5.65)$$

sau

$$pI_c(p) + \omega_o(1 - \alpha_{No})I_c(p) = \alpha_{No} \cdot \omega_o \cdot I_B(p)$$

Trecând de la relația operațională la relația funcției de timp avem:

$$\frac{di_c(t)}{dt} + \omega_o(1 - \alpha_{No}) \cdot i_c(t) = \alpha_{No} \cdot \omega_o i_B(t) \quad (5.66)$$

Relația (5.66) este valabilă atât la blocarea tranzistorului cât și la deblocarea lui, diferind doar condițiile inițiale

- la deblocare $I_c(0) = 0$
- la blocare $I_c(0) = I_{cs}$

În cazul blocării condiția inițială la trecerea de la relația funcției de timp la relația operațională devine:

$$L \left\{ \frac{di(t)}{dt} \right\} = pI(p) - I(o+)$$

Relația (5.66) devine:

$$pI_c(p) - I_c(o+) + \omega_o(1 - \alpha_{No})I_c(p) = \alpha_{No} \cdot \omega_o I_B(p)$$

Înlocuind curentul de bază avem:

$$I_c(p) = \frac{I_{cs} \cdot p - \alpha_{No} \cdot \omega_o \cdot I_{Bi}}{p[p + \omega_o(1 - \alpha_{No})]} \quad (5.67)$$

Aplicând transformata Laplace inversă rezultă expresia căutată:

$$i_c(t) = I_{cs} \cdot e^{-\omega_o(1-\beta_{No})t} - \frac{\alpha_{No}}{1 - \alpha_{No}} I_{Bi} \left[1 - e^{-\omega_o(1-\alpha_{No})t} \right] \quad (5.68)$$

Ținând seama că:

$$\omega_o = 2\pi f_{ao} \text{ si } \beta_{No} = \frac{\alpha_{No}}{1 - \alpha_{No}} \approx \frac{1}{1 - \alpha_{No}}$$

relația de mai sus se poate pune sub următoarea formă:

$$i_c(t) = I_{cs} e^{-\frac{t}{\tau_{ro}}} - \beta_{No} I_{Bi} \left(1 - e^{-\frac{t}{\tau_{ro}}} \right) \quad (5.69)$$

unde: $\tau_{ro} = \frac{\beta_{No}}{2 \cdot \pi \cdot f_{ao}}$ și reprezintă constanta de timp care determină viteza de scădere (exponențială) a curentului de colectare. O relație mai precisă pentru această constantă de timp poate fi determinată cu metoda II, folosind la calcularea timpului de ridicare și care va fi aceeași.

Timpul de cădere se va calcula ca intervalul de timp între momentele t_1 și t_2 când curentul de colector atinge valorile $0,9 I_{cs}$, respectiv $0,1 I_{cs}$. Blocarea poate fi accelerată utilizând ca și în cazul deblocării, supracomanda cu un curent de bază invers mai mare decât cel strict necesar (I_{co}); în acest caz se definește un “factor de supra - acționare la blocare”, N_b , cu relația:

$$N_b = \frac{\beta_{No} I_{Bi}}{I_{cs}} \quad (5.70)$$

Ținând seama de relația (5.70) ecuația (5.69) se poate scrie:

$$I_c(t) = -N_b I_{cs} + (I_{cs} + N_b I_{cs}) e^{\frac{t}{\tau_{ro}}}$$

Pe baza celor arătate mai sus, calculul timpului de cădere va decurge astfel:

$$I_c(t_1) = 0,9 I_{cs} = -N_b I_{cs} + (I_{cs} + N_b I_{cs}) e^{-\frac{t_1}{\tau_{ro}}}$$

$$I_{cs}(t_2) = 0,1 I_{cs} = -N_b I_{cs} + (I_{cs} + N_b I_{cs}) e^{-\frac{t_2}{\tau_{ro}}}$$

Ecuațiile de mai sus permit determinarea timpilor t_1 și t_2 :

$$t_1 = \tau_{ro} \ln \frac{1 + N_b}{0,9 + N_b}$$

$$t_2 = \tau_{ro} \ln \frac{1 + N_b}{0,1 + N_b}$$

În concluzie, se pot obține următorii timpi de comutare: timpul de saturare componenta 2 (a se vedea următorul paragraf) $t_{s2} = t_1$ și timpul de cădere: $t_c = t_2 - t_1$ ce vor avea expresiile:

$$t_{s2} = \tau_r \ln \frac{1 + \frac{1}{N_b}}{1 + \frac{0,9}{N_b}} = \tau_r \ln \frac{1 + N_b}{0,9 + N_b} \quad (5.72)$$

$$t_c = \tau_r \ln \frac{1 + \frac{0,9}{N_b}}{1 + \frac{0,1}{N_b}} = \tau_r \ln \frac{N_b + 0,9}{N_b + 0,1} = \tau_r \ln \frac{\beta I_{BI} - 0,9 I_{CS}}{\beta I_{BI} - 0,1 I_{CS}} \quad (5.73)$$

Semnul minus în relația (5.73) apare datorită sensului negativ a curentului de bază invers.

Formulele de mai sus indică în mod clar posibilitatea micșorării componentelor t_{s2} și t_c ale timpului de comutare inversă prin utilizarea supra - acționării la blocare.

Efectul de micșorare a timpului de coborâre este ilustrat sugestiv în figura 5.41.a pentru cazul când $I_{BI} = 0$, respectiv în figura 5.41.b pentru cazul când $I_{BI} \neq 0$.

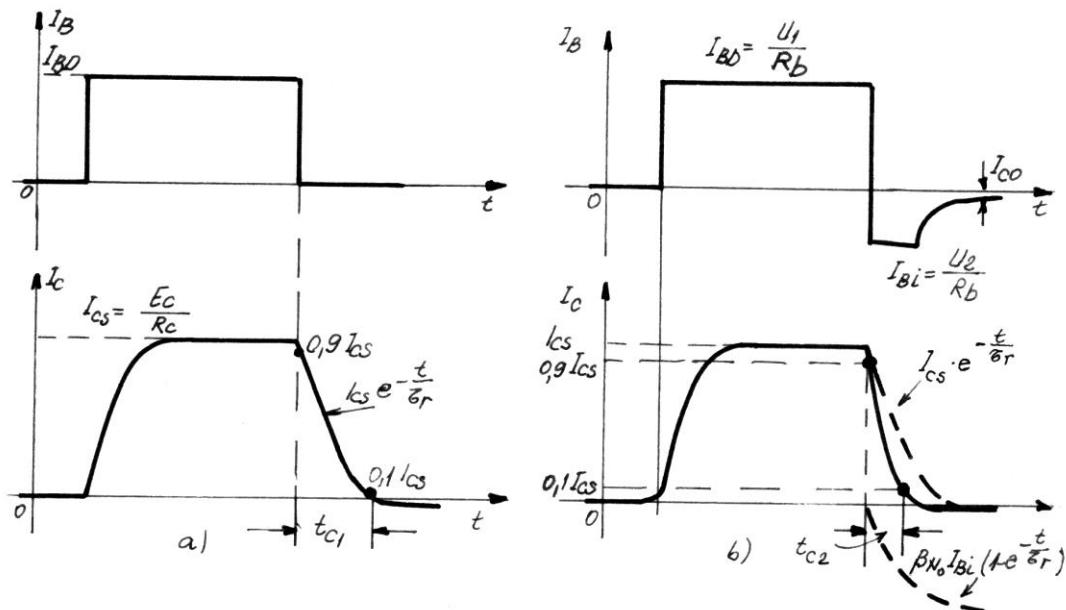


Figura 5.41

În figura 5.41.a blocarea tranzistorului se produce lent deoarece deplasarea purtătorilor minoritari din bază se face prin difuzie. Dacă se aplică și un curent de bază invers pe baza relației (5.69) are loc o însumare algebrică a celor două căderi exponențiale figura 5.41.b rezultând o curbă tot exponențială, dar mult mai rapid căzătoare, pentru curentul de colector I_c . Timpul de blocare se va micșora.

Prin supra - acționare la blocare a tranzistorului, cu un curent de bază invers, timpul de blocare va scădea ca în figura 5.42

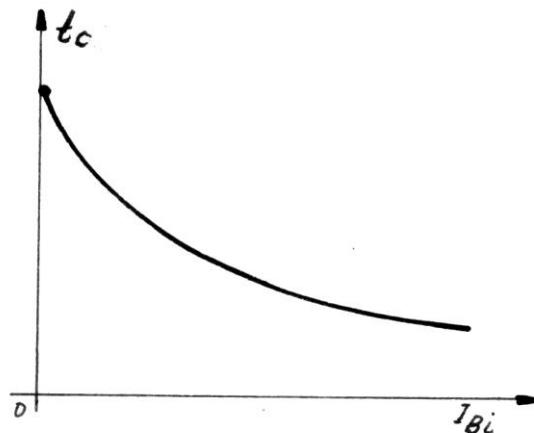


Figura 5.42

Exemplu 5.12. Pe baza relației (5.73) dacă se dă diferite valori pentru factorul de deblocare se obține:

Pentru: $Nb=0$ ($I_{BI}=0$) rezultă $t_{c1}= 2,2\tau$ (τ se exprimă în μ sec)

$Nb=1$; $t_{c2}= 0,54\tau$

$Nb=2$; $t_{c3}= 0,32\tau$

$Nb=3$; $t_{c4}= 0,23\tau$

$Nb=4$; $t_{c5}= 0,19\tau$

5.5.5. Calculul timpului de saturare (t_s)

Conform metodei controlului prin sarcini(paragraful 5.1.6.) timpul de saturare este format din două componente:

t_{s1} – timpul în care sarcina excessului de purtători minoritari din bază scade de la $Q_{BA} + Q_{BS}$ până la Q_{BA} (figura 5.20.c).

t_{s2} – timpul în care curentul de colector scade de la I_{cs} la $0,9 I_{cs}$.

În acest paragraf va fi calculată componenta t_{s1} , cealaltă componentă a fost calculată în paragraful anterior și este egală:

$$t_{s2} = \tau_r \ln \frac{1 + \frac{1}{N_b}}{1 + \frac{0,9}{N_b}}$$

Blocarea tranzistorului este comandată de saltul tensiunii u_i de la valoarea U_1 la valoarea U_2 (figura 5.33), care produce o scădere a curentului de bază similară cu formă cu scădere curentului printr-o diodă, deoarece jonctiunea emitor-bază se comportă ca o diodă. În intervalul

de timp t_{s1} curentul de colector rămâne constant, pentru că scăderea componentei Q_{BS} a sarcinii de bază nu influențează mărimea curentului de colector, care este dată de componenta Q_{BA} ; ori, conform celor arătate în paragraful 5.1.6. componenta Q_{BA} începe să scadă abia după anularea componentei Q_{BS} .

În regim activ staționat, sarcina stocată în baza este:

$$Q_B = -I_{B1} \cdot \tau_b;$$

Această relație rămâne valabilă până la limita dintre regimul activ și regimul saturat, unde:

$$Q_{BAS} = -I_{BAS} \cdot \tau_b.$$

În regim saturat, sarcina stocată în bază este $Q_B = Q_{BAS} + Q_{BS}$, fiind menținută cu un curent:

$$I_{B1} = I_{BAS} + I_{BS}.$$

Cu I_{B1} s-a notat curentul de bază direct ce comandă tranzistorul

În general, nu se poate scrie:

$Q_{BS} = + I_{BS} \cdot \tau_b$, pentru că în regimul saturat tranzistorul funcționează simultan în regim normal și în regim invers (atât dioda emitor-bază cât și dioda colector bază sunt polarizate direct).

Tranzistoarele se realizează de obicei asimetric, adică.:

$$\tau_{bN} \neq \tau_{bI};$$

din această cauză, comportarea tranzistorului în regim saturat se descrie cu ajutorul parametrului τ_s , numit "constantă de timp de stocare" care satisfacă relația:

$$Q_{BS} = + I_{BS} \cdot \tau_s \quad (5.74)$$

Pe baza celor arătate, ecuația fundamentală a controlului prin sarcini va putea fi scrisă, pentru intervalul de timp t_{s1} , astfel:

$$I_{B2} = \frac{Q_{BAS}}{\tau_b} + \frac{Q_{BS}}{\tau_s} + \frac{dQ_{BS}}{dt} \quad (5.75)$$

Cu I_{B2} s-a notat curentul de bază invers de blocare a tranzistorului.

În ecuația de mai sus s-a ținut seama că, în timpul blocării curentul I_{B2} este un curent negativ, precum și de faptul că $\frac{dQ_{BAS}}{dt} = 0$ atât timp cât $Q_{BS} \neq 0$. Ținând seama că

$$\frac{Q_{BSAS}}{\tau_b} = -I_{BAS},$$

ecuația devine

$$-(I_{B2} - I_{BAS}) = \frac{Q_{BS}}{\tau_s} + \frac{dQ_{BS}}{dt} \quad (5.76)$$

Cu I_{BAS} s-a notat curentul de bază direct ce determină funcționarea tranzistorului la limita dintre regimul activ și cel saturat.

Soluția ecuației diferențiale (5.76) poate fi scrisă în momentul obișnuit, ținând seama că:

$Q_{BS}(0) = -\tau_s (I_{B1} - I_{BAS})$, este diferența dintre curentul de blocare a tranzistorului și curentul minim pentru ca acesta să intre în regim saturat (limita dintre regimul activ și cel saturat).

$Q_{BS}(\infty) = -\tau_s (I_{B2} - I_{BAS})$, este diferența dintre curentul de bază ce determină efectiv saturarea tranzistorului și curentul minim pentru ca acesta să intre în regim saturat (limita dintre regimul activ și cel saturat).

De unde rezultă:

$$Q_{BS}(t) = -\zeta_s (I_{B2} - I_{BAS}) - \zeta_s (I_{B1} - I_{B2}) e^{\frac{t}{\tau_s}} \quad (5.77)$$

Timpul de saturare t_{s1} se determină din condiția: $Q_{BS}(t_{s1}) = 0$, obținându-se:

$$t_{s1} = \tau_s \ln \frac{I_{B1} - I_{B2}}{I_{BAS} - I_{B2}} \quad (5.78)$$

Unde:

$$I_{BAS} = \frac{I_{cs}}{\beta_{No}}$$

Adică pentru I_{BAS} se mai respectă raportul dintre I_B și I_C

Curentul I_{B1} este curentul de bază direct iar I_{B2} reprezintă curentul de bază invers.

Observații. Analiza formulei (5.78) permite formularea unor concluzii deosebit de importante în practică:

- a) dacă $I_{B1} = I_{BAS}$, $t_{s1} = 0$; în acest caz deblocarea s-a făcut cu un factor $N_d = 1$ și tranzistorul nu s-a saturat.
- b) t_{s1} crește atunci când I_{B1} crește; cu alte cuvinte, accelerarea deblocării prin supra-accionare duce la întârzierea blocării prin creșterea componentei t_{s1} .
- c) t_{s1} scade când blocarea se face cu un curent invers (I_{B2}) mai mare.

Exemplu 5.13. dacă se presupun următoarele valori relative pentru cei trei curenți se obțin următoarele valori pentru componenta t_{s1} :

$I_{BAS}=1$; $I_{B2}=2 I_{BAS}$; $I_{B1}=-0,5 I_{BAS}$	rezultă $t_{s1}=0,5 \tau_s$
$I_{BAS}=1$; $I_{B2}=2 I_{BAS}$; $I_{B1}=-1 I_{BAS}$	rezultă $t_{s1}=-0,4 \tau_s$
$I_{BAS}=1$; $I_{B2}=2 I_{BAS}$; $I_{B1}=-2 I_{BAS}$	rezultă $t_{s1}=-0,29 \tau_s$
$I_{BAS}=1$; $I_{B2}=3 I_{BAS}$; $I_{B1}=-0,5 I_{BAS}$	rezultă $t_{s1}=-0,85 \tau_s$
$I_{BAS}=1$; $I_{B2}=3 I_{BAS}$; $I_{B1}=-1 I_{BAS}$	rezultă $t_{s1}=-0,69 \tau_s$
$I_{BAS}=1$; $I_{B2}=3 I_{BAS}$; $I_{B1}=-2 I_{BAS}$	rezultă $t_{s1}=-0,51 \tau_s$

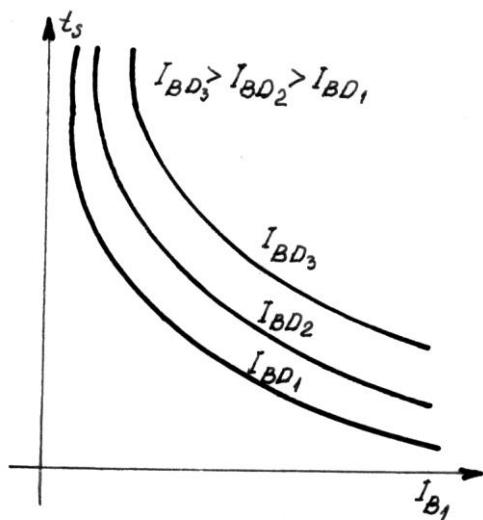


Figura 5.43

În figura 5.43 se reprezintă grafic dependența timpului de saturare funcție de cei doi curenți de comandă a tranzistorului: curentul de bază direct și curentul de bază invers.

Timpul t_{s2} a fost determinat în paragraful anterior și este

$$t_{s2} = \tau_r \ln \frac{1 + \frac{1}{Nb}}{1 + \frac{0,9}{Nb}}$$

Deci t_s este:

$$t_s = \zeta_s \ln \frac{I_{B1} - I_{B2}}{I_{BAS} - I_{B2}} + \tau_r \ln \frac{1 + \frac{1}{Nb}}{1 + \frac{0,9}{Nb}} \quad (5.79)$$

Efectul de modificare a timpului de stocare funcție de curentul de bază direct I_{B1} , respectiv curentul de bază invers I_{B2} poate fi interpretat mai bine printr-o reprezentare grafică.

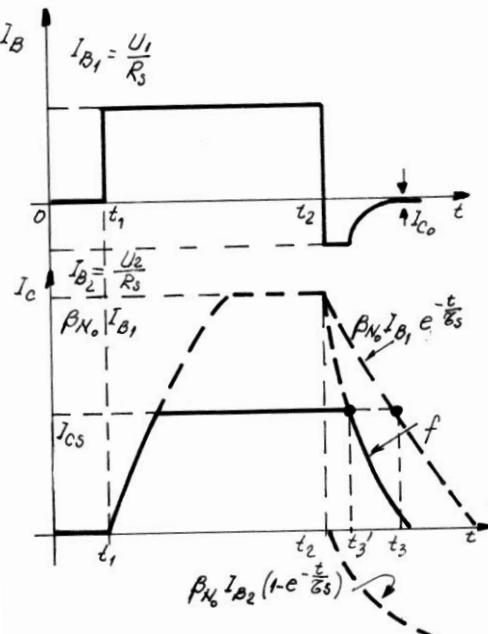
Relația (5.77) mai poate fi scrisă sub formă:

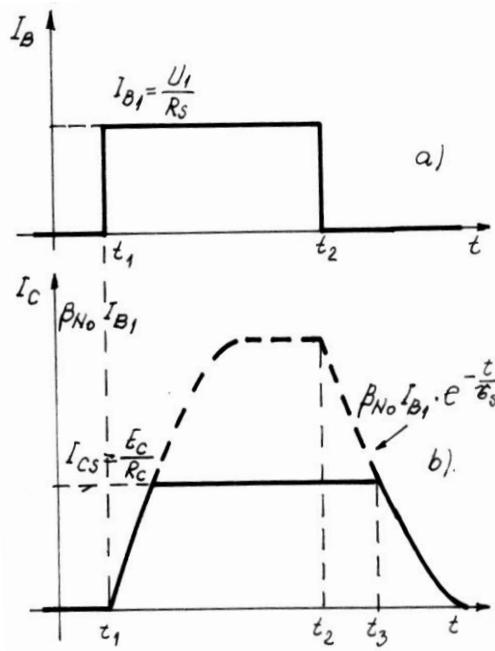
$$Q_{BS} = \tau_s \cdot \frac{1}{\beta_{No}} \left[I_{cs} - \beta_{No} \cdot I_{B1} e^{-\frac{t}{\tau_s}} - \beta_{No} I_{B2} (1 - e^{-\frac{t}{\tau_s}}) \right] \quad (5.80)$$

unde:

$$\tau_s = \frac{\omega_N + \omega_I}{\omega_N \cdot \omega_I (1 - \alpha_{No} \cdot \alpha_{Io})}$$

ω_N și ω_I când pulsațiile corespunzătoare frecvențelor de tăiere a tranzistoarelor în regim normal sau regim invers de funcționare.





5.44.b și relației (5.80) această sarcină va deveni nulă atunci când este îndeplinită condiția:

$$I_{cs} = \beta_{no} I_{B1} \cdot e^{-\frac{t_3}{\tau_s}} \quad (5.81)$$

adică la momentul t_3 , la acest moment, curentul de colector va scădea exponențial conform figurii 5.44.b . Intervalul de timp t_3-t_2 este timpul de stocare pentru acest caz.

Dacă se presupune că la momentul t_2 (figura 5.45) se aplică un curent de bază invers I_{B2} , acesta va determina anularea sarcinii stocate în bază Q_{BS} la un moment $t'_3 < t_3$ adică atunci când este îndeplinită condiția:

$$I_{cs} = \beta_{no} I_{B1} \cdot e^{-\frac{t'_3}{\tau_s}} + \beta_{no} I_{B2} (1 - e^{-\frac{t'_3}{\tau_s}}) \quad (5.82)$$

Timpul de stocare în acest caz $t_{s1} = t'_3 - t_2$ este mai mic decât cel din cazul anterior când $I_{B2} = 0$ (figura 5.45)

În figura 5.45 funcția f este:

$$f = \beta_{no} I_{B1} e^{-\frac{t}{\tau_s}} + \beta_{no} I_{B2} (1 - e^{-\frac{t}{\tau_s}})$$

Dependența timpului de stocare funcție de curentul de bază direct respectiv curentul de bază invers este ilustrată în figura 5.43.

Figura

5.44

Figura 5.45

Pentru exemplificare presupunem în primul caz că tranzistorul a fost comandat la deblocare la momentul t_1 cu un curent supra - acționare I_{B1} .

$$\beta_{no} > I_{cs} = \frac{E_c}{R_c} \text{ ceea ce înseamnă că tranzistorul}$$

lucrează în regiunea saturată(figura 5.44). La momentul t_2 se anulează curentul de bază direct I_{B1} , fără a se comanda tranzistorul cu un curent de bază invers ($I_{B2}=0$). Curentul de colector, cum s-a arătat în paragraful 3.1.6. nu se va modifica atâtă timp cât sarcina Q_{BS} este diferită de zero. Conform figurii

această sarcină va deveni nulă atunci când este îndeplinită condiția:

$$I_{cs} = \beta_{no} I_{B1} \cdot e^{-\frac{t_3}{\tau_s}} \quad (5.81)$$

adica la momentul t_3 , la acest moment, curentul de colector va scădea exponențial conform figurii 5.44.b . Intervalul de timp t_3-t_2 este timpul de stocare pentru acest caz.

Dacă se presupune că la momentul t_2 (figura 5.45) se aplică un curent de bază invers I_{B2} , acesta va determina anularea sarcinii stocate în bază Q_{BS} la un moment $t'_3 < t_3$ adică atunci când este îndeplinită condiția:

$$I_{cs} = \beta_{no} I_{B1} \cdot e^{-\frac{t'_3}{\tau_s}} + \beta_{no} I_{B2} (1 - e^{-\frac{t'_3}{\tau_s}}) \quad (5.82)$$

Timpul de stocare în acest caz $t_{s1} = t'_3 - t_2$ este mai mic decât cel din cazul anterior când $I_{B2} = 0$ (figura 5.45)

În figura 5.45 funcția f este:

$$f = \beta_{no} I_{B1} e^{-\frac{t}{\tau_s}} + \beta_{no} I_{B2} (1 - e^{-\frac{t}{\tau_s}})$$

Dependența timpului de stocare funcție de curentul de bază direct respectiv curentul de bază invers este ilustrată în figura 5.43.

5.6. METODE DE ACCELERARE A COMUTĂRII TRANZISTORULUI BIPOLAR

Micșorarea timpului de deblocare a tranzistorului se poate realiza, aşa cum s-a văzut în paragrafele precedente, prin mărirea curentului de bază direct. La un curent de bază direct mare, tranzistorul se va satură puternic, ceea ce va duce la creșterea timpului de blocare a tranzistorului, din cauza timpului necesar eliminării purtătorilor minoritari din bază. Pe de altă parte timpul de stocare și timpul de blocare vor fi cu atât mai mici cu cât este mai mare curentul invers de bază.

Pe baza analizei regimului de comutare al tranzistoarelor, care a fost efectuată în paragrafele precedente, se poate deduce modul în care are loc micșorarea timpii de comutare:

- supra - acționare la deblocare pentru reducerea timpului de comutare direct,
- supra - acționarea la blocare pentru reducerea timpului de cădere,
- evitarea saturației pentru anularea timpului de stocare.

Pe baza celor trei concluzii anterioare se poate exprima grafii forma ideală a curentului de bază, pe durata comutării, pentru obținerea valorilor optime a timpilor de comutare.

Forma ideală a curentului de bază, care satisfac toate cerințele formulate mai sus, e reprezentat în figura 5.46

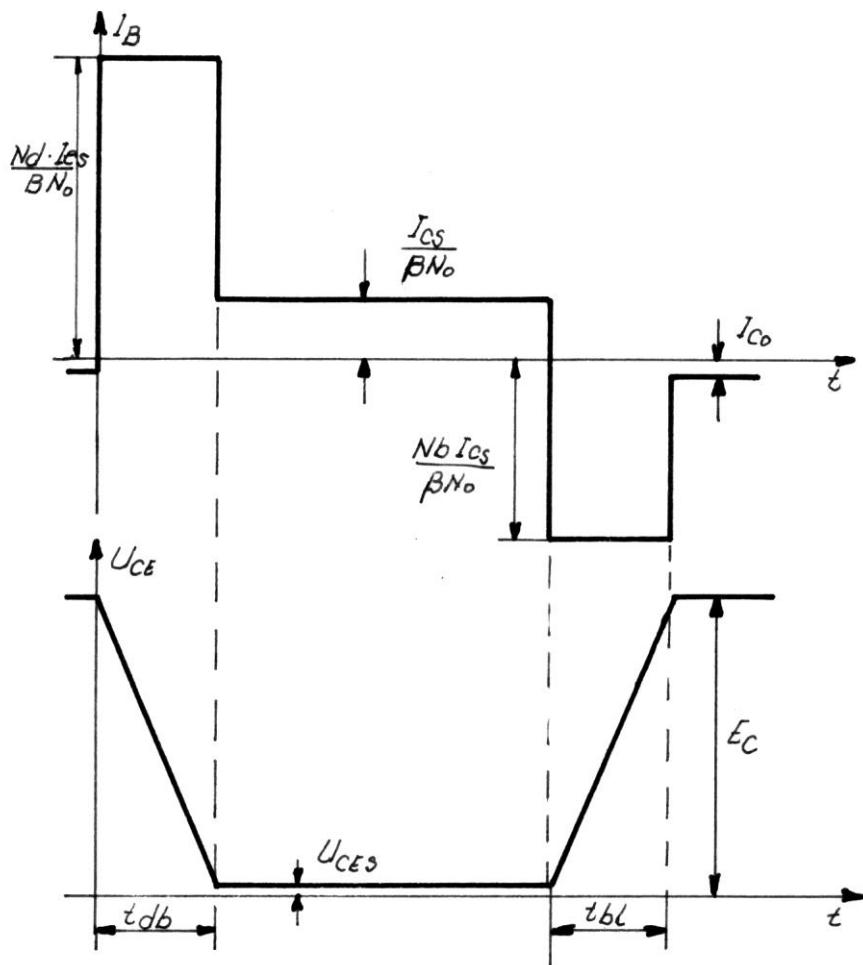


Figura 5.46

Pe durata deblocării tranzistorului se impune comanda acestuia cu un curent de bază direct mare (suprareacționare la deblocare), care să depășească valoarea curentului de bază ce determină funcționarea tranzistorului la limita dintre regimul activ și cel saturat. Acest curent trebuie menținut pe toată durata timpului de deblocare. Menținerea acestui curent de bază determină intrarea tranzistorului în regim saturat, care determină existența timpului de saturare, timp ce prezintă o valoare relativ mare în comparație cu celelalte componente de timp. Pentru eliminarea timpului de saturare, pe durata cât tranzistorul se află în conducție, curentul de bază direct trebuie redus până la limita care să determine funcționarea tranzistorului la limita dintre regimul activ și cel saturat. În acest caz timpul de saturare se reduce la limita inferioară.

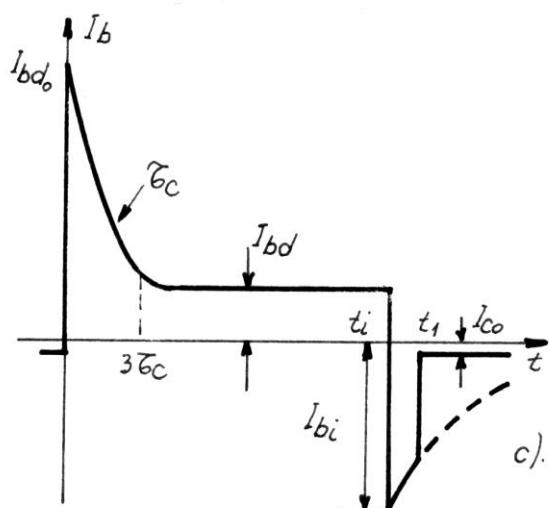
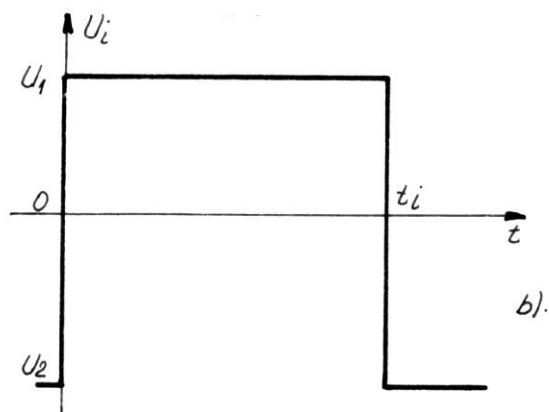
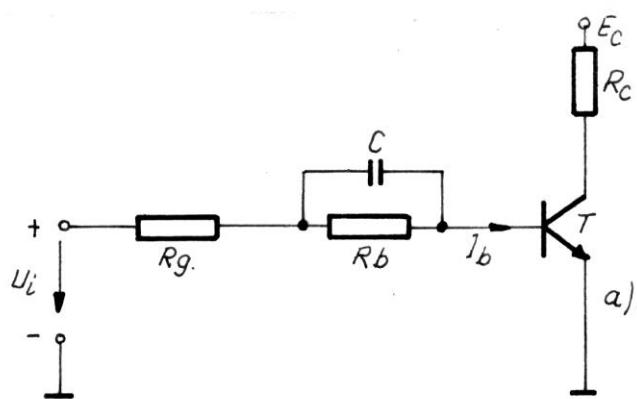


Figura 5.47

Pentru reducerea timpului de cădere se comandă tranzistorul cu un curent de bază invers mare, care se va micșora la valoarea strict necesară I_{co} , după terminarea procesului tranzitoriu. Menținerea unui curent de bază invers mare poate duce la creșterea nejustificată a timpului de deblocare. Din fericire blocarea tranzistorului conduce în mod automat la scăderea curentului de bază invers la I_{co} .

5.6.1. Condensatoare de accelerare

O formă a curentului de intrare (a curentului de bază I_B) a tranzistorului apropiată de forma ideală se poate obține cu ajutorul schemei reprezentată în figura 5.47.

Atunci când $U_i = U_2$, tranzistorul este blocat. La aplicarea unei tensiuni de intrare pozitive U_1 (figura 5.47.b), prin circuitul de bază trece un curent relativ mare datorită prezenței condensatorului C.

Rolul condensatorului este ca în regim tranzitoriu (pe durata frontului semnalului de intrare) să asigure o impedanță mică, în paralel cu rezistența R_b , și să mărească în acest timp valoarea curentului I_b .

$$I_{B1} = I_{bdo} = \frac{U_1 - U_c(o)}{R_g + R_{in}} \quad (5.83)$$

unde:

I_{B1} – curentul de bază direct de supra-acționare a tranzistorului la deblocare;

R_{in} – rezistența de intrare a tranzistorului deschis;

$U_c(o)$ – tensiunea inițială la bornele condensatorului.

Valoarea curentului I_{B1} trebuie menținută pe totă durata timpului de deblocare. Acest lucru se realizează prin dimensionarea corespunzătoare a condensatorului C.

$$C_{inc} = \frac{(I_{B1} - I_{BAS})tdb}{U_1 - U_2} \quad (5.84)$$

unde tdb se impune prin datele de proiectare

Pe măsură ce condensatorul C se încarcă, curentul de bază scade după o lege exponențială cu constanta de timp (figura 5.47.c)

$$\tau_{inc} = (R_g + R_{in})C$$

și tinde către un nivel aproximativ egal cu:

$$I_{BAS} = I_{bd} = \frac{U_1}{R_g + R_b + R_{in}} \quad (5.85)$$

La momentul t_i când la intrare se aplică un salt de tensiune negativă U_2 , valoarea curentului de bază invers este:

$$I_{bi} = \frac{U_2 - U_c(t_i)}{R_g + R_{in}}$$

unde:

$U_c(t_i)$ - tensiunea la momentul t_i de la bornele condensatorului.

R_{in} - rezistența la intrare a tranzistorului blocat.

La blocarea tranzistorului (figura 5.47.c) curentul de bază invers va scădea rapid la valoarea I_{co} , după evacuarea purtătorilor minoritari din bază. Timpul de cădere a curentului de bază invers este egal cu:

$$\tau_{dec} = C \frac{R_b(R_g + R_{in})}{R_b + R_g + R_{in}}$$

cum $R_{in} \gg R_g$ și R_b rezultă că $\zeta_{des} \approx C R_b$.

Valoarea minimă a capacității de accelerare se determină cu ajutorul relațiilor:

$$U_c = \frac{1}{C} \int_0^{t_1} i_{inc} \cdot dt \text{ și}$$

$$U_c = \frac{1}{C} \int_0^{t_2} i_{des} \cdot dt \text{ sau}$$

$$C_1 = i_{inc} \frac{\Delta t_1}{\Delta U_c} = C_{inc} = \frac{(I_{B1} - I_{BAS})tdb}{U_1 - U_2}$$

și

$$C_2 = i_{des} \frac{\Delta t}{\Delta U_c} = C_{des} = \frac{(I_{BAS} - I_{Bi})tbl}{U_1 - U_2}$$

unde: $C = \max(C_1, C_2)$

- Δt_1 este timpul necesar încărcării capacității C cu tensiunea $U_c = U_1 - U_2$

- I_{inc} - curentul necesar încărcării capacității C de la tensiunea U_2 la U_1 în intervalul de timp Δt_1 . Pentru cazul nostru se adoptă o valoare maximă a curentului de încărcare momentan egală cu I_{B1} .

- Δt_2 este timpul necesar descărcării capacității C de la U_1 la U_2 .

- I_{des} curentul necesar descărcării capacității C de la U_1 la U_2 în intervalul de timp Δt_2 . Valoarea momentană maximă a acestui curent este I_{Bi} .

Exemplu 5.14: Se cere să se dimensioneze o capacitate de accelerare la un invertor (figura 5.47) cunoscând că tensiunea de intrare variază de la $U_2 = 0V$ la $U_1 = 5V$; timpul de comutare direct $t_r = 500$ ns; timpul de comutare invers este dat de $t_c = 500$ ns și $t_s = 1\mu s$.

Pentru a determina valoarea capacității C este necesar a se mai cunoaște curenții de bază corespunzători timpilor de comutare specificați mai sus. Din caracteristicile $t_r = f(I_{BD})$; $t_s = f(I_{BI})$ $I_{BD} = \text{constant}$ $t_c = f(I_{BI})$ se obțin acești curenți și anume:

$$I_{BD} = 0,4 \text{ mA}; I_{BI} = 0,2 \text{ mA}.$$

În acest caz;

$$C_1 = \frac{0,4 \cdot 10^{-3} \cdot 500 \cdot 10^{-9}}{5} = 40 \text{ pF}$$

$$C_2 = \frac{0,2 \cdot 10^{-3} \cdot (500 + 1000) \cdot 10^{-9}}{5} = 60 \text{ pF}$$

unde $C = \max(C_1; C_2) = 60 \text{ pF}$.

5.6.2. Evitarea saturației prin reacția neliniară negativă de tensiune

Diferența care există între căderile de tensiune la conducție ale diodelor cu siliciu și germaniu poate fi exploatață avantajos pentru realizarea unui circuit simplu și sigur de evitare a saturației (figura 5.48)

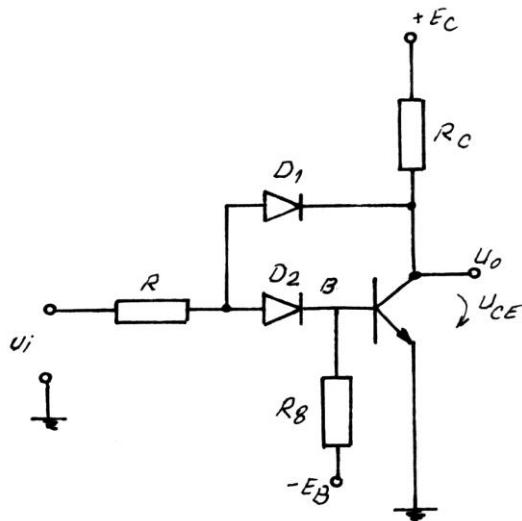


Figura 5.48

- D_1 este o diodă cu germaniu ce are o cădere de tensiune pe ea de aproximativ 0,3 V iar D_2 este o diodă cu siliciu cu o cădere de tensiune de aproximativ 0,75V.

Aplicând teorema II-a a lui Kirchhoff în circuitul de figură se obține, în situația că tranzistorul este conduction, următoarea ecuație:

$$-U_{BE} - U_{D1} + U_{D2} + U_{CE} = 0$$

de unde

$$U_{CE} - U_{BE} = U_{D1} - U_{D2}$$

Înlocuind valorile tipice ale căderilor de tensiune în relația de mai sus rezultă:

$$(V_C - V_E) - (V_B - V_E) = V_C - V_B \approx 0,3 - 0,75 = -0,45 \text{ V}$$

În concluzie $V_C < V_B$, deci tranzistorul funcționează nesaturat. Trebuie menționat că circuitul de evitare a saturației asigură în același timp și supra-acționarea, atât la deblocare, cât și la blocare; asupra acestui aspect se va reveni ulterior, în cadrul circuitelor logice cu diode și tranzistoare.

5.6.3. Tranzistorul compus

Un alt montaj pentru evitarea intrării tranzistorului în regimul de saturare este prezentat în figura 5.49 formând un tranzistor compus, cunoscut și sub numele de montaj Darlington. Tranzistorul T_1 din montajul Darlington nu intră în saturare deoarece:

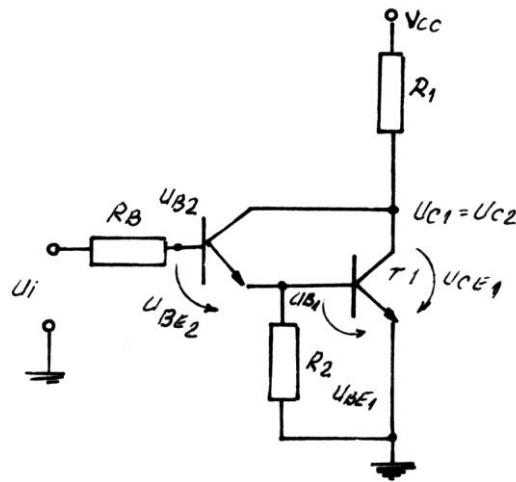


Figura 5.49

$$U_{C1} = U_{CE2} + U_{BE1}$$

și

$$U_{B1} = U_{BE2}$$

se vede clar că $U_{C1} > U_{B1}$ ceea ce face ca joncțiunea colectoare a tranzistorului T_1 să fie polarizată invers.

Montajul Darlington este folosit frecvent în schemele electronice ale circuitelor integrate TTL.

5.6.4. Tranzistorul Schottky

În circuitele integrate din cadrul familiei TTL, la seria TTL cu diode Schottky evitarea saturației tranzistoarelor se realizează cu o singură diodă. Dioda folosită este o diodă cu barieră Schottky, care este formată, în esență, dintr-o regiune metalică și o a doua regiune semiconductoare, care formează între ele un contact redresor.

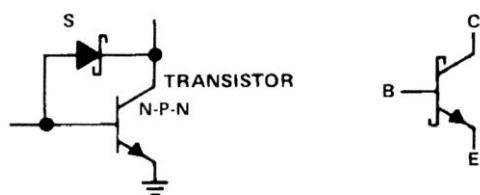


Figura 5.50

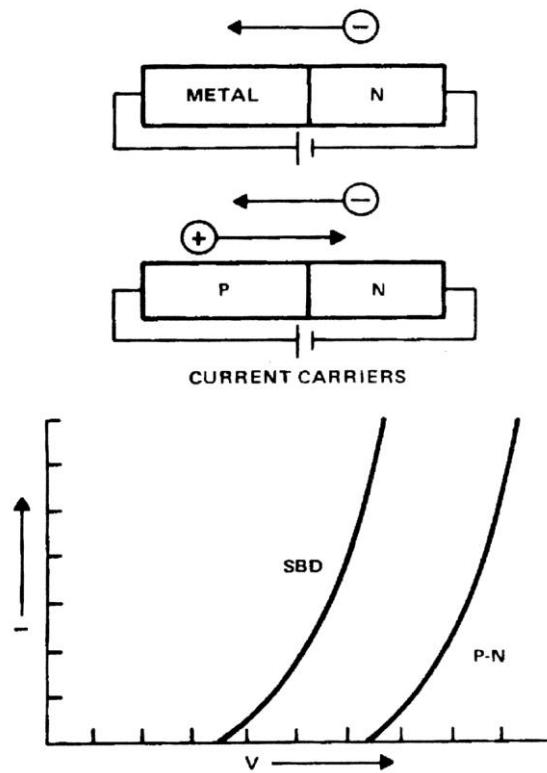


Figura 5.51

Studiul fenomenelor care se petrec la contactul metal-semiconductor au arătat o asemănare puternică cu fenomenele care apar în cazul unei joncțiuni pn. Deosebirea fenomenelor apare în regimul de polarizare directă. La o joncțiune pn, regiunea p injectează goluri, adică purtători minoritari în regiunea n. În cazul contactului metal-semiconductor, metalul nu injectează niciodată goluri, ceea ce face ca într-o diodă cu barieră Schottky să nu existe injecție de purtători minoritari de sarcină. Acest lucru le conferă o serie de proprietăți caracteristice.

La o joncțiune pn în regimul de comutare directă apare în regiunea p și n o acumulare de purtători de sarcină. Această stocare este caracterizată de capacitatea de difuzie a joncțiunii pn. La diodele Schottky datorită absenței injecției de purtători de sarcină minoritari nu apare fenomenul de stocare, ceea ce face ca și capacitatea de difuzie să fie mult mai mică decât în cazul unei joncțiuni pn. Acest lucru permite ca diodele cu barieră Schottky să funcționeze la o frecvență mai mare, și anume de ordinul sutelor de gigaherți.

Totodată lipsa sarcinii stocate determină ca timpii de comutare la dioda Schottky să fie mai mici decât cei ai unei diode echivalente, cu joncțiunea pn. Acești timpi au valori de ordinul sutelor de picosecunde.

Diodele cu barieră Schottky se utilizează mult în circuitele integrate numerice, înlocuind diodele cu contact punctiform, datorită avantajelor pe care le prezintă: viteza de comutare mai mare, zgromot propriu redus, procesul de fabricație, deși mai complex, este mai ușor de controlat și pot disipa puteri mai mari.

Căderea de tensiune directă pe o diodă Schottky este de 0,4 V față de 0,75 V la o diodă cu Si și 0,3 V la o diodă cu Ge. Această proprietate este utilizată în montajele pentru evitarea saturării tranzistoarelor. În figura 5.50 se prezintă modul cum se plasează o diodă Schottky, între baza și colectorul unui tranzistor npn. Noul dispozitiv se numește tranzistor Schotky.

O diodă Schottky este o diodă unipolară, în sensul că lipind sarcinile electrice minoritare curentul este format doar din sarcini majoritare. În figura 5.51 se prezintă comparativ o diodă Schottky și o diodă semiconductoare cu siliciu.

Pentru a vedea cum influențează, o diodă Schottky, asupra timpului de saturare a unui tranzistor bipolar, presupunem că tensiunea de intrare(din baza tranzistorului Schottky) U_I crește, ceea ce va determina creștea tensiunii U_{BE} , a curentului de bază, deci și curentul de colector, deci treptat tensiunea U_{CE} scade în timp ce tensiunea U_{BE} crește. Pentru o valoare a tensiunii de intrare suficient de mare dioda Schottky se deschide și preia o parte din curentul din circuitul de bază pe care îl direcționează spre circuitul de colector al tranzistorului. În felul acesta, curentul de bază a tranzistorului nu depășește valoarea I_{BS} la care intră în saturare. În plus pentru o tensiune în bază $U_{BE} = 0,75$ V și cunoscând căderea de tensiune pe dioda Schottky, rezultă că în colector se stabilește o tensiune

$$U_{CE} = U_{BE} - U_D = 0,75 - 0,5 = 0,25V$$

Care este mai mare decât U_{CE} de saturare a tranzistorului. Pe de altă parte:

$$U_{CB} = U_D = 0,5V < U_{\gamma} = 0,6V$$

Joncțiunea colectorului este polarizată direct dar cu o tensiune mai mică decât

tensiunea de prag, ceea ce determină ca sarcinile electrice difuzate din colector spre bază să prezinte valori extrem de mici. Acest lucru determină ca sarcina stocată în bază să prezinte valori neglijabile. Timpul de eliminare a acestor sarcini stocate în bază este extrem de mic conducând la un timp de saturare neglijabil în comparație cu ceilalți timpi de comutare.

EXEMPLE DE DETERMINARE A PUNCTULUI DE FUNCTIONARE.

Exemplu 5.1. Fie circuitul din figura 5.26 împreună cu caracteristica de ieșire a tranzistorului T . Se cere să se determine regimul de funcționare a acestui tranzistor și să se determine valoarea curentului I_B , I_C pentru cazurile:

$$a) R_B = 300 \text{ k}\Omega;$$

$$b) R_B = 150 \text{ k}\Omega.$$

Se cunoaște $\beta=100$.

5.1.A. Faptul că baza este legată la o tensiune pozitivă ($V_{CC} = 10V$) ne dă dreptul să facem afirmația că tensiune U_{BE} este pozitivă. Ca urmare tranzistorul se găsește fie în regiunea activă fie în regiunea saturată deoarece $V_{BE} > 0^v$.

În acest sens pe circuitul din baza tranzistorului avem:

$$V_{CC} = V_{BE} + I_B \cdot R_B$$

Unde:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

Se presupune în prima fază (dacă nu sunt date alte informații) că tranzistorul este în regiunea activă, și deci: $V_{BEa} = 0,7^v$ (se lucrează cu valoarea tipică, în situații practice se adoptă valorile specificate în catalog) rezultă că:

$$I_B = \frac{V_{CC} - V_{BEa}}{R_B} = \frac{10 - 0,7}{150 \cdot 10^3} = 31 \mu\text{A}$$

$$I_C = \beta * I_B = 3,1 \text{ mA}$$

Din circuitul de colector al tranzistorului se obține:

$$V_{CC} = I_C \cdot R_C + V_{CE}$$

Sau:

$$V_{CE} = V_{CC} - I_C \cdot R_C = 10 - 3,1 * 10^{-3} \cdot 2 * 10^3 = 3,6^v$$

Și cum:

$V_{CE}(10V) > V_{BE}(0,7V)$ confirmă faptul că tranzistorul se află cu adevăr în regiunea activă. Punctul de funcționare la ieșirea tranzistorului se obține prin intersecția caracteristicii de ieșire al tranzistorului (în cazul nostru concret curba $I_B = 31 \mu\text{A}$ din figura 5.26.b) cu dreapta de sarcină obținută din ecuația ridicată pe circuitul de ieșire al tranzistorului și care este:

$$V_{CC} = I_C \cdot R_C + V_{CE}$$

Această relație este o dreaptă ce intersectează axa orizontală în punctul $V_{CE} = V_{CC} = 10V$ și axa verticală în punctul $I_C = V_{CC} / R_C = 5 \text{ mA}$. În urma prelucrării datelor se obține punctul de funcționare în nodul A din figura 5.26.b

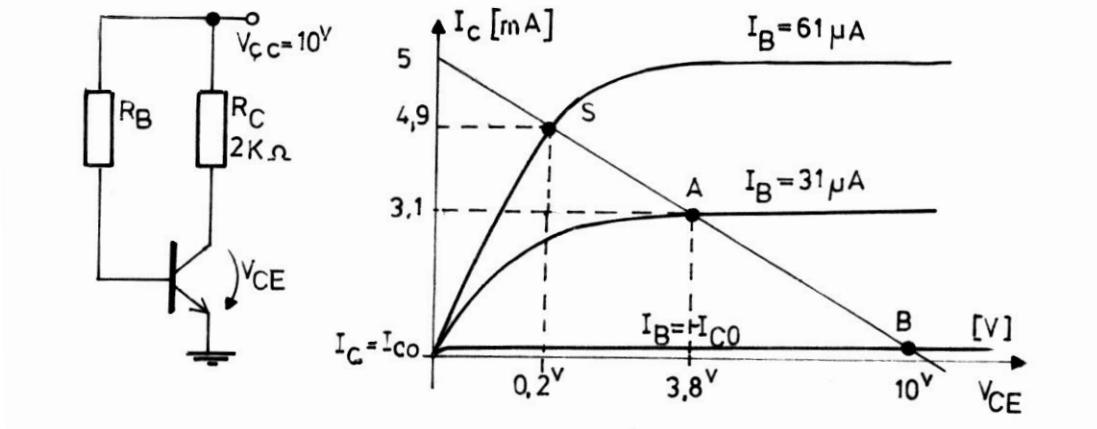


Figura 5.26

5.1.B. Identic ca la cazul 5.1.A Faptul că baza este legată la o tensiune pozitivă ($V_{CC} = 10V$) ne dă dreptul să facem afirmația că tensiunea U_{BE} este pozitivă. Ca urmare tranzistorul se găsește fie în regiunea activă fie în regiunea saturată deoarece $V_{BE} > 0V$.

Presupunem că tranzistorul se află în regimul activ:

Din relația:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

și presupunând tranzistorul activ se obține $I_B = \frac{V_{CC} - V_{BE}}{R_B} = I_B = \frac{10 - 0,7}{150 \cdot 10^3} = 62 \mu A$;

$$I_c = I_B \cdot \beta = 6,2 \text{ mA}$$

$$V_{CE} = V_{CC} - I_c \cdot R_C = 10 - 6,2 \cdot 10^{-3} \cdot 2 \cdot 10^3 = -2,4V \text{ deci}$$

$V_{BE} > V_{CE}$ ceea ce conduce la concluzia că tranzistorul se află în regiunea saturată. Deci $V_{BE} = 0,75$, $V_{CE} = 0,2V$: Rezultă în acest caz.

$$I_B = \frac{V_{CC} - V_{BE_S}}{R_B} = \frac{10 - 0,75}{150 \cdot 10^3} = 61,3 \mu A$$

$$I_c = \frac{V_{CC} - V_{CE_S}}{R_C} = \frac{10 - 0,2}{2 \cdot 10^3} = 4,9 \text{ mA}$$

deci:

$\beta \cdot I_B = 6,13 \text{ mA} > I_c = 4,9 \text{ mA}$ confirmă faptul că tranzistorul este saturat, iar punctul de funcționare se găsește în 5 (figura 5.26.b). Se atrage atenția că caracteristica de ieșire nu este reprezentată la scară.

Exemplu 5.2. Pentru circuitul din figura 5.27 se cere să se determine regimul de funcționare al tranzistorului cât și următoarele valori I_B , I_c , V_{CE} . Se presupune că $\beta = 100$.

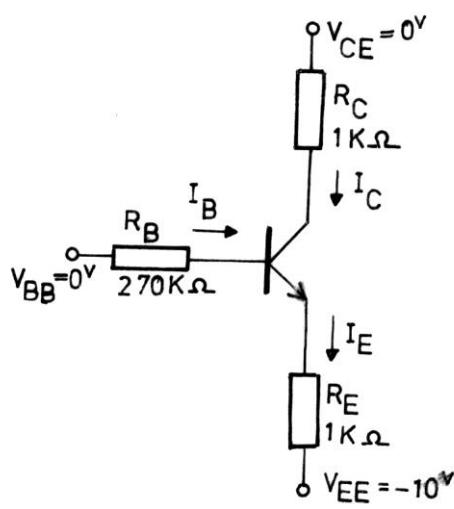


Figura 5.27

Din circuitul bazei se obține;

$$V_{BB} = I_B \cdot R_B + V_{BE} + I_E R_E + V_{EE}$$

Faptul că V_{EE} este negativă ne conduce la observația că V_{BE} este pozitivă, ceea ce ne permite la concluzia că tranzistorul este fie în regim activ, fie în regim saturat.

Vom trece la analizarea celor două variante.

Fie tranzistorul activ, deci:

$$V_{BE} = 0,7^v \text{ și } \beta \cdot I_B = I_C$$

$$\text{Se mai cunoaște că } I_E = I_B + I_C = I_B + \beta I_B = (\beta + 1) I_B$$

Rezulta că se poate scrie că;

$$V_{BB} = I_B \cdot R_B + V_{BE} + (\beta + 1) I_B \cdot R_E + V_{EE}$$

Sau:

$$I_B = \frac{V_{BB} - V_{EE} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{0 + 10^v - 0,7}{270 \cdot 10^3 + (100 + 1) \cdot 10^3} = 25,1 \mu A$$

$$I_c = I_B \cdot \beta = 2,51 mA$$

$$I_E = (\beta + 1) I_B = 2,535 mA$$

Din circuitul colectorului se poate scoate;

$$V_{cc} = I_c \cdot R_c + V_{CE} + I_E R_E + V_{EE}$$

Sau:

$$V_{cc} = I_B \cdot \beta \cdot R_c + V_{CE} + (\beta + 1) R_E \cdot I_B + V_{EE}$$

Unde:

$$V_{CE} = V_{CC} - V_{EE} - I_B [\beta \cdot R_c + (\beta + 1) R_E]$$

$$V_{CE} = 0 - 10 - 25,1 \cdot 10^{-6} [100/10^3 + (100 + 1) \cdot 10^3] = 4,95^v$$

$$V_E = V_{EE} + I_E \cdot R_E = V_{EE} + (\beta + 1) I_B \cdot R_E = -7,46^v$$

$$V_B = V_E + V_{BE} = -6,76^v$$

$$V_C = V_{CC} - I_c \cdot R_c = -2,51$$

Ceea ce conduce la rezultatul $V_B = -6,76^v < V_c = -2,51^v$ adică joncțiunea colectoare este polarizată invers, tranzistorul se găsește în regim activ. Presupunerea făcută inițial este corectă.

Exemplu 5.3 Se cere în continuare valoarea rezistenței R_B astfel încât tranzistorul din figura 5.27 să treacă în regim saturat. În acest caz avem ecuațiile:

Pe circuitul din colector:

$$V_{CC} = I_C \cdot R_c + V_{CEs} + I_E R_E + V_{EE}$$

Pe circuitul din bază:

$$V_{BB} = I_B R_B + V_{BEs} + I_E R_E + V_{EE}$$

Alte relații utile:

$$I_E = I_C + I_B$$

La saturare trebuie îndeplinită condiția: $I_B \cdot \beta \geq I_C$.

Presupunând că $I_c = \alpha I_E = \frac{\beta}{I + \beta} I_E$ din relația de mai jos:

$$V_{CC} = I_C R_C + V_{CEs} + I_E \cdot R_E + V_{EE}$$

Se obține:

$$I_c = \frac{V_{CC} - V_{CEs} - V_{EE}}{R_C + R_E \cdot \frac{\beta}{1 + \beta}} = \frac{0 - 0,2 + 10}{10^3 + 10^{\frac{3}{100}}} = 4,92mA$$

din următoarea relație

$$V_{BB} = I_B R_B + V_{BES} + I_E R_E + V_{EE}$$

Se obține:

$$I_B = \frac{V_{BE} - V_{BES} - V_{EE}}{R_B + (\beta + 1)R_E}$$

se pune condiția:

$$I_B \leq I_C$$

$$\beta \frac{V_{BE} - V_{BES} - V_{EE}}{R_B + (\beta + 1)R_E} \geq \frac{V_{CC} + V_{CEs} - V_{EE}}{R_c + \frac{\beta}{\beta + 1} R_E}$$

se determină:

$$R_B \leq \frac{V_{BB} - V_{BES} - V_{EE}}{V_{CC} + V_{CEs} - V_{EE}} \beta \left(R_c + \frac{\beta}{\beta + 1} R_E \right) - (\beta + 1)R_E$$

Înlocuind valorile se obține:

$$R_B \leq 86,83 K\Omega$$

În acest caz pentru $R_B = 86 K\Omega$.

$$I_B = \frac{V_{BE} - V_{BES} - V_{EE}}{R_E + (\beta + 1)R_E} = 0,0494mA$$

deci: $\beta \cdot I_B = 4,94 mA > I_c = 4,92 mA$

din relația $V_{CC} = I_C R_C + V_{CEs} + I_E \cdot R_E + V_{EE}$ se obține:

$$V_{CEs} = V_{CC} - I_C R_C - I_E \cdot R_E - V_{EE} = 0 - 4,92mA * 1K\Omega - (100+1) * 1K\Omega - (-10V) = 0,0906V$$

Din relația: $V_{BB} = I_B R_B + V_{BES} + I_E R_E + V_{EE}$ se obține:

$$V_{BES} = V_{BB} - I_B R_B - I_E R_E - V_{EE} = 0 - 0,0494mA * 86K\Omega - -(100+1) * 1K\Omega - (-10V) = 0,7622V$$

$$V_{BE}(0,7622V) > V_{CE}(0,0906V)$$

ceea ce confirmă că tranzistorul este saturat.

Exemplu 5.4. Pentru circuitul din figura 5.28 să se determine regimul de lucru al tranzistorului considerând $\beta = 150$.

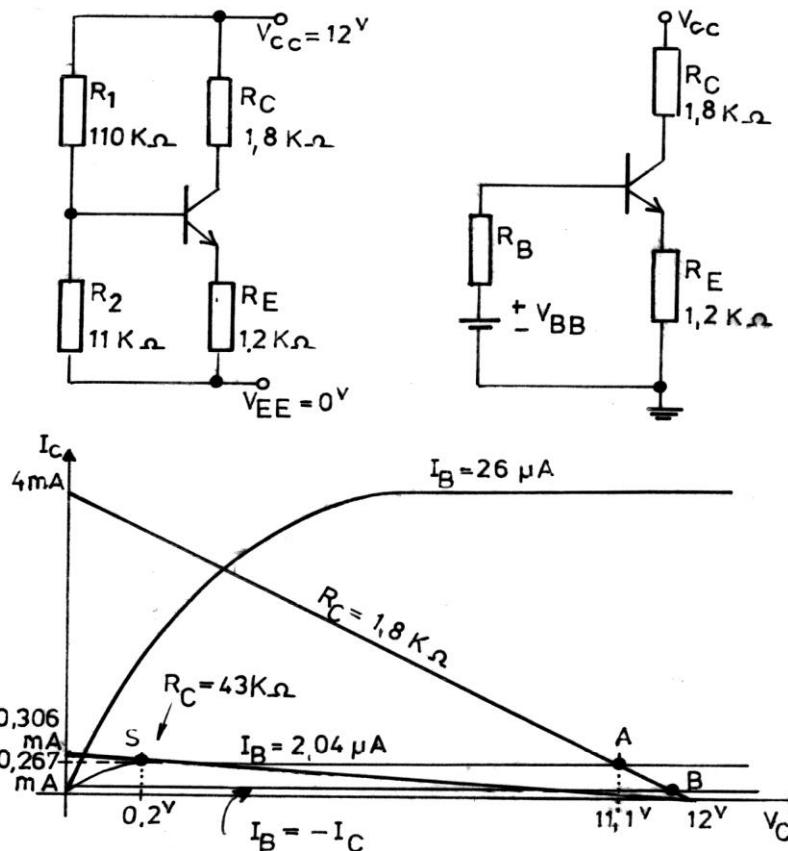


Figura 5.28

Pe baza teoremei lui Thevenin se poate obține schima echivalentă a circuitului divisor din baza tranzistorului.

$$R_B = \frac{R_1 \cdot R_2}{R_1 + R_2} = 10K\Omega$$

$$V_{BB} = \frac{R_1}{R_1 + R_2} (V_{CC} - V_{EE}) = 1.09\text{ V}$$

Procedăm ca în cazurile anterioare și anume presupunând că tranzistorul este în regim activ, se obține:

$$I_B = \frac{V_{BE} - V_{EE} - V_{BES}}{R_B + (\beta + 1)R_E} = -\frac{1.09 * 0.7}{10 * 10^3 + (150 + 1) * 1.2 * 10^3} = 2.04\text{ }\mu\text{A}$$

$$I_C = \beta \cdot I_B = 306\text{ }\mu\text{A}$$

$$I_E = (\beta + 1)I_B = 308\text{ }\mu\text{A}$$

$$V_{CE} = V_{CC} - V_{EE} - I_B [\beta R_C + (\beta + 1)R_E] = 11.1\text{ V}$$

$$V_E = I_E \cdot R_E = 0.35\text{ V}$$

$$V_C = V_{CC} - I_C R_C = 11.45\text{ V}$$

$$V_B = V_B + V_{BES} = 0,35 + 0,7 = 1,05^v$$

Ceea ce confirmă că tranzistorul este în regiunea activă. Punctul de funcționare în acest caz este în A pe caracteristica de ieșire a tranzistorului (figura 5.28.c).

Exemplu 5.5. În continuare să se determine valoarea rezistenței R_C pentru care tranzistorul din figura 5.28 se saturează. În acest caz se scrie:

$$I_B = \frac{V_{BB} - V_{BES}}{R_B + (\beta + 1)R_E} = 306 \mu A$$

Din relația:

$$V_{CC} = I_c R_c + V_{CES} + I_E R_E$$

Sau:

$$V_{CC} = I_c R_c + V_{CES} + \frac{\beta + 1}{\beta} R_E \cdot I_c$$

$$\text{Se obține } I_c = \frac{V_{CC} - V_{CES}}{R_c + \frac{\beta + 1}{\beta} R_E}$$

Punând condiția ca $\beta I_B \geq I_c$ rezultă :

$$R_c \geq \frac{1}{\beta} \cdot \frac{V_{CC} - V_{CES}}{V_{BB} - V_{BES}} [R_B + (\beta + 1)R_E] - \frac{\beta + 1}{\beta} R_E$$

înlocuind valorile din relația de mai sus se obține:

$$R_c \geq 43 K\Omega$$

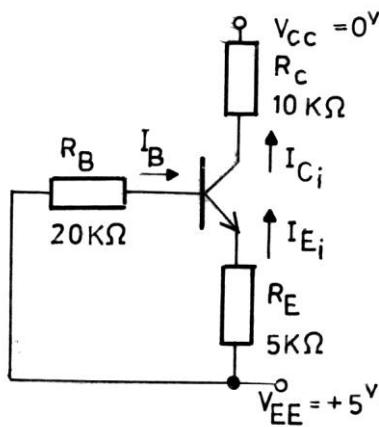
În această situație pentru $R_c = 43 K\Omega$ se obține:

$$I_c = \frac{V_{CC} - V_{CES}}{R_c + \frac{\beta + 1}{\beta} R_E} = 0,267 mA$$

$$\text{și } \beta I_B = 306 \mu A > I_c = 267 \mu A$$

prin înlocuire se obține pentru $V_{CE} = 0,1494V < V_{BE} = 0,7V$ ceea ce confirmă că tranzistorul în acest caz este în regim saturat (mai corect la limita dintre regimul saturat și cel activ, deoarece R_c s-a luat la limită), punctul S de pe caracteristica din figura 5.28.

Exemplu 5.6. Se consideră circuitul din figura 5.29. Se propune să se afle regimul de lucru al tranzistorului. Când parametrii acestuia $\beta_N = 125$ și $\beta_I = 2$



Având în vedere modul de polarizare al emitorului și a bazei tranzistorului se poate scrie următoarea ecuație:

$$I_B \cdot R_B + V_{BE} + I_E R_E = 0$$

În acest caz se constată că dacă $V_{BE} > 0$ rezultă că I_B este negativ, ceea ce determină blocarea tranzistorului deci $I_B = -I_{co}$, $I_E = 0$.

Dacă tranzistorul este blocat

$$V_E = V_{EE} + I_E \cdot R_E = V_{BE}$$

$$V_B = V_{EE} + I_{co} R_B$$

Rezultă că $V_{BE} = V_{EE} + I_{co} \cdot T_B - V_{EE}$ ce corespunde unei tensiuni $V_{BE} > 0$.

Figura 5.29

Dar ca tranzistorul să fie blocat necesită îndeplinirea condiției $V_{BE} \leq 0$, ceea ce implică ca $I_B = -I_{co}$; $I_c = I_{co}$, $I_E = 0$.

În acest caz;

$$V_B = V_{EE} + I_{co} R_B$$

$$V_E = V_{EE}$$

$$V_c = V_{CC} - I_{co} R_B$$

Rezultă că;

$$V_{BE} < 0 \text{ iar } V_{BC} > 0$$

Dacă joncțiunea bază - emitor este polarizată invers, iar joncțiunea bază-colector este polarizată direct rezultă că tranzistorul se găsește în regim invers de funcționare.

În acest caz sensul curentului din schemă sunt cei menționați în figura 5.29.

Scriind ecuațiile lui Kirchhoff avem:

$$V_{EE} = R_B I_B + V_{BC} + I_{ci} R_c + V_{CC}$$

Sau

$$V_{EE} = R_B I_B + V_{BC} + (\beta_I + 1) I_B R_c + V_{CC}$$

Unde

$$I_{Ei} = \beta_I I_B$$

$$I_{ci} = (\beta_I + 1) I_B$$

Se obține:

$$I_B = \frac{V_{EE} - V_{CC} - V_{BC}}{R_B + (\beta_I + 1) R_c}$$

pentru $V_{BC} = 0,7^v$ rezultă că $I_B = 0,086 \text{ mA}$

$$I_{ci} = (\beta_I + 1) I_B = (2+1) \cdot 0,086 = 0,258 \text{ mA}$$

$$I_{Ei} = \beta_I I_B = 0,172 \text{ mA}$$

Din ecuația:

$$V_{EE} = I_{Ei} R_E - V_{CE} + R_c \cdot I_{ci} + V_{CC}$$

Se obține:

$$V_{CE} = I_{Ei} R_E + R_c I_{ci} + V_{CC} - V_{EE} = -1,56^v$$

Sau:

$$V_E = V_{EE} - I_{Ei} \cdot R_E = 4,14^v$$

$$V_B = V_{EE} - I_B R_B = 3,28^v$$

$$V_C = V_B - V_{BC} = 2,58$$

Ceea ce confirmă afirmația inițială că tranzistorul se află în regim invers.

Circuite logice cu diode și tranzistoare

După cum s-a arătat circuitele logice cu diode și rezistențe introduc o atenuare a semnalului, ceea ce necesită refacerea acestuia la ieșire printr-un tranzistor.

Modulele logice cu diode și tranzistoare se clasifică după:

- funcția logică realizată (SI-NU; SAU-NU; etc.)
- modul de realizare a polarizării bazei tranzistorului: cu rezistență sau cu diode.
- Circuitul de polarizare se introduce între porțile SI sau SAU realizate cu diode și tranzistor.

Poarta SI-NU cu diode si tranzistoare (DTL) cu deplasare de nivel cu diode.

Schema porții SI-NU este reprezentată în figura 6.8, iar funcția logică este descrisă în tabelul 6.3

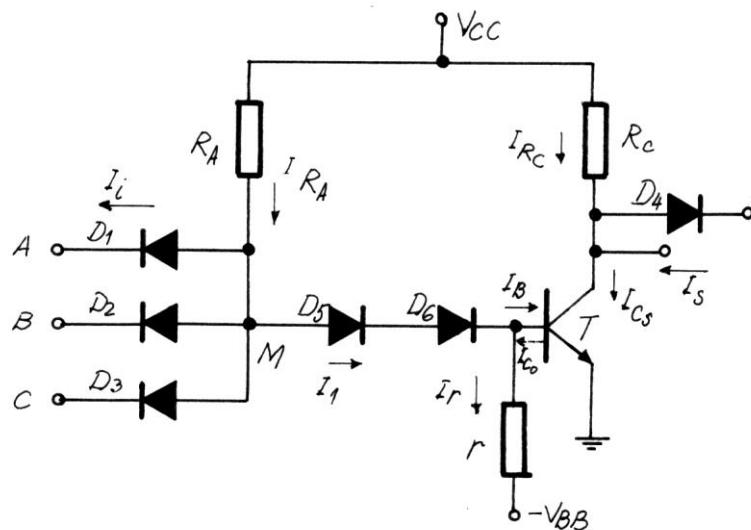


Figura 6.8

Tabelul 6.3

A	B	C	V_M	F
0	0	0	0,95	1
0	0	1	0,95	1
0	1	0	0,95	1
0	1	1	0,95	1
1	0	0	0,95	1

1	0	1	0,95	1
1	1	0	0,95	1
1	1	1	2,25	0

Diodele D₁, D₂ și D₃ împreună cu rezistența R_A formează o poartă SI. Diodele D₅ și D₆ sunt diode care asigură o deplasare de nivel a potențialului din punctul M spre valori negative, pentru a asigura în baza tranzistorului potențialele de saturare și de blocare. Se consideră că toate diodele sunt cu siliciu.

În funcție de valoarea variabilelor logice aplicate la intrările A, B și C ale circuitului, potențialul colectorului tranzistorului T poate lua următoarele valori:

a)Dacă cel puțin la o intrare se aplică nivelul de tensiune inferior (V_L = U_{CES} ≈ 0,2V), atunci în punctul M potențialul va fi egal cu tensiunea de la intrare, cea mai mică, plus căderea de tensiune pe o diodă de siliciu (V_D ≈ 0,75 V); rezultă că: V_{M0} = 0,95 V, potențial insuficient pentru deblocarea a trei joncțiuni pn ce sunt legate în serie (diodele D₅, D₆, joncțiunea BE a tranzistorului T). În acest caz tranzistorul T este blocat și potențialul colectorului său tinde spre V_{CC}. Dioda D₄ se polarizează direct, ceea ce determină ca la ieșire să se stabilească un potențial aproximativ V_O = V_{LL} + V_D, valoarea stabilită cu ajutorul diodei de limitare D₄.

b)Dacă la toate intrările se aplică nivelul de tensiune superior (V_H = V_{LL}), diodele de la intrare: D₁, D₂, D₃ vor conduce și în punctul M potențialul va tinde spre valoarea V_{CC}, dar pentru un potențial de 2,25 V în punctul M, diodele D₅, D₆ și joncțiunea bază emitor a tranzistorului T vor intra în conducție, ceea ce va determina fixarea acestui potențial în punctul M, prin limitarea la trei căderi de tensiune pe cele trei joncțiuni. În acest caz în bază se va fixa un potențial de aproximativ 0,75V. Tranzistorul T în acest caz va conduce la saturare și în colectorul tranzistorului se va fixa un potențial U_{CES}=V_O=0,2V. Se observă că în acest caz diodele D₁, D₂ și D₃ sunt blocate.

Pe baza observațiilor de mai sus se poate scrie următoarele relații:

$$R_C = \frac{V_{CC} - V_{CES}}{I_C - I_S}$$

- din condiția de blocare a tranzistorului, putem să scriem următoarea relație în baza tranzistorului:

$$I_B = I_1 - I_r$$

Dar I₁, care este curentul prin diodele D₅ și D₆ poate fi neglijat având în vedere polarizarea directă mică a acestora. În acest sens se obține:

$$I_B = -I_r = \frac{V_{BEbl} - (-V_{BB})}{r}$$

se pune condiția de blocare pentru tranzistor și rezultă:

$$r \leq \frac{V_{BB}}{I_B - I_{CO}}$$

sau în cazul cel mai defavorabil de funcționare:

$$r \leq \frac{V_{BB}(1 - tu)}{I_{CO} \max}$$

- din condiția de saturare a tranzistorului, se scrie următoarea relație:

$$I_B = I_1 - I_r$$

Sau:

$$I_B = I_{RA} - nI_O - I_r$$

Unde n este numărul de intrări(diode de intrare prin care trece un curent rezidual);
 Io este curentul rezidual prin diodele de la intrare(în cazul nostru D_1, D_2, D_3)
 Se pune condiția de saturare și se obține:

$$I_B = I_{RA} - nI_o - I_R \geq \frac{I_{cs}}{\beta}$$

sau:

$$\frac{V_{CC} - V_{M1}}{R_A} - nI_o - \frac{U_{BES} + V_{BB}}{r} \geq \frac{I_{cs}}{\beta_{min}}$$

dacă se ține cont de cazul cel mai defavorabil relația devine:

$$\frac{V_{cc}(1-t_u) - V_{M1}}{R_A(1+t_r)} - nI_{o\max} - \frac{U_{BES} + V_{BB}(1+t_u)}{r(1-t_r)} \geq \frac{I_{cs}}{\beta_{min}}$$

unde: $V_{M1} = V_{D5} + V_{D6} + U_{BES} = 0,75 + 0,75 = 2,25$ V

rezultă:

$$R_A \leq \frac{V_{CC} - V_{M1}}{nI_o + \frac{U_{BES} + V_{BB}}{r} + \frac{I_{cs}}{\beta_{min}}}$$

sau pentru cazul cel mai defavorabil:

$$R_A \leq \frac{1}{1+t_r} \cdot \frac{V_{CC}(1-t_u) - V_{M1}}{nI_o + \frac{U_{BES} + V_{BB}(1+t_u)}{r(1-t_r)} + \frac{I_{cs}}{\beta_{min}}}$$

Se verifică:

$$I_{cs} \geq I_{RC} + I_s = I_{RC} + N I_{i\max}$$

Unde:

$$I_{i\max} = \frac{V_{CC} - V_{Mo}}{R_A} + (n-1)I_o$$

sau pentru cazul cel mai defavorabil:

$$I_{i\max} = \frac{V_{CC}(1+t_u) - V_{Mo}}{R_A(1-t_r)} + (n-1)I_{o\max}$$

unde: $V_{Mo} = U_{CES} + V_D = 0,2 + 0,75 = 0,95$ V

Exemplu numeric: Dacă se dau datele. $I_{comax}=50\mu A$; $I_c= 10mA$; $\beta_{mia}=20$; $V_{cc}= 5V$; $V_{LL}=2,25V$; $V_L=0,2V$; $V_H= 3V$; $N=5$, $I_s=5mA$; $V_{BB}=-2V$ avem:

$$R_C = \frac{V_{cc} - V_{CEs}}{I_c - I_s} = \frac{5 - 0,1}{10mA - 5mA} = 1\kappa\Omega$$

$$r \leq \frac{V_{BB}}{I_B = I_{co}} = \frac{2}{50} = 40\kappa\Omega$$

$$R_A \leq \frac{V_{CC} - V_{M1}}{nI_o + \frac{U_{BES} + V_{BB}}{r} + \frac{I_{cs}}{\beta_{min}}} = \frac{5 - 2,25}{2 * 50\mu A + \frac{0,75 + 2}{40K\Omega} + \frac{10mA}{20}} = 4.7K\Omega$$

$$I_{CS} = 10mA \geq I_{RC} + I_S = I_{RC} + N I_{I_{max}} = 5mA + 5.0,83mA = 9,15mA \text{ ceea ce se verifică}$$

Circuitele cu diode și tranzistoare bipolare având deplasarea de nivel cu diode (figura 6.8) stau la baza unei familii de circuite integrate digitale numite DTL (Diode-tranzistor-logic), care la rândul lor au evoluat în circuitele integrate TTL(tranzistor-tranzistor-logic).

Poarta SI-NU cu diode și tranzistoare cu deplasare de nivel cu rezistență

(material suplimentar)

Circuitele logice SI-NU cu deplasare de nivel cu rezistență au cunoscut o mare utilitate în calculatoarele electronice din generația a-II-a, datorită dimensiunilor reduse, vitezei de comutare și prețului de cost relativ scăzut. În prezent aceste circuite logice au fost înlocuite în marea lor majoritate cu circuite logice integrate.

În figura 6.7 se prezintă o poartă SI-NU cu deplasare de nivel cu rezistență. Funcționarea circuitului este descrisă sistematic în tabelul 6.2.

Diodele D_1, D_2, D_3 împreună cu rezistența R_A formează un circuit SI cu diode și rezistențe, deci funcția logică ce se obține în punctul M este;

$$M = A \cdot B \cdot C$$

Tranzistorul realizează funcția NU astfel că la ieșire se obține:

$$F = \overline{A \cdot B \cdot C}$$

Descrierea logică a circuitului se prezintă în tabelul 6.2

Tabelul 6.2

A	B	C	M	$V_{BE}(V)$	F
0	0	0	0	0	1
0	0	1	0	0	1
0	1	0	0	0	1
0	1	1	0	0	1
1	0	0	0	0	1
1	0	1	0	0	1
1	1	0	0	0	1
1	1	1	1	0,75	0

Pentru ca poarta să funcționeze conform tabelului de adevăr trebuie dimensionate corespunzător rezistențe R_C, R_A, R și r.

Ca date de proiectare se dau: tensiunile de alimentare V_{CC}, V_{BB}, V_{LL} unde $V_{CC} \geq V_{LL}$; nivelele logice de tensiune: $V_L = V_{CES} = 0,2$; $V_S = V_{LL}$); parametrii tranzistorului ($I_{CS\ opt}, \beta_{min}, I_{CO\ max}$); factorul de încărcare N.

Dimensionarea circuitului se face pe etape:

a) Calculul rezistenței R_C :

Se alege $I_{CS} = I_{CS\ opt}$ și se raportează pentru I_{RC} și I_S unde:

$I_{CS\ opt}$ = curentul de colector optim, care se adoptă din caracteristica: $I_C = f(\beta)$.

I_S este curentul de sarcină, care este egal cu suma curenților de intrare a porților comandate în cazul când poarta face parte dintr-un sistem numeric.

În general se alege $I_S > I_{Rc}$. Curentul de colector devine:

$$I_{CS} = I_{Rc} + I_S = I_{Rc} + N \cdot I_i$$

Se observă că dacă se dorește creșterea factorului de încărcare trebuie să se micșoreze curentul I_{R_c} (pentru un curent de colector la saturatie constant), deci creșterea rezistenței R_C , ceea ce duce la creșterea timpului de ridicare a tranzistorului (capacitatea parazită de ieșire a porții se încarcă cu o constantă de timp $t_{inc} = 2,3 C_p R_c$).

Dacă se menține constant I_{Rc} și se mărește I_{Cs} va rezulta un consum de putere sporit.

În funcție de aplicația concretă se vor adopta în mod corespunzător curentii: I_{RC} , I_{CS} și I_S .

Rezistența R_C se calculează:

$$R_C = \frac{V_{CC} - U_{CES}}{I_{RC}} \approx \frac{V_{CC}}{I_{RC}}$$

b) Calculul rezistențelor R , r și R_A

- Din condiția de saturare a tranzistorului:

$$\beta_{\min.} I_B \geq I_{CS}$$

În nodul din bază se obține următoarele relații:

$$I_R = I_B + I_r$$

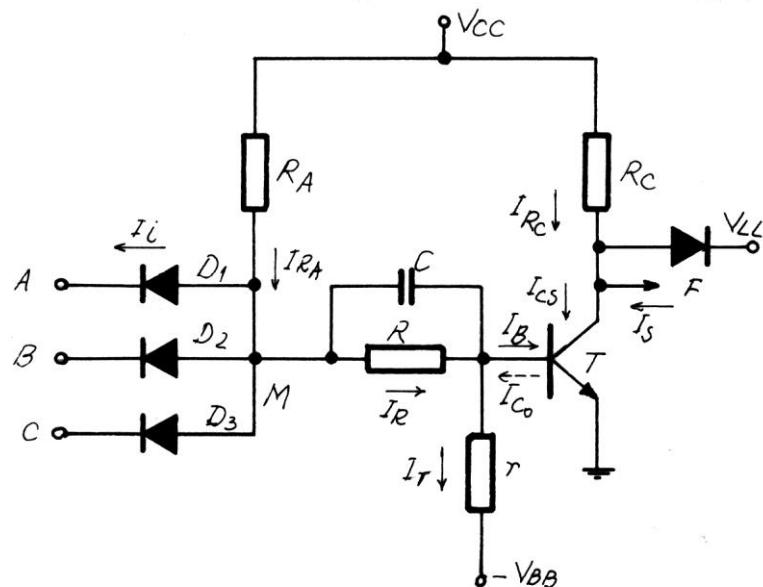


Figura 6.7

Sau:

$$\frac{V_{M1} - U_{BES}}{R} = I_B + \frac{U_{BES} + V_{BB}}{r}$$

unde:

$V_{M1} = V_{LL} + V_D$ ce corespunde valorii logice 1 la intrare.

$$I_B = \frac{V_{M1} - U_{BES}}{R} - \frac{U_{BES} + V_{BB}}{r}$$

Înlocuind în relația: $\beta_{\min} I_B \geq I_{CS}$ se obține:

$$\frac{V_{M1} - U_{BES}}{R} - \frac{U_{BES} + V_{BB}}{r} \geq \frac{I_{CS}}{\beta_{\min}} \quad (6.11)$$

sau dacă se ia în considerare toleranța tensiunilor de alimentare și a rezistențelor se obține:

$$\frac{V_{M1} - U_{BES}}{R(1+t_r)} - \frac{U_{BES} + V_{BB}(1+t)}{(1-tr)r} \geq \frac{I_{CS}}{\beta_{\min}}$$

Din paragraful privind dimensionarea porții SI se știe că: $I_{RA} \geq I_R$

Sau:

$$\frac{V_{CC} - V_{M1}}{R_A} \geq \frac{V_{M1} - U_{BES}}{R} \quad (6.12)$$

sau dacă se ia în considerare toleranța tensiunilor de alimentare și a rezistențelor se obține:

$$\frac{V_{CC}(1-t_u) - V_{M1}}{R_A(1+t_r)} \geq \frac{V_{M1} - U_{BSES}}{R(1-tr)}$$

- Din condiția de blocare a tranzistorului: $U_{BEbl} \leq 0$ se obține:

$$I_R + I_{co\ max.} = I_r$$

Sau:

$$\frac{V_{M0} - U_{BEbl}}{R} + I_{co\ max.} = \frac{U_{BEbl} + V_{BB}}{r}$$

unde:

$$V_{M0} = U_{CES} + V_D = 0,2 + 0,75 = 0,95 \text{ V}$$

Impunând condiția de blocare a tranzistorului se obține:

$$r \leq \frac{(1-t_u)V_{BB}}{\frac{0,95}{R} + I_{co\ max.}} \quad (6.13)$$

Din inegalitățile (6.11), (6.12), (6.13) se determină o infinitate de soluții, pentru dimensionarea celor trei rezistențe care satisfac condițiile de funcționare corectă în regim static a porții.

În final se determină curentul de intrare al porții:

$$I_{i\max} = \frac{V_C - V_{M0}}{R_A} + (n-1)I_{o\max}$$

unde: $I_o\ max.$ = curentul rezidual prin diodele de la intrare și care poate fi neglijat.

Se verifică dacă este îndeplinită condiția de încărcare:

$$I_{Rc\max} + N \cdot I_{i\max} \leq I_{Cs\ min}$$

Dacă se cunosc valorile curenților I_{CS} și I_{RC} se poate determina o relație suplimentară pentru dimensionarea rezistenței R_A , folosind relația:

$$N \cdot \frac{V_{CC}(1+t_u) - 0,95}{(1-t_r)R_A} \leq I_{CS} - I_{RC}$$

de unde: $R_A \geq \frac{N[V_{CC}(1+t_u) - 0,95]}{(1-t_r)(I_{CS} - I_{RC})}$

Condensatorul de accelerare poate fi calculat din relațiile cunoscute. Se pot adapta pentru o valori cuprinse între 100 pF și 2nF.

METODE DE PROIECTARE A CIRCUITELOR DIGITALE CU TRANZISTOARE BIPOLARE (material suplimentar)

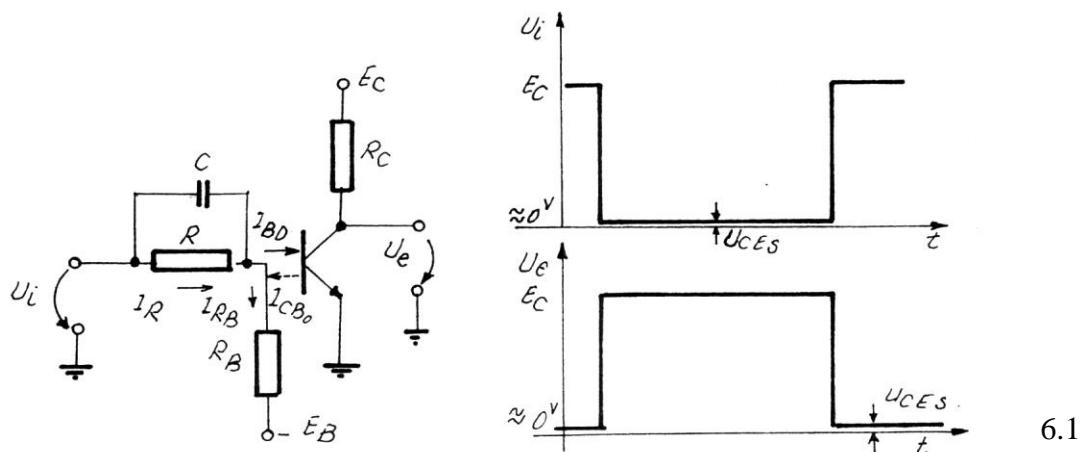
Pentru proiectarea circuitelor logice în literatura de specialitate nu s-a impus o metodă specifică de proiectare. Singurul criteriu de proiectare constă în dimensionarea corespunzătoare a componentelor electronice, a circuitului, încât acesta să asigure funcția logică dorită, să funcționeze corect din punct de vedere electronic, cât și asigurarea parametrii statici și dinamici impuși. În proiectarea circuitelor logice se pot distinge trei etape:

- proiectarea circuitelor logice în regim static;
- Proiectarea circuitelor logice în regim static analizând condițiile cele mai defavorabile de funcționare a acestuia;
- Proiectarea circuitelor logice în regim dinamic.

În continuare se vor analiza cele trei metode de proiectare, exemplificându-se pe un circuit simplu.

6.1.1. Proiectarea în regim static

În figura 6.1 se reprezintă o schemă tipică a unui circuit invertor cu tranzistor. Circuitul trebuie să asigure următoarele condiții de funcționare în regim staționar:



Figura

6.1

- Dacă $U_i = 0^V$; atunci tranzistorul T trebuie să fie blocat și $U_O = E_c$
- Dacă $U_i = E_c$; atunci tranzistorul T trebuie să fie în conducție (saturat), iar $U_O = U_{CE} = 0,1^V$.

Pentru ca circuitul să îndeplinească condițiile de funcționare în regim staționar, trebuie dimensionat în mod corespunzător divizorul format de rezistențele R și R_B – astfel încât tranzistorul să funcționeze în cele două regimuri cerute, atunci când la intrare avem 0^V respectiv E_c .

Condiția de blocare a tranzistorului T este dată de relația:

$$U_{BEs} \leq 0 \quad (6.1)$$

Condițiile de saturare a tranzistorului T sunt stabilite prin relațiile:

$$U_{BE} \leq U_{CE} \quad (6.2)$$

Și

$$I_B \cdot \beta_{min} \geq I_{Cs} \quad (6.3)$$

Pentru ca tranzistorul că fie blocat, este necesar ca $U_{BEb} \leq 0$ și $I_B = -I_{co}$.

Scriind suma curenților în bază, în cazul că se presupune tranzistorul T blocat, rezultă:

$$I_R + I_{co} = I_{RB}$$

Sau

$$\frac{Ui - U_{BEb}}{R} + I_{co} = \frac{U_{BEb} + E_B}{R_B}$$

unde $Ui = 0^V$

de unde se poate calcula U_{BEb} :

$$U_{BEb} = \frac{R \cdot R_B}{R + R_B} I_{co} - \frac{R}{R + R_B} E_B$$

Din condiția $U_{BEb} \leq 0$ se obține o primă inegalitate importantă pentru dimensionarea divizorului:

$$R_B \leq \frac{E}{I_{co}} \quad (6.4)$$

Presupunând că tranzistorul este saturat și scriind suma curenților în bază rezultă relația:

$$I_R - I_{RB} = I_{BD}$$

Pentru ca tranzistorul să fie saturat, este necesar ca:

$$I_{BD} \geq I_{Bs} = \frac{I_C}{\beta_{No}} = \frac{E_C}{\beta_{No} R_C}$$

sau

$$\frac{E_C - U_{BEs}}{R} - \frac{U_{BEs} + E_B}{R_B} \geq \frac{E_C}{\beta_{No} \cdot R_C}$$

de unde:

$$R \leq \frac{\frac{E_C - U_{BEs}}{\beta_{No} R_C} + \frac{U_{BEs} + E_B}{R_B}}{\frac{E_C}{\beta_{No} R_C}} \quad (6.5)$$

Condițiile (6.4) și (6.5) trebuie să fie satisfăcute și în cazul cel mai defavorabil, adică pentru: $I_{co} = I_{co \max}$. și $\beta_{No} = \beta_{No \min}$.

Rezistența R_C nu este supusă de obicei unor condiții critice. În general se preferă ca valoarea curentului de colector de saturatie I_{Cs} să cadă în acea zonă a caracteristicii $\beta = f(I_{Cs})$ unde

factorul de amplificare are valoarea maximă. Alegând din această caracteristică curentul $I_{CS\ opt}$, valoarea rezistenței R_C se poate calcula din relația:

$$R_C = \frac{E_C - U_{CEs}}{I_{CS\ opt}} \quad (6.6)$$

Parametrii R_C , R și R_B ai circuitului invertor determinați prin relațiile (6.4) (6.5) și (6.6) va asigura îndeplinirea sigură a condițiilor de funcționare a circuitului invertor din punct de vedere static și funcțional (asigură funcția logică NU).

Parametrii astfel dimensionați vor asigura totodată și funcționarea corectă și sigură din punct de vedere static a circuitului invertor, dar este posibil să nu se comporte suficient de bine în regim dinamic, sau în condițiile cele mai defavorabile de funcționare.

6.1.2. Circuitul invertor în cazul cel mai defavorabil

Sistemele logice complexe, cum sunt calculatoarelor numerice se caracterizează prin faptul că sunt formate dintr-un număr important de circuite care aparțin însă unei game reduse de tipuri. Același tip de circuit poate fi întâlnit de mii de ori într-un sistem, în diverse condiții de încărcare, de temperatură de lucru, cu parametrii dispozitivelor semiconductoare sau electronice având valori cuprinse în anumite limite, cu valori de ale tensiunilor de alimentare ce variază în limite acceptate. În realitate, datorită dispersiei și toleranțelor componentelor folosite, două circuite de același tip (cu scheme identice) nu vor fi niciodată perfect identice. Cu toate acestea este necesar ca un circuit să funcționeze în orice parte a sistemului, fără a fi ajustat în condițiile respectării regulilor de interconectare. Pentru a se rezolva această problemă importantă, se recurge la o concepție de proiectare a circuitelor logice numită a "cazului cel mai defavorabil". Aceasta presupune analizarea influenței pe care o are modificarea valorii tuturor elementelor schemei asupra condițiilor de funcționare și determinarea combinației celei mai defavorabile pentru un caz dat.

Pentru a se ilustra metoda de proiectare a cazului cel mai defavorabil se va aplica această metodă la proiectarea circuitului invertor prezentat în paragraful precedent. Ecuațiile care determină valorile rezistențelor circuitului invertor sunt date de relațiile (6.4), (6.5) și (6.6).

Rezistența R_B a fost dedusă din condiția de blocare a tranzistorului; pentru acest caz situația ca mai defavorabilă apare atunci când:

- tranzistorul funcționează la temperatura maximă admisă, adică: $I_{Cbo} = I_{CBO\ max}$.
- tensiunea de alimentare E_C se găsește la valoarea minimă din cadrul câmpului de toleranță: $E_C = E_{CN}(1-t_u)$ (spre exemplu: $t_u = 0,1 = 10\%$)
- rezistența R_B se găsește la valoarea maximă din cadrul câmpului de toleranță: $R_B = R_{BN}(1+t_r)$ (exemplu: $t_r = 0,2 = 20\%$) (în relațiile de mai sus indicii N arată că se consideră valorile nominale).

Prin urmare, ecuația (6.4.) poate fi scrisă, în noile condiții:

$$R_{BN} \leq \frac{1-t_u}{1+t_r} \cdot \frac{E_{BN}}{I_{Co\ max}} \quad (6.7)$$

În mod similar se deduce care este situația cea mai defavorabilă în cazul în care tranzistorul este saturat, condiție care s-a folosit pentru scrierea ecuației (6.5):

- curentul de colector este maxim, adică $R_C = R_{CN}(1-t_r)$, iar $E_C = E_{CN}(1+t_u)$
- tranzistorul folosit are: $\beta = \beta_{No\ min}$ și $U_{BEs} = U_{BEs\ max}$.
- tensiunea de alimentare E_C se găsește la valoarea maximă din cadrul câmpului de toleranțe: $E_B = E_{BN}(1+t_u)$.
- rezistența R se găsește la valoarea maximă $R = R_N(1+t_r)$ și rezistența R_B la valoarea minimă $R_B = R_{BN}(1-t_r)$. În aceste condiții o relație pentru dimensionarea rezistenței R , în cazul cel mai defavorabil se obține:

$$R_N \leq \frac{1}{1+t_r} \cdot \frac{\frac{E_{CN}(1-t_u) - U_{BEs\ max}}{E_{CN}(1-t_u)}}{\frac{\beta_{No\ min} \cdot R_{CN}(1-t_r)}{R_{BN}(1-t_r)} + \frac{E_{BN}(1+t_u) + U_{BEs\ max}}{R_{BN}(1-t_r)}} \quad (6.8)$$

De remarcat faptul că în relația curentului de colector cazul defavorabil apare când $E_C = E_{CN}(1+t_u)$ iar în relația curentului de bază cazul defavorabil apare pentru $E_C = E_{CN}(1-t_u)$; cum în aceeași relație (6.8) nu pot apărea toleranțe diferite pentru aceeași mărime, s-a ales cazul cel mai defavorabil global, care este al doilea (ponderea termenului de la numărător este mai important decât ponderea termenului de la numitor) cel ce influențează asupra curentului de bază.

În general, proiectarea circuitelor de comutare conduce la sisteme de inecuații care se rezolvă de multe ori pe cale grafică.

Pentru circuitul invertor se obține din analiza condițiilor de blocare:

$R_B = f_1(R)$, Dacă nu se ia cazul particular $U_i = 0$.

Din analiza condițiilor de saturare rezultă:

$R = f_2(R_B)$

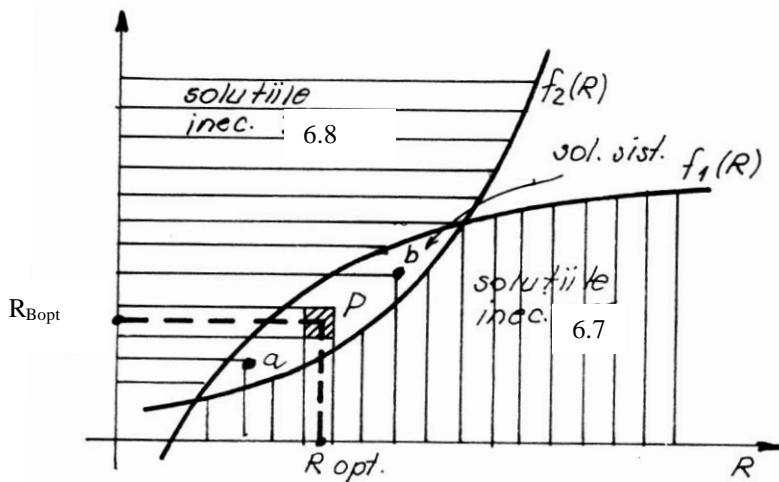


Figura 6.2

Intersecția acestor funcții f_1 și f_2 , delimită zonele din planul de coordonate (R_B, R) care satisfac simultan ambele inecuații. Funcționarea cea mai sigură a circuitului se obține dacă

intersecția valorilor nominale ale rezistențelor se găsește în mijlocul zonei dublu hașurate (figura 6.2), care formează zona soluțiilor sistemului.

În acest caz, chiar și cazurile cele mai defavorabile de dispersii și toleranțe nu vor deplasa punctul de funcționare P în afara zonei hașurate.

În alegerea punctului de funcționare, trebuie să se țină seama de următoarele:

- dacă se aleg rezistențele R_B și R în jurul punctului a, aceste rezistențe au valori mici, de aceea se impune o putere mare a surselor de alimentare, dar efectul capacităților parazite este mai mic iar viteza de comutare este mai mare.

- Dacă se aleg rezistențele R_B și, R în jurul punctului b, acestea au valori mari, ceea ce determină viteze de acționare mai mici, dar puterea surselor de alimentare este mică. Punctul P este o poziție de compromis a celor două cazuri anterioare.

6.1.3. Circuitul invertor în regim dinamic

În paragrafele precedente proiectarea circuitului invertor s-a făcut din punct de vedere static. O proiectare corectă a circuitului invertor nu poate neglija comportarea circuitului în regim tranzistoriu. Pentru studiul circuitului invertor în regim dinamic trebuie ținut cont de parametrii dinamici ai tranzistorului circuitului funcție de curentii de bază:

$$t_{bl} = f(I_{Bi}) ; t_{db} = f(BD) ; t_s = f(I_{Bi}) \quad I_{BD}=\text{const.}$$

Pentru a ține cont de funcționarea optimă în regim dinamic a inventatorului, se impun valorile limită superioare ale timpilor de comutare. Pe baza caracteristicilor dinamice ale tranzistorului (figurile 6.3, 6.4, 6.5) se pot determina valorile rezistențelor R_B și R .

Din relația (6.4) rezistența R_B este:

$$R_B \leq \frac{E_B}{I_{co}}$$

dar $I_{co} = I_{Bi}$ deci:

$$R_B \leq \frac{E_B}{I_{Bi}} \quad (6.9)$$

Din relația (6.5) R este:

$$R \leq \frac{\frac{E_C - U_{BEs}}{\beta \cdot R_C} + \frac{U_{BEs} + E_B}{R_B}}{\frac{U_{BEs} + E_B}{R_B}}$$

$$\text{dar: } \frac{E_C}{\beta \cdot R_C} = \frac{I_{Cs}}{I_{BD}} = I_{BD}$$

și $E_C \gg U_{BEs} (\sim 0V)$

deci relația:

$$\frac{U_{BEs} + E_B}{R_B} \cong \frac{E_B}{R_B} = I_{Bi}$$

$$R \leq \frac{E_C - U_{BES}}{I_{BD} + I_{BI}} \quad (6.10)$$

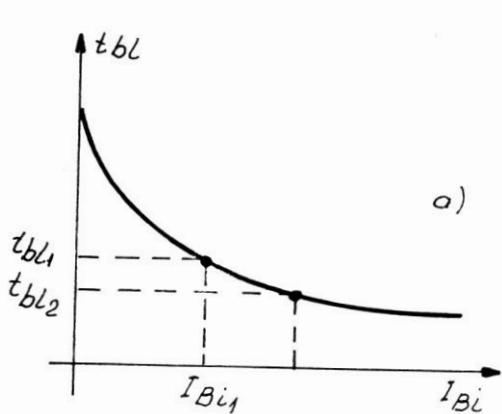


Figura 6.3

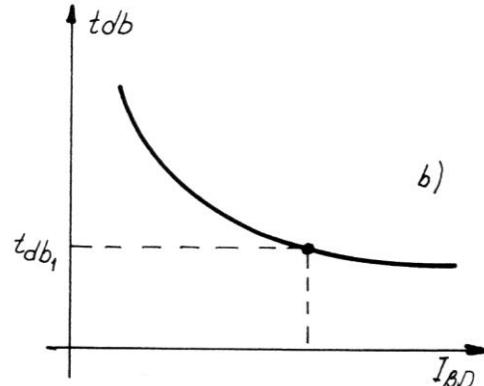


Figura 6.4

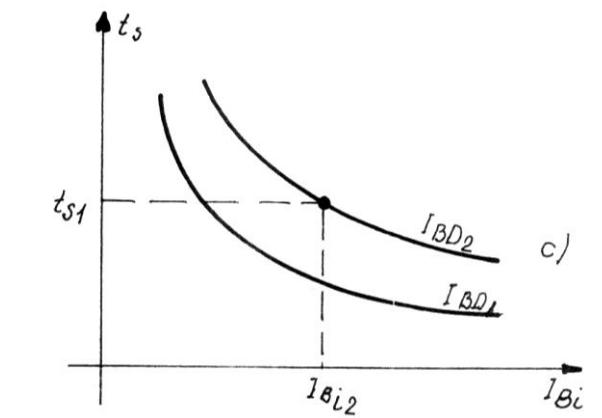


Figura 6.5

Dacă se impune un anumit timp de deblocare din caracteristica $t_{db} = f(I_{BD})$ (figura 6.4) se determină curentul de bază direct I_{BD} , ce se introduce în relația (6.10).

Dacă se impune și un anumit timp de blocare, care are două componente $t_{bl} + t_s$, unde $t_s > t_{bl}$. Curentul de bază invers se determină din caracteristicile $t_{bl} = f(I_{Bi})$ (figura 6.3) și $t_s = f(I_{Bi})I_{BD=\text{const}}$, (figura 6.5) adoptându-se valoarea cea mai mare ce rezultă pentru curentul de bază invers, care se folosește în relațiile (6.9) și (6.10).

Exemplu numeric: Proiectarea unui circuit invertor

Alegerea parametrilor schemei unui circuit invertor, se face în funcție de condițiile de funcționare impuse, plus alte cerințe suplimentare; prețul, siguranța în funcționar, etc.

Metoda de proiectare care urmează este valabilă pentru circuitul invertor din figura 61.

Se presupune că sunt date:

- tensiunile: $E_C = 10$, $E_B = -5$ V
- parametrii tranzistorului BC 108: $\beta_{No\ min} = 50$, $I_{Co\ max} = 50 \mu A$,
- $U_{BEs} = 0,7$ V, $I_{Cs\ opt} = 10$ mA.

$$a) R_C = \frac{E_C}{I_{Cs\ opt}} = \frac{10}{0,01} = 1000 \Omega, \text{ deci } R_C = 1 K\Omega$$

$$b) R_B \leq \frac{E_B}{I_{Co\ max}} = \frac{5}{50 \cdot 10^{-6}} = 100 K\Omega; \text{ se adopta } R_B = 50 K\Omega \text{ pentru a crește curentul de}$$

bază invers la blocare și a micșora timpul de blocare a tranzistorului.

$$c) R \leq \frac{\frac{E_C - U_{BEs}}{E_C} + \frac{E_B + U_{BEs}}{R_B}}{\beta_{No\ min} \cdot R_C} = \frac{9,3 \cdot 10^3}{0,11 + 0,2} = 30 K\Omega$$

deci R = 30 KΩ

$$d) C = \frac{(I_{BD} - I_{BDAS})t_r}{E_C}$$

Curentul de bază direct se determină din relația:

$$I_{BDAS} = I_R - I_r$$

Sau:

$$I_{BDAS} = \frac{E_C - U_{BEs}}{R} - \frac{E_B + U_{BEs}}{R_B}$$

$$I_{BDAS} = \frac{9,3}{30 \cdot 10^3} - \frac{6,7}{50 \cdot 10^3} = 0,31 \cdot 10^{-3} - 0,11 \cdot 10^{-3} = 0,2mA$$

Pentru a determina curentul de supra-acționare la deblocare se pleacă de la relația (3.49)

$$N_d = \frac{\beta_{No} \cdot I_{BDAS}}{I_{Cs}}$$

pentru N_d = 2, I_{CS} = 10 mA și β_{No} = 36

$$I_{bdo} = \frac{2 \cdot 10 \cdot 10^{-3}}{36} = 0,55mA$$

Pentru un timp de deblocare de 1 μs se obține pentru capacitatea de accelerare valoarea:

$$C = \frac{(0,55 - 0,2) \cdot 10^{-3} \cdot 10^{-6}}{10} = 0,35 \cdot 10^{-16} = 35 pF$$

În unele aplicații se cere un calcul mai amănunțit, care să ia în considerare și dispersia parametrilor.

PARAMETRII CIRCUITELOR LOGICE INTEGRATE

Analiza parametrilor electrici specifici unui circuit integrat simplu relevă nivelul performanțelor circuitului respectiv, cât și caracteristicile tehnologice de integrare.

In funcție de schema electronică de apariția cronologică cât și de modul de definire a parametrilor, circuitele logice integrate se clasifică în familii de circuite integrate numerice.

Circuitele integrate numerice sau digitale în mare parte sunt realizate din punct de vedere al tehnologiei de fabricare fie în tehnologia bipolară(TTL sau ECL) fie în tehnologia unipolară cu tranzistoare MOS sau CMOS. În ultimi ani a apărut și tehnologii mixte cum ar fi BiCMOS (bipolară-unipolară).

Circuitele logice dintr-o familie se caracterizează prin aceea că au nivele logice de tensiune egale și prezintă aceleași tipuri de parametrii, ceea ce permite o comparare simplă a performanțelor lor. Circuitele logice din familii diferite se pot compara pe baza parametrilor identici definiți și prin analizarea parametrilor specifici familiei respective. Dificultăți aparte apar în aprecierea unor circuite logice complexe, caracterizate printr-un număr foarte mare de parametrii, ce nu pot fi analizați numai pe baza parametrilor prezenți în cataloage. În aceste cazuri în afara analizării parametrilor mai trebuie ținut seama de o serie de factori cum ar fi: compatibilitatea nivelelor logice a circuitului folosit cu a celorlalte circuite din sistem; complexitatea circuitelor logice periferice (de legătură); compatibilitatea funcțiilor generate de circuitul analizat cu funcțiile logice necesare sistemului logic proiectat, posibilitatea obținerii aceluiași circuit de la alte firme (în cazul producției de serie); posibilitatea furnizării (de către firmă) a unei game largite de circuite folosite pentru diferite aplicații; posibilitatea obținerii unor date suplimentare de documentare referitoare la caracteristicile și la aplicațiile tipice ale circuitului, și nu în ultimul rând deprinderea utilizatorului de a utiliza un anumit tip de circuit integrat.

In acest capitol se vor defini principaliii parametrii ai circuitelor logice ce sunt specifici tuturor tipurilor de circuite logice integrate. În capitolele în care se vor studia diferitele familii de circuite logice se vor prezenta de asemenea parametrii caracteristici fiecărei familii de circuite logice integrate .

9.1. CARACTERISTICA STATICĂ DE TRANSFER

Caracteristica statică de transfer a unui circuit integrat numeric exprimă variația tensiunii de ieșire funcție de tensiunea de intrare. În figura 9.1 se reprezintă caracteristica statică de transfer a unui circuit logic tipic, cu inversare. Datorită dispersiei elementelor de circuit, a condițiilor de încărcare diferite, variația tensiunilor de alimentare și temperaturii de lucru, nu se poate defini o caracteristică de transfer unică, ceea ce înseamnă că nu se poate defini o valoare de tensiune unică pentru nivelul logic 1 respectiv, nivelul logic 0.

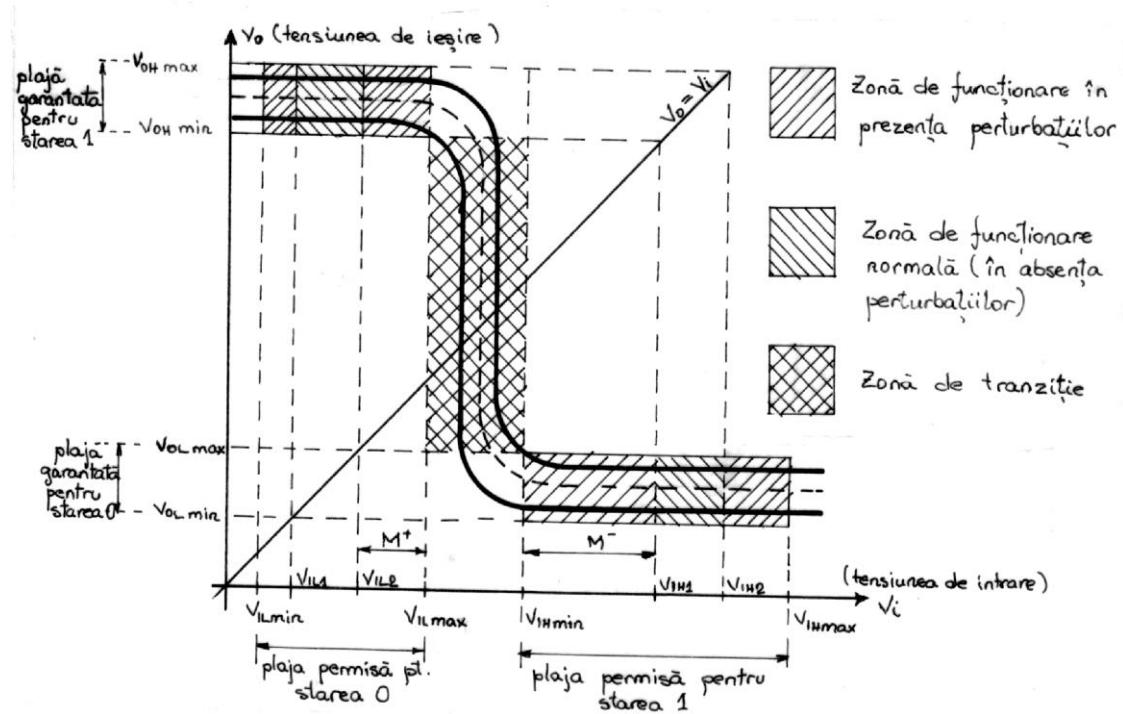


Figura 9.1

În practică caracteristica statică de transfer a unui circuit numeric integrat este cuprinsă între două caracteristici statice de transfer limită, astfel că fiecare variabilă binară (de intrare și ieșire) vor fi asociate la două plaje de tensiune numite: plajă de tensiune garantată, pentru cele două nivele de tensiune de la ieșire, respectiv plajă de tensiune permisă, pentru cele două nivele de tensiune de la intrare.

Se pot definii patru plaje de tensiune, care sunt delimitate de 8 valori semnificative. Patru tensiuni de intrare limită, câte două tensiuni limită pentru fiecare nivel logic, respectiv patru tensiuni de ieșire limită, câte două tensiuni limită pentru fiecare nivel logic de ieșire. Tensiunile limită de la intrare, respectiv ieșire au următoarele denumiri tipice:

- **V_{ILmin}** - nivelul de tensiune minim la intrare pentru ca circuitul să interpreteze la

intrare 0 logic;

- **V_ILmax** - nivelul de tensiune maxim la intrare pentru ca circuitul să interpreteze la intrare 0 logic;

Se constată că dacă la intrarea unui circuit se aplică o tensiune (V_I) cuprinsă între **V_ILmin** și **V_ILmax** circuitul va interpreta aceea valoare ca pe 0 logic.

- **V_IHmin** - nivelul de tensiune minim la intrare pentru ca circuitul să interpreteze la intrare 1 logic;

- **V_IHmax** - nivelul de tensiune maxim la intrare pentru ca circuitul să interpreteze la intrare 1 logic;

Se constată că dacă la intrarea unui circuit se aplică o tensiune (V_I) cuprinsă între **V_IHmin** și **V_IHmax** circuitul va interpreta aceea valoare ca pe 1 logic.

- **V_OLmin** - nivelul de tensiune minim la ieșire garantat pentru 0 logic la ieșire;

- **V_OLmax** - nivelul de tensiune maxim la ieșire garantat pentru 0 logic la ieșire;

- **V_OHmin** - nivelul de tensiune minim la ieșire garantat pentru 1 logic la ieșire;

- **V_OHmax** - nivelul de tensiune maxim la ieșire garantat pentru 1 logic la ieșire.

Dacă tensiune de la intrare este cuprinsă între una dintre cele două limite prezentate mai sus, circuitul va genera la ieșire un nivel de tensiune cuprins între limitele **V_OLmin** și **V_OLmax** ce corespunde, din punct de vedere logic, lui 0 logic la ieșire, sau între limitele **V_OHmin** și **V_OHmax** ce corespunde, din punct de vedere logic, lui 1 logic la ieșire. Atragem atenția că valoarea logică de la ieșire este dată de funcția logică a circuitului respectiv.

Pe baza acestor tensiuni limită, definite mai sus, se definesc următoarele intervale de tensiune:

- plaja nivelului inferior (I) admis al tensiunii de intrare: **V_ILmax** - **V_ILmin**

- plaja nivelului superior (H) admis al tensiunii de intrare: **V_IHmax** - **V_IHmin**

- plaja nivelului inferior garantat al tensiunii de ieșire: **V_OLmax** - **V_OLmin**

- plaja nivelului superior garantat al tensiunii de ieșire: **V_OHmax** - **V_OHmin**.

Un circuit logic va funcționa corect atât timp cât nivelele de tensiune aplicate la intrare se încadrează în plaja admisă, în acest caz nivelele de tensiune obținute la ieșire se încadrează în plaja garantată.

Intervalul dintre nivelele de tensiune cuprinse între **V_IHmin**-**V_ILmax** poartă denumirea de zonă de tranziție. Pentru tensiuni de intrare cuprinse în zona de tranziție circuitul integrat poate interpreta acest nivel de tensiune fie 1 logic fie 0 logic, ceea ce determină ca la ieșire să se genereze unul din cele două nivele de tensiune garantate, dar nu tot timpul același, în funcție de alte criterii decât cele funcționale. Datorită faptului că la ieșire se creează o situație de ambiguitate zona de tranziție este de dorit să fie evitată. Acest lucru este imposibil datorită faptului că punctul de funcționare de la ieșirea circuitului integrat trece prin această zonă. Pentru funcționarea corectă a unui circuit integrat se impune ca parcurgerea zonei de tranziție să se facă într-un timp cât mai scurt, ceea ce conduce la fronturi cât mai scurte pentru semnalul numeric.

În figura 9.1 nivele de tensiune V_{IL1} , V_{IL2} sunt foarte apropiate din punct de vedere valoric și reprezintă valoarea tipică pentru 0 logic iar V_{IH1} , V_{IH2} reprezintă valoarea tipică pentru 1 logic. Cele două limite ale tensiuni de intrare se obțin prin intersectare caracteristicilor statice limită cu simetrica sa la 45^0 .

PARAMETRII CIRCUITELOR LOGICE INTEGRATE

Analiza parametrilor electrici specifici unui circuit integrat simplu relevă nivelul performanțelor circuitului respectiv, cât și caracteristicile tehnologice de integrare.

In funcție de schema electronică de apariția cronologică cât și de modul de definire a parametrilor, circuitele logice integrate se clasifică în familii de circuite integrate numerice.

Circuitele integrate numerice sau digitale în mare parte sunt realizate din punct de vedere al tehnologiei de fabricare fie în tehnologia bipolară (TTL sau ECL) fie în tehnologia unipolară cu tranzistoare MOS sau CMOS. În ultimi ani a apărut și tehnologia mixte cum ar fi BiCMOS (bipolară-unipolară).

Circuitele logice dintr-o familie se caracterizează prin aceea că au nivele logice de tensiune egale și prezintă aceleași tipuri de parametrii, ceea ce permite o comparare simplă a performanțelor lor. Circuitele logice din familii diferite se pot compara pe baza parametrilor identici definiți și prin analizarea parametrilor specifici familiei respective. Dificultăți aparte apar în aprecierea unor circuite logice complexe, caracterizate printr-un număr foarte mare de parametrii, ce nu pot fi analizați numai pe baza parametrilor prezentati în cataloage. În aceste cazuri în afara analizării parametrilor mai trebuie ținut seama de o serie de factori cum ar fi: compatibilitatea nivelelor logice a circuitului folosit cu a celorlalte circuite din sistem; complexitatea circuitelor logice periferice (de legătură); compatibilitatea funcțiilor generate de circuitul analizat cu funcțiile logice necesare sistemului logic proiectat, posibilitatea obținerii acelaiași circuit de la alte firme (în cazul producției de serie); posibilitatea furnizării (de către firmă) a unei game largite de circuite folosite pentru diferite aplicații; posibilitatea obținerii unor date suplimentare de documentare referitoare la caracteristicile și la aplicațiile tipice ale circuitului, și nu în ultimul rând deprinderea utilizatorului de a utiliza un anumit tip de circuit integrat.

In acest capitol se vor defini principaliii parametrii ai circuitelor logice ce sunt specifici tuturor tipurilor de circuite logice integrate. În capitolele în care se vor studia diferitele familii de circuite logice se vor prezenta de asemenea parametrii caracteristici fiecarei familii de circuite logice integrate.

1.CARACTERISTICA STATICĂ DE TRANSFER

Caracteristica statică de transfer a unui circuit integrat numeric exprimă variația tensiunii de ieșire funcție de tensiunea de intrare. În figura 9.1 se reprezintă caracteristica statică de transfer a unui circuit logic tipic, cu inversare. Datorită dispersiei elementelor de circuit, a condițiilor de încărcare diferite, variația tensiunilor de alimentare și temperaturii de lucru, nu se poate defini o caracteristică de transfer unică, ceea ce înseamnă că nu se poate defini o valoare de tensiune unică pentru nivelul logic 1 respectiv, nivelul logic 0.

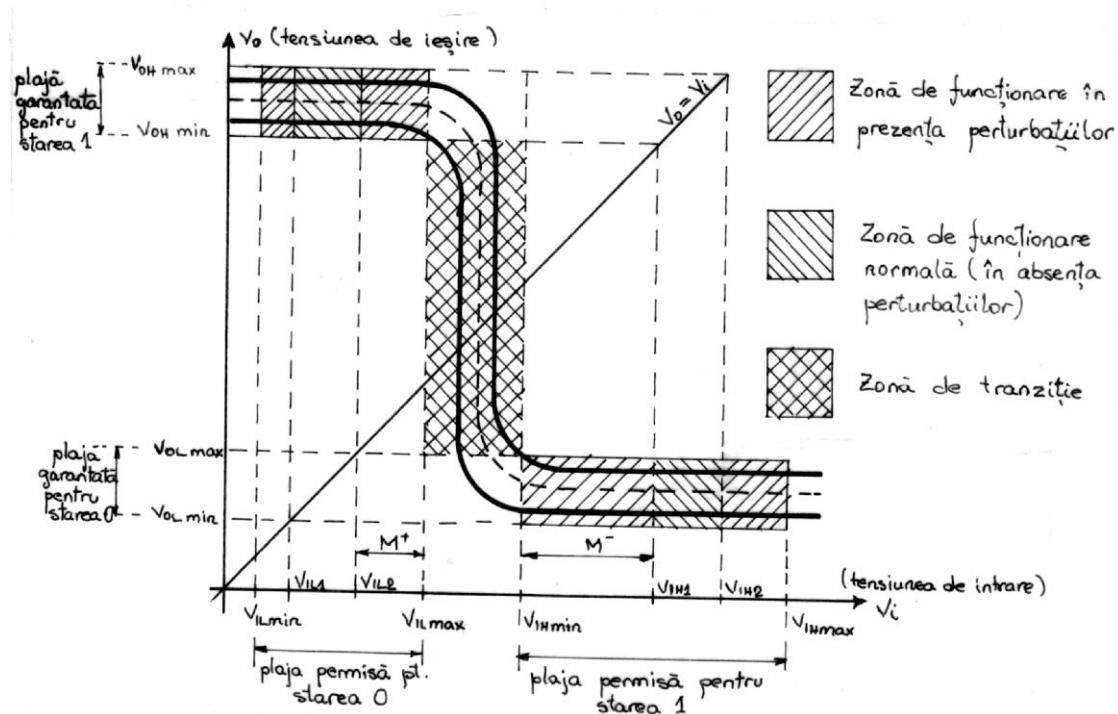


Figura 9.1

În practică caracteristica statică de transfer a unui circuit numeric integrat este cuprinsă între două caracteristici statice de transfer limită, astfel că fiecare variabilă binară (de intrare și ieșire) vor fi asociate la două plaje de tensiune numite: plajă de tensiune garantată, pentru cele două nivele de tensiune de la ieșire, respectiv plajă de tensiune permisă, pentru cele două nivele de tensiune de la intrare.

Se pot definii patru plaje de tensiune, care sunt delimitate de 8 valori semnificative. Patru tensiuni de intrare limită, câte două tensiuni limită pentru fiecare nivel logic, respectiv patru tensiuni de ieșire limită, câte două tensiuni limită pentru fiecare nivel logic de ieșire. Tensiunile limită de la intrare, respectiv ieșire au următoarele denumiri tipice:

- **V_ILmin** - nivelul de tensiune minim la intrare pentru ca circuitul să interpreteze la intrare 0 logic;

- **V_ILmax** - nivelul de tensiune maxim la intrare pentru ca circuitul să interpreteze la intrare 0 logic;

Se constată că dacă la intrarea unui circuit se aplică o tensiune (V_I) cuprinsă între **V_ILmin** și **V_ILmax** circuitul va interpreta aceea valoare ca pe 0 logic.

- **V_IHmin** - nivelul de tensiune minim la intrare pentru ca circuitul să interpreteze la intrare 1 logic;

- **V_IHmax** - nivelul de tensiune maxim la intrare pentru ca circuitul să interpreteze la intrare 1 logic;

Se constată că dacă la intrarea unui circuit se aplică o tensiune (V_I) cuprinsă între **V_IHmin** și **V_IHmax** circuitul va interpreta aceea valoare ca pe 1 logic.

- **V_OLmin** - nivelul de tensiune minim la ieșire garantat pentru 0 logic la ieșire;

- **V_OLmax** - nivelul de tensiune maxim la ieșire garantat pentru 0 logic la ieșire;

- **V_OHmin** - nivelul de tensiune minim la ieșire garantat pentru 1 logic la ieșire;

- **V_OHmax** - nivelul de tensiune maxim la ieșire garantat pentru 1 logic la ieșire.

Dacă tensiune de la intrare este cuprinsă între una dintre cele două limite prezentate mai sus, circuitul va genera la ieșire un nivel de tensiune cuprins între limitele **V_OLmin** și **V_OLmax** ce corespunde, din punct de vedere logic, lui 0 logic la ieșire, sau între limitele **V_OHmin** și **V_OHmax** ce corespunde, din punct de vedere logic, lui 1 logic la ieșire. Atragem atenția că valoarea logică de la ieșire este dată de funcția logică a circuitului respectiv.

Pe baza acestor tensiuni limită, definite mai sus, se definesc următoarele intervale de tensiune:

- plaja nivelului inferior (I) admis al tensiunii de intrare: **V_ILmax** - **V_ILmin**

- plaja nivelului superior (H) admis al tensiunii de intrare: **V_IHmax** - **V_IHmin**

- plaja nivelului inferior garantat al tensiunii de ieșire: **V_OLmax** - **V_OLmin**

- plaja nivelului superior garantat al tensiunii de ieșire: **V_OHmax** - **V_OHmin**.

Un circuit logic va funcționa corect atât timp cât nivelele de tensiune aplicate la intrare se încadrează în plaja admisă, în acest caz nivelele de tensiune obținute la ieșire se încadrează în plaja garantată.

Intervalul dintre nivelele de tensiune cuprinse între **V_IHmin**-**V_ILmax** poartă denumirea de zonă de tranziție. Pentru tensiuni de intrare cuprinse în zona de tranziție circuitul integrat poate interpreta acest nivel de tensiune fie 1 logic fie 0 logic, ceea ce determină că la ieșire să se genereze unul din cele două nivele de tensiune garantate, dar nu tot timpul același, în funcție de alte criterii decât cele funcționale. Datorită faptului că la ieșire se creează o situație de ambiguitate zona de tranziție este de dorit să fie evitată. Acest lucru este imposibil datorită faptului că punctul de funcționare de la ieșirea circuitului integrat trece prin această zonă. Pentru funcționarea corectă a unui circuit integrat se impune ca parcurgerea zonei de tranziție să se facă într-un timp cât mai scurt, ceea ce conduce la fronturi cât mai scurte pentru semnalul numeric.

În figura 9.1 nivele de tensiune V_{IL1} , V_{IL2} sunt foarte apropiate din punct de vedere valoric și reprezintă valoarea tipică pentru 0 logic iar V_{IH1} , V_{IH2} reprezintă valoarea tipică pentru 1 logic. Cele două limite ale tensiuni de intrare se obțin prin intersectare caracteristicilor statice limită cu simetrica sa la 45^0 .

2. MARGINEA DE ZGOMOT

Marginea de protecție contra semnalelor perturbatoare numită și imunitatea la perturbații a unui circuit logic este egală cu valoarea maximă pe care o poate lua tensiunea perturbatoare de la intrare, în cazul cel mai defavorabil, astfel că la ieșirea circuitului logic să se mențină nivelul de tensiune corect.

Aplicând această definiție circuitului integrat descris prin caracteristica statică de transfer din figura 9.1 se constată că se pot defini câte două margini de zgomot pentru fiecare nivel de tensiune. O margine de zgomot pozitivă, care se adună la componenta continuă a tensiunii de intrare, respectiv o componentă negativă a marginii de zgomot care se scade din componenta continuă a tensiunii de intrare. Din acest motiv tensiunile de zgomot pot produce, din punct de vedere logic, efecte diferite.

În cazul nivelului de tensiune inferior la intrare, tensiunea de zgomot negativă determină ca punctul de funcționare de la intrare să se îndepărteze de zona de tranziție, ceea ce din punct de vedere logic conduce la creșterea siguranței în funcționare a circuitului integrat. Evident că din punct de vedere electronic este posibil ca o tensiune negativă prea mare să producă efecte care să determine chiar distrugerea intrării prin efecte termice sau prin străpungeri a unor joncțiuni, din acest motiv sunt specificate, în catalogul de circuite integrate, limitele tensiunilor negative ce pot fi acceptate la intrare. Tensiunea de zgomot pozitivă pentru acest caz apropie punctul de funcționare de zona de tranziție, zonă care produce condiții de nedeterminare din punct de vedere logic, din motiv că tensiunea de zgomot pozitivă trebuie să fie limitată la o valoare care să nu determine deplasarea punctului de funcționare în zona de tranziție. Acest efect trebuie evitat chiar și pentru nivelul de tensiune inferior cel mai defavorabil. Din caracteristica statică de transfer (figura 9.1) nivelul de tensiune cel mai defavorabil la intrare este V_{ILmax} .

Pentru cazul că la intrarea circuitului integrat se aplică nivelul de tensiune superior, tensiunea de zgomot pozitivă determină ca punctul de funcționare de la intrare să se îndepărteze de zona de tranziție, ceea ce din punct de vedere logic conduce la creșterea siguranței în funcționare a circuitului integrat. Evident că din punct de vedere electronic este posibil ca o tensiune pozitivă prea mare să producă efecte care să determine distrugerea intrării prin efecte termice sau prin străpungeri a unor joncțiuni, din acest motiv sunt specificate, în catalogul de circuite integrate, limitele superioare ale tensiunilor pozitive ce pot fi acceptate la intrare. Tensiunea de zgomot negativă pentru acest caz apropie punctul de funcționare de zona de tranziție, zonă care produce condiții de nedeterminare din punct de vedere logic, din motiv că tensiunea de zgomot negativă trebuie să fie limitată la o valoare care să nu determine deplasarea punctului de funcționare în zona de tranziție. Acest efect trebuie evitat chiar și pentru nivelul de tensiune superior cel mai defavorabil. Din caracteristica statică de transfer (figura 9.1) nivelul de tensiune superior cel mai defavorabil este V_{IHmin} .

Pentru a explica modul de definire a marginii de zgomot, se consideră că un circuit integrat trebuie să fie capabil să comande un alt circuit integrat. Astfel nivelul de tensiune garantat la ieșirea circuitului ce comandă supus influenței zgomotelor trebuie să asigure un nivel de tensiune la intrarea circuitului comandat care să se încadreze în gama nivelelor de tensiune admise la intrare. În figura 9.2 s-a reprezentat, la ieșirea circuitului integrat ce comandă, nivelele de tensiune garantate, pentru cazul cel mai defavorabil, respectiv pentru circuitul ce este comandat, nivelele de tensiune admise pentru cazul cel mai defavorabil. Pe baza graficului menționat se pot defini cele două margini de zgomot obținute în cazul cel mai defavorabil.

$$M^+ = M_L = V_{IL\max} - V_{OL\max} [V] \quad (9.1)$$

$$M^- = M_H = V_{OH\min} - V_{IH\min} [V] \quad (9.2)$$

Cele două margini de zgomot se mai numesc marginea de zgomot pozitivă și se notează cu M^+ , respectiv marginea de zgomot negativă și se notează cu M^- .

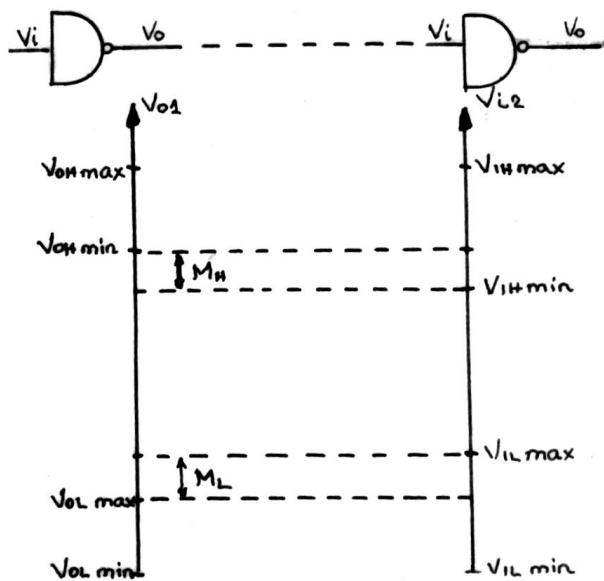


Figura 9.2

În afara marginii de zgomot definită în cazul cel mai defavorabil în catalogul de circuite integrate se mai pot prezenta și marginea de zgomot de valoare medie. Definirea acestei margini de zgomot se face considerând tensiunile de alimentare standard și

temperatura de lucru a circuitelor integrate ca fiind a mediului ambiant (25°C). În această situație se consideră că zona de tranziție se reduce până la tensiunea de prag a circuitului integrat (VT) iar nivelele logice sunt unice, adică o singură valoare pentru 0 logic (V_L), respectiv o singură valoare pentru 1 logic (V_H). Pentru acest caz marginea de zgomot medie devine egală cu:

$$M_{H\text{med}} = V_H - VT \quad [V] \quad (9.3)$$

$$M_{L\text{med}} = VT - V_L \quad [V] \quad (9.4)$$

În general marginea de zgomot medie (9.3) și (9.4) este mai mare decât marginea de zgomot determinată în cazul cel mai defavorabil (9.1) și (9.2).

3. FACTORUL DE ÎNCĂRCARE

Factorul de încărcare la intrarea și ieșirea circuitelor logice determină regulile de interconectare ale circuitelor logice dintr-o familie, care trebuie respectate la proiectarea și utilizarea circuitelor logice într-un sistem numeric.

Definirea factorului de încărcare la intrare (FI) respectiv ieșirea circuitului (FE) se face plecând de la valorile curentilor corespunzător tensiunilor limită admisi la intrare, respectiv a tensiunilor limită garantate la ieșire pentru cazul cel mai defavorabil.

Pentru intrare se atribuie valoarea unitară curentului de comandă a circuitului în cauză

$$FI_H = II_{H\text{min}} = 1 \quad (9.5)$$

$$FI_L = II_{L\text{max}} = 1 \quad (9.6)$$

Acestor valori unitare îi sunt asociate valorile curentilor de intrare, considerate ca valori obținute în cazul cel mai defavorabil. Acești curenți de intrare, din punct de vedere valoric, au cea mai mare valoare ce a fost măsurată pe un eșantion extins și sunt notați: $II_{L\text{max}}$ respectiv $II_{H\text{min}}$. Indicele minim respectiv maxim nu se referă la valoarea curentului, ele se referă la denumirea tensiunilor limită de la intrare ($V_{IL\text{max}}$, $V_{IH\text{min}}$) pentru care sunt asociați. Astfel pentru o tensiune de intrare $V_{IL\text{max}}$ îi corespunde un curent maxim de intrare $II_{L\text{max}}$, iar pentru o tensiune de intrare $V_{IH\text{min}}$ îi corespunde un curent maxim de intrare $II_{H\text{min}}$.

Factorul de încărcare la ieșire (FE), se definește ca fiind raportul dintre curentul de ieșire pe curentul de intrare pentru cele două stări în cazul cel mai defavorabil:

$$FE_H = \frac{IO_{H\text{min}}}{II_{H\text{min}}} \quad (9.7)$$

$$FEL = \frac{IOL_{max}}{IIL_{max}} \quad (9.8)$$

Factorul de încărcare la ieșire este de regulă, un număr întreg și pozitiv.

Din punct de vedere valoric cei doi curenți de ieșire au valori minime și sunt notați după tensiunile limită de la ieșire. Astfel pentru o tensiune de ieșire VOLmax îi corespunde un curent minim de ieșire IOLmin , iar pentru o tensiune de ieșire VOHmin îi corespunde un curent minim de ieșire IOHmin .

În cazul când circuitele integrate fac parte din serii deferite sau din familii diferite pentru a asigura interconectarea corectă a două sau mai multe circuite este necesar să fie îndeplinite următoarele condiții:

$$\left| IOL_{max} \right| = \sum \geq \left| IIL_{max} \right| \quad (9.9)$$

$$\left| IOH_{min} \right| = \sum \geq \left| IIH_{min} \right| \quad (9.10)$$

De obicei, factorul de încărcare la ieșire a unui circuit integrat, reflectă capacitatea aceluia circuit de a absorbii curent în starea logică 0 și de a debita curent în starea logică 1

4. VITEZA DE COMUTARE

Viteza de comutare se definește cu ajutorul timpilor de propagare a circuitelor logice. În practică se definesc doi tipi de propagare:

t_{PHL} este timpul de întârziere din momentul în care se aplică, la intrarea circuitului, semnalul de intrare până în momentul când circuitul răspunde la acest semnal, adică generează un semnal la ieșire. Acest timp se definește pentru cazul tranziției semnalului de la ieșire de la valoarea logică 1 (high) la valoarea logică 0(low) iar intervalul de timp se măsoară din momentul când semnalul de intrare atinge tensiunea de prag(V_T) până în momentul când semnalul de la ieșire coboară la tensiunea de prag(V_T). Modul de definire a timpului se prezintă în figura 9.3. În principiu, dacă tensiunea de prag nu este definită, se consideră că aceasta are valoarea medie a celor două nivele logice de tensiune;

t_{PLH} este timpul de întârziere din momentul în care se aplică, la intrarea circuitului, semnalul de intrare până în momentul când circuitul răspunde la acest semnal, adică generează un semnal la ieșire. Acest timp se definește pentru cazul tranziției semnalului de la ieșire de la valoarea logică 0(low) la valoarea logică 1 (high) iar intervalul de timp se măsoară din momentul când semnalul de intrare atinge tensiunea de prag(V_T) până în momentul când semnalul de la ieșire urcă la tensiunea de prag(V_T). Modul de definire a timpului se prezintă în figura 9.3. În principiu, dacă tensiunea de prag nu este definită, se

consideră că aceasta are valoarea medie a celor două nivele logice de tensiune.

În situația când cei doi timpi prezintă valori apropiate sau pentru a face o sinteză a celor doi timpi, frecvent se mai definește un timp de propagare mediu, notat cu t_{pd}

Timpul de propagare mediu se definește conform relației de mai jos.

$$t_{pd} = \frac{t_{PHL} + t_{PLH}}{2} \quad (9.11)$$

unde t_{PHL} și t_{PLH} au semnificația precizată în figura 9.3. În cataloagele de circuite logice se specifică de obicei atât valoarea t_{pd} cât și valorile pentru t_{PHL} și t_{PLH} ca valori minime și maxime

În figura 9.3 sunt notați următori parametri: t_0 este timpul de coborâre al semnalului de intrare, iar t_1 este timpul de ridicare al semnalului de intrare.

Timpul de coborâre sau timpul de tranziție de la nivelul de tensiune superior la nivelul de tensiune inferior a semnalului ieșire se notează cu t_{THL} iar timpul de ridicare sau timpul de tranziție de la nivelul de tensiune inferior la nivelul de tensiune superior a semnalului ieșire se notează cu t_{TLH} .

În cazul circuitelor basculante bistabile sau circuitelor ce conțin astfel de circuite se specifică frecvența tactului de la intrare .

Atât timpii de propagare cât și frecvența de lucru sunt specificați în catalog prin valori extreme (maxim ,minim) cât și valori medii.

Acest parametru reprezintă împreună cu puterea consumată unul dintre cei mai importanți parametrii ai circuitelor integrate numerice .

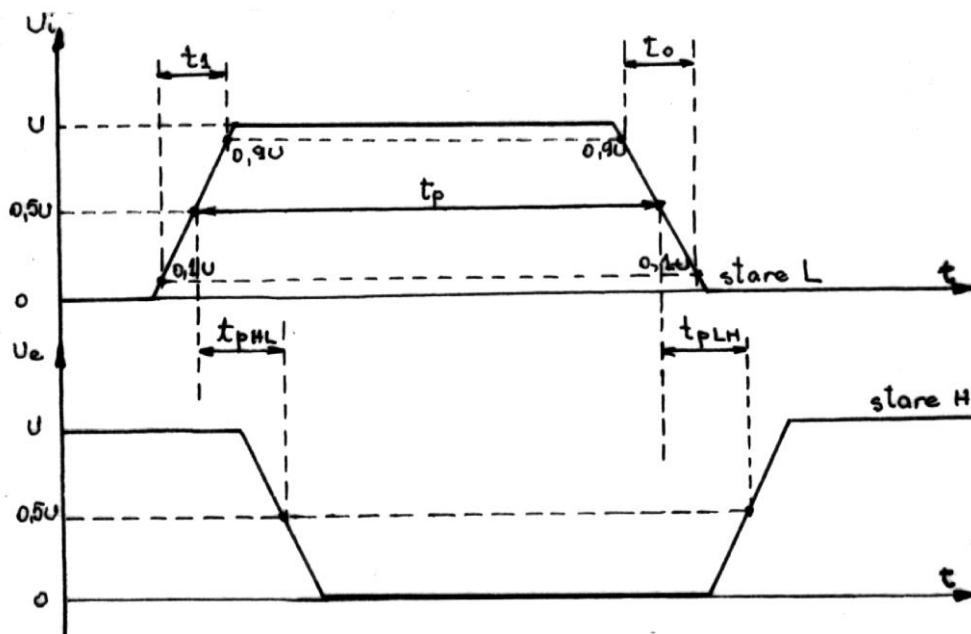


Figura 9.3

5 PUTEREA CONSUMATĂ

Puterea consumată reprezintă unul dintre cei mai importanți parametri, deoarece indirect exprimă gradul de integrare a unui circuit numeric. În principiu siliciul, ca material semiconductor de bază la fabricarea circuitelor integrate, este slab conductor de căldură. Din acest motiv cu cât gradul de integrare este mai mare cu atât numărul de dispozitive semiconductoare pe unitatea de suprafață este mai mare, ceea ce determină creșterea un procesului de disipare a căldurii pe unitatea de suprafață. Cum pierderile de căldură, prin siliciu, sunt mici acestea se acumulează în materialul semiconductor. Prin încălzire materialul semiconductor de siliciu se transformă, treptat, în bioxid de siliciu (SiO_2), care este un material izolant. Acest proces, de transformare a siliciului în bioxid de siliciu, conduce în final la întreruperea curentului prin dispozitivele semiconductoare, deci la distrugerea circuitului integrat.

Pentru a nu apărea efectul menționat mai sus este de dorit ca siliciu deci și dispozitivele semiconductoare care alcătuiesc circuitul integrat, să lucreze la o temperatură zisă normală. Se consideră temperatura de lucru normală temperatura de $20^{\circ} - 25^{\circ}\text{C}$.

Ca un dispozitiv semiconductor, un circuit integrat, sau un întreg calculator să poată lucra la temperatură normală sunt necesare să fie îndeplinite mai multe obiective. Unul dintre multiplele obiective constă în realizarea unor circuite integrate cu un consum redus de putere și care prezintă premiza disipări reduse de căldură.

Consumul de putere se caracterizează prin următorii parametrii specificați în cataloagile de circuite integrate numerice.

- a) tensiunea de alimentare a circuitului logic {VCC}
- b) curenții absorbti de circuitul logic când la ieșire se obține nivelul superior de tensiune {ICCH}, respectiv nivelul inferior de tensiune (ICCL).
- c) curentul de ieșire al circuitului numeric, când ieșirea este legată în scurtcircuit la masă (IOS)
- d) puterea medie consumată în regim static (Pcc) și care este exprimată prin relația de mai jos:

$$\text{PCC} = \frac{\text{ICCH} + \text{ICCL}}{2} \quad (9.12)$$

În regim de comutare puterea consumată crește prin încărcarea și descărcarea capacităților parazite de la ieșirea circuitelor logice. Puterea consumată pentru încărcarea și descărcarea capacităților parazite poate fi calculată cu ajutorul schemei echivalente din figura 9.4. în care circuitul logic a fost înlocuit, conform teoremei lui Thevenin, cu o rezistență în serie cu o sursă de alimentare, tensiune (amplitudinea sursei de tensiune este egală cu saltul de tensiune de la ieșirea circuitului logic).

În timpul încărcării capacității parazite echivalente C_p , energia circuitului se modifică după ecuația :

$$\mathbf{W} = \int_0^u (U - u) idt + \int_0^u uidt \quad (9.13)$$

unde primul termen descrie energia disipată de rezistență R_a , în intervalul dt , iar al doilea variația energiei potențiale acumulată de capacitatea C_p . Înlocuind în ecuația de mai sus valoarea curentului :

$$i = \frac{du}{dt} = \frac{C_p}{C_p} \quad (9.14)$$

se obține, în urma integrării :

$$W = C_p V_{cc}^2 \quad (9.15)$$

In timpul descărcării condensatorului C_p energia acumulată de acesta va fi disipată pe rezistența R_a (pe circuitul integrat) astfel că, în timpul unei perioade, energia suplimentară consumată pe circuitul logic este chiar energia acumulată pe capacitatea C_p . Se poate scrie expresia finală a puterii consumate suplimentar de circuitul logic în regim de comutare:

$$P_d = F C_p V_{cc}^2 \quad (9.16)$$

unde: F este frecvența de comutare a circuitului logic; C_p capacitatea parazită; V_{cc} tensiunea de alimentare a circuitului integrat .

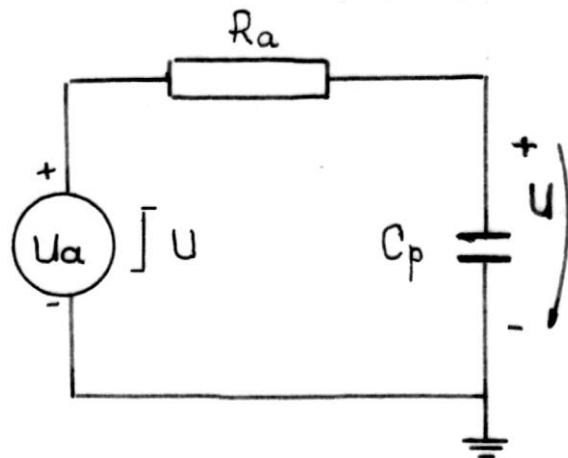


Figura 9.4

Puterea totală consumată de un circuit logic va fi:

$$\mathbf{P \text{ totală} = P_{cc} + P_d + P_{ds}} \quad (9.17)$$

Componenta purii consumate P_{ds} , poartă denumire de putere dinamică suplimentară și este dependentă de structura internă a circuitului integrat și de schema electronică a acestuia. Unul dintre motivele pentru care se consideră că circuitele integrate numerice au două componente: una de natură logică și a doua de natură electronică. Ambele componente trebuie să funcționeze corect pentru ca întregul circuit integrat să-și îndeplinească funcția pentru care au fost concepute. Din acest motiv pentru un inginer în calculatoare este normal de a cunoaște cele două aspecte legate de circuitele integrate, fără de care nu este de conceput progresele uriașe care s-au manifestat în ultimi ani în realizarea de calculatoare tot mai performante și care au permis realizarea unor aplicații soft mai aproape de cerințele noastre.

FAMILIA DE CIRCUITE INTEGRATE TTL

Circuitele integrate din familia TTL(tranzistor - tranzistor - logic) se remarcă prin performanțe foarte bune din toate punctele de vedere: putere disipată și timp de propagare redus, factor de încărcare la ieșire și imunitate la perturbații relativ mare.

Circuitele TTL sunt produse în mai multe serii, ce se caracterizează printr-un parametru mai bun față de seria de bază, sau standard. Diferitele circuite logice din serii diferite sunt comparabile din punct de vedere al nivelor logice.

Principalele serii de circuite integrate din cadrul familiei TTL au rezultat din dorința beneficiarilor de a avea un circuit logic ideal care să prezinte toți parametrii cu valori cât mai performante: factor de încărcare mare la ieșire, imunitate la zgromot mare, timp de propagare și putere consumată mică. Aceste cerințe sunt în unele cazuri contradictorii și deci nu pot fi satisfăcute simultan. Soluția de compromis aleasă a constat în realizarea unor circuite logice orientate spre optimizarea unui anumit parametru, ceea ce a determinat realizarea unor circuite integrate având aceleași funcții logice dar cu un anumit parametru mai performant decât cel prezentat de seria standard. Circuitele integrate astfel obținute au fost clasificate pe serii. Principalele serii TTL sunt:

- seria standard având parametrii optimi care în general s-au obținut prin soluții de compromis;
- seria TTL rapidă (H), cu timp de propagare mai mic decât seria standard dar consum mai mare;
- seria TTL de putere redusă (L) având un consum redus dar timp de propagare mai mare decât seria standard.

În afara celor trei serii de bază au mai apărut, în urma unor modificări în schema electronică și prin utilizarea unor tranzistoare Schottky, un set de circuite integrate TTL cu performanțe superioare ce a generat următoarele noi serii:

- seria TTL cu tranzistoare Schottky (S), cu timp de propagare foarte mic, obținut prin evitarea intrării tranzistoarelor Schottky în saturatie. Din seria Schottky a derivat ulterior
- seria TTL Schottky de putere redusă (LS), ce se caracterizează printr-un consum mai redus decât seria TTL Schottky, dar și un timp de propagare mai mare;
- seria TTL Schottky îmbunătățită (AS), având practic timpul de propagare cel mai redus dintre toate circuitele integrate TTL, fără o creștere semnificativă a puterii consumate ;
- seria TTL Schottky îmbunătățită de putere redusă (ASL), ce prezintă un consum inferior comparativ cu seria anterioară ;
- seria TTL Schottky rapidă și cu consum redus (F), ce se caracterizează printr-un timp de propagare și consum redus.

Familia de circuite logice integrate TTL cuprinde un număr mare de tipuri de circuite, cu grad diferit de integrare. În funcție de gradul de integrare, circuitele integrate se pot clasifica în:

- circuite integrate pe scară mică (SSI - small scale integration);
- circuite integrate pe scară medie (MSI – medium scale integration);
- circuite integrate pe scară mare (LSI – large scale integration);
- circuite integrate pe scară foarte mare (VLSI - very large scale integration).

În țara noastră s-a produs o gamă foarte diversificată de circuite integrate din această familie sub prefixul CDB. Toate circuitele integrate TTL produse în România sunt compatibile la toate nivelele cu cele realizate de firme de prestigiu.

SERIA TTL STANDARD

În continuare se va analiza funcționarea porții fundamentale TTL. Se vor considera, în continuare, căderile tipice pe o joncțiune pentru un tranzistor saturat de 0,75V, respectiv pentru tensiunile de prag ale unei joncțiuni (V_{BET}) valoarea de 0,65V.

Funcționarea porții fundamentale TTL se poate examina în mod simplificat, separat în curent continuu și separat în regim de comutație. Pentru funcționarea în curent continuu este esențială starea când la ieșire există nivelul de tensiune scăzut sau ridicat. Poarta TTL fundamentală realizează funcția logică SI-NU.

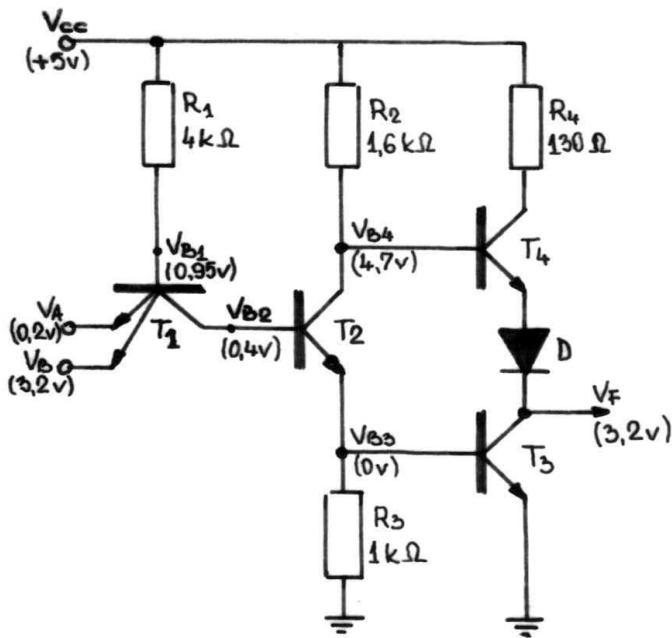


Figura 10.1

Condițiile în care circuitul logic prezintă la ieșire nivelul de tensiune ridicat(V_H) sunt prezentate în schema din figura 10.1.

Presupunând că la cel puțin una dintre intrări se aplică nivelul logic inferior; valoarea: $V_I = V_L = 0,2V$, joncțiunile bază -emitor ale tranzistorului T_1 împreună cu rezistența sa de bază, R_1 , formează o poartă de tip SI. Ca urmare în baza acestui tranzistor se va fixa un potențial: $V_{B1} = V_I + V_{BE} = 0,2 + 0,75 = 0,95V$. Acest potențial este insuficient pentru a permite conducția joncțiunilor bază-colector al tranzistorului T_1 și bază - emitor al tranzistorului T_2 . Valoarea minimă a potențialului din baza tranzistorului T_1 pentru a asigura conducția lui T_2 este: $V_{B1} =$

$V_{BC(T1)} + V_{BE(T2)} = 0,65 + 0,65 = 1,3$ V. Tranzistorul T_1 este saturat și în colectorul lui se stabilește un potențial:

$$V_{B2} = V_I + V_{BE1} - V_{BC1} = 0,2 + 0,75 - 0,75 = 0,2\text{V}.$$

În consecință tranzistorului T_2 este blocat stabilind în baza tranzistorului T_3 un potențial foarte apropiat de 0V; se consideră neglijabilă căderea de tensiune pe rezistență R_3 datorită curentului rezidual, I_{C02} , prin tranzistorul T_2 . Tranzistorul T_3 în acest caz este blocat.

Dacă tranzistorul T_2 este blocat, în colectorul său se va stabili un potențial de valoare ridicată ($\sim V_{CC}$). Potențialul din baza tranzistorului T_4 fiind egal cu aproximativ V_{CC} , face ca acest tranzistor să prezinte joncțiunea bază - emitor polarizată direct. Curentul de bază al tranzistorului T_4 și curentul de colector rezidual(redus) al tranzistorului T_2 provoacă o cădere de tensiune pe rezistență $R_2 = 1,6\text{ k}\Omega$ de maxim 0,1 V, astfel că în baza tranzistorului T_4 se stabilește aproximativ 4,9 V. Înțând cont de căderea de 1,5 V care are loc pe joncțiunea bază-emitor a tranzistorului T_4 și pe dioda D, la ieșire se obține un potențial de circa 3,4 V, care reprezintă nivelul logic superior, V_H .

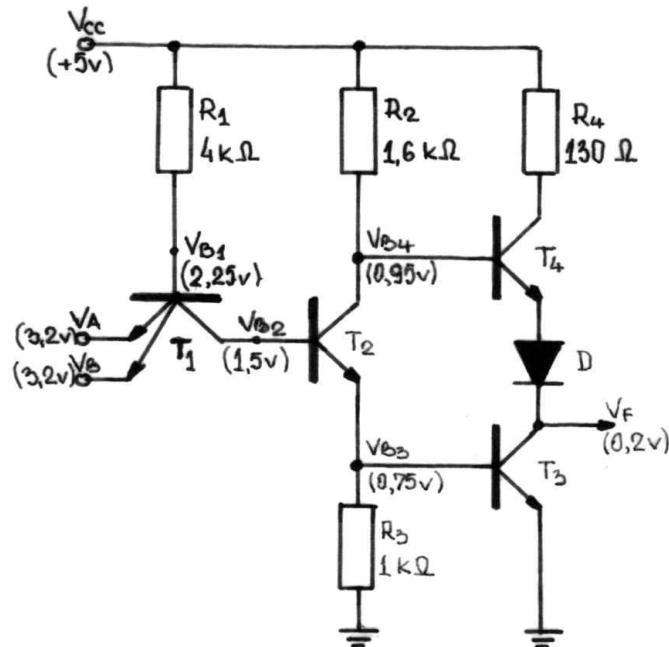


Figura 10.2

Funcționarea porții TTL pentru cazul aplicării la intrare a unui nivel logic superior ($V_I = V_H$) este prezentat în figura 10.2.

Dacă la toate intrările se aplică nivelul logic superior ($V_H = 3,2\text{ V}$), potențialul din baza tranzistorului T_1 trebuie să se fixeze la o valoare dată de nivelul de tensiune de la intrare plus căderea de tensiune pe joncțiunea bază-emitor a tranzistorului T_1 . În acest caz tensiunea din baza tranzistorului T_1 ar trebui spre 4V. Dar potențialul ridicat din baza lui T_1 va debloca lanțul de joncțiune formate din joncțiunea bază-colector a tranzistorului T_1 și joncțiunile bază-emitor ale tranzistoarelor T_2 și T_3 .

În baza tranzistorului T_1 se fixează în acest caz potențialul:

$$V_{BI} = V_{BC(T1)} + V_{BE(T2)} + V_{BE(T3)} = 0,75 + 0,75 + 0,75 = 2,25\text{ V}.$$

Joncțiunile bază-emitor ale tranzistorului T_1 sunt polarizate invers iar joncțiunea bază-collector este polarizată direct, ceea ce face ca tranzistorul multi-emitor T_1 să lucreze în regim invers. În baza tranzistoarelor T_2 și T_3 avem:

$$V_{B2} = V_{BE(T2)} + V_{BE(T3)} = 0,75 + 0,75 = 1,5 \text{ V.}$$

$$V_{B3} = V_{BE(T3)} = 0,75 = 0,75 \text{ V.}$$

În colectorul tranzistorului T_2 se stabilește un potențial:

$$V_{C2} = V_{B4} = V_{B3} + V_{CE(sat)} = 0,75 + 0,2 = 0,95 \text{ V}$$

Deoarece tranzistorul T_2 este comandat cu un curent de bază suficient de mare pentru a fixa punctul de funcționare al acestuia în zona saturată.

Curentul de emitor al tranzistorului T_2 se ramifică prin rezistența R_3 și asigură totodată un curent de bază relativ mare pentru comanda tranzistorului T_3 . Tranzistorul T_3 este saturat și în colectorul lui se stabilește un potențial în jur de 0,2V, ce reprezintă $V_o = V_L$. Potențialul din baza tranzistorului T_4 este insuficient pentru a debloca tranzistorul T_4 și dioda D. Valoarea minimă a potențialului din baza tranzistorului T_4 pentru deblocarea acestuia este:

$$V_{B4} = V_o + V_D + V_{BE(T4)} = 0,2 + 0,65 + 0,65 = 1,5 \text{ V,}$$

deci tranzistorul T_4 este blocat. În tabelul 10.1 se dau valorile potențialelor în diferitele puncte ale porții fundamentale TTL, iar din tabelul 10.2. se exprimă funcția logică pe care o realizează poarta.

Tabelul 10.1.

V_A [V]	V_B [V]	V_{B1} [V]	B_{B2} [V]	V_{B3} [V]	V_{B4} [V]	V_o [V]
0,2	0,2	0,95	0,4	0	4,9	3,4
0,2	3,4	0,95	0,4	0	4,9	3,4
3,4	0,2	0,95	0,4	0	4,9	3,4
3,4	3,4	2,25	1,5	0,75	0,95	0,2

Tabelul 10.2

V_A	V_B	F
L	L	H
L	H	L
H	L	L
H	H	L

Funcția ce se obține pe baza tabelului de adevar de mai sus este řI-NU

Etajul de ieșire lucrează în contratimp în sensul că în regim static tranzistoarele T_3 și T_4 lucrează în regim complementar (unul blocat și celălalt în conducție), ceea ce conferă circuitelor integrate TTL o impedanță de ieșire mică pentru cele două stări logice. În plus se va constata că regimul de lucru a celor două tranzistoare T_3 și T_4 permite, la comutație, generarea unor curenți de ieșire relativ mari față de regimul static de funcționare. Acest lucru are un efect favorabil funcționării în regim dinamic, în sensul asigurării unui curent de încărcare și descărcare mare pentru capacitatele parazite de la ieșire, ceea ce conduce la scăderea timpului de propagare mediu. Pe de altă parte funcționarea celor două tranzistoare în contratimp (un tranzistor este blocat iar celălalt este în conducție), determină ca prin ramura de ieșire a porții TTL curentul între

V_{CC} și masă să fie egal cu un curent de colector rezidual, reducând substanțial puterea disipată de circuit.

PARAMETRII PORȚII FUNDAMENTALE TTL

A.Carakteristica statică de transfer

Caracteristica statică de transfer exprimă dependența mărimea de ieșire funcție de tensiunea de la intrare: $V_o = f(V_i)$. Pe baza caracteristicii statice de transfer se pot definirii nivele logice limită de la intrare și ieșire. Fiind un parametru specific familiei de circuite integrate, forma ei depinde de structura internă a circuitelor integrate logice.

În cazul circuitelor integrate TTL caracteristica statică de transfer este dată de regimurile de lucru a celor patru tranzistoare. Din fericire cele patru tranzistoare se influențează reciproc, ceea ce face să existe anumite domenii specifice ale tensiunii de intrare care vor influența forma caracteristicii de transfer.

Pentru temperatură de lucru nominală de $+25^\circ C$ și $V_{CC} = 5V$ se pot desprinde următoarele valori ale tensiunii de intrare ce vor determina modificări asupra formei caracteristicii statice de transfer:

a) Pentru $V_i = 0V$; În acest caz în principalele puncte ale porții TTL avem următoarele potențiale:

$$V_{B1} = V_i + V_{BE1} = 0 + 0,75 = 0,75V;$$

$$V_{B2} = V_{B1} - V_{CB1} = 0,75 - 0,75 = 0V, \text{ rezultă că } V_{B2} \approx V_i.$$

Tranzistorul T1 este saturat, în acest caz, deoarece cele două jonctiuni: bază – emitor și bază – colector sunt polarizate direct, iar tranzistorul T2 este blocat, având în bază un potențial $V_{B2}=0V$. Prin tranzistorul T2 se închide un curent rezidual $I_{C2}=I_{C0} \approx 0mA$, ceea ce determină ca în baza lui T3 să se fixeze un potențial de: $V_{B3} = 0V$; Tranzistorul T3 se va bloca, iar la ieșire se stabilește un potențial determinat de următoarea relație:

$$V_o = V_{CC} - I_{R2} \cdot R_2 - V_{BE4} - V_D \quad (10.1)$$

unde:

$$I_{R2} = I_{C2} + I_{B4} = I_{C0} + I_{B4} \approx I_{B4},$$

s-a presupus că $I_{C2} = I_{C0} \ll I_{B4}$, pe de altă parte:

$$I_{B4} = \frac{I_{E4}}{\beta + 1}, \text{ unde: } I_{E4} = I_{OH} + I_{C3} \approx I_{OH},$$

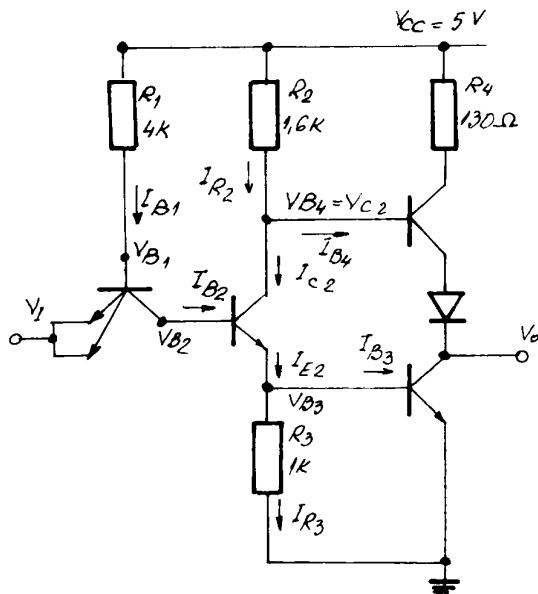


Figura 10.3

Tranzistorul T_3 fiind blocat rezultă că $I_{C3}=I_{C03} \approx 0\text{mA}$

Relația (10.1) devine:

$$V_O = V_{CC} - \frac{I_{OH}}{\beta+1} R_2 - V_{BE4} - V_D \quad (10.2)$$

Dacă se impune un curent de ieșire minim (de exemplu: 0,8 mA) și considerând următoarele valori tipice: $\beta=20$, $V_{BE4} = V_D = 0,75\text{V}$ și înlocuind valorile menționate în relația (10.2) se obține: $V_O = 3,4\text{V}$;

b) Pentru V_i având valori cuprinse între 0^v și $0,65^\text{v}$ (V_{BET}) regimul transistoarelor nu se schimbă ceea ce face ca valoarea tensiunii de ieșire să nu se modifice;

$$V_O = V_{CC} - \frac{I_{OH}}{\beta+1} \cdot R_2 - V_{BE4} - V_D \quad (10.3)$$

Se poate constata că în acest interval al tensiunii de intrare, tensiunea de ieșire este independentă de tensiunea de intrare, dar depinde de curentul de ieșire I_{OH} (sarcină), tensiunea de alimentare (V_{CC}) și de temperatura de lucru (se modifică căderile de tensiune pe joncțiuni).

c) Pentru $V_i = V_{BET} = 0,65^\text{v}$, tranzistorul T_2 începe să conduce și în punctele principale se prezintă următoarele valori :

$$V_{B2} \approx V_i = 0,65^\text{v}; \quad V_{B3} \approx 0^\text{v}; \text{ deci } V_{BE2} = V_{B2} - V_{B3} = 0,65^\text{v}$$

$$V_O = V_{CC} - \frac{I_{OH}}{\beta+1} \cdot R_2 - V_{BE4} - V_D = 3,4\text{V}$$

d) Pentru $V_i > V_{BET} = 0,65\text{V}$, tranzistorul T_1 rămâne în regim saturat, T_2 este în regim activ, T_3 este blocat și T_4 se menține în regim de conducție. În acest caz în relația (10.3) curentul I_{R2} devine:

$$I_{R2} = I_{C2} + I_{B4}$$

presupunând că I_{B4} nu se modifică semnificativ rezultă că rămâne egal cu :

$$I_{B4} \approx \frac{I_{OH}}{\beta + 1} \text{ unde } I_{C2} \text{ poate fi exprimat funcție de curentul de emitor:}$$

$$I_{C2} = I_{E2} \cdot \frac{\beta}{\beta + 1}$$

$$\text{unde: } I_{E2} = I_{R3} + I_{B3}$$

Tranzistorul T_3 rămâne în regim blocat rezultă că $I_{B3} = I_{C0}$, curent ce îl considerăm neglijabil în comparație cu I_{R3} , care la rândul său se poate determina:

$$I_{R3} = \frac{V_{B3}}{R_3} = \frac{V_i + V_{BE1} - V_{BC1} - V_{BE2}}{R_3} \quad (10.4)$$

Înlocuind în relația (10.2) curenții rezultați, se obține:

$$V_O = V_{CC} - \left[\frac{I_{OH}}{\beta + 1} + \beta \frac{V_i + V_{BE1} + V_{BC1} - V_{BE2}}{R_3(\beta + 1)} \right] \cdot R_2 - V_{BE4} - V_D \quad (10.5)$$

Se poate constata că pentru $V_i > V_{BET} = 0,65^v$ tensiunea de ieșire devine dependentă și de tensiunea de intrare cu raportul:

$$\frac{\Delta V_o}{\Delta V_i} = -\frac{R_2}{R_3} = -1,6 \quad (10.6)$$

Acum raportul exprimă factorul de amplificare al circuitului TTL, pentru intervalul tensiunii de intrare cuprins între $0,65^v$ și $1,3^v$. Semnul minus din relația (10.6) arată că unei creșteri a tensiunii de intrare îi corespunde o scădere a tensiunii de ieșire.

Pentru $V_{CC} = 5^v$; $V_i = 1,3^v$; $T_a = +25^o$; $I_{OH} = 0,8 \text{ mA}$; $V_{BE4} = V_{BE1} = V_{BC1} = 0,75^v$; $V_{BE2} = 0,65^v$; $\beta = 20$, $R_3 = 1K\Omega$, $R_2 = 1,6K\Omega$ se obține:

$$V_0 = 5 - \left(\frac{0,8 \cdot 10^{-3}}{21} + 20 \frac{1,3 - 0,65}{21 \cdot 10^3} \right) \cdot 1,6 \cdot 10^3 - 0,75 - 0,75 = 2,4V$$

e) Pentru $V_i > V_{BET} = 1,3^v$. În această situație: $V_{B2} = V_i + V_{BE1} - V_{BC1} \approx V_i$; $V_{B3} = V_{B2} - V_{BE2} = 0,65^v$ (dacă căderile pe joncțiune sunt egale), ceea ce duce la intrarea în conducție și a tranzistorului T_3 . Tranzistorul T_1 rămâne în aceeași stare (saturat), tranzistorul T_2 este în conducție. În acest caz valoarea curentului I_{R3} din relația (10.1) este:

$$I_{R2} = I_{C2} + I_{B4} \quad \text{unde: } I_{C2} = \frac{\beta}{\beta + 1} I_{E2}$$

La rândul său;

$$I_{E2} = I_{R3} + I_{B3} = \frac{V_i + V_{BE1} - V_{BC1} - V_{BE2}}{R_3} + I_{B3} \quad (10.7)$$

Se poate constata că I_{E2} este dependent de tensiunea de intrare. La rândul lui curentul I_{B3} crește exponențial cu creșterea tensiunii din baza tranzistorului T_3 , ceea ce face ca să putem afirma că I_{B4} poate să devină neglijabil în comparație cu I_{C2} astfel că în relația:

$$V_O = V_{CC} - (I_{B4} + I_{C2}) \cdot R_2 - V_{BE4} - V_D$$

pe măsură ce crește I_{C2} , care depinde de tensiunea de intrare, valoarea tensiunii de ieșire va scădea exponențial spre 0V, ceea ce duce la blocarea rapidă a tranzistorului T_4 și intrarea în saturație a transistoarelor T_3 și T_2 . În acest caz pentru o tensiune de intrare:

f) Pentru : $V_i = 2 \text{ V}_{BES} = 1,5 \text{ V}$ curentul I_{R2} este egal cu: $I_{R2} = I_{C2} + I_{B4} \approx I_{E2}$

curentul de bază I_{B4} , se poate neglija față de curentul de colector al tranzistorului T_2 , care la rândul său poate fi considerat egal cu I_{E2} , unde $I_{E2} = I_{R3} + I_{B3}$

Curentul de emitor I_{E2} , din relația de bază a tranzistorului bipolar este: $I_{E2} = I_{C2} + I_{B2}$. Pe de altă parte el este dependent de tensiunea de la intrare.

În figura 10.4 se reprezintă dependența curentului I_{E2} funcție de tensiunea de intrare.

Unde pentru $V_i = 1,5 \text{ V}$ curenții I_{C2} și I_{B2} au valorile:

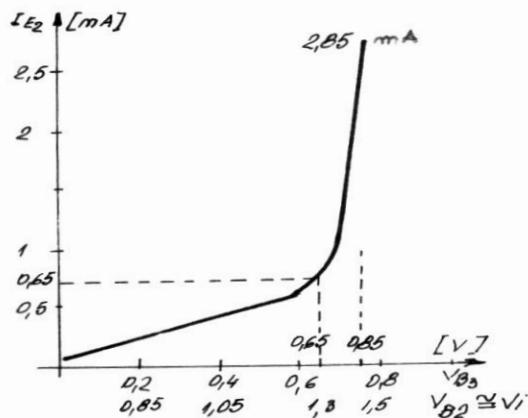


Figura 10.4

$$I_{C2} = \frac{V_{CC} - V_{C2}}{R_2} = \frac{5 - 0,95}{1,6 \cdot 10^{-3}} = \frac{4,05}{1,6 \cdot 10^{-3}} = 2,5 \text{ mA}$$

$$I_{B2} = \frac{V_{CC} - V_{B1}}{R_1} \cdot \frac{1}{2} = \frac{5 - 2,25}{4,2} = 0,35 \text{ mA}$$

$$I_{E2} = 2,5 \text{ mA} + 0,35 \text{ mA} = 2,85 \text{ mA}$$

Modul de variație a curentului I_{E2} se reprezintă în figura 10.4. Se poate constata că pentru tensiunea din baza tranzistorului T_3 cuprinsă între 0V și 0,65 V (T_3 blocat), curentul I_{E2} crește liniar, fiind curentul prin rezistența R_3 . Pentru tensiunea $V_{B2} > 0,65$ V curentul crește exponențial spre valoarea maximă determinată mai sus de 2,85 mA pentru $V_{B3} = 0,75$ V ce corespunde unei tensiuni de intrare de: $V_i = 1,5$ V

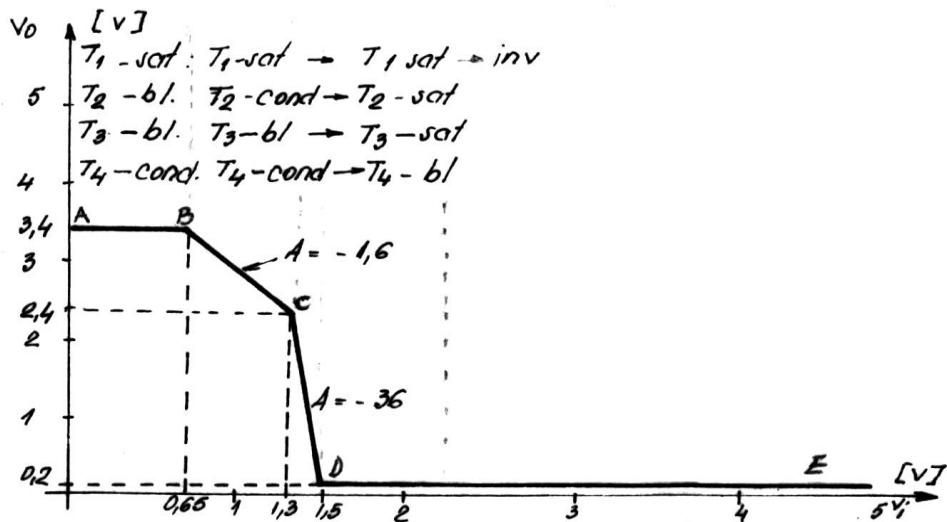


Figura 10.5

În intervalul tensiunii de intrare cuprins între 1,3V și 1,5V rezistența echivalentă din emitorul tranzistorului T_2 scade de la 1 K Ω la 45 Ω .

$$R_{E3} = \frac{\Delta V_{B3}}{\Delta I_{E3}} = \frac{0,65 - 0,75}{(0,65 - 2,85) \cdot 10^{-3}} = 45\Omega$$

În această situație tensiunea de ieșire scade exponențial ceea ce face ca tranzistorul T_4 să se blocheze, iar factorul de amplificare să devină:

$$A = \frac{\Delta V_o}{\Delta V_1} = -\frac{R_2}{R_{B3}} = -36$$

Deci pe un interval al tensiunii de intrare de 0,2 V (1,3^v – 1,5^v) tensiunea de ieșire poate varia cu -7,2 V. Bineînțeles că variația tensiunii de ieșire este limitată de căderea de tensiune colector-emitor a tranzistorului T_3 care se saturează.

g) Pentru $V_i = 1,5$ V regimul de funcționare ale celor patru tranzistoare devine: T_1 rămâne în saturație, T_2 și T_3 sunt saturați, T_4 este blocat.

h) În continuare în intervalul cât tensiunea de intrare se modifică între 1,5 V și 2,25 V tranzistoarele T_2 , T_3 și T_4 nu își modifică starea. Tranzistorul T_1 trece din starea saturată în starea inversă pe măsură ce se polarizează invers joncțiunea bază-emitor. Joncțiunea bază-collector a tranzistorului T_1 rămâne polarizată direct.

În figura 10.5 s-a reprezentat caracteristica statică de transfer pentru $V_{CC} = 5$ V și $T_a = +25^\circ C$ cât și starea în care se găsesc cele patru tranzistoare pentru întreg interval de variație al tensiunii de intrare. Prin săgeți s-a indicat momentul comutării tranzistoarelor.

În figura 10.6 s-a reprezentat caracteristica statică de transfer pentru diferite tensiuni de alimentare și $T_a = + 25^\circ C$. Se poate observa că zona de tranziție este cuprinsă în același interval al tensiunii de intrare și anume între 1,3 V și 1,5 V. Tensiunea de ieșire pentru nivelul logic superior se modifică datorită modificării tensiunii de alimentare și a curentilor din relația de mai jos:

$$V_C = V_{CC} - I_{R2} \cdot R_2 - V_{BE4} - V_D$$

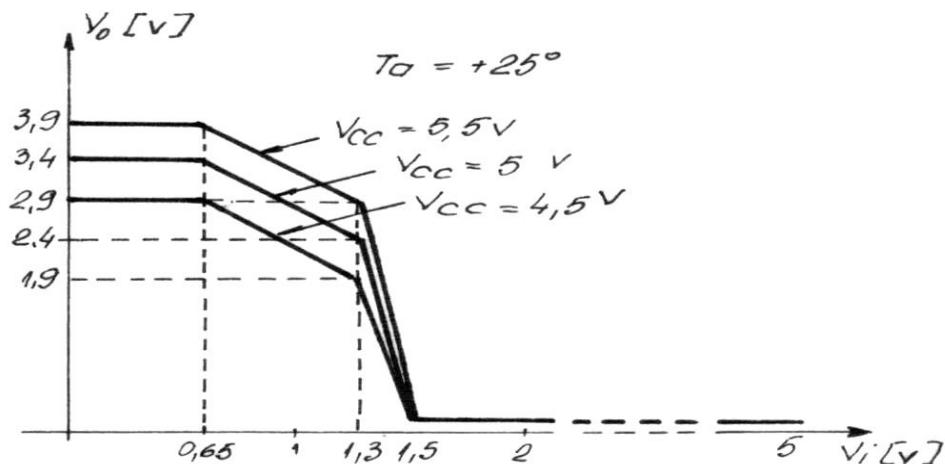


Figura 10.6

În figura 10.7 s-a reprezentat caracteristica statică de transfer dependentă de temperatura de lucru. Pentru exemplificare s-au considerat trei temperaturi de lucru; $+ 125^\circ C$; $+ 25^\circ C$; și $-55^\circ C$. Tensiunea de alimentare s-a considerat constantă $V_{CC} = 5V$. Se poate constata că zona de tranziție se modifică cu modificarea temperaturii de lucru. Modificarea zonei de tranziție se datorează modificării căderilor de tensiune pe joncțiunile tranzistoarelor funcție de temperatura de lucru. Pentru temperaturi de lucru ridicate căderile de tensiune pe joncțiuni scad, iar pentru temperaturi de lucru mai scăzute aceste căderi cresc.

Tensiunile de ieșire și de prag tipice ale unei porți TTL, funcție de tensiunile de alimentare sunt date în tabelul 10.3. Se consideră temperatura de lucru constantă, iar circuitele logice sunt considerate încărcate la maxim ($FE=10$).

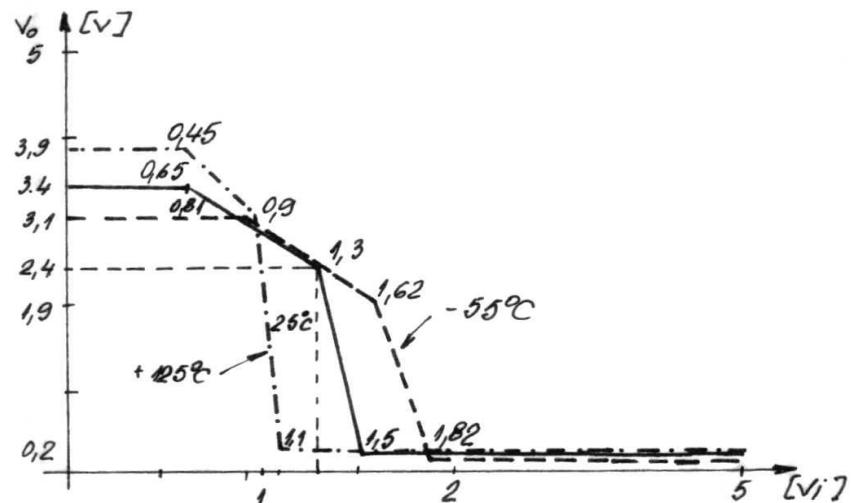


Figura 10.7

Tabelul 10.3

Pentru $T_a = 25^\circ\text{C}$; $\text{FE} = 10$

V_{CC}	4,5 V	4,75 V	5,0 V	5,25 V	5,5 V
V_{OH} [V]	2,6	2,85	3,25	3,35	3,55
V_{OL} [V]	0,33	0,32	0,30	0,30	0,30
V_T [V]	1,28	1,29	1,3	1,32	1,35

Tensiunile de ieșire și de prag tipice ale unei porți TTL, funcție de temperatura ambiantă sunt date în tabelul 10.4. Se consideră tensiunea de alimentare V_{CC} constantă , iar circuitele logice sunt considerate încărcate la maxim ($\text{FE}=10$).

Tabelul 10.4.

Pentru: $V_{CC} = 5 \text{ V}$; $\text{FE} = 10$

Ta	-55°C	0°C	+25°C	+70°C	+ 125°C
V_{OH} [V]	3	3,1	3,25	3,3	35
V_{OL} [V]	0,25	0,29	0,3	0,2'31	0,32
V_T [V]	1,5	1,4	1,3	1,2	1,0

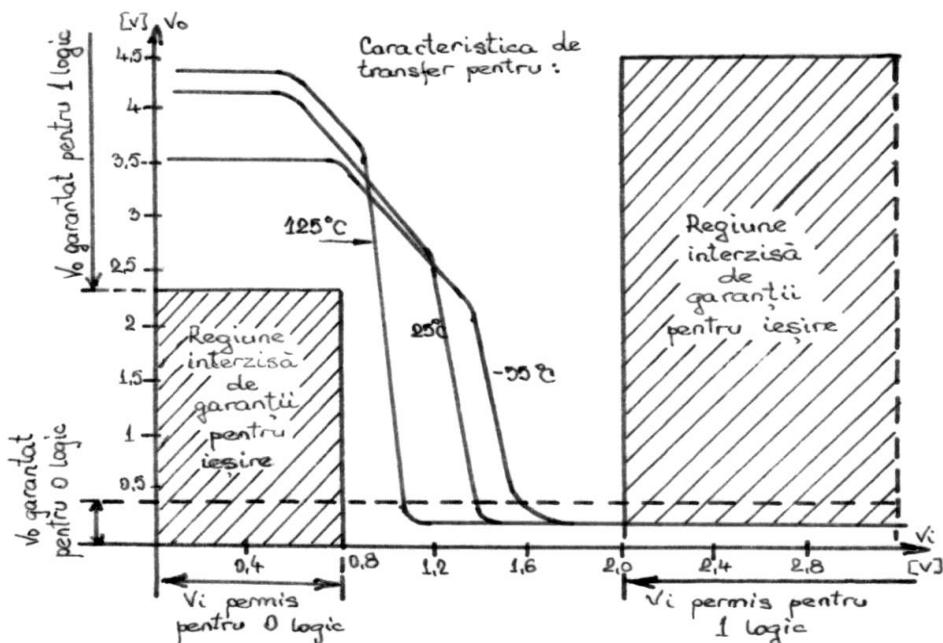


Figura 10.8

Examinarea tabelelor 10.3 și 10.4. pune în evidență faptul că nivelele de tensiune sunt influențate de: temperatura ambiantă, de tensiunea de alimentare și de modul de încărcare a acestora. În afară de condițiile de exploatare mai pot apărea influențe asupra nivelor de tensiune legate de parametrii interni ai dispozitivelor electronice.

Pentru a asigura o funcționare sigură, dispozitivele sunt testate și garantate pentru situația cea mai defavorabilă de lucru. Aceste valori de tensiune sunt garantate pentru un indice al factorului de încărcare la ieșire $FE=10$, în gama temperaturii ambiante și tensiunii de alimentare recomandate.

Valorile specificate în catalog, pentru nivelele de tensiune, determinate pentru cazul cel mai defavorabil de lucru sunt prezentate mai jos:

$$V_{OH\min} = 2,4 \text{ V}; V_{OL\max} = 0,4 \text{ V}; V_{IH\min} = 2,0 \text{ V}; V_{IL\max} = 0,8 \text{ V}$$

În figura 10.8 s-a reprezentat caracteristica statică de transfer cu cele două plaje de tensiune garantate la ieșire respectiv cele două plaje de tensiune admise la intrare. Respectarea plajelor admise la intrare reprezintă cea mai simplă și sigură metodă de funcționare corectă a unui circuit logic. Orice abatere de la prescripțiile admise poate duce la o funcționare necorespunzătoare a sistemului numeric proiectat cu astfel de circuite integrate.

B. Marginea de zgomot

Marginea de zgomot reprezintă valoarea maximă a tensiunii de zgomot, care poate apărea la intrare unui circuit TTL, ce nu afectează valoarea logică de la ieșirea aceluia circuit.

Marginea de zgomot este definită ca diferență între limitele de tensiune garantată pentru stările logice ale unei porți care comandă și tensiunea necesară unui circuit numeric pentru a fi comandat corect. Conform definiției, la orice circuit integrat, marginea de zgomot se definește prin relațiile de mai jos:

$$\begin{aligned} M_L &= V_{IL\ max} - V_{OL\ min} \\ M_H &= V_{OH\ min} - V_{IH\ max} \end{aligned} \quad (10.33)$$

Valorile limită pentru o poartă TTL ale tensiunilor de intrare și ieșire, în cazul cel mai defavorabil sunt: $V_{OL\ max} = 0,4$ V; $V_{OH\ min} = 2,4$ V, $V_{IH\ min} = 2$ V, $V_{IL\ max} = 0,8$ V. Pe baza acestor valori rezultă că $M_L = M_H = 400$ mV. Plaja de 400 mV a funcționării sigure este determinată, de obicei, de marginea de zgomot de curent continuu garantată și este ilustrată în figura 10.22. Motivul principal al alegerii condițiilor de testare este de a garanta utilizatorului de circuite integrate o marjă de lucru absolută sigură.

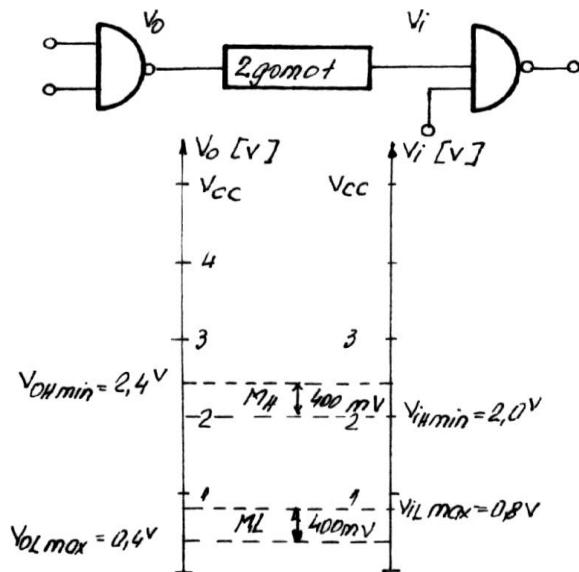


Figura 10.22

În figura 10.22 se reprezintă modul de definire a marginii de zgomot pentru cazul cel mai defavorabil. De exemplu dacă în starea 0 logică în nodul de interconectare, la ieșirea circuitului ce comandă, nu poate avea o valoare superioară lui 0,4V ($V_{OL\ max}$ garantat). Pentru poarta comandată este necesară apariția unei tensiuni de intrare mai mare decât 0,8V ($V_{IL\ max}$ admis). Astfel, este posibil o excursie a tensiunii de zgomot de 400 mV fără ca acesta să se propage prin etajele următoare.

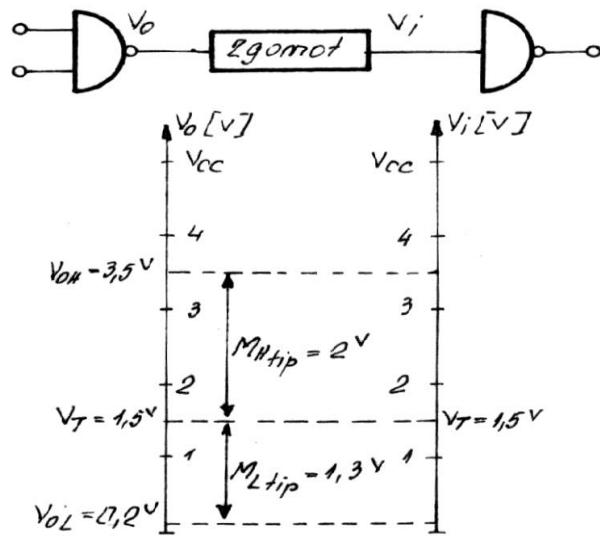


Figura 10.23

În figura 10.23 se prezintă marginea de zgomot pentru un caz particular și anume pentru: $V_{CC}=5V$, $T_a=25^\circ C$. Se constată că pentru acest caz marginea de zgomot este mai mare, deci fiabilitatea sistemului de calcul va fi sporită. Acest lucru este posibil deoarece tensiunea de intrare este comparată cu tensiunea de prag V_T de aproximativ 1,5 V ($T_a = + 25^\circ C$ și $V_{CC} = 5 V$). Nivelul de tensiune la ieșire este de 3,5 V (valoare tipică) în starea 1 logic și 0,2 V în starea 0 logic (figura 10.23). În acest caz valoarea tipică a marginii de zgomot se poate determina ca fiind egală cu:

$$\begin{aligned} M_{Htipică} &= V_{OH} - V_T \quad [V]; \\ M_{Ltipică} &= V_T - V_{OL} \quad [V]. \end{aligned} \quad (10.34)$$

C.Factorul de încărcare

Factorul de încărcare la ieșire, exprimă capacitatea circuitelor de a furniza un curent de comandă, pozitiv sau negativ (conform cu sensuri convenționale), pentru un număr (N) de sarcini unitare selectate.

Sarcina unitară selectată este considerată ca fiind o intrare a unui circuit din aceeași serie, care necesită pentru comanda lui un curent de intrare de o anumită valoare. Acest curent primește, în mod convențional valoarea unitară .

Sarcina unitară sau factorul de intrare este definit atât pentru nivelul logic 1 la intrare, cât și pentru nivelul logic 0 la intrare. La poarta fundamentală TTL sarcina unitară prezintă valorile:

$$FI_L = 1, \text{ atribuit unui curent de intrare } I_{IL} = -1,6 \text{ mA}, \\ FI_H = 1, \text{ atribuit unui curent de intrare } I_{IH} = 40 \mu\text{A}.$$

Se consideră convențional semnul pozitiv curentul absorbit de circuitul integrat și semnul negativ curentul ce este generat de către circuitul integrat, atât pentru curentul de intrare cât și pentru curentul de ieșire. Valorile curenților de intrare trebuie considerate ca valori maxime, iar valorile curenților de ieșire sunt date ca valori minime ce pot fi generate de circuitul integrat.

Curenții de ieșire au valorile de catalog pentru TTL: $I_{OL} = 16 \text{ mA}$, $I_{OH} = -0,8 \text{ mA}$.

Așadar, factorii de încărcare la ieșirea unui circuit integrat TTL sunt exprimați ca raportul dintre curentul de ieșire minim, corespunzător nivelului logic de tensiune corect și curentul de intrare maxim, corespunzător aceluiași nivelului logic de tensiune corect.

$$FE_L = \frac{|I_{OL}|}{|I_{IL}|} = \frac{|16mA|}{|-1,6mA|} = 10; \\ FE_H = \frac{|I_{OH}|}{|I_{IH}|} = \frac{|-0,8mA|}{|0,04mA|} = 20 \quad (10.35)$$

În consecință pentru nivelul logic inferior un circuit integrat TTL poate comanda alte 10 ($FE_L=10$) porți TTL, iar pentru nivelul logic superior poate comanda 20 de intrări TTL ($FE_H=20$). Diferența dintre cele două mărimi se explică prin modul de realizare a intrării porții TTL.

Dacă la intrare se aplică nivelul de tensiune inferior (V_{IL}), curentul de bază al tranzistorului multi-emitor se distribuie uniform prin fiecare joncțiune. Se consideră că acestea sunt identice ca structură. În consecință un circuit integrat TTL ce comandă o poartă TTL va prelua un curent, de la intrarea acestuia, constant. Indiferent de numărul de intrări, ale aceluiași circuit , ce se leagă împreună.

În figurile 10.24 se prezintă sensul curenților de intrare, respectiv ieșire a unei porți TTL, pentru nivelul logic inferior. Se constată că poarta ce comandă este încărcată cu același sarcină(unitară) atât în cazul că comandă o intrare TTL cât și în cazul că trebuie să comande mai

multe intrări TTL ale aceleiași porți TTL. Evident dacă o poartă TTL comandă două sau mai multe porți TTL vor fi percepute două sau mai multe sarcini. Rezultă că pentru nivelul logic inferior pentru calculul factorului de încărcare se vor contoriza doar numărul de porți ce se comandă.

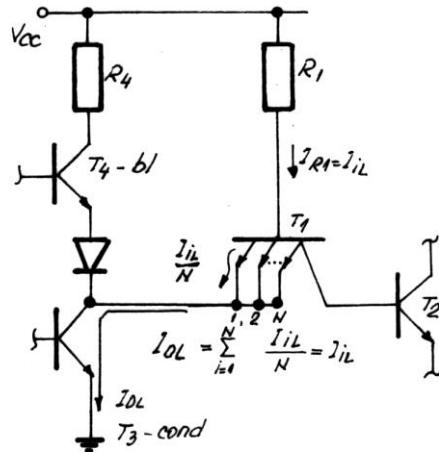


Figura 10.24

Pentru cazul că la intrare se dorește să se fixeze un nivel logic superior (V_{IH}), tranzistorul T_1 se află în regim invers, ceea ce determină ca prin fiecare joncțiune bază-emitor să treacă un curent egal cu : $I_E = \beta_1 I_{B1}$. Având în vedere că β_1 are o valoare foarte mică (0,01 la 0,04), rezultă că I_{B1} poate furniza câte un curent pentru fiecare intrare, de valoare $I_E=I_{IL}$. În acest caz trebuie să fie luate în considerare numărul de intrări ale circuitelor ce se leagă împreună indiferent că sunt din același circuit integrat sau din circuite integrate diferite.

În tabelul 10.5 se prezintă curenții de intrare în cazul conectării a două sau mai multor intrărilor împreună.

Tabelul 10.5

Număr de intrări legate împreună	Curent total absorbit de circuitul ce comandă pentru o poartă standard	
	$I_{IL} = 1.6\text{mA}$	$I_{IH} = 0,040\text{ mA}$
1	$1 \times I_{IL}$	$1 \times I_{IH}$
2	$1 \times I_{IL}$	$2 \times I_{IH}$
3	$1 \times I_{IL}$	$3 \times I_{IH}$
N	$1 \times I_{IL}$	$N \times I_{IH}$

În figura 10.25 se prezintă sensul curenților de intrare respectiv ieșire a unei porți TTL, pentru nivelul logic superior.

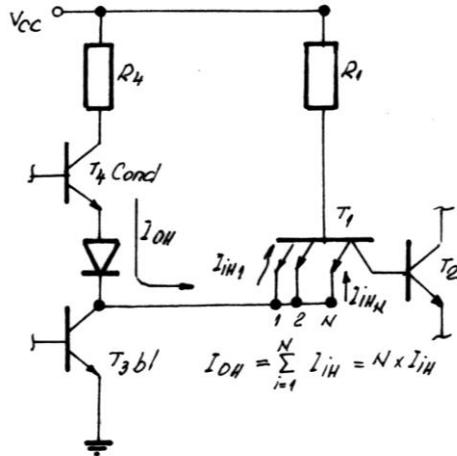


Figura 10.25

Un caz aparte apare când circuitele conectate într-un punct comun fac parte din serii diferite. În această situație problema interconectării a două sau mai multe circuite necesită o analiză particulară pentru fiecare nod de conexiune și anume în fiecare nod curentul de ieșire pentru fiecare nivel logic trebuie să fie mai mare sau egal cu suma curenților de sarcină (intrare).

$$\begin{aligned} I_{OH} &\geq \sum_{j=1}^m I_{IHj} \\ I_{OL} &\geq \sum_{i=1}^n I_{ILi} \end{aligned} \quad (10.36)$$

unde:

m – reprezintă numărul de intrări conectate în nodul respectiv ;

n – reprezintă numărul de porți conectate în nodul respectiv indiferent dacă are una sau mai multe intrări legate împreună.

Rezultă că pentru nivelul superior se vor aduna toți curenții de intrare cu valorile prezentate în catalogul circuitului respectiv, iar pentru nivelul logic inferior se vor însuma câte un singur curent de intrare pentru fiecare poartă.

Numărul de porți ce pot fi conectate într-un nod este dat de numărul minim de porți ce rezultă din cele două relații de mai sus.

Exemplul 10.1 : Presupunem că o poartă TTL din seria standard comandă următoarele circuite: 3 porți SI-NU din seria Schottky (S) cu câte 2 intrări legate împreună; 3 porți SI-NU din seria LS cu patru intrări legate împreună . Se cere să se determine câte porți SI-NU din seria ALS cu trei intrări legate împreună, se mai pot conecta în nodul respectiv.

Cunoscând valoarea curenților de ieșire pentru seria standard: $I_{OH} = 0,8 \text{ mA}$; $I_{OL} = 16 \text{ mA}$, valoarea curenților de intrare pentru seria S: $I_{IL} = 2 \text{ mA}$; $I_{IH} = 50 \mu\text{A}$; pentru seria LS: $I_{IL} = 0,36 \text{ mA}$; $I_{IH} = 20 \mu\text{A}$, respectiv pentru seria ALS: $I_{IL} = 0,4 \text{ mA}$; $I_{IH} = 20 \mu\text{A}$, vom putea determina numărul de porți ce mai pot fi conectate în nodul respectiv conform celor două relații de mai sus:

Pentru cazul când în nod se găsește nivel logic superior, se vor ține cont de toate intrările legate în nodul respectiv

$$I_{OH} \geq (3 \text{ porți} \times 2 \text{ intrări}) \cdot I_{IH1} + (3 \text{ porți} \times 4 \text{ intrări}) \cdot I_{IH2} + (N_1 \text{ porți} \times 3 \text{ intrări}) \cdot I_{IH3}$$

înlocuind avem:

$$I_{OH} \geq 3 \times 2 \times 50 \mu A + 3 \times 4 \times 20 \mu A + N_1 \times 3 \times 20 \mu A$$

sau :

$$800 \mu A \geq 300 \mu A + 240 \mu A + N_1 \times 3 \times 20 \mu A$$

de unde se poate determina numărul de intrări ce mai pot fi comandate corect în nodul respectiv :

$$N_1 \leq \frac{800 - (300 + 240)}{60} = 4,3$$

Pentru nivelul logic inferior, indiferent de numărul de intrări conectate împreună se vor ține cont doar de numărul de circuite integrate.

$$I_{OL} \geq 3 \text{ porți. } I_{IL1} + 3 \text{ porți } I_{IL2} + N_2 \text{ porți } I_{IL3}$$

sau :

$$16 mA \geq 3 \cdot 2 mA + 3 \cdot 0,36 mA + N_2 \cdot 0,4 mA$$

în continuare se determină numărul de circuite ce pot fi conectate în nodul respectiv :

$$N_2 = \frac{16 - (6 + 1,08)}{0,4} = 22,3$$

rezultă că numărul maxim de porți ce mai pot fi plasate în modul respectiv este:

$N = \min(N_1; N_2)$ este de 4 porți din seria ALS ce pot totaliza un număr maxim de 22 intrări.

Pentru cazul nostru porțile sunt cu 3 intrări, rămânând o rezervă de: $0,3 \times 60 \mu A = 18 \mu A$ ce poate fi utilizată la comanda altei sarcini.

Prin interconectarea unui număr mai mare circuite decât cel permis de factorul de încărcare pot fi afectați mai mulți parametri simultan:

- poarta(circuitul integrat) ce comandă nu mai poate asigura curentul de sarcină necesar, ce conduce conform caracteristicii de ieșire la degradarea nivelului logic furnizat(potențial mai mare pentru nivelul logic inferior, respectiv un potențial mai mic pentru nivelul logic superior)
- degradarea nivelelor logice conduce la scăderea marginii de zgromot, și implicit la scăderea siguranței în funcționare.

Acest lucru rezultă din analiza caracteristicilor de ieșire pentru cele două nivele logice . Din cele două caracteristici se poate constata că o poartă TTL poate furniza un curent mai mare la ieșire, dar acest lucru se obține în detrimentul degradării nivelelor logice și deci a marginii de zgromot.

O altă consecință a forțării unui curent de ieșire mai mare decât cel recomandat în catalog îl constituie faptul că pentru nivelul logic inferior la ieșirea porții rezultă că tranzistorul T_3 ce se găsește în regim saturat, poate genera un curent de colector foarte mare (mai mare de 50 mA), ceea ce face ca dreapta de sarcină să prezinte o pantă ce tinde spre infinit (figura 10.18). În această situație punctul de funcționare al tranzistorului T_3 se deplasează spre o tensiune de ieșire de V_{CC} , care la rândul său conduce implicit la creșterea puterii disipate ale acestui tranzistor. În cazul circuitelor integrate puterea maximă disipată de un tranzistor TTL nu este mai mare de 25 ÷ 50 mW. Rezultă că o creștere a curentului de ieșire, pentru nivelul inferior, poate duce la distrugerea tranzistorului T_3 , prin supraîncălzire. Trebuie arătat că distrugerea se poate produce și în cazul unor creșteri momentane a puterii disipate.

Rezultă că orice creștere a curentului de ieșire pentru nivelul logic inferior sau forțării unui potențial la ieșire, când ieșirea este pe "0" logic, mai mare $V_{OL\ max}$ duce la distrugerea

tranzistorului T_3 de la ieșirea porții TTL, deci implicit la distrugerea porții respective. Această distrugere are loc și pentru creșteri accidentale de durată foarte scurtă ($10 \div 20$ ns).

Pentru nivelul logic superior la ieșire, distrugerea tranzistorului T_4 nu are loc, deoarece acest tranzistor este protejat de către rezistența $R_4 = 130 \Omega$. Și în acest caz, dacă la ieșire se forțează un potențial diferit de cel oferit de circuitul integrat, pot apărea curenți relativ mari ($I_{os}=55mA$), dar limitați ca valoare de către rezistența R_4 . Această particularitate poate fi exploataată în testarea circuitelor integrate fără întreruperea conexiunilor cu circuitele vecine (cablajul). Testarea se poate face fie static, fie dinamic.

D Timpul de propagare.

Timpul de propagare constituie un parametru dinamic. Fiind unul dintre cei mai importanți parametrii, împreună cu puterea consumată de circuitele integrate. Frecvent se utilizează produsul putere-timp de propagare mediu pentru a exprima calitatea globală a circuitului integrat. Produsul celor doi parametrii se numește factor de calitate și se exprimă în joule.

$$F_C = P_{CC} \cdot t_{pd} [pj] \quad (10.48)$$

Analiza timpului de propagare prezintă unele dificultăți datorată aprecierii valorice a mărimilor de ieșire (tensiune, curent, impedanță). În acest sens se amintesc următoarele: caracteristicile de ieșire : $V_{OH} = f(I_{OH})$ respectiv $V_{OL} = f(V_{OL})$ au o exprimare neliniară, iar stabilirea punctului de funcționare pe cele două caracteristici, în regim dinamic devine dificil de apreciat. În acest sens, din caracteristica de ieșire $V_{OH} = f(I_{OH})$, se poate constata că impedanța de ieșire Z_{OH} se modifică de la 80 la 5000 Ω având o valoare tipică de $300 \div 400 \Omega$ pentru $V_{OH} = 2,4V$. Bineînțeles valorile exprimate mai sus se referă la situația când tranzistorul T_4 este în conducție, iar tranzistorul T_3 este blocat.

O situație similară se întâlnește și pentru nivelul logic inferior, unde impedanța de ieșire Z_{OL} poate avea valori cuprinse între $10 \div 400 \Omega$. Si în acest caz s-a considerat că T_3 este în conducție și T_4 blocat.

Analiza celor doi timpi de propagare o vom face considerând că circuitul integrat s-a echivalat cu un circuit RC – trece jos unde capacitatea va fi considerată capacitatea parazită de la ieșire, iar rezistența va fi considerată impedanța de ieșire a circuitului Z_{OH} respectiv Z_{OL} . Se mai presupune că timpul de ridicare, t_r , și coborâre, t_c , prezintă valorile recomandate în catalog și anume $t_r = t_c = 10 \text{ ns}$.

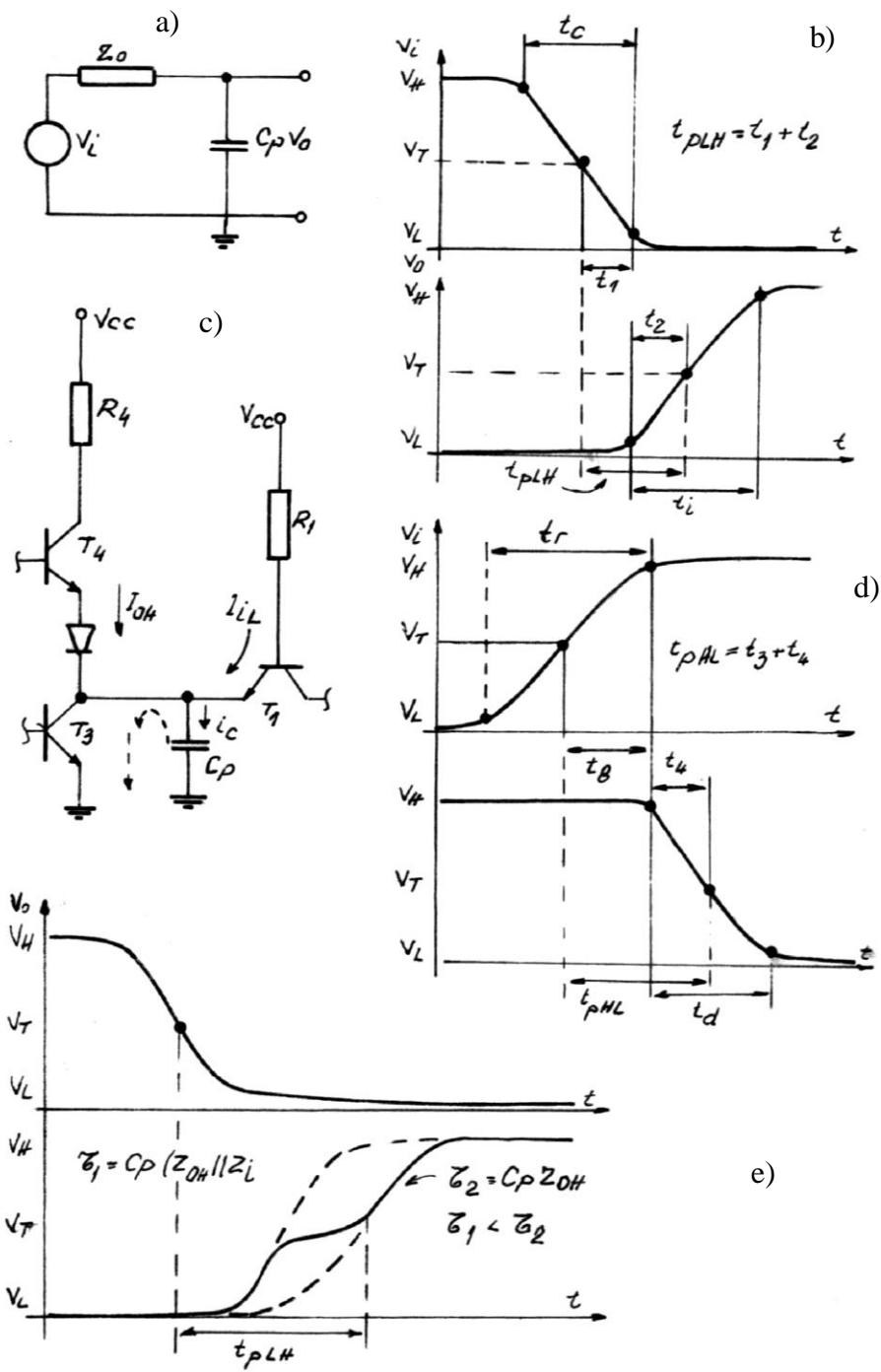


Figura 10.38

Se va încerca o analiză separată pentru cei doi timpi de propagare, prezentând unele particularități.

Pentru t_{PLH} (figura 10.38.b) cunoscând valoarea timpului de cădere a semnalului de intrare de 10 ns se poate determina cu aproximatie constantă de timp a semnalului de intrare;

$$t_c = \tau_{ic} \ln \frac{V_{i(\infty)} - V_{i(o)}}{V_{i(\infty)} - V_{i(tc)}} = \tau_{ic} \ln \frac{0 - V_H}{0 - V_L} = 10 \text{ ns} \quad (10.49)$$

pentru $V_H = 3,5^v$ și $V_L = 0,2^v$ rezultă că: $\tau_{ic} \approx 4 \text{ ns}$

În acest caz componenta t_1 se poate determina cu aproximatie:

$$t_1 = \tau_{ic} \ln \frac{V_{i(oo)} - V_T}{V_{i(oo)} - V_L} = \tau_{ic} \ln \frac{0 - 1,5}{0 - 0,2} = 1,9 \tau_{ic} = 7,6 \text{ ns} \quad (10.50)$$

Timpul de încărcare a capacității parazite se determină ca fiind:

$$t_i = Z_{OH} \cdot C_p \ln \frac{V_{o(oo)} - V_{o(o)}}{V_{o(oo)} - V_{o(ti)}} = Z_{OH} C_p \ln \frac{V_{CC} - V_L}{V_{CC} - V_H} \quad (10.51)$$

Pentru: $C_p = 20 \text{ pF}$ și pentru Z_{OH} luându-se o valoare medie de 400Ω se obține:
 $t_i = 400 \cdot 20 \cdot 10^{-12} \cdot 1,2 = 10 \text{ ns}$.

Aici se impun unele observații referitoare la modul de încărcare a capacității parazite și anume:

Inițial capacitatea C_p fiind descărcată, are tendința de a menține (prin încărcare lentă) potențialul de la ieșire, un interval de timp, la un nivel scăzut sub valoarea tensiunii de prag. Analizând caracteristica de ieșire $V_{OH} = f(I_{OL})$ și $I_I = f(V_I)$ se constată că pe tot intervalul de timp cât tensiunea de ieșire este menținută la o valoare scăzută atât tranzistorul T_4 cât și tranzistorul T_1 a porții următoare (), vor genera un curent relativ mare care duce la încărcarea rapidă în prima fază a capacității. Din punct de vedere electric se poate considera că impedanța de ieșire Z_{OH} se pune în paralel cu impedanța de intrare a sarcinii, Z_i . Se poate constata că dacă sunt mai multe porți comandate va rezulta o constantă mai mică; (figura 10.38.c)

$$\frac{1}{Z_e} = \left(\frac{1}{Z_{OH}} + \frac{1}{Z_i1} + \frac{1}{Z_i2} + \dots + \frac{1}{Z_{in}} \right) \quad \text{și deci } \tau_{i1} = C_p \cdot Z_e \quad (10.52)$$

Pentru o tensiune la ieșire mai mare de tensiunea de prag V_T , tranzistorul T_1 (figura 10.38.c) trece în regim invers, iar pe de altă parte curentul de ieșire scade semnificativ de la 40 mA la 0,8 mA, ceea ce duce la modificarea constantei de încărcare; $\tau_{i2} = C_p \cdot Z_{OH}$, lucru exprimat atât grafic (figura 10.38.e) cât și verificat practic. Schimbarea pantei de încărcare este cu atât mai evidentă cu cât diferența între τ_{i1} și τ_{i2} este mai mare.

Durata t_2 se poate determina cu relația:

$$t_2 = Z_{OH} C_p \ln \frac{V_{CC} - V_L}{V_{CC} - V_T} = 2,4 \text{ ns} \quad (10.53)$$

Rezultă că $t_{PLH} = t_1 + t_2 = 7,6 + 2,4 = 10 \text{ ns}$, valoare apropiată de cea din catalog. Față de această valoare medie a timpului t_{PLH} în catalogul de circuite integrate se pot exprima și valori limită în funcție de o serie de factori cum ar fi: temperatura de lucru, tensiunea de alimentare, parametrii dispozitivelor electronice care pot afecta impedanța de ieșire.

Același rezultat s-ar obține dacă se apelează la relația:

$$t_i = C_p \frac{du}{di} = C_p \frac{V_H - V_L}{I_{OH}} \quad (10.54)$$

unde se poate constata că pentru valori extreme ale lui I_{OH} se obține valori extreme ale timpului de încărcare, t_i .

Pentru $I_{OH} = 0,8 \text{ mA}$, se obține un timp de $t_i = 82,5 \text{ ns}$, iar pentru $I_{OH} = 40 \text{ mA}$ rezultă $t_i = 1,7 \text{ ns}$. Bineînțeles luând o valoare medie mai aproape de realitate și anume punctul în care tranzistorul T_4 se găsește la limita dintre regimul saturat și activ; $I_{OH} = 7 \text{ mA}$ se obține $t_i = 9,5 \text{ ns}$ valoare comparativă cu cea obținută mai înainte, relația 10.51.

Ca o privire de ansamblu se poate spune că tranzistorul T_4 are un rol hotărâtor în stabilirea valorii timpului de încărcare a capacității parazite de ieșire și deci a timpului de propagare, t_{PLH} .

Pentru determinarea timpului de propagare t_{PHL} (figura 10.38.d) se va stabili inițial valoarea constantă de timp de ridicare a semnalului de intrare dacă acest lucru nu este cunoscut:

$$t_r = \tau_{ir} \cdot \ln \frac{V_{i(oo)} - V_{i(o)}}{V_{i(oo)} - V_{i(tr)}} = \tau_{ir} \cdot \ln \frac{V_{CC} - V_L}{V_{CC} - V_H} = 1,2\tau_{ir} = 10 \text{ ns} \quad (10.55)$$

Rezultă că τ_{ir} are o valoare aproximativă de 8 ns. În acest caz:

$$t_3 = \tau_{ir} \cdot \ln \frac{V_{i(oo)} - V_T}{V_{i(oo)} - V_H} = 0,9\tau_{ir} = 7,2 \text{ ns} \quad (10.56)$$

Durata de descărcare a capacității parazite se determină cu relația:

$$t_d = Z_{OL} \cdot C_p \cdot \ln \frac{V_{o(oo)} - V_{o(o)}}{V_{o(oo)} - V_{o(td)}} = Z_{OL} C_p \cdot l_n \frac{0 - V_H}{0 - V_L} = 2,9 Z_{OL} \cdot C_p \quad (10.57)$$

Dacă se adoptă o impedanță medie de $Z_{OL} = 50 \Omega$ și pentru $C_p = 20 \text{ pF}$ rezultă că $t_d = 3 \text{ ns}$.

$$t_4 = Z_{OL} \cdot C_p \cdot \ln \frac{0 - V_H}{0 - V_T} = 0,9 Z_{OL} \cdot C_p = 1 \text{ ns}$$

Astfel: $t_{PHL} = 7,2 + 1 = 8,2 \text{ ns}$

Timpul de propagare mediu va avea valoarea :

$$t_{pd} = \frac{t_{PHL} + t_{PLH}}{2} \quad (10.58)$$

Se consideră un timp de propagare mediu pentru seria standard: $t_{pd} = 10 \text{ ns}$.

În acest caz factorul de calitate este:

$$F_c = P_{cc} \cdot t_{pd} = 10 \cdot 10^{-3} \cdot 10 \cdot 10^{-9} = 100 \text{ pj}$$

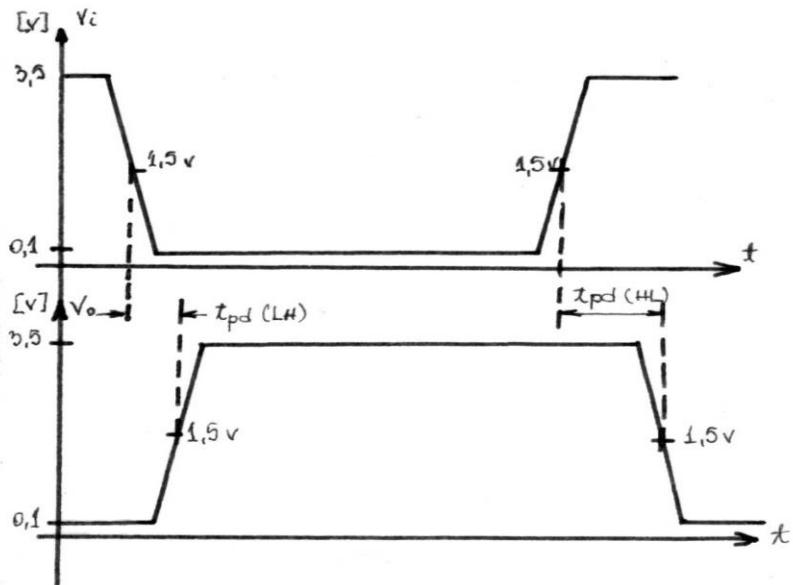


Figura 10.39

În figura 10.39 se arată modul de definire a celor doi timpi de propagare, care au valori medii furnizate în foile de catalog de: $t_{PHL} = 8$ ns, respectiv $t_{PLH} = 10$ ns.

Cum s-a arătat timpii de propagare depind de temperatura de lucru a circuitului integrat, de tensiunea de alimentare și de sarcina capacitivă de la ieșirea circuitului integrat. Influența cea mai mare este produsă de sarcina capacitivă deoarece determină creșterea constantei de timp de încărcare, respectiv descărcare, ceea ce conduce în mod automat la creșterea timpilor de propagare. O consecință imediată a acestui fenomen constă în imposibilitatea funcționării circuitului la frecvențe ridicate.

Capacitatea parazită crește cu creșterea lungimii firelor de interconexiune ca o consecință a acestei afirmații se vor lua toate măsurile tehnologice pentru a scădea numărul de interconexiuni de lungime mai mare de 15 cm pentru familia de circuite integrate TTL.

Prin creșterea gradului de integrare distanțele dintre componente(circuite integrate) se vor micșora, ceea conduce la scăderea capacitaților parazite și evident la creșterea frecvenței de lucru.

Creșterea capacitații parazite, de la ieșirea unui circuit integrat, pot avea și alte efecte secundare, cum ar fi apropierea nivelelor logice de zona de tranziție, în special nivelul logic superior, care va conduce la scăderea imunității la zgomot, cu consecințele corespunzătoare. O situație deosebit de gravă se va întâlni în cazul circuitelor secvențiale (cu reacție) la care scăderea nivelului logic superior ar putea duce la schimbarea stării circuitului prin calea de reacție ieșire-intrare, ceea ce poate conduce la dis-funcționalități în sistemele numerice.

Cum s-a arătat, performanțele superioare ale porților TTL se obțin, în mare măsură, existenței circuitului în contra-timp, format din tranzistoarele T_3 și T_4 și a etajului său de comandă format din tranzistorul T_2 , rezistențele R_2 și R_3 .

Circuitul de ieșire a porților TTL contribuie atât la realizarea unor timpi de propagare de valoare relativ mici, cât și la creșterea imunității la perturbații a porții. Rezistența la ieșire a unui circuit logic integrat de tip TTL variază între $10 - 12\Omega$, pentru nivelul logic inferior și

între 70 – 100 Ω pentru nivelul logic superior. Aceasta permite amortizarea rapidă a perturbațiilor dinamice.

E Puterea disipată

Puterea totală consumată de un circuit integrat este constituită din puterea consumată în regim static(P_{CC}) cât și în regim de comutare. Puterea consumată în regim dinamic are două componente: puterea consumată încărcării capacităților parazite(P_D) și puterea consumată în regimul tranzistoriu(P_{DS}).

$$P = P_{CC} + P_D + P_{DS} \quad (10.37)$$

Cele trei componente au ponderi diferite în funcție de frecvența de lucru a circuitului integrat.

Puterea disipată în regim static depinde de curentul absorbit de circuitul logic de la sursa de alimentare atunci când la ieșire este nivel logic superior (I_{CCH}), respectiv când la ieșire este nivel logic inferior (I_{CCL}).

❖ Puterea statică

Puterea disipată în regim static depinde de curentul absorbit de circuitul logic de la sursa de alimentare atunci când la ieșire este nivel logic superior (I_{CCH}), respectiv când la ieșire este nivel logic inferior (I_{CCL}).

Consumul unei porți, în regim static, se definește pentru un factor de umplere a semnalului de intrare de 50% și la o frecvență suficient de mică pentru ca efectul de creștere a consumului datorat încărcării și descărcării capacității parazite de sarcină să fie neglijabil.

În condițiile arătate se definește puterea statică pe baza relației de mai jos:

$$P_{CC} = \frac{I_{CCH} + I_{CCL}}{2} \cdot V_{CC} \quad (10.38)$$

În cazul că la ieșire este $V_O = V_{OH}$ din figura 8.26 se poate determina curentul I_{CCH}

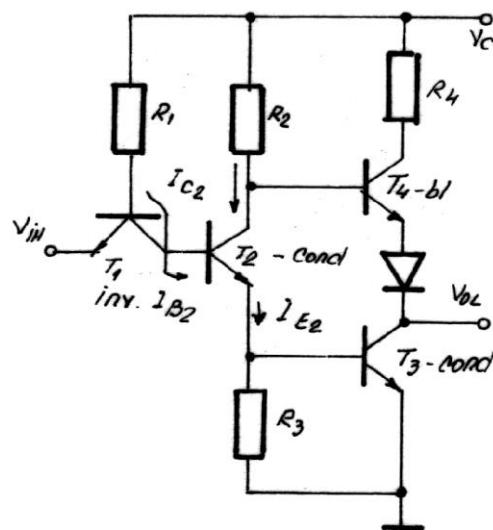
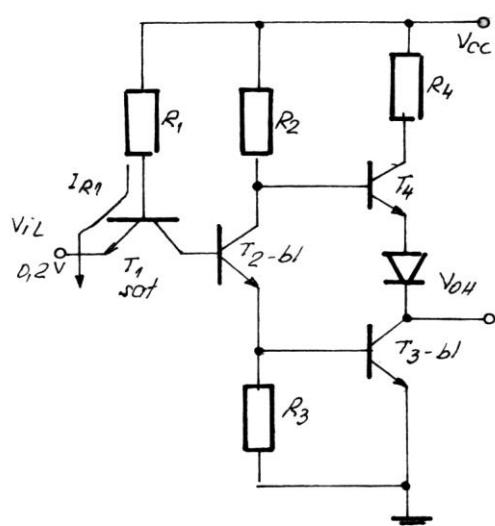


Figura
10.26
Figura
10.27

Se
ține
cont
că
la
intrare

este nivel logic inferior($V_{IL} = 0,2V$) și cele patru tranzistoare au următorul regim de funcționare: tranzistorul T_1 este în regim saturat, T_2 și T_3 sunt în regim blocat, iar T_4 este în regim activ. În acest caz singurul curent ce se poate închide de la sursa de alimentare spre masă este curentul I_{R1}

$$I_{CCH} = I_{R1} = \frac{V_{CC} - V_{BL}}{R_1} = \frac{5 - 0,95}{4 \cdot 10^3} = 1mA \quad (10.39)$$

Pentru: $V_{CC} = 5 V$; $V_{IL} = 0,2 V$; $V_{BE} = 0,75 V$; $R_1 = 4 K\Omega$.

Pentru $V_O=V_{OL}$ din figura 10.27 se poate constata că tranzistorul T_4 este blocat, T_1 este în regim invers, iar T_2 și T_3 sunt în regim saturat, ceea ce conduce la concluzia că :

$$I_{CCL} = I_{E2} = I_{C2} + I_{B2} = \frac{V_{CC} - V_{C2}}{R_2} + \frac{V_{CC} - V_{BL}}{R_1} = \frac{5 - 0,95}{1,6 \cdot 10^3} + \frac{5 - 2,25}{4 \cdot 10^3} = 2,5mA + 0,7mA = 3,2mA \quad (10.40)$$

deci pentru $I_{CCH}=1mA$ și $I_{CCL}=3mA$ (s-a rotunjit) se obține un consum de la sursa de alimentare de:

$$P_{CC} = \frac{1mA + 3mA}{2} \cdot 5V = 10mW$$

Și care reprezintă puterea statică consumată de o poartă TTL.

❖ Puterea dinamică

Puterea dinamică se definește ca energia necesară încărcării capacității parazite de la ieșire circuitului integrat și este dată de relația:

$$P_D = C_P \cdot V_{CC}^2 \cdot F$$

În general puterea dinamică este independentă de tehnologia de fabricare a circuitelor integrate. Ea depinde doar de pătratul tensiunii de alimentare de frecvență de lucru a circuitului integrat și de valoarea capacității parazite de la ieșirea circuitului integrat. Cum tensiunea de intrare la circuitele integrate TTL este fixă(sunt admise toleranțe de +/-10%), iar frecvența de lucru este un parametru specific regimului de lucru, rezultă că singurul parametru asupra căruia se poate acționa este capacitatea parazită.

Pentru $C_p = 15 pF$; $V_{CC} = 5 V$; $f = 1 MHz$ se obține: $P_D = 15 \cdot 10^{12} \cdot 25 \cdot 10^6 = 0,375mV$.

Pentru o frecvență de $20 MHz$ se obține $P_D = 7,5 mW$ ceea ce conduce la aproape o dublare a puterii față de puterea consumată în regim static. Mai mult, se constată că puterea este dependentă de sarcina capacativă.

❖ Puterea dinamică suplimentară

În afară de cele două componente ale puterii, la familia TTL, mai trebuie luată în evidență o putere dinamice suplimentare, datorată conduceției simultane a tranzistoarelor T_3 și T_4 din circuitul de ieșire a porții. Cele două tranzistoare au regimuri de funcționare în contra timp. Pe durata tranzitiei, datorită faptului că cele două dispozitive nu sunt comutatoare ideale, cât și datorită comutării la momente de timp diferite (ordinul ns), pot exista intervale de timp când cele două tranzistoare să fie simultan în conducție.

Reprezentând variația curentului consumat de poartă (I_{CC}) funcție de tensiunea de intrare (figura 10.28) se constată apariția unui curent suplimentar mare în intervalul de tensiune de intrare de 1,3 V la 1,5 V. Interval în care au loc procesele tranzitorii. În acest interval, al tensiunii de intrare, atât tranzistorul T_3 cât și tranzistorul T_4 pot fi în conducție simultan. În această zonă singurul dispozitiv ce limitează curentul prin tranzistoarele T_3 și T_4 este rezistența R_4 de 130Ω . Astfel valoarea maximă a curentului I_{CC} poate fi determinată cu relația:

$$I_{CC\ max.} = \frac{V_{CC} - V_{CE4} - V_D - V_{CE3}}{R_4} \quad (10.41)$$

Pentru cazul cel mai defavorabil : $V_{CC} = 5 V$; $V_{CE4} = V_{CE3} = 0,2 V$; $V_D = 0,75 V$ se obține un curent de :

$$I_{CCmax} = \frac{5 - 0,2 - 0,75 - 0,2}{130} = 30mA$$

În figura 10.28.a se reprezintă modul de variație a curentului absorbit de la sursa de alimentare, V_{CC} funcție de tensiunea de intrare. Curentul I_{CC} este comparat și cu caracteristica statică de transfer (figura 10.28.a).

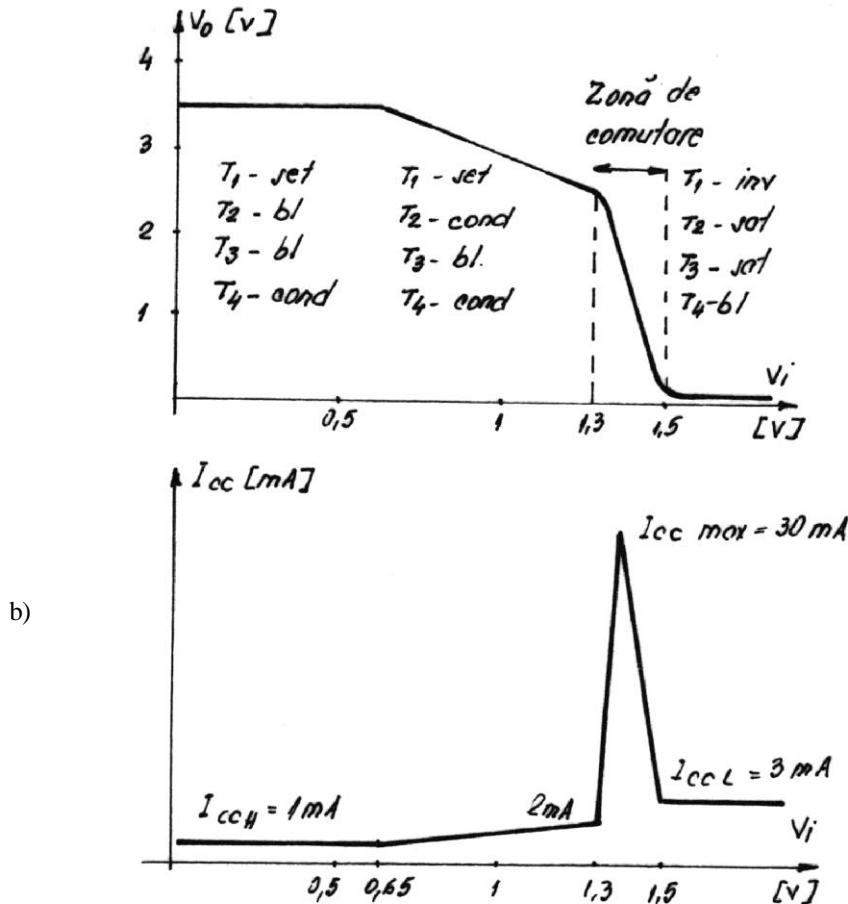


Figura 10.28

În practică curentul I_{CC} nu prezintă valori maxime pentru cele două tranziții ale porții, acest lucru se datorează modului diferit de comutare al tranzistoarelor T_3 și T_4 . Pentru înțelegerea fenomenului se vor analiza, pe rând cele două cazuri, de comutare a tranzistoarelor ce lucrează în contra timp.

• **Cazul a): Vo inițial pe nivel superior**

a)

În cazul comutării porții la ieșire de la nivelul logic superior la nivelul logic inferior (figura 10.29) cele două tranzistoare sunt în starea: T_3 blocat și T_4 în regiunea normală de conducție. Presupunând că timpii de ridicare și coborâre a tranzistoarelor T_3 și T_4 sunt aproximativ constanți($tr = tc = t_2 - t_1$).

Primele două diagrame de timp, din figura 10.29, sunt ridicate pentru cele două tranzistoare T_3 și T_4 , considerate că funcționează independent una față de celalaltă. Când un tranzistor este blocat prin el se închide un curent maxim de colector rezidual(I_{CO}). În conducție prin tranzistor se închide un curent de colector, a cărui valoare o neglijăm pe moment.

Diagrama a treia de timp ia în calcul interacțiunea între cele două tranzistoare, T_3 și T_4 . În acest caz curentul maxim ce se poate închide pe circuitul de ieșire este minimul rezultat din diagramele de timp menționate mai sus. Dacă un tranzistor este blocat în mod normal, prin circuitul de ieșire, curentul este I_{CO} . Pe intervalul de timp cât are loc tranziția($t_2 - t_1$) se obține un curent maxim la mijlocul intervalului de timp. Va rezulta că prin cele două tranzistoare va trece un curent suplimentar I_{CC} ce va avea o valoare aproximativ jumătate din valoarea maximă care s-ar putea închide prin ele(aproximativ $\frac{1}{2}$ din I_{CCmax}).

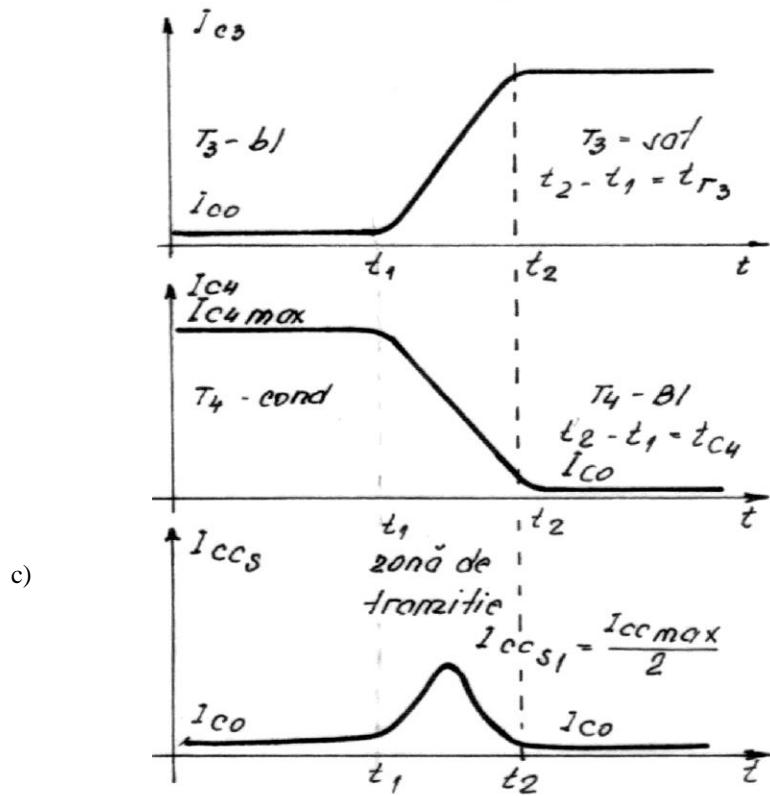


Figura 10.29

- **Cazul b): Vo inițial pe nivel inferior**

Pentru situația în care poarta comută de la nivelul logic inferior la nivelul logic superior, la ieșire (figura 10.30), tranzistorul T_4 este inițial blocat iar tranzistorul T_3 este saturat. În momentul comutării, tranzistorului T_4 intră mai repede în conducție decât se blochează tranzistorul T_3 . Acest lucru este determinat de timpului suplimentar de eliminare a sarcinilor din baza tranzistorului T_3 saturat, ceea ce face ca blocarea acestuia să fie întârziată cu timpul de saturare a lui. Datorită acestei întârzieri curentul I_{CC} suplimentar poate crește până la o valoare, ce este limitată doar de rezistența R_4 . Acest curent s-a notat cu $I_{CC\text{max}}$. Dacă se presupune că timpul de deblocare a lui T_4 este comparabil cu timpul de saturare al tranzistorului T_3 , ceea ce este posibil, curentul $I_{CC\text{max}}$ va avea valoarea specificată în figura 10.30.

Variația curentului de colector prin tranzistoarele T_3 și T_4 considerate că funcționează independente sunt reprezentate în diagramele de timp unu și doi din figura 10.30.

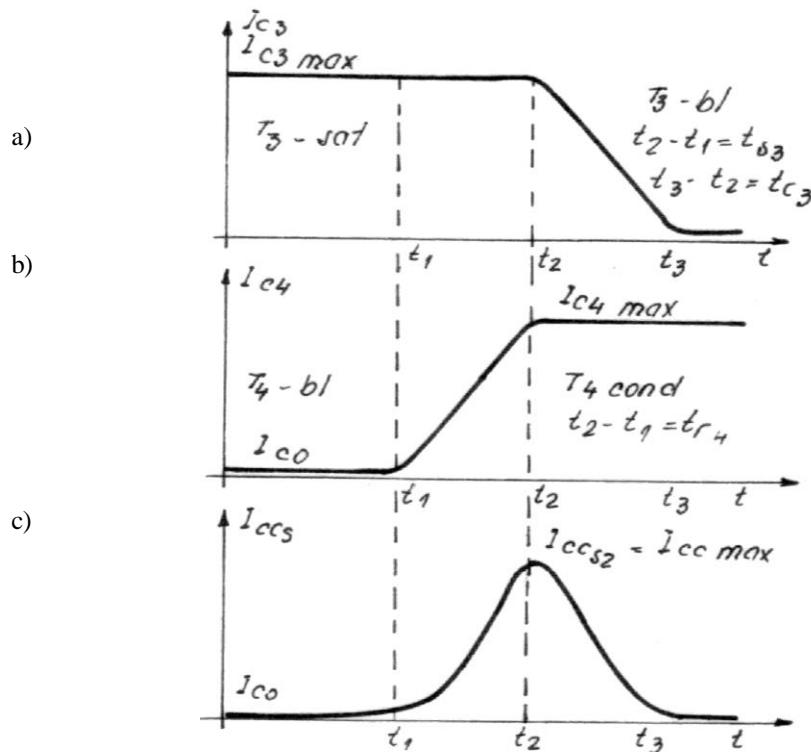


Figura 10.30

Curentul I_{CCS} comun prin cele două tranzistoare ce sunt legate în serie, se prezintă în diagrama a treia a figurii 10.30. Valoarea maximă a acestui curent poate atinge valoarea $I_{CC\max}$.

Exprimând variația curentului I_{CC} în timp (figura 10.31.b) având ca reper variația în timp a tensiunii de ieșire (figura 10.31.a), prin integrare se obține puterea dinamică suplimentară.

$$P_{DS} = V_{CC} \left(\frac{I_{CC\max}}{2 \cdot 2} \cdot \frac{tc}{T} + \frac{I_{CC\max}}{2} \cdot \frac{tr}{T} \right) \quad (10.42)$$

unde:

T este perioada de repetiție a semnalului de la ieșirea porții;

tc și tr reprezintă timpul de cădere respectiv de coborâre a semnalului de la ieșirea porții.

Pentru $V_{CC} = 5 V$; $I_{CC\max} = 30 mA$; $tc = tr = 10 ns$ și $F = 1 MHz$ se obține $P_{DS} = 1,125 mW$, iar pentru o frecvență de $20 MHz$ se obține un consum suplimentar de $22,5 mW$.

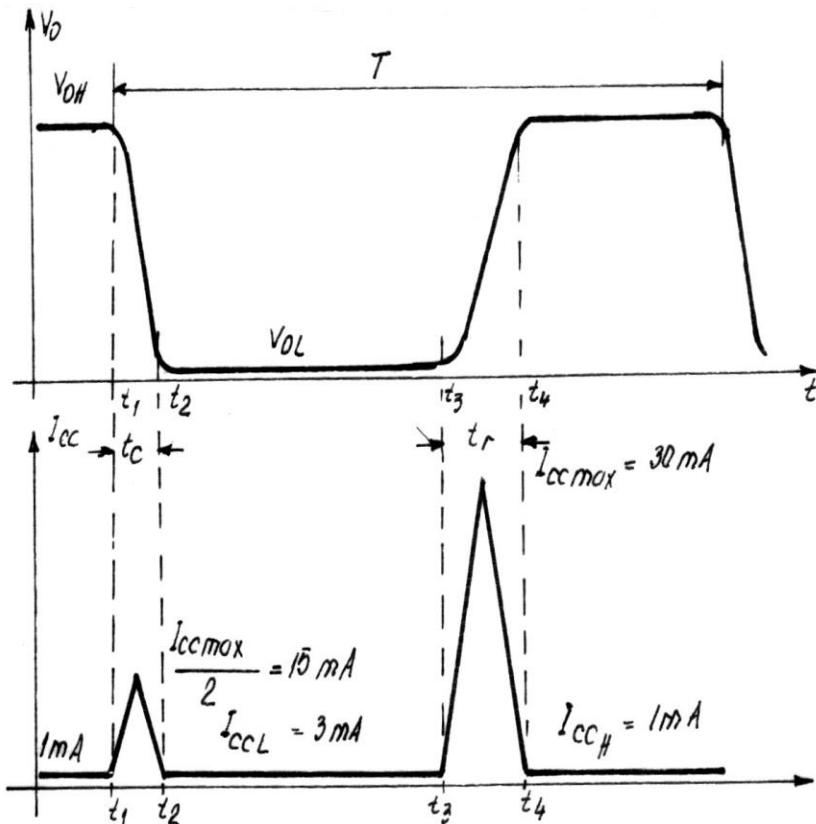


Figura 10.31

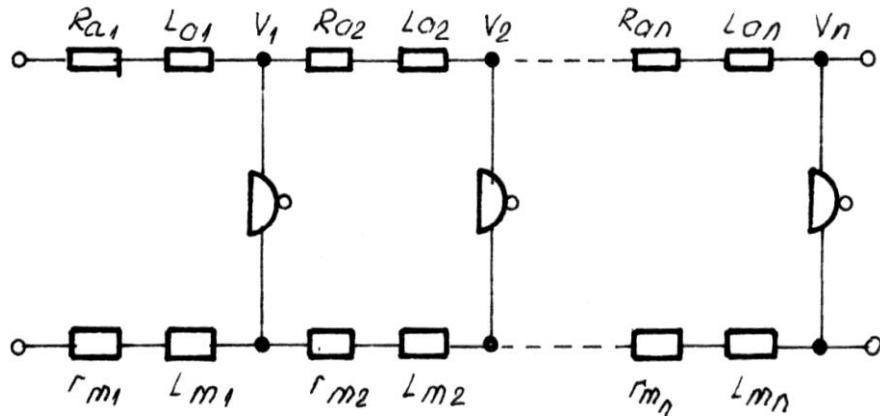
Apariția unor curenți de alimentare I_{CC} suplimentari poate pune o serie de probleme legate de înrăutățirea imunității la perturbație a unui circuit logic.

10.2.7. Influența zgomotelor pe barele de alimentare

În acest sens dacă două sau mai multe circuite sunt legate la bara de masă comună, respectiv la bara de alimentare comună, V_{CC} , tensiunea din punctul de alimentare a fiecărui

circuit depinde de curentul de alimentare a celorlalte circuite. În fiecare caz se produc cuplaje galvanice prin impedanțe comune.

Datorită curentului preluat de la sursa de alimentare (I_{CC} suplimentar), accentuat și de curenții de încărcare și descărcare a capacităților parazite, apar variații ale tensiunii pe barele de alimentare. Barele de alimentare nu pot fi considerate impedanțe perfect nule. Situația reală, din



punct de vedere electric, a celor două bare de alimentare a circuitelor integrate este redată în figura 8.32, unde o bară de alimentare (V_{CC} sau masa) au fost echivalente printr-o rezistență și inductanță distribuite.

Figura 10.32

În figura 10.32 se prezintă structura echivalentă, simplificată, a conectării circuitelor integrate la barele de alimentare.

Fiecare 1 cm de traseu imprimat creează o inductanță echivalentă de 1-10 nH în acest caz tensiunile electromotoare induse de primul circuit logic P_1 în punctul V_2 poate fi exprimat prin relația:

$$U_{e2} = -L \frac{di}{dt} \quad (10.43)$$

Exemplu: Presupunând că distanța, pe bara de alimentare între două circuite este de 2 cm, atunci în punctul V_2 se va obține, datorită curentului I_{CC} suplimentar de 30 mA, o tensiune perturbatoare negativă, față de V_{CC} de:

$$U_{e2} = -10 \cdot 10^{-9} \frac{2 \cdot 30 \cdot 10^{-3}}{10 \cdot 10^{-9}} = -60 mV$$

Se poate vedea că poarta P_1 va produce o tensiune perturbatoare la cea de-a 10-a poartă de aproximativ. 600 mV.

În figura 10.33 sunt reproduse, la scară, modul de apariție al zgomotelor perturbatoare pe bara de alimentare pozitivă pentru circuite din serii diferite. S-a considerat că lungimea barei de alimentare este 10 cm.

Pentru a elimina zgomotele de pe bara de alimentare este necesară plasarea, cât mai apropiat de circuitul logic a unei capacități de decuplare. Capacitatea de decuplare, împreună cu

rezistența barei de alimentare și rezistența de ieșire a sursei de alimentare constituie un circuit RC – trece jos. Circuitul RC determină integrarea zgomotului parazit de pe bara de alimentare.

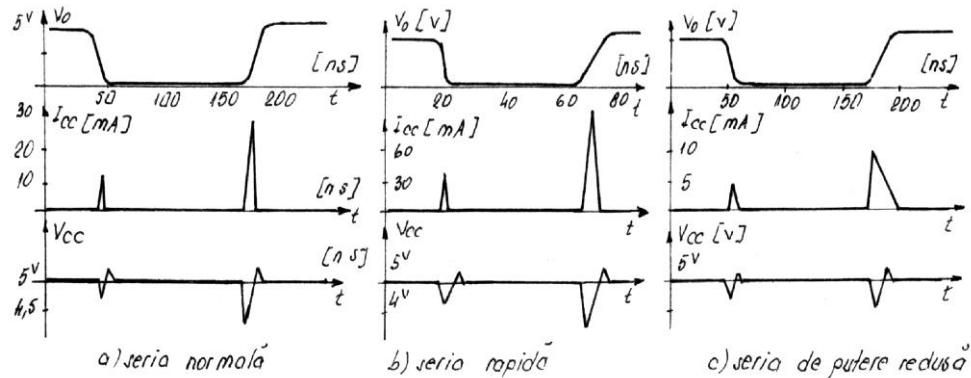


Figura 10.33

În figura 10.34.a s-a reprezentat schema echivalentă a circuitului RC – trece jos împreună cu răspunsul acestui circuit la un semnal de o formă aproximativă cu a semnalului de zgomot (figura 10.34.b).

În figura 10.34.c s-a reprezentat variația tensiunii V_{CC} în cazul plasării capacității de decuplare la o poartă din seria normală.

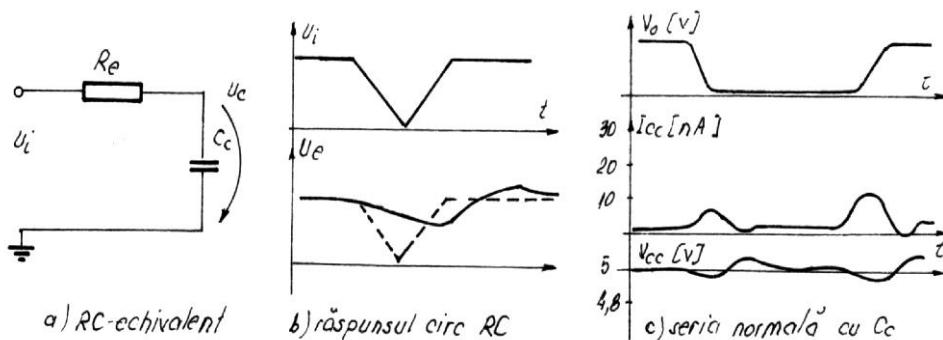


Figura 10.34

Decuplarea tensiunii de alimentare V_{CC} poate fi realizată în două moduri: elementul comun al metodelor este cerința de a menține o impedanță scăzută pe calea de la V_{CC} la masă. În primul caz, bara de alimentare V_{CC} poate fi considerată drept o linie de transmisie alimentată de la o sursă cu impedanță mică având impedanță caracteristică $Z_0 = \sqrt{L/C}$.

Dacă inductanța L este mică rezultă o impedanță scăzută. În general, un astfel de mod de abordare se poate realiza prin constituirea barei de alimentare sub forma unui strat conductor (cupru) depus pe o placă izolatoare, la care celălalt strat este masa (cablaje imprimate multistrat). O astfel de bară de alimentare poate fi echivalentă din punct de vedere electric cu mai multe capacitați concentrate între V_{CC} și masa și inductanțe distribuite de valoare foarte reduse, conducând la o impedanță Z₀, cât mai scăzută.

O altă metodă este aceea de a considera linia de alimentare V_{CC} numai ca un element de conectare în curent continuu, și să se asigure pentru tranziția de curent o cale de scurgere la masă cu o impedanță scăzută prin plasarea unei capacitați de decuplare între V_{CC} și masă. Pentru înălțurarea inductanței distribuite se impune ca decuplarea să se facă prin plasarea capacității cât mai aproape de pinii de alimentare ai circuitelor integrate.

În cazul plasării unor condensatori de decuplare, pentru a asigura o filtrare și o decuplare eficientă, aceștia trebuie să poată suporta variațiile de curent pentru o perioadă de timp mai mare decât lăimea impulsului de curent.

Întrucât se constată existența a două constante de timp (una de frecvență ridicată, datorată tranzițiilor și o constantă de timp mare datorată frecvenței rețelei de alimentare) se impune practic plasarea a două capacitați de decuplare. O capacitate de decuplare, C₁, ce trebuie să asigure curentul I_{CC max}, datorat intrării în conductionă atât a tranzistorului T₃ cât și a tranzistorului T₄ pe durata tranziției. În acest caz valoarea acestei capacitați este obținută cu relația:

$$C_1 = \frac{\Delta I_{CC\max}}{\Delta V / \Delta T} \quad (10.44)$$

unde: ΔI_{CC max} are valoarea I_{CC max}; ΔV valoarea variației maxime a tensiunii de alimentare, care nu afectează asupra funcționării circuitelor integrate, practic tensiunea de zgomot indusă și ΔT reprezintă durata procesului tranzistoriu.

Spre exemplu pentru I_{CC max} = 50 mA, ΔV = 100 mV, ΔT = 20 ns rezultă C₁ = 10 nF.

Cea de-a două capacitate de decuplare se plasează de regulă în punctele de conectare a sursei de alimentare la placa de cablaj imprimat.

În acest caz valoarea celei de a două capacitați de decuplare se poate determina cu relația de mai jos pe baza desenului din figura 10.35

$$C_2 = \frac{\Delta I_{CC}}{\Delta V_{CC} / \Delta T} \quad (10.45)$$

unde ΔI_{CC} reprezintă diferența de consum a porții pentru cele două nivele logice: ΔT reprezintă valoarea timpului de tranziție în cazul cel mai defavorabil. Frecvența cea mai joasă de lucru este dificil de apreciat. Practic se poate merge la frecvențe joase de ordinul sutelor de Hz sau se poate lua în calcul frecvența rețelei de alimentare; ΔV_{CC} se ia valoarea maximă admisă pentru variația lui V_{CC}, de exemplu +4,5^v la +5,5^v.

Ca exemplu: Δ I_{CC} = I_{CC H} - I_{CC L} = 2^{mA}, ΔT = 20 . 10⁻³ sec., V_{CC} = 1^v, rezultă o capacitate C₂ = 40 μF.

În general tranzițiile parazite pe linia de alimentare V_{CC} care nu forțează ieșirea porții sub pragul de comutație sunt tolerate.

Pentru decuplare eficientă se recomandă ca terminalele capacității C_1 să fie cât mai scurte spre a evita introducerea unor inductanțe suplimentare. Capacitatea C_1 trebuie să fie de frecvență înaltă (tantal, ceramică). Capacitatea C_2 va fi o capacitate polarizată (tantal, electrolitică).

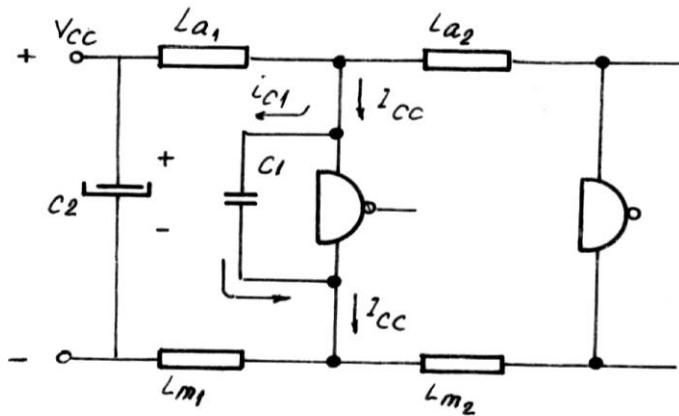


Figura 10.35

În vederea reducerii tensiunilor de zgomot, datorită cuplajelor galvanice între barele de alimentare se impune realizarea unor trasee de alimentare adecvate, cu plan de masă și alimentare separate, dacă este posibil tehnologic. În cazul că nu se utilizează tehnologia multistrat se recomandă trasarea unor bare de alimentare de inductanță mică (fire groase și scurte) intercalate cu trasee de masă, cum se prezintă în figura 10.36.

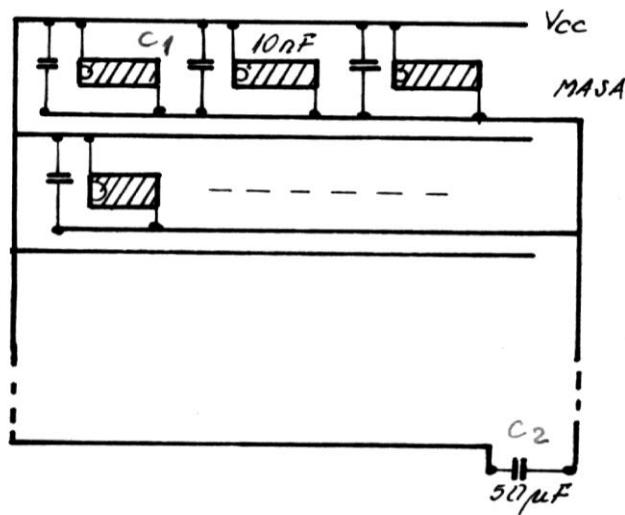


Figura 10.36

Zgomotele ce apar pe linia de masă sunt mult mai periculoase decât cele de pe bară de V_{CC} , deoarece sunt transmise direct în baza tranzistorului T_3 de ieșire (la TTL). Tranzistorul T_3 se comportă ca un amplificator al semnalului de zgomot. În plus pe bară de masă pe lângă curentul de alimentare I_{CC} , se închid și curentii de descărcare a capacităților de sarcină sau a capacităților parazite, care sunt de valori relativ mari.

În figura 10.37 s-a reprezentat simplificat modul de scurgere a curentilor de descărcare a capacităților parazite cât și a curentului de alimentare, I_{CC} .

Valoarea curentului de descărcare a capacității parazite se poate determina cu relația de mai jos:

$$I_C = C_p \frac{du}{dt} \quad (10.46)$$

Cunoscând inductanța firului de masă, L_m , se poate calcula tensiunea indușă pe bară de masă:

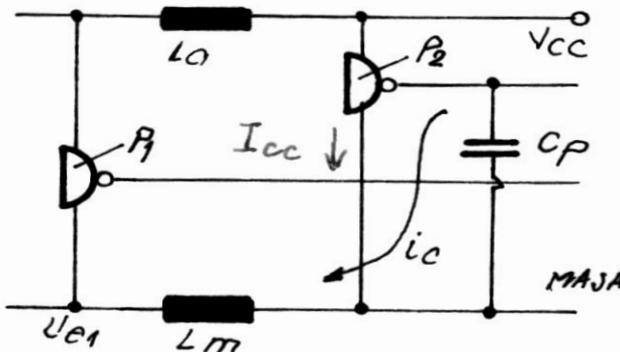


Figura 10.37

$$U_m = - L_m \left(\frac{\Delta I_{CC_{max}}}{\Delta t} + \frac{\Delta I_C}{\Delta t} \right) = - L_m \left(\frac{\Delta I_{CC_{max}}}{\Delta t} + \frac{\Delta U_{cp} \cdot C_p}{\Delta t^2} \right) \quad (10.47)$$

Unde: $\Delta I_{CC_{max}}$ este curentul electric furnizat de capacitatea de decuplare,
 ΔI_C s-a notat curentul de descărcare a capacității parazite și care este egal cu

$$\Delta I_C = \frac{\Delta U_{cp} \cdot C_p}{\Delta t}$$

ΔU_{cp} variația tensiunii la borna capacității parazite, C_p este capacitatea parazită, Δt este timpul de descărcare a capacității parazite.

Pentru $C_p = 100 \text{ pF}$, $\Delta U_{cp} = V_H - V_L = 3,5^v$, $\Delta t = 10 \text{ ns}$ și $L_m = 20 \text{ nH}$, $\Delta I_{CC_{max}} = 30 \text{ mA}$, se obține: $U_m = -130 \text{ mV}$

Se poate constata că pentru aceiași parametrii valoarea tensiunii de zgomot pe linia de masă este de două ori mai mare. Impulsurile parazite care apar pe linia de masă nu pot depăși marginea de zgomot. Această problemă poate fi rezolvată numai prin adaptarea unui sistem de punere la masă cât mai bun.

Principiul unei structuri cu plan de masă folosit în sistemele digitale de mare viteză, este complet diferit față de principiul bornei de masă folosit în circuitele de joasă frecvență. Cu cât legarea șasiului la masă este realizat mai bine cu atât protecția față de zgomotele de pe bara de masă este mai bună.

Problema decuplării și punerii la masă pe placheta imprimată trebuie considerată de mare importanță. Cea mai bună soluție este aceea a unei plăci dublu (multiplu) strat la care o față este utilizată pentru conexiuni logice și cealaltă față este utilizată ca plan de masă. În cazul în care nu se adoptă o astfel de soluție se recomandă realizarea unei rețea densă de linii de masă cât mai groasă, care să ocupe tot spațiul disponibil, chiar dacă lățimea ei variază destul de mult, în funcție de spațiu disponibil.

De asemenea se recomandă ca tensiunea de alimentare V_{CC} să fie decuplată prin plasarea câte unei capacitați de decuplare, C_1 , pentru 1 la 4 circuite integrate TTL în funcție de curentul consumat, de valori cuprinse între 10 la 22 nF. La un număr de 20÷30 de circuite integrate se va plasa câte o capacitate de decuplare C_2 , de 10 la 20 microfarazi. Barele de alimentare sunt de dorit să fie cât mai scurte(12÷15 cm).

Cursul 12

Poarta řI - TTL

Cea mai răspândită poartă din familia TTL este fără îndoială poarta řI-NU analizată în paragrafele precedente. Poarta řI-NU se mai numește și poartă fundamentală TTL putând fi prezenta cu 2,3,4 și 8 intrări.

În figura 10.40 se prezintă o poartă řI, care din punct de vedere constructiv are circuitele de intrare și ieșire identice cu cele alei porții řI-NU. În interiorul circuitului s-a mai introdus o inversare a semnalului logic cu ajutorul tranzistorului T_5 . Tranzistorul T_6 și dioda D_1 au rolul de a complecta conexiunea dintre circuitul de intrare TTL și circuitul de ieșire TTL.

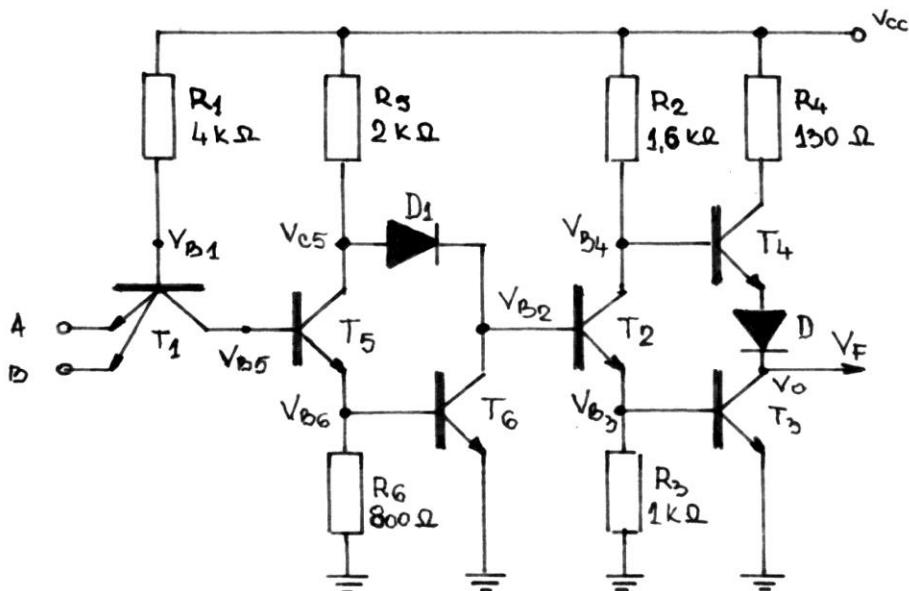


Figura 10.40

Se observă că circuitul řI are o schemă mai complexă decât poarta řI-NU, structură care se reflectă și asupra parametrilor săi, ce sunt inferiori parametrilor unei porți řI-NU, dar superiori a două porți řI-NU legate în serie: $P_{CC} = 20 \text{ mW}$, $t_{PLH} = 17 \text{ ns}$, $t_{PHL} = 12 \text{ ns}$ și $t_{pd} = 15 \text{ ns}$. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porților řI-NU. În acest sens ne referim la curenții de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Tranzistoarele T_1 , T_2 , T_3 și T_4 au același rol ca la poarta fundamentală řI-NU; tranzistorul T_5 introduce o inversare suplimentară, iar tranzistorul T_6 și dioda D_1 asigură o deplasare de nivel necesară funcționării corecte a porții.

Funcționarea porții řI este identică, în principiu, cu a porții SI-NU;

În acest sens, dacă la o intrare se aplică nivelul de tensiune inferior, V_L , tranzistorul T_1 este în conducție la saturare, joncțiunea bază-emitor a tranzistorului multi-emitor este polarizată direct, iar în baza lui se fixează un potențial : $V_{B1} = V_I + V_{BE} = 0,2 + 0,75 = 0,95 \text{ V}$, care este

insuficient de a debloca joncțiunile bază-emitor a tranzistoarelor T_5 și T_6 , aceștia sunt blocați, iar în colectorul tranzistorului T_5 se va stabili un potențial ridicat de 2,25 V, determinat de căderile de tensiune pe dioda D_1 și joncțiunile bază-emitor ale tranzistoarelor T_2 și T_3 . Cei doi tranzistoarele T_2 și T_3 care vor conduce în acest caz, fixând la ieșire un nivel de tensiune inferior.

Dacă la ambele intrări se aplică nivel logic superior, tranzistorul T_1 lucrează în regim invers, iar în baza lui se stabilăște un potențial de 2,25 V determinat de căderile de tensiune pe joncțiunea bază-colector a tranzistorului T_1 și joncțiunile bază-emitor ale tranzistoarelor T_5 și T_6 . Tranzistorul T_5 și T_6 . Tranzistoarele T_5 și T_6 conduc la saturatie. În colectorul tranzistorului T_5 se stabilăște un potențial: $V_{C5} = V_{E5} + V_{CE(sat)} = 0,75 + 0,2 = 0,95$ V, iar în colectorul lui T_6 un potențial de 0,2 V. Dioda D_1 este conducătoare. Potențialul de 0,2 V din baza tranzistorului T_2 blochează pe T_2 și T_3 , iar T_4 va conduce, fixând la ieșire un nivel de tensiune ridicat.

Pe baza observațiilor precedente se completează tabelul 10.6 din care rezultă și funcția logică a circuitului

Tabelul 10.6

V_A	V_B	V_{B1} [V]	V_{B5} [V]	V_{B6} [V]	V_{C5} [V]	V_{B2} [V]	V_{B3} [V]	V_{B4} [V]	V_o [V]	V_F [V]
L	L	0,95	0,4	0	2,25	1,5	0,7 5	0,95	0,2	L
L	H	0,95	0,4	0	2,25	1,5	0,7 5	0,95	0,2	L
H	L	0,95	0,4	0	2,25	1,5	0,7 5	0,95	0,2	L
H	H	2,25	1,5	0,75	0,95	0,2	0	4,7	3,2	H

Poarta SAU-NU

În figura 10.41 se prezintă o poartă SAU-NU din cadrul familiei de circuite integrate TTL.

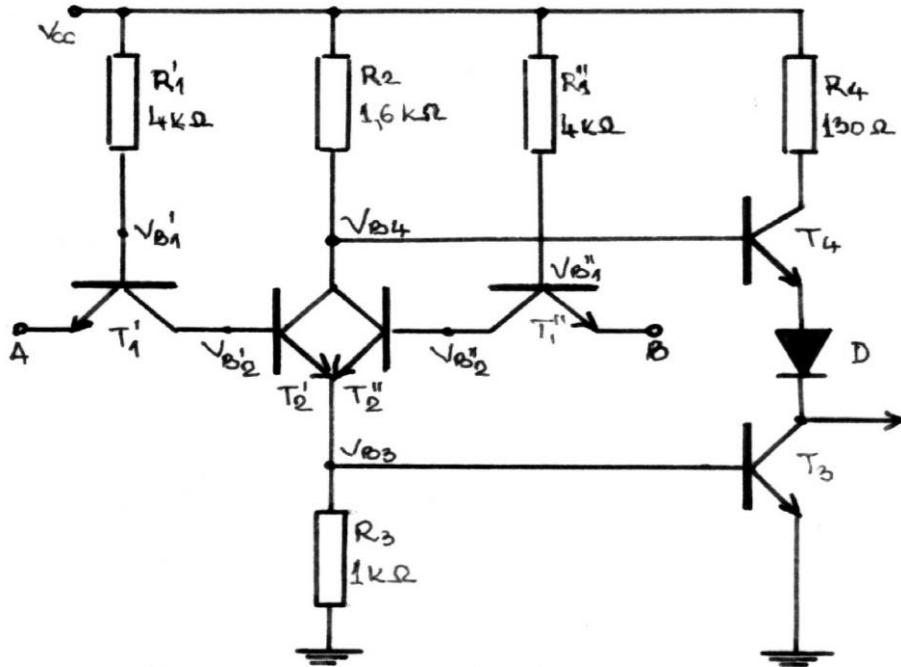


Figura 10.41

Poarta SAU-NU are o schemă asemănătoare cu a porții SI-NU, unde pentru fiecare variabilă de la intrare se introduce către poartă un tranzistor (T'_1 și T''_1) cu rol identic cu al tranzistorului multi-emitor. Caracteristic la aceste porți constă în faptul că tranzistoarele T'_2 și T''_2 au emitorii și colectorii legați împreună. Prin urmare, circuitul de ieșire realizat cu tranzistoarele T_3 și T_4 , este comandat sau de tranzistorul T'_2 sau de tranzistorul T''_2 , sau de amândouă tranzistoare.

Funcționarea porții SAU-NU este asemănătoare cu a porții SI-NU.

Dacă la cel puțin o intrare se aplică nivelul de tensiune superior, unul din tranzistoarele T'_2 sau T''_2 va conduce la saturare, ceea ce va determina la ieșire un nivel de tensiune superior.

Dacă la ambele intrări se aplică nivelul de tensiune inferior, tranzistoarele T'_2 și T''_2 sunt blocate, ceea ce va determina ca tranzistorul T_4 să conducă. La ieșire se va fixa nivelul de tensiune superior. Pe baza observațiilor de mai sus se poate întocmi tabelul 10.7 din care rezultă funcția logică realizată de circuitul din figura 10.41.

Tabelul 10.7.

V _A	V _B	V' _{B1} [V]	V" _{B1} [V]	V' _{B2} [V]	V" _{B2} [V]	V _{B3} [V]	V _{B4} [V]	V _o	V _F
L	L	0,95	0,95	0,4	0,4	0	4,7	3,2	H
L	H	0,95	2,25	0,4	1,5	0,75	0,95	0,2	L
H	L	2,25	0,95	1,5	0,4	0,75	0,95	0,2	L
H	H	2,25	2,25	1,5	1,5	0,75	0,95	0,2	L

Din punct de vedere al performanțelor, poarta SAU-NU prezintă parametri foarte asemănători cu cei ai porții ȘI-NU: $P_{CC} = 13 \text{ mW}$, $t_{PLH} = 12 \text{ ns}$, $t_{pHL} = 8 \text{ ns}$, $t_{pd} = 10 \text{ ns}$. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porților ȘI-NU. În acest sens ne referim la curenții de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Poarta SAU

Poarta SAU din cadrul familiei TTL are schema reprezentată în figura 10.42. Se observă că față de poarta SAU-NU, poarta SAU are în plus un circuit de inversare realizat de tranzistorul T_5 ce are un rol identic cu tranzistorul T_5 de la poarta ȘI. Tranzistorul T_6 și dioda D_1 au rolul de a asigura o deplasare de nivel.

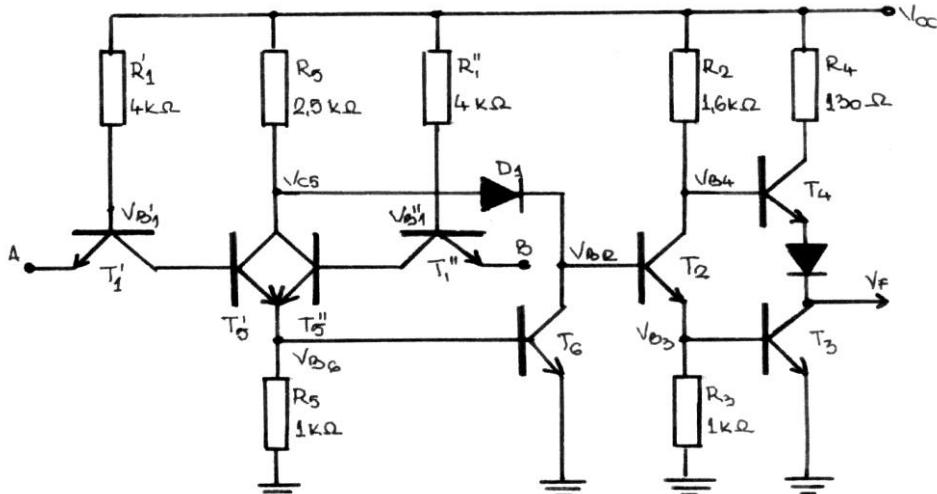


Figura 10.42

Funcționarea porții SAU poate fi urmărită cu ajutorul tabelului 10.8.

Tabelul 10.8.

V _A	V _B	V' _{B1} [V]	V'' _{B1} [V]	V _{B6} [V]	V _{C5} [V]	V _{B2} [V]	V _{B3} [V]	V _{B4} [V]	V _o [V]	V _F
L	L	0,95	0,95	0	2,25	1,5	0,75	0,95	0,2	L
L	H	0,95	2,25	0,75	0,95	0,2	0	4,7	3,2	H
H	L	2,25	0,95	0,75	0,95	0,2	0	4,7	3,2	H
H	H	2,25	2,25	0,75	0,95	0,2	0	4,7	3,2	H

Poarta ȘI-SAU-NU

Poarta ȘI-SAU-NU reprezentată în figura 10.43

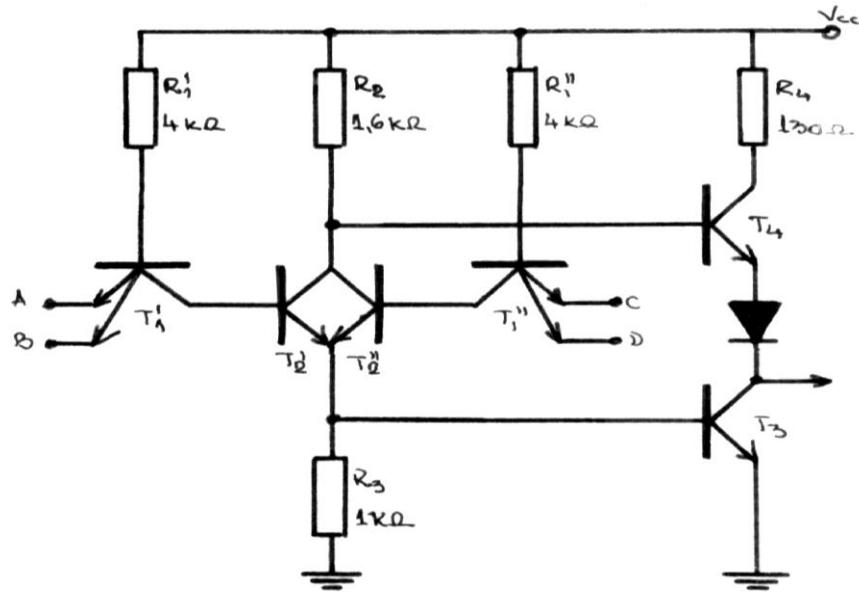


Figura 10.43

Poarta ȘI-SAU-NU, permite efectuarea unor operații logice complexe într-un singur etaj, cu un timp de propagare de 10 ns și o putere disipată de 13 mW. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porții fundamentale ȘI-NU. În acest sens ne referim la curentii de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Funcționarea porții ȘI-SAU-NU se explică relativ simplu ținând seama de observațiile făcute la poarta SAU-NU.

Tranzistoarele paraleli T'_2 și T''_2 realizează funcția logică SAU în emitorul comun, considerând ca variabile de intrare nivelurile de tensiune din baza lor și funcția logică SAU-NU în colectorul comun. Dacă se mai ține seama de faptul că jonctiunile bază-emitor ale tranzistoarelor multi-emitor realizează funcția logică ȘI în baza lor, se poate analiza funcționarea porții SI-SAU-NU ținând seama de toate observațiile de mai sus sistematizate în felul următor:

- a) tranzistorul T'_2 conduce când în baza tranzistorului T'_1 există nivel de tensiune ridicat, realizând funcția ȘI : $F = A \cdot B$;
- b) tranzistorul T''_2 conduce când în baza tranzistorului T''_1 există nivel de tensiune ridicat, realizând funcția ȘI : $F = C \cdot D$;
- c) tranzistorul T_3 conduce atunci când conduce cel puțin unul din tranzistorul T'_2 sau T''_2 , realizând funcția ȘI-SAU : $F = A \cdot B + C \cdot D$;
- d) tranzistorul T_4 este conductor numai dacă tranzistoarele T'_2 și T''_2 sunt blocați: realizând funcția SI-SAU-NU:

$$F = A \cdot B + C \cdot D$$

Cum tranzistorul T₄ este un repetor pe emitor rezultă că:

$$F = \overline{A \cdot B + C \cdot D}$$

Același lucru se obține dacă se face observația că tranzistorul T₃ joacă rolul unui invertor.

Din punct de vedere al performanțelor, poarta ȘI-SAU-NU prezintă parametri foarte asemănători cu cei ai porții ȘI-NU.

V _A	V _B	V _C	V _D	V _O
V _L	V _L	V _L	V _L	V _H
V _L	V _L	V _L	V _H	V _H
V _L	V _L	V _H	V _L	V _H
V _L	V _L	V _H	V _H	V _L
V _L	V _H	V _L	V _L	V _H
V _L	V _H	V _L	V _H	V _H
V _L	V _H	V _H	V _L	V _H
V _L	V _H	V _H	V _H	V _L
V _H	V _L	V _L	V _L	V _H
V _H	V _L	V _H	V _L	V _H
V _H	V _L	V _H	V _H	V _L
V _H	V _H	V _L	V _L	V _L
V _H	V _H	V _L	V _H	V _L
V _H	V _H	V _H	V _L	V _L
V _H	V _H	V _H	V _H	V _L

Poarta řI-SAU-NU expandabilă

În multe aplicații sunt necesare obținerea unor funcții logice complexe cu un număr mai mare de 4 variabile la intrare; pentru aceste situații a fost realizată poarta řI-SAU-NU expandabilă reprezentată în figura 10.44.a.

Poarta expandabilă se deosebește de o poartă řI-SAU-NU prin faptul că mai conține două intrări suplimentare la care se aplică ieșirile complementare ale unui circuit special, numit de expandare figura 10.44.b.

Funcționarea porții expandabile se poate explica simplu pe baza observațiilor făcute la poarta řI-SAU-NU:

Tranzistorul T_3 este conductor atunci când conduc tranzistoarele T'_2 sau T''_2 sau când la intrarea X există nivel de tensiune ridicat ($\approx 0,75$ V): $A \cdot B + C \cdot D + X = 1$;

Tranzistorul T_4 este conductor numai dacă tranzistorul T'_2 și T''_2 sunt blocăți și când la intrarea X există nivel de tensiune ridicat ($X = H$): $A \cdot B + C \cdot D + X = 0$ sau $\overline{A \cdot B + C \cdot D + X} = 1$.

În concluzie, poarta řI+SAU+NU expandabilă îndeplinește funcția:

$$F = \overline{A \cdot B + C \cdot D + X}$$

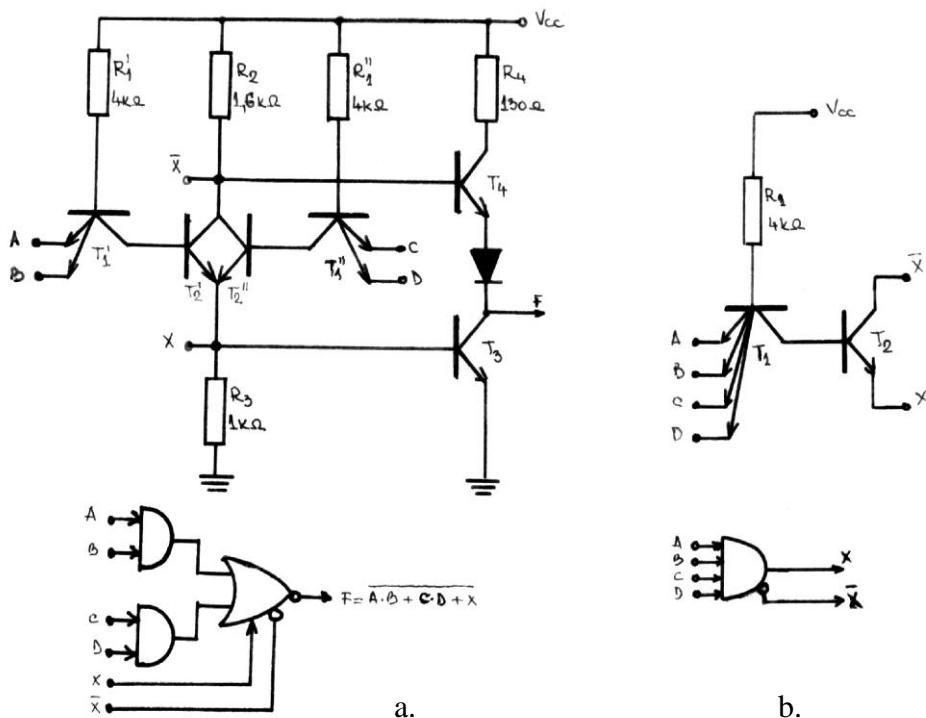


Figura 10.44

Circuitul de expandare este realizat dintr-un tranzistor T_1 multi-emitor și un tranzistor T_2 identic cu tranzistorul ce comandă invertorul complex la circuitele TTL. Rezistența de emitor

și colector a tranzistorului T_2 nu este cuprinsă în circuitul de extensie, ci în poarta řI-SAU-NU expandabilă, după cum se poate observa urmărind locul de conectare a semnalelor X și \overline{X} .

Independent circuitul de expandare (figura 8.44.b) nu îndeplinește nici o funcție logică și nici nu dă la ieșire nivelurile de tensiune normale. Conectat la poarta expandabilă (Figura 8.44.a) circuitul de expandare permite realizarea funcției řI la ieșirea X și a funcției SI-NU la ieșirea \overline{X} .

Parametrii porții expandabile sunt dați pentru cazul în care nu se atașează circuitul de extensie. În acest caz, parametrii porții řI-SAU-NU expandabilă sunt apropiati de cei ai porții řI-NU: $t_{pd} = 11$ ns, $P_D = 13$ mW. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porților řI-NU. În acest sens ne referim la curentii de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Când circuitele de extensie sunt atașate, crește timpul de propagare datorită sarcinii capacitive suplimentare introduse de acest circuit. În general, timpul de propagare crește cu două nanosecunde la adăugarea către unui circuit de expansiune, iar puterea disipată crește cu 1,6 mW. Din acest motiv nu se recomandă conecta un număr prea mare de circuite de expansiune simultan la bornele X și \overline{X} . Se recomandă utilizarea a cel mult a patru circuite de expandare.

SERIA TTL CU IMPEDANȚĂ RIDICATĂ LA IEȘIRE

După cum s-a arătat dezavantajul familiei TTL constă în faptul că nu admite realizarea funcției logice cablate. Pentru înlăturarea parțială a acest dezavantaj au fost realizate porți TTL cu colector în gol, care însă prezintă un timp de propagare mare și limitează numărul de circuite ce pot fi legate împreună.

Necesitatea realizării unor interconexiuni a două sau mai multe ieșiri împreună apare frecvent în sistemele de calculatoare în care circulația informației se face pe magistrale de informații (magistrale de date s-au adrese). Pentru astfel de situații familia de circuite integrate TTL are la dispoziție circuitele din seria TSL (Three-state-logic) numite frecvent și circuite logice cu impedanță ridicată la ieșire (figura 10.47).

Acestea pot funcționa ca circuite logice obișnuite dar pot prezenta și un regim de lucru prin care impedanța de ieșire este foarte mare, ceea ce face ca aceste circuite să nu încarce magistralele de informații. Având în vedere că calculatoarele moderne se bazează pe magistrale, au fost concepute porți TTL destinate special pentru acest fel de aplicații.

Din punct de vedere al performanțelor, porțile TSL sunt asemănătoare cu porțile TTL seria normală:

- Timpii de propagare tipici: $t_{PLH} = 12 \text{ ns}$, $t_{PHL} = 8 \text{ ns}$, $t_{pd} = 10 \text{ ns}$.

- Puterea medie disipată pe o poartă: $P_D = 16 \text{ mW}$.

- Posibilitatea de lucru în sistemele numerice cu celelalte serii ale familiei de circuite logice integrate TTL, datorită compatibilității perfecte a nivelurilor de tensiune de la intrare și ieșire:

$$V_{IL\ max} = 0,8 \text{ V}, V_{IH\ min} = 2 \text{ V}, V_{OL\ max} = 0,4 \text{ V}, V_{OH\ min} = 2,4 \text{ V}.$$

- Marginea de zgomot tipică pentru cele două stări: $M_L = M_H = 1 \text{ V}$

- Curenții de intrare și ieșire: $I_{IL} = 1,6 \text{ mA}$, $I_{IH} = 40 \mu\text{A}$, $I_{OL} = 16 \text{ mA}$, $I_{OH} = -5,2 \text{ mA}$. Se observă că poarta TSL are un curent de ieșire pentru nivelul logic superior mult mai mare decât la poarta TTL din seria normală.

- Factorul de încărcare la ieșire este: $FE_L = 10$, $FE_H = 130$.

Caracteristica acestei porți îl constituie cele trei regimuri de funcționare ale invertorului complex de la ieșire, de unde vine și denumirea seriei.

Cele trei moduri de funcționare ale invertorului complex, determină trei regimuri de funcționare a porții TSL.

Structura de principiu a porții TSL este asemănătoare cu structura porții TTL din seria rapidă, având în plus invertorul P₁ dioda D și o intrare suplimentară numită de inhibare (I) care are următorul rol:

1. Dacă $V_I = V_L = 0,2 \text{ V}$, rezultă că $V_E = V_{CC}$ în acest caz dioda D este blocată poarta TSL va

funcționa ca oricare poartă TTL; furnizând la ieșire nivelul de tensiune determinat de semnalul aplicat la intrarea A. Se face observația că seria TSL conține atât inverteoare cât și porți, în care caz nivelul de tensiune de la ieșire este determinat întocmai ca la poarta TTL normală:

- a. Pentru $V_A = V_L$, în baza tranzistorului T₁, și T₂ se fixează un potențial cu :

$$V_{B1} = V_I + V_{BE1} = 0,2 + 0,75 = 0,95 \text{ V};$$

$$V_{B2} = V_{B1} - V_{BC1} = 0,95 - 0,75 = 0,2 \text{ V}$$

Acest potențial determină ca tranzistoarele T₂ și T₃ să fie blocate. În baza tranzistorului T₄ se stabilește un potențial foarte apropiat de V_{CC} . Pe rezistența R₂ este o cădere de tensiune

neglijabilă (0,06V). Tranzistorul T₄ este în conducție și la ieșire se va stabili un nivel de tensiune superior:

$V_o = V_{B4} - V_{BE5} - V_{BE4} = V_{CC} - 0,75 - 0,75 = 3,5V = V_{OH}$ și se poate constata că dioda D este polarizată invers pentru acest caz.

b. Pentru $V_A = V_H = 3,5V$, în baza tranzistoarelor T₁, T₂, T₃, se stabilește un potențial:

$$V_{B1} = V_{BE3} + V_{BE2} + V_{BC1} = 0,75 + 0,75 + 0,75 = 2,25V ;$$

$$V_{B2} = V_{BE3} + V_{BE2} = 0,75 + 0,75 = 1,5V ;$$

$$V_{B3} = V_{BE3} = 0,75V$$

$$V_O = V_{OL} = 0,2V$$

Tranzistorul T₁ este în regim invers, iar tranzistoarele T₂ și T₃ sunt în saturatie. La ieșire se fixează nivelul logic inferior. Tranzistoarele T₄ și T₅ sunt blocate iar în baza lui T₅ se stabilește un potențial de:

$$V_{B5} = V_{B3} + V_{CE2} = 0,75 + 0,2 = 0,95V, \text{ iar dioda D este blocată și în acest caz.}$$

2. Dacă $V_I = V_H = 3,5V$, poarta P₁ fixează în punctul E unui potențial $V_E = 0,2V$ ce corespunde nivelului logic inferior la ieșirea lui P₁. Potențialul de 0,2 V se aplică pe unul din emitorul tranzistorului multi-emitor T₁. În acest caz joncțiunea bază-emitor a tranzistorului T₁ va fi polarizată direct stabilind în baza lui un potențial:

$$V_{B1} = V_E + V_{BE1} = 0,2 + 0,75 V = 0,95 V.$$

Acest potențial de 0,95V este insuficient pentru a debloca tranzistoarele T₂ și T₃. Tranzistorul T₂ fiind blocat, în colectorul lui trebuie să se fixeze un potențial ridicat, ceea ce determină polarizarea directă a diodei D, care va fixa în anodul ei un potențial:

$$V_{B5} = V_D + V_E = 0,75 + 0,2 = 0,95 V.$$

Potențialul de 0,95 V din baza tranzistorului T₅ este insuficient pentru a debloca tranzistoarele T₅ și T₄, ale căror joncțiuni bază-emitor sunt în serie. Această stare este specifică porții TSL; întrucât ambele tranzistoare ale invertorului complex (T₃ și T₄) sunt blocate.

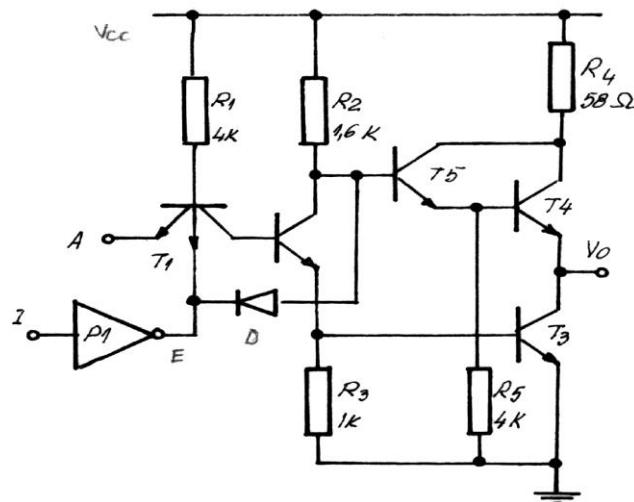


Figura 10.47

Tensiunea de ieșire nu este precis determinată. Valoarea tensiunii de ieșire este determinată în funcție de sarcina conectată la ieșire, din acest motiv se zice că poarta TSL are la ieșire o

valoare logică nedeterminată. În funcție de valoarea de tensiune stabilită la ieșire poarta poate furniza un curent de ieșire de impedanță ridicată : $I_{OZH} = 40 \mu A$, pentru situația că la ieșire este stabilit nivelul de tensiune superior, respectiv poarta poate prelua un curent de ieșire de impedanță ridicată: $I_{OZL} = -40 \mu A$, pentru cazul că la ieșire se stabilește nivelul de tensiune inferior.

În rezumat cele trei regimuri de funcționare ale porții TSL sunt:

- în starea "0" logic la ieșire tranzistorul T_3 conduce, iar tranzistorul T_4 este blocat.
- în starea "1" logic la ieșire tranzistorul T_3 este blocat și tranzistorul T_4 este saturat.
- în starea nedeterminată a tensiunii de ieșire tranzistoarele T_3 și T_4 sunt blocați. Această stare se mai numește starea de impedanță ridicată la ieșire.

În figura 10.47 s-a reprezentat structura reală a unei porți cu impedanță ridicată la ieșire.

Tabelul 10.9 se prezintă modul de funcționare a unei porți cu impedanță ridicată la ieșire în cazul intrării de comandă activă pe nivel logic superior.

Tabelul 10.9

A	I	F
0	0	1
1	0	0
0	1	Impedanță ridicată
1	1	Impedanță ridicată

În figura 10.48 se prezintă în detaliu modul de conectare la o linie de informații, considerând un număr de n registre care predau informația pe magistrală și N registre în care se înscriu datele. În figură s-a reprezentat câte un bit din cele n registre de predare a informației, respectiv câte un bit din cele N registre de înscriere a datelor. La un moment dat este activă o singură poartă TSL, toate celelalte fiind pe impedanță ridicată. Dacă poarta activă TSL are la ieșire nivelul logic 1 înseamnă că prin toate celelalte (n-1) porți TSL va trece un curent de ieșire rezidual, notat cu I_{OZH} . Prin cele N porți TTL se vor închide câte un curent de intrare I_{IH} de $40 \mu A$, deci:

$$I_{OH\ min}(TSL) = (n-1) I_{OZH}(TSL) + N \cdot I_{IH\ min}(TTL) \quad (10.62)$$

Dacă poarta activă TSL are la ieșire nivel logic inferior, înseamnă că suma curenților pe magistrală (curenți reprezentați cu linie întreruptă în figura 8.51) va fi:

$$I_{OL\ max}(TSL) = (n-1) I_{OZL}(TSL) + N \cdot I_{IL\ max}(TTL) \quad (10.63)$$

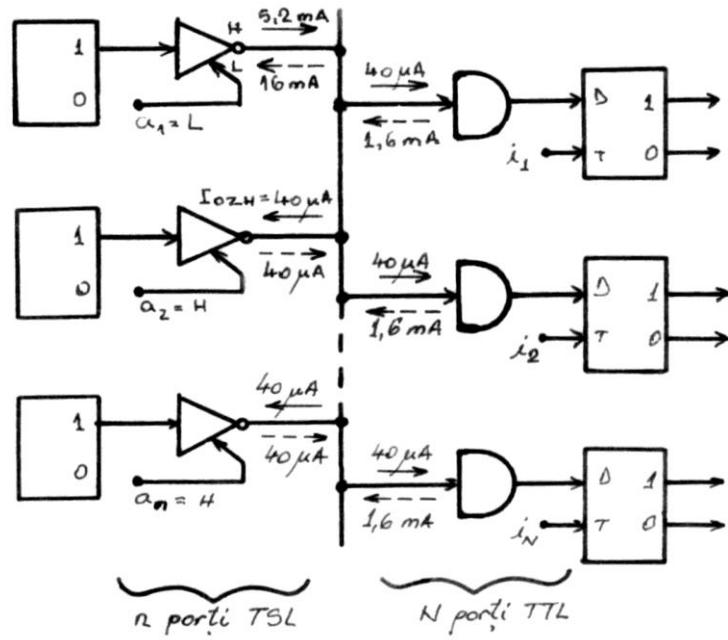


Figura 10.48

Exemplu numeric: Pentru $I_{OZL} = -40\mu A$; $I_{OZH} = 40\mu A$; $I_{IH} = 40\mu A$; $I_{IL} = 1,6mA$; $I_{OH} = 16mA$; $I_{IH} = -5,2 mA$; $n=9$; se cere numărul de porți N . Din relația 8.62 se obține pentru $N=122$, iar din relația 8.63 se obține pentru $N=9$, ceea ce determină ca la magistrală să poată fi conectate fie 9 circuite integrate TTL, fie 122 de intrări TTL dar nu a mai mult de 9 integrate.

FAMILIA DE CIRCUITE INTEGRATE TTL

Circuitele integrate din cadrul familiei TTL se caracterizează în primul rând prin compatibilitatea niveler logice, a tensiunilor de alimentare identice, cât și o gamă de temperaturi de lucru similară. În toate aceste caracteristici, circuitele integrate TTL prezintă o serie de parametrii specifici, ceea ce individualizează fiecare circuit în parte. În cadrul familiei de circuite integrate TTL se pot desprinde mai multe serii de circuite logice ce se caracterizează prin timpi de propagare, putere disipată, curenți de intrare / ieșire specifici seriei respective.

Marcarea circuitelor integrate din cadrul familiei TTL prezintă un anumit standard, dar trebuie făcută observația că pot fi notații cu totul individuale. Marcarea circuitelor integrate este specific fiecărei firme producătoare. În general se întâlnește următoarea marcare:

ZZZ VV WW XXXX YY

Unde:

ZZZ: constituie prefixul standard al firmei cât și eventualele informații legate de familia respectivă. Spre exemplu : M - MOTOROLA; SN-Texas Instrumens CDB – Fabrica de semiconductoare, România, etc.

VV: exprimă gama temperaturii de lucru sub formă codificată și funcție de firma producătoare. Exemplu seriile 74 cu gama temperaturii de lucru cuprinsă între – 55°C și 125° C.

WW: desemnează seria circuitului din cadrul familiei TTL. De exemplu:

- nimic, pentru seria standard.
- H, pentru seria rapidă.
- L, pentru seria de putere redusă.
- S, pentru seria Schottky
- LS, pentru seria Schottky de putere redusă.
- AS, seria Schottky avansată
- ALS, seria Schottky avansată de putere redusă
- F, pentru seria FAST.

XXXX: exprimă funcția (tipul) circuitului integrat.

YY: codifică tipul capsulei circuitului integrat.

În continuare se vor prezenta sintetic principaliii parametrii ce caracterizează fiecare serie în parte.

În tabelul 10.10 se prezintă cei mai importanți parametrii pentru circuitul integrat din cadrul familiei TTL, unde s-a notat cu indicativele: 74 – seria standard; 74 H – seria rapidă, 74 S – seria Schottky, 74 LS – seria Schottky de putere redusă, 74 L – seria de putere redusă, 74 AS – seria Schottky avansată, 74 ALS – seria Schottky de putere redusă, 74 S – seria Fast.

Tabelul 10.10

Seria / Param.	74	74H	74L	74S	74LS	74AS	74ALS	74F	Unit.
----------------	----	-----	-----	-----	------	------	-------	-----	-------

V _{CC}	5	5	5	5	5	5	5	5	V
V _{iHmin}	2	2	2	2	2	2	2	2	V
V _{iLmax}	0,8	0,8	0,8	0,8	0,8	0,8	0,8	0,8	V
V _{OHmin}	2,4	2,4	2,4	2,7	2,7	2,7	2,7	2,4	V
V _{OLmax}	0,4	0,4	0,4	0,5	0,5	0,5	0,5	0,4	V
M ⁻	0,4	0,4	0,4	0,7	0,7	0,7	0,7	0,4	V
M ⁺	0,4	0,4	0,4	0,3	0,3	0,3	0,3	0,4	V
FE	10	10	10	10	10	10	10	10	-
Pcc	10	22	1	19	2	15	1,2	4	mw
tp _{LH}	11	5	35	3	9	1,5	4	2	ns
tp _{HL}	7	7	31	3	10	1,5	5	2,6	ns
tpd	10	6	33	3	9,5	1,5	4,5	2,3	ns
tr	10	9	30	2,7	9,5	2	5	2,5	ns
tc	6	5	20	2	6	2	5	2,5	ns
Fc= tp _d .Pcc	100	132	33	57	19	22,5	5,4	9,2	pj
Frec.	25	43	3	110	33	225	50	125	MHz

În tabelul 10.11 s-a prezentat factorul de încărcare la intrare raportat la serie, reprezentând unitatea de sarcină a fiecărei serii față de altă serie.

În tabelul 10.12 s-a prezentat valoarea curenților de ieșire pentru diferite serii cât și raportul dintre acești curenți.

Modul de utilizare al tabelelor 10.11 și 10.12 va fi prezentat prin câteva exemple.

Fie o poartă TTL din seria normală care trebuie să comande 2 porți TTL din seria rapidă, 2 porți din seria Schottky, 5 porți din seria de putere redusă, 3 porți din seria normală. Se propune să se determine numărul maxim de porți din seria Schottky de putere redusă ce mai pot fi interconectate în nodul respectiv.

Pentru nivel logic superior se știe că factorul de încărcare la ieșire la o poartă TTL din seria normală este FE_H = 20, iar unitățile de sarcini comandate se iau din tabelul 10.12.

În acest caz se poate scrie.

A)

$$FE_H = 20 = 2.FI_{H1} + 2.FI_{H2} + 5.FI_{H3} + 3.FI_{H4} + N_1 . FI_{H5} \text{ sau:}$$

$$20 = 2 \cdot 1,25 + 2 \cdot 1,25 + 5 \cdot 0,25 + 3 \cdot 1 + N_1 \cdot 0,5 = 9,25 + 9,25 + 0,5 \cdot N_1$$

Unde:

$$N_1 = \frac{20 - 9,25}{0,5} = 21,5$$

În mod identic pentru nivelul logic inferior avem:

$$10 = 1,25 \cdot 2 + 1,25 \cdot 2 + 0,11 \cdot 5 + 1 \cdot 3 + 0,225 \cdot N_2 = 8,55 + 0,225 \cdot N_2$$

deci:

$$N_2 = \frac{10 - 8,55}{0,225} = 6,4$$

Numărul maxim de porți comandate este:

$$N = \min(N_1, N_2) = 6$$

B)

Același rezultat se poate obține făcând suma curenților de sarcină la intrare(tabelul 10.11)

Pentru nivelul logic superior avem:

$$0,8 \text{ mA} = (0,05 \times 2 + 0,095 \times 2 + 0,01 \times 5 + 0,04 \times 4 + 0,02 \times N_1) \text{ mA}$$

unde:

$$N_1 = \frac{0,8 - 0,37}{0,02} = 21,5$$

Pentru nivelul logic inferior se obține:

$$16 \text{ mA} = (2 \times 2 + 2 \times 2 + 0,18 \times 5 + 1,6 \times 3 + 0,36 \times N_2) \text{ mA}$$

ceea ce face ca N_2 să fie egal cu:

$$N_2 = \frac{16 - 13,7}{0,36} = 6,4$$

Tabelul 10.11

Valori normalize raportate la serie (Unități de sarcină)
--

Seria ce Comandă / Comandată	Nivel Logic	Seria I _I	74	H	L	LS	S	AS	ALS	F
74	H L	40µA 1,6mA	1 1	0,8 0,8	4 9	2 4,5	0,8 0,8	2 1,6	2 8	2 2,6
74 H	H L	50µA 2mA	1,25 1,25	1 1	5 11	2,5 5,5	1 1	2,5 2	2,5 10	2,5 3
74 L	H L	10µA 0,18mA	0,25 0,11	0,2 0,09	1 1	0,5 0,5	0,2 0,09	0,5 0,2	0,5 0,9	0,5 0,3
74 LS	H L	20µA 0,36mA	0,5 0,2	0,4 0,18	2 2	1 1	0,4 0,18	1 0,36	1 1,8	1 0,6
74 S	H L	50µA 2 mA	1,25 1,25	1 1	5 11	2,5 5,5	1 1	2,4 2	2,5 10	2,5 3
74 AS	H L	20µA 1 mA	0,5 0,6	0,4 0,5	2 5	1 3	0,4 0,5	1 1	1 5	1 0,6
74 ALS	H L	20µA 0,2 mA	0,5 0,12	0,4 0,1	2 1	1 0,2	0,4 0,1	1 0,2	1 1	1 0,3
74 F	H L	20µA 0,6 mA	0,5 0,4	0,4 0,3	2 3	1 1,4	0,4 0,3	1 0,6	1 3	1 1

Tabelul 10.12

Seria comandată / ce comandă	Niv Logic	I _o	74	74H	74L	74 LS	74S	74 AS	74 ALS	74F
74	H L	0,8mA 16 mA	20 10	16 8	80 89	40 44	16 8	40 16	40 80	40 26
74 H	H L	1 mA 20mA	25 12	20 10	100 111	50 55	20 10	50 20	50 100	50 33
74 L	H L	0,2 mA 3,6 mA	5 2	4 1	20 20	10 10	4 1	10 3	10 18	10 6
74 LS	H L	0,4 mA 8 mA	10 5	8 4	40 44	20 22	8 4	20 8	20 40	20 13
74 S	H L	1 mA 20 mA	25 12	20 10	100 111	50 55	20 10	50 20	50 100	50 33
74 AS	H L	2 mA 20 mA	50 12	40 10	200 111	100 55	40 10	100 20	100 100	100 33
74 LAS	H L	0,4 mA 8 mA	10 5	8 4	40 44	20 22	8 4	20 8	20 40	20 13
74 F	H L	1 mA 20 mA	25 12	20 10	100 111	50 55	20 10	50 20	50 100	50 33

C)

În mod asemănător se poate utiliza tabelul 10.12 prin împărțirea numărului de porți comandate la factorul de încărcare la ieșire raportat la seria respectivă. De exemplu, pentru nivelul logic superior se obține:

$$I = \frac{2}{16} + \frac{2}{16} + \frac{5}{80} + \frac{3}{20} + \frac{N1}{40}$$

Pentru nivelul logic inferior avem:

$$I = \frac{2}{8} + \frac{2}{8} + \frac{5}{89} + \frac{3}{10} + \frac{N2}{44}$$

Dacă se fac calcule se constată că se obțin aceleasi rezultate ca mai sus: N1= 21,5, respectiv N2= 6,4.