

### Cursul 3

## CIRCUITE LOGICE CU DIODE SEMICONDUCTOARE

Acest circuite se folosesc la realizarea funcțiilor logice de bază cum ar fi circuitele logice SI, respectiv SAU. Ca avantaje ale acestor circuite se pot aminti: timpii de comutare mici, dimensiuni reduse, consum mic de putere, preț de cost redus. Ca dezavantaje se specifică faptul că introduc atenuarea semnalului, ceea ce face ca după 2 la 3 nivele logice realizate cu acest circuite să fie necesară o amplificare a semnalului.

### 4.4.1. Circuitul logic SI

Circuitul logic SI cu rezistențe și diode se reprezintă în figura 4.18. Semnalele de intrare se notează cu variabilele logice A, B, C iar semnalul de ieșire cu variabila logică Y. Nivelul logic "0" îi corespunde nivelul de tensiune inferior  $V_i$ , iar nivelul logic "1" îi corespunde nivelul de tensiune superior  $V_s$ .

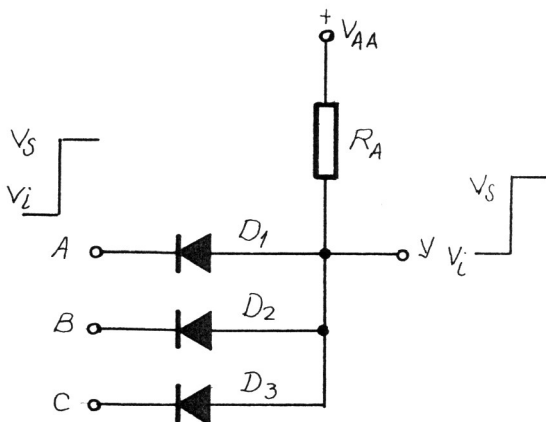


Figura 4.18

Circuitul funcționează corect dacă  $V_{AA} > V_s > V_i$ ; Se va presupune că:

$V_{AA} > V_s > 0$ ,  $V_i = 0$  (se pot adopta și alte valori pentru nivelele de tensiune). Se consideră că pe diode căderea de tensiune este neglijabilă față de tensiunea de alimentare  $V_{AA}$ .

În aceste condiții funcționarea circuitului se poate explica:

- a) Dacă :  $V_A = V_B = V_C = V_S$ , diodele  $D_1$ ,  $D_2$  și  $D_3$  vor conduce deoarece sunt polarizate direct ( $V_{AA} > V_S$ ), iar la ieșire  $V_Y = V_S$ .

S-a notat cu  $V_A$ ,  $V_B$ ,  $V_C$  potențialele aplicate la intrările A, B, C.

Tabelul 4.2

$V_A$	$V_B$	$V_C$	$V_O$	Logică pozitivă	Logică negativă
$V_i$	$V_i$	$V_i$	$V_i$	0	1
$V_i$	$V_i$	$V_S$	$V_i$	0	1
$V_i$	$V_S$	$V_i$	$V_i$	0	1
$V_i$	$V_S$	$V_S$	$V_i$	0	1
$V_S$	$V_i$	$V_i$	$V_i$	0	1
$V_S$	$V_i$	$V_S$	$V_i$	0	1
$V_S$	$V_S$	$V_i$	$V_i$	0	1
$V_S$	$V_S$	$V_S$	$V_S$	1	0

b) Dacă:  $V_A = V_i$  și  $V_B = V_C = V_S$  dioda  $D_1$  va conduce și va fixa tensiunea de ieșire la valoarea  $V_Y = V_i$ ; diodele  $D_2$  și  $D_3$  vor fi blocate, deoarece sunt polarizate invers. Funcționarea circuitului este descrisă în tabelul 4.2 în convenția “logică pozitivă”, unde ( $V_i$  reprezintă variabila binară 0, iar  $V_S$  variabila binară 1) realizând funcția logică SI:

$$Y = A \bullet B \bullet C$$

Se observă că în logica negativă ( $V_i$  reprezintă variabila binară 1, iar  $V_S$  variabila binară 0) același circuit realizează funcția logică SAU:

$$Y = A + B + C$$

Din cele arătate mai sus diodele din circuitul SI vor conduce, dacă la toate intrările se aplică aceeași tensiune. Dacă tensiunile de intrare au valori diferite, numai dioda conectată la cea mai negativă tensiune de intrare va conduce; celelalte vor fi blocate fiind invers polarizate. Curentul se închide prin diodele polarizate direct și rezistența  $R_A$  de la tensiunea de alimentare  $V_{AA}$  spre tensiunea cea mai mică. Tensiunea de ieșire este, astfel, egală cu tensiunea cea mai mică de intrare.

Dacă din punct de vedere logic circuitul din figura 4.18 realizează funcția logică dorită, se pune problema dacă din punct de vedere electronic circuitul funcționează corect. Pentru funcționarea corectă din punct de vedere logic și electronic se impune dimensionarea corespunzătoare a dispozitivelor ce alcătuiesc circuitul logic.

Proiectarea porții SI cu diode se face pornind de la cerințele impuse de circuitele conectate la ieșirea porții, adică de sarcina ce trebuie comandată. Se poate observa că poarta SI trebuie să genereze curent indiferent de nivelul logic de la ieșire, deci va trebui să genereze și un anumit curent de sarcină. Acest curent ( $I_S$ ) va avea valoarea minimă (în cazul cel mai defavorabil) când la ieșirea porții există nivel logic superior.

Dacă ieșirea porții SI se găsește la nivelul  $V_S$ , înseamnă că este necesar ca la toate intrările să se aplice nivelurile  $V_S$ . Curentul  $I_{RA}$  produce o cădere pe rezistența  $R_A$  care este egală cu  $V_{AA} - V_S$ ; se poate considera că întregul curent  $I_{RA}$  se va folosi pentru comanda sarcinii, (figura 4.19.a), astfel avem următorul caz:  $V_A = V_B = V_C = V_S$  și  $V_Y = V_S$ . Dacă se urmărește tabelul de

adevăr se poate constata că din cele opt combinații posibile doar una singură( cea de pe linia opt) îndeplinește situația de mai sus.

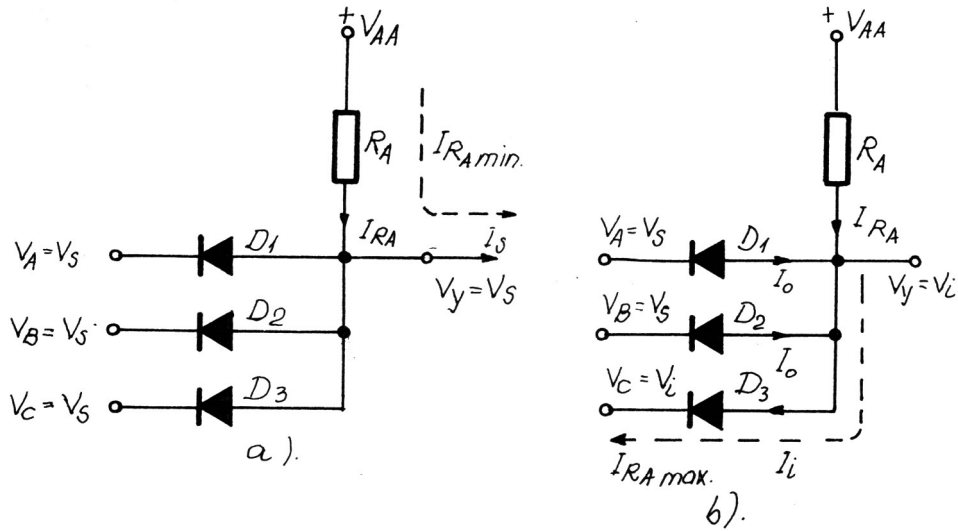


Figura 4.19

În cazul menționat curentul  $I_{RA}$  are valoarea cea mai mică, care trebuie să satisfacă condiția de încărcare:

$$I_{RA \text{ minim}} \geq I_S \text{ maxim}$$

Unde:

$$I_{RA} = \frac{V_{AA} - V_S}{R_A} \geq I_S \quad (4.23)$$

Din relația (4.23) se poate determina valoarea rezistenței  $R_A$  pentru cazul optim de funcționare:

$$R_A \leq \frac{V_{AAN} - V_S}{I_S} \quad (4.24)$$

Dacă se cer condiții de funcționare, și/sau de proiectare mai severe, se pot lua în considerare o parte sau toți factorii care pot influența defavorabil funcționarea corectă a circuitului.

Pentru exemplificare se consideră că tensiunea de alimentare  $V_{AA}$  se modifică față de valoarea nominală, pe care o notăm cu:  $V_{AAN}$ . Presupunem că modificare se limitează în câmpul de toleranță ( $1 \pm tu$ ), unde  $tu$  poate lua valorile de 0,1 pentru o toleranță de 10%, sau 0.2 pentru o toleranță de 20%.

În mod identic se poate lua în considerare factorul de toleranță pentru rezistențe. Cu cât valorile menționate sunt mai departe de valorile nominale cu atât condițiile de funcționare și

proiectare devin mai dificile. În acest caz considerat mai defavorabil este obligatoriu îndeplinirea următoarei inegalități:

$$I_{RA\ MIN} = \frac{(1-tu)V_{AAN} - V_S}{(1+tr)R_{AN}} \geq I_S \quad (4.25)$$

Din relația (4.25) se poate determina valoarea rezistenței  $R_A$  pentru cazul cel mai defavorabil:

$$R_{AN} \leq \frac{(1-tu)V_{AAN} - V_S}{(1+tr)I_S} \quad (4.26)$$

Pentru proiectarea circuitului ce trebuie să comande poarta SI trebuie determinat curentul de intrare a porții. Cazul defavorabil este atunci când între intrare și surse de alimentare se găsește diferența de potențial cea mai mare. În acest caz curentul preluat de la poarta SI de către circuitul de comandă este maxim. Această situație se obține când la ieșire  $V_Y = V_I$ , adică când la cel puțin o intrare se aplică nivelul  $V_i$ . În consecință, acest caz se folosește pentru calculul curentului de intrare ( $I_I$ ) care comandă poarta SI (figura 4.12.b). Dacă se scrie suma curenților în nodul de ieșire se obține:

$$I_i = \frac{V_{AA} - V_i}{R_A} + (n-1)I_o \quad (4.27)$$

unde:

$n$  – reprezintă numărul de intrări a porții

$I_o$  – curentul invers prin diode.

Ținând seama de toleranța componentelor și a surselor de alimentare, se obține:

$$I_{i\ max} = \frac{(1+tu)V_{AAN} - V_i}{(1-t)R_{AN}} + (n-1)I_{o\ max} \quad (4.28)$$

Circuitele logice cu diode și rezistențe prezintă un dezavantaj că introduc o atenuare de curent, respectiv de tensiune, adică:

$$I_{I\ max} > I_{RA\ min.} \geq I_S \quad (4.29)$$

Această inegalitate se interpretează în sensul că poarta Si poate furniza un curent de sarcină mai mic decât curentul necesar pentru comanda porții. Atenuarea de curent se exprimă printr-un parametru numit eficiența circuitului care se definește

$$E = \frac{I_{EA\ min}}{I_{i\ max}} = \frac{\frac{(1-t_u)V_{AAN} - V_S}{(1+t_r)R_{AN}}}{\frac{(1+t_u)V_{AAN} - V_i}{(1-t_r)R_{AN}} + (n-1)I_{o\ max}} < 1 \quad (4.30)$$

Întrucât nivelele logice  $V_S$  și  $V_I$  trebuie cuprinse într-o plajă restrânsă, iar curentul  $I_{o \max.}$  nu poate fi influențat prin măsuri de proiectare, singura cale de ridicare a eficienței porții o constituie mărirea raportului  $V_{AA}/V_S$ ; într-adevăr

$$\lim E = \frac{(1-t_u)(1-t_r)}{(1+t_r)(1+t_r)} \quad (4.31)$$

$$\text{pentru } \frac{V_{AAN}}{V_S} \rightarrow \infty$$

$$\text{unde } V_I = 0$$

În practică, se alege  $V_{AAN} = (2 \text{ la } 6)V_S$ . Dacă se mărește în continuare tensiunea de alimentare  $V_{AA}$ , va crește consumul de putere, fără a influența sensibil eficiența porții.

*Exemplul 4.4. Pentru exemplificare presupunem că în circuitul din figura 4.17 sunt date următoarele valori:  $V_S=5V$ ;  $V_i=0V$ ;  $R_d=20\Omega$ ;  $R_i=100M\Omega$ ;  $I_o=10nA$ ;  $V_{AA}=10V$ ;  $R_A=3,6K\Omega$ ,  $V_T=0,6V$ . Se cere să se determine valoare tensiunii de la ieșire pentru următoarele cazuri:*

$$a) V_A=V_B=V_C=V_i=0V$$

*Pe circuitul ieșire se obține următoarea ecuație:*

$$V_Y = V_{AA} - I_{RA} \cdot R_A$$

*Unde:*

$$I_{RA} = I_1 + I_2 + I_3$$

$I_1, I_2, I_3$  sau notat curenți prin cele trei diode. Fiecare curent se determină pe latura cuprinsă între ieșire diodă și intrare:

$$I_1 = \frac{V_Y - V_A - V_T}{R_d}$$

$$I_2 = \frac{V_Y - V_B - V_T}{R_d}$$

$$I_3 = \frac{V_Y - V_C - V_T}{R_d}$$

*rezultă:*

$$V_Y = V_{AA} - \left( \frac{V_Y - V_A - V_T}{R_d} + \frac{V_Y - V_B - V_T}{R_d} + \frac{V_Y - V_C - V_T}{R_d} \right) R_A$$

*Prin înlocuire cu valorile date se obține,  $V_Y=0,618V$*

$$a) V_A=V_B=V_i=0V \quad \text{și} \quad V_C=V_S=5V$$

*Pe circuitul ieșire se obține următoarea ecuație:*

$$V_Y = V_{AA} - I_{RA} \cdot R_A$$

Unde:

$$I_{RA} = I_1 + I_2 - I_3$$

$I_1$ ,  $I_2$ , sau notat curenți prin cele trei diode. Fiecare curent se determină pe latura cuprinsă între ieșire diodă și intrare,  $I_3$  este curentul rezidual invers prin dioda D3 și care se poate neglija față de ceilalți doi curenți. În acest sens se obține:

$$V_Y = V_{AA} - \left( \frac{V_Y - V_A - V_T}{R_d} + \frac{V_Y - V_B - V_T}{R_d} \right) R_A = 0,626V$$

$$c) V_A = V_i = 0V \quad \text{și} \quad V_B = V_C = V_S = 5V$$

dacă se neglijează curentul invers prin diodele D2 și D3 se obține:

$$V_Y = V_{AA} - \left( \frac{V_Y - V_A - V_T}{R_d} \right) R_A = 0,652V$$

$$d) V_A = V_B = V_C = V_i = 5V$$

Pe circuitul ieșire se obține următoarea ecuație:

$$V_Y = V_{AA} - I_{RA} \cdot R_A$$

Unde:

$$I_{RA} = I_1 + I_2 + I_3$$

$I_1$ ,  $I_2$ ,  $I_3$  sau notat curenți prin cele trei diode. Fiecare curent se determină pe latura cuprinsă între ieșire diodă și intrare. Pe baza celor arătate mai sus rezultă:

$$V_Y = V_{AA} - \left( \frac{V_Y - V_A - V_T}{R_d} + \frac{V_Y - V_B - V_T}{R_d} + \frac{V_Y - V_C - V_T}{R_d} \right) R_A = 5,608V$$

Se constată că circuitul SI introduce o deplasare de nivel a tensiunii de ieșire, aproximativ egală cu tensiunea de prag, față de tensiunea de intrare. În tabelul 4.3 se prezintă valorile precise obținute la ieșire pentru toate combinațiile de la intrare.

Dacă se leagă în serie mai multe circuite logice SI realizate cu diode se remarcă că se pot produce deplasări de nivel multiple, spre valori tot mai mari, ceea ce poate conduce la imposibilitatea interpretării corecte a nivelului de tensiune de către circuitele logice.

Tabelul 4.3.

$V_A$ [V]	$V_B$ [V]	$V_C$ [V]	$V_Y$ [V]
0	0	0	0,617
0	0	5	0,626
0	5	0	0,626
0	5	5	0,652
5	0	0	0,626
5	0	5	0,652
5	5	0	0,652
5	5	5	5,608

Spre exemplu considerând următorul lanț de circuite SI și considerând deplasarea de nivel ( pentru simplificare ) constantă și egală cu 0.6V.

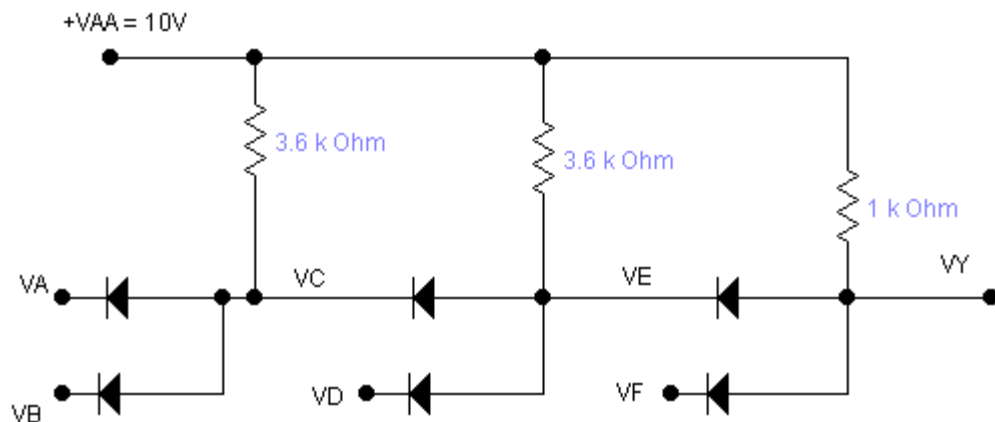


Figura 4.20

Dacă se ridică tensiunile în principalele puncte se poate completa tabelul de mai jos

Tabelul 4.4

$V_A$ [V]	$V_B$ [V]	$V_C$ [V]	$V_D$ [V]	$V_E$ [V]	$V_F$ [V]	$V_Y$ [V]
0	0	0,6	0	0,6	0	0,6
0	3	0,6	3	1,2	3	1,8
3	0	0,6	0	0,6	0	0,6
3	3	3,6	3	3,6	3	3,6

Se constată că există situații în care nivelul logic inferior se degradează permanent (linia doi din tabel). Acest fapt poate conduce la interpretarea incorectă a unui nivel de tensiune. Pentru evitarea unor

astfel de cazuri se prevede introducerea unor dispozitive electronice care să introducă o amplificare de curent cât și o refacere a nivelelor de tensiune. Astfel ca tensiunea de la ieșire să fie compatibilă cu cea de la intrare.

#### 4.4.2. Circuite logice SAU.

Circuitul logic SAU cu diode și rezistențe, se reprezintă în figura 4.21. Funcționarea porții SAU se va explica considerând următoarele convenții:

$$|V_{oo}| \geq V_S > V_i$$

Se va presupune că  $|V_{oo}| > V_S > 0$  si  $V_i = 0$

În acest condiții circuitul funcționează în felul următor:

b) Dacă:  $V_A = V_B = V_C = V_I$ , diodele  $D_1$ ,  $D_2$  și  $D_3$  vor conduce și la ieșire vom avea:

$$V_y = V_I - V_\gamma = V_I$$

Unde:  $V_\gamma$  este tensiunea de prag a diodelor semiconductoare (0,2 V la diodele cu germaniu și 0,5 la diodele cu Siliciu) care se poate neglija.

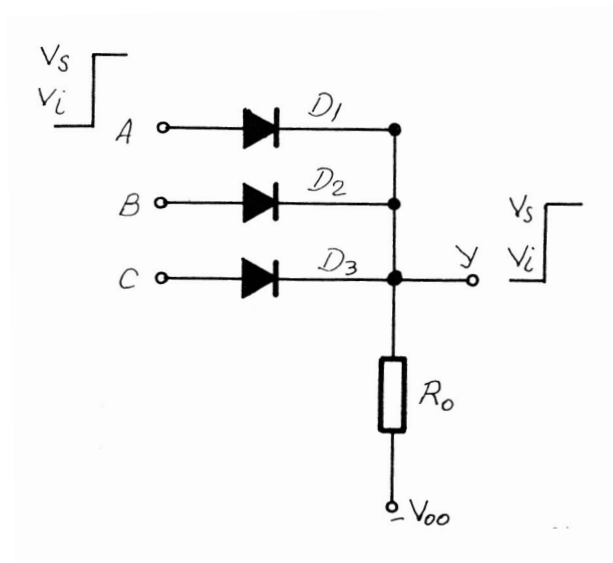


Figura 4.21

b) Dacă  $V_A = V_S$  (sau mai multe intrări) și  $V_B = V_C = V_I$ , dioda  $D_1$  va conduce (diferența de potențial cea mai mare este între intrarea A și sursa de alimentare –  $V_{oo}$ ) și va fixa tensiunea de ieșire la valoarea:  $V_Y = V_S$ ; diodele  $D_2$  și  $D_3$  vor fi blocate, fiind polarizate invers. Funcționarea porții este descrisă în tabelul 4.9. În logica pozitivă realizează funcția SAU, iar în logica negativă funcția SI



$Y = A + B + C$  în logică pozitivă

$Y = A \bullet B \bullet C$  în logică negativă

Din cele arătate, diodele vor conduce dacă la toate intrările se aplică nivel logic superior sau inferior. Dacă tensiunile de intrare au valori diferite numai dioda legată la cea mai mare tensiune va conduce; celelalte diode vor fi invers polarizate, deci blocate. Tensiunea de ieșire este egală cu cea mai mare dintre tensiunile de la intrare.

Tabelul 4.5.

$V_A$	$V_B$	$V_C$	$V_Y$	Logică pozitivă	Logică negativă
$V_i$	$V_i$	$V_i$	$V_i$	0	1
$V_i$	$V_i$	$V_s$	$V_s$	1	0
$V_i$	$V_s$	$V_i$	$V_s$	1	0
$V_i$	$V_s$	$V_s$	$V_s$	1	0
$V_s$	$V_i$	$V_i$	$V_s$	1	0
$V_s$	$V_i$	$V_s$	$V_s$	1	0
$V_s$	$V_s$	$V_i$	$V_s$	1	0
$V_s$	$V_s$	$V_s$	$V_s$	1	0

Pentru dimensionarea porții SAU trebuie să se țină cont că acest circuit absoarbe curent de la intrare sau ieșire spre sursa negativă ( $-V_{oo}$ ). Poarta SAU trebuie să asigure curentul de sarcină,  $I_s$ , în cazul cel mai defavorabil, adică când diferența de potențial dintre ieșire și  $-V_{oo}$  este minim, ceea ce înseamnă că la ieșirea porții se află nivelul  $V_i$ . Se mai consideră, pentru motive de creșterea eficienței, că tot curentul  $I_{Ro}$  se folosește pentru acționarea sarcinii (figura 4.22.a).

$$I_{Ro} = \frac{V_i + V_{oo}}{R_o} \geq I_s \quad (4.32)$$

Ținând cont de toleranțele pieselor și a surselor de alimentare avem:

$$I_{Ro \min} = \frac{(1 - t_u)(V_{ooN} + V_i)}{(1 + r_r)R_{oN}} \geq I_s \quad (4.33)$$

Rezultă valoarea rezistenței  $R_{oN}$

$$R_{oN} \leq \frac{(1 - t_u)V_{ooN}}{(1 + t_r)I_s} \quad (4.34)$$

Pentru determinarea curentului de intrare în cazul cel mai defavorabil se consideră cazul când o singură diodă conduce iar celelalte (n-1) diode sunt blocate, adică când la o intrare se găsește nivel de tensiune superior iar la celelalte intrări nivelul de tensiune inferior (figura 4.22.b)

$$I_i = \frac{V_S + V_{oo}}{R_o} + (n-1)I_o \quad (4.35)$$

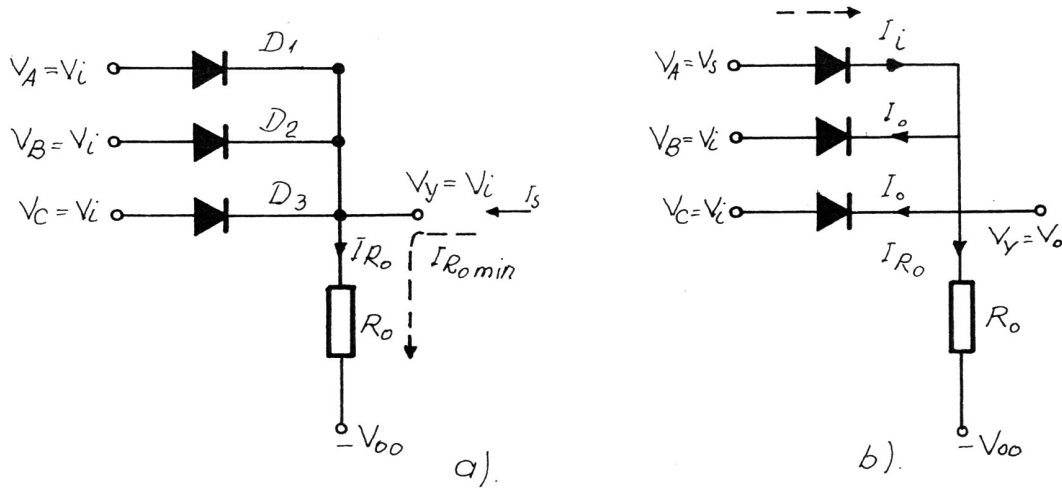


Figura 4.22

Sau ținând cont de toleranța componentelor și a tensiunii de alimentare se obține:

$$I_{i \max} = \frac{V_S + (1+t_u)V_{ooN}}{(1-t_r)R_{oN}} + (n-1)I_{o \max} \quad (4.36)$$

Avându-se în vedere că circuitul SAU constituie un atenuator de curent deoarece:

$$I_{i \max} > I_{Ro \min} > I_S \quad (4.37)$$

Se poate defini eficiența circuitului SAU:

$$E = \frac{I_{Ro \min}}{I_{i \max}} = \frac{\frac{(1-t_u)V_{ooN} + V_i}{(1+t_r)R_{oN}}}{\frac{V_S + (1+t_u)V_{ooN}}{(1-t_r)R_{oN}} + (n-1)I_{o \max}} \quad (4.38)$$

Eficiența circuitului SAU poate fi mărită prin creșterea raportului  $V_{oo}/V_S$ ;

$$\lim E = \frac{(1-t_u)(1-t_r)}{(1+t_r)(1-t_u)} \quad (4.39)$$

$$\frac{V_{oo}}{V_S} \rightarrow \infty$$

unde  $V_I = 0$

În practică se alege  $V_{oo} = (2-6) V_S$ .

### 4.3.3. Timpul de propagare

Fronturile semnalelor de ieșire de la o poartă cu dioda sunt proporționale cu timpul de comutare a diodelor și timpul necesar încărcării sarcinii capacitive. În cazul utilizării unor diode de comutație, timpul de comutare poate fi neglijat față de cea de a doua componentă. În acest caz timpul de ridicare la o poartă SI devine(figura 4.23)

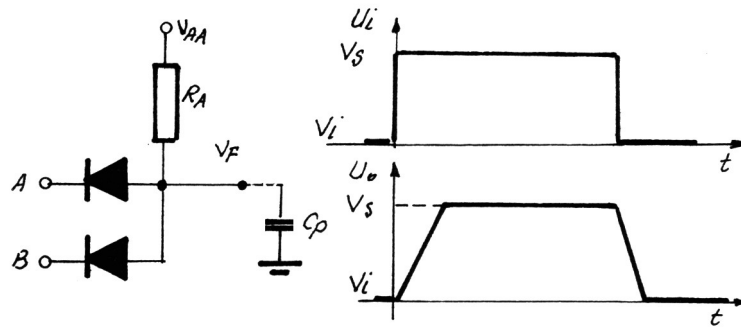


Figura 4.23

$$t_r = R_E \cdot C_p \ln \frac{U_e(\infty) - U_e(0)}{U_e(\infty) - U_e(t_r)} \quad (4.40)$$

unde:

$$U_e(\infty) = V_{AA}$$

$$U_e(0) = V_I$$

$$U_e(t_r) = V_S$$

Rezistența echivalentă este formată din  $R_A$  în n rezistențe inverse ale diodelor blocate:

$$R_E = \frac{R_A \cdot R_b}{n \cdot R_A + R_b} \quad (4.41)$$

$R_b$  este rezistența unei diode blocate

n reprezintă numărul de intrări și pentru  $n \cdot R_A \ll R_b$  rezultă că  $R_E \approx R_A$

În acest caz:

$$T_r = R_A \cdot C_p \cdot \ln \frac{V_{AA} - V_I}{V_{AA} - V_S} \quad (4.42)$$

Timpul de coborâre devine:

$$t_c = t_2 - t_1 = R_E C_p \ln \frac{U_e(\infty) - U_e(t_2)}{U_e(\infty) - U_e(t_1)} \quad (4.43)$$

unde:

$$U_e(\infty) = V_i$$

$$U_e(t_2) = 0,9(V_S - V_i)$$

$$U_e(t_1) = 0,1(V_S - V_i)$$

În acest caz rezistența echivalentă este constituită, în cazul cel mai defavorabil din  $R_A$ , o rezistență de trecere a unei diode în conducție și n-1 rezistențe a celorlalte n-1 diode blocate.

$$R_E = \frac{R_{E1} \cdot R_C}{R_{E1} + R_C} \quad (4.44)$$

$R_C$  este rezistența unei diode în conducție, iar cu  $R_{E1}$  s-a notat rezistența echivalentă determinată de  $R_A$  în paralel cu (n-1).  $R_b$ .

$$R_{E1} = \frac{R_A \cdot R_b}{R_b + (n-1)R_A} \cong R_A \quad (4.45)$$

deci:

$$R_E = \frac{R_A \cdot R_c}{R_A + R_c} \cong R_c \text{ deoarece } R_A \gg R_c \quad (4.46)$$

În acest caz se obține:

$$t_c \cong 2,2 R_c \cdot C_p \quad (4.47)$$

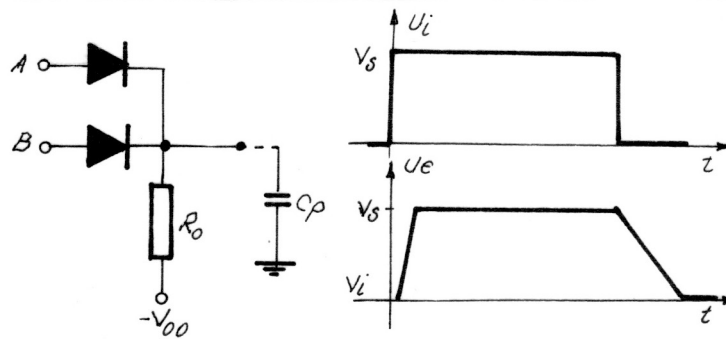


Figura 4.24

Pentru o poartă SAU (figura 4.24) timpii de ridicare și coborâre se determină identic ca la poarta SI, unde rezultatul final este:

$$t_r = 2,2 R_c \cdot C_p \quad (4.48)$$

$$t_c = R_o \cdot C_p \ln \frac{V_{oo} + V_{ss}}{V_{oo} + V_i} \quad (4.49)$$

Se constată că în cazul porților SI timpul de ridicare este mai mare decât timpul de coborâre. La poarta SAU timpul de ridicare este mai mic decât timpul de coborâre.