

FAMILIA DE CIRCUITE INTEGRATE TTL

Circuitele integrate din cadrul familiei TTL se caracterizează în primul rând prin compatibilitatea nivelelor logice, a tensiunilor de alimentare identice, cât și o gamă de temperaturi de lucru similară. În toate aceste caracteristici, circuitele integrate TTL prezintă o serie de parametrii specifici, ceea ce individualizează fiecare circuit în parte. În cadrul familiei de circuite integrate TTL se pot desprinde mai multe serii de circuite logice ce se caracterizează prin timpi de propagare, putere disipată, curenți de intrare / ieșire specifici seriei respective.

Marcarea circuitelor integrate din cadrul familiei TTL prezintă un anumit standard, dar trebuie făcută observația că pot fi notații cu totul individuale. Marcarea circuitelor integrate este specific fiecărei firme producătoare. În general se întâlnește următoarea marcare:

ZZZ VV WW XXXX YY

Unde:

ZZZ: constituie prefixul standard al firmei cât și eventualele informații legate de familia respectivă. Spre exemplu : M - MOTOROLA; SN-Texas Instrumens CDB – Fabrica de semiconductoare, România, etc.

VV: exprimă gama temperaturii de lucru sub formă codificată și funcție de firma producătoare. Exemplu seriile 74 cu gama temperaturii de lucru cuprinsă între -55°C și 125°C .

WW: desemnează seria circuitului din cadrul familiei TTL. De exemplu:

- nimic, pentru seria standard.
- H, pentru seria rapidă.
- L, pentru seria de putere redusă.
- S, pentru seria Schottky
- LS, pentru seria Schottky de putere redusă.
- AS, seria Schottky avansată
- ALS, seria Schottky avansată de putere redusă
- F, pentru seria FAST.

XXXX: exprimă funcția (tipul) circuitului integrat.

YY: codifică tipul capsulei circuitului integrat.

În continuare se vor prezenta sintetic principalii parametrii ce caracterizează fiecare serie în parte.

În tabelul 10.10 se prezintă cei mai importanți parametrii pentru circuitul integrat din cadrul familiei TTL, unde s-a notat cu indicativele: 74 – seria standard; 74 H – seria rapidă, 74 S – seria Schottky, 74 LS – seria Schottky de putere redusă, 74 L – seria de putere redusă, 74 AS – seria Schottky avansată, 74 ALS – seria Schottky de putere redusă, 74 F – seria Fast.

Tabelul 10.10

Seria / Param.	74	74H	74L	74S	74LS	74AS	74ALS	74F	Unit.
----------------	----	-----	-----	-----	------	------	-------	-----	-------

V _{CC}	5	5	5	5	5	5	5	5	V
V _{iHmin}	2	2	2	2	2	2	2	2	V
V _{iLmax}	0,8	0,8	0,8	0,8	0,8	0,8	0,8	0,8	V
V _{OHmin}	2,4	2,4	2,4	2,7	2,7	2,7	2,7	2,4	V
V _{OLmax}	0,4	0,4	0,4	0,5	0,5	0,5	0,5	0,4	V
M ⁻	0,4	0,4	0,4	0,7	0,7	0,7	0,7	0,4	V
M ⁺	0,4	0,4	0,4	0,3	0,3	0,3	0,3	0,4	V
FE	10	10	10	10	10	10	10	10	-
P _{cc}	10	22	1	19	2	15	1,2	4	mw
t _{pLH}	11	5	35	3	9	1,5	4	2	ns
t _{pHL}	7	7	31	3	10	1,5	5	2,6	ns
t _{pd}	10	6	33	3	9,5	1,5	4,5	2,3	ns
t _r	10	9	30	2,7	9,5	2	5	2,5	ns
t _c	6	5	20	2	6	2	5	2,5	ns
F _c = t _{pd} .P _{cc}	100	132	33	57	19	22,5	5,4	9,2	pj
Frec.	25	43	3	110	33	225	50	125	MHz

În tabelul 10.11 s-a prezentat factorul de încărcare la intrare raportat la serie, reprezentând unitatea de sarcină a fiecărei serii față de altă serie.

În tabelul 10.12 s-a prezentat valoarea curenților de ieșire pentru diferite serii cât și raportul dintre acești curenți.

Modul de utilizare al tabelelor 10.11 și 10.12 va fi prezentat prin câteva exemple.

Fie o poartă TTL din seria normală care trebuie să comande 2 porți TTL din seria rapidă, 2 porți din seria Schottky, 5 porți din seria de putere redusă, 3 porți din seria normală. Se propune să se determine numărul maxim de porți din seria Schottky de putere redusă ce mai pot fi interconectate în nodul respectiv.

Pentru nivel logic superior se știe că factorul de încărcare la ieșire la o poartă TTL din seria normală este $FE_H = 20$, iar unitățile de sarcini comandate se iau din tabelul 10.12.

În acest caz se poate scrie.

A)

$$FE_H = 20 = 2.FI_{H1} + 2.FI_{H2} + 5.FI_{H3} + 3.FI_{H4} + N_1 . FI_{H5} \quad \text{sau:}$$

$$20 = 2.1,25 + 2.1,25 + 5.0,25 + 3.1 + N_1 . 0,5 = 9,25 + 9,25 + 0,5 . N_1$$

Unde:

$$N_1 = \frac{20 - 9,25}{0,5} = 21,5$$

În mod identic pentru nivelul logic inferior avem:

$$10 = 1,25 \times 2 + 1,25 \times 2 + 0,11 \times 5 + 1 \times 3 + 0,225 \times N_2 = 8,55 + 0,225 \times N_2$$

deci:

$$N_2 = \frac{10 - 8,55}{0,225} = 6,4$$

Numărul maxim de porți comandate este:

$$N = \min(N_1, N_2) = 6$$

B)

Același rezultat se poate obține făcând suma curenților de sarcină la intrare (tabelul 10.11)

Pentru nivelul logic superior avem:

$$0,8 \text{ mA} = (0,05 \times 2 + 0,095 \times 2 + 0,01 \times 5 + 0,04 \times 4 + 0,02 \times N_1) \text{ mA}$$

unde:

$$N_1 = \frac{0,8 - 0,37}{0,02} = 21,5$$

Pentru nivelul logic inferior se obține:

$$16 \text{ mA} = (2 \times 2 + 2 \times 2 + 0,18 \times 5 + 1,6 \times 3 + 0,36 \times N_2) \text{ mA}$$

ceea ce face ca N_2 să fie egal cu:

$$N_2 = \frac{16 - 13,7}{0,36} = 6,4$$

Tabelul 10.11

Valori normalizate raportate la serie (Unități de sarcină)
--

Seria ce Comandă / Comandată	Nivel Logic	Seria I _I	74	H	L	LS	S	AS	ALS	F
74	H L	40μA 1,6mA	1 1	0,8 0,8	4 9	2 4,5	0,8 0,8	2 1,6	2 8	2 2,6
74 H	H L	50μA 2mA	1,25 1,25	1 1	5 11	2,5 5,5	1 1	2,5 2	2,5 10	2,5 3
74 L	H L	10μA 0,18mA	0,25 0,11	0,2 0,09	1 1	0,5 0,5	0,2 0,09	0,5 0,2	0,5 0,9	0,5 0,3
74 LS	H L	20μA 0,36mA	0,5 0,2	0,4 0,18	2 2	1 1	0,4 0,18	1 0,36	1 1,8	1 0,6
74 S	H L	50μA 2 mA	1,25 1,25	1 1	5 11	2,5 5,5	1 1	2,4 2	2,5 10	2,5 3
74 AS	H L	20μA 1 mA	0,5 0,6	0,4 0,5	2 5	1 3	0,4 0,5	1 1	1 5	1 0,6
74 ALS	H L	20μA 0,2 mA	0,5 0,12	0,4 0,1	2 1	1 0,2	0,4 0,1	1 0,2	1 1	1 0,3
74 F	H L	20μA 0,6 mA	0,5 0,4	0,4 0,3	2 3	1 1,4	0,4 0,3	1 0,6	1 3	1 1

Tabelul 10.12

Seria comandată / ce comandă	Niv Lo- gic	I _o	74	74H	74L	74 LS	74S	74 AS	74 ALS	74F
74	H L	0,8mA 16 mA	20 10	16 8	80 89	40 44	16 8	40 16	40 80	40 26
74 H	H L	1 mA 20mA	25 12	20 10	100 111	50 55	20 10	50 20	50 100	50 33
74 L	H L	0,2 mA 3,6 mA	5 2	4 1	20 20	10 10	4 1	10 3	10 18	10 6
74 LS	H L	0,4 mA 8 mA	10 5	8 4	40 44	20 22	8 4	20 8	20 40	20 13
74 S	H L	1 mA 20 mA	25 12	20 10	100 111	50 55	20 10	50 20	50 100	50 33
74 AS	H L	2 mA 20 mA	50 12	40 10	200 111	100 55	40 10	100 20	100 100	100 33
74 LAS	H L	0,4 mA 8 mA	10 5	8 4	40 44	20 22	8 4	20 8	20 40	20 13
74 F	H L	1 mA 20 mA	25 12	20 10	100 111	50 55	20 10	50 20	50 100	50 33

C)

În mod asemănător se poate utiliza tabelul 10.12 prin împărțirea numărului de porți comandate la factorul de încărcare la ieșire raportat la seria respectivă. De exemplu, pentru nivelul logic superior se obține:

$$I = \frac{2}{16} + \frac{2}{16} + \frac{5}{80} + \frac{3}{20} + \frac{N1}{40}$$

Pentru nivelul logic inferior avem:

$$I = \frac{2}{8} + \frac{2}{8} + \frac{5}{89} + \frac{3}{10} + \frac{N2}{44}$$

Dacă se fac calcule se constată că se obțin aceleași rezultate ca mai sus: $N1 = 21,5$, respectiv $N2 = 6,4$.