

Cursul 12

Poarta ȘI - TTL

Cea mai răspândită poartă din familia TTL este fără îndoială poarta ȘI-NU analizată în paragrafele precedente. Poarta ȘI-NU se mai numește și poartă fundamentală TTL putând fi prezenta cu 2,3,4 și 8 intrări.

În figura 10.40 se prezintă o poartă ȘI, care din punct de vedere constructiv are circuitele de intrare și ieșire identice cu cele ale porții ȘI-NU. În interiorul circuitului s-a mai introdus o inversare a semnalului logic cu ajutorul tranzistorului T_5 . tranzistorului T_6 și dioda D_1 au rolul de a completa conexiunea dintre circuitul de intrare TTL și circuitul de ieșire TTL.

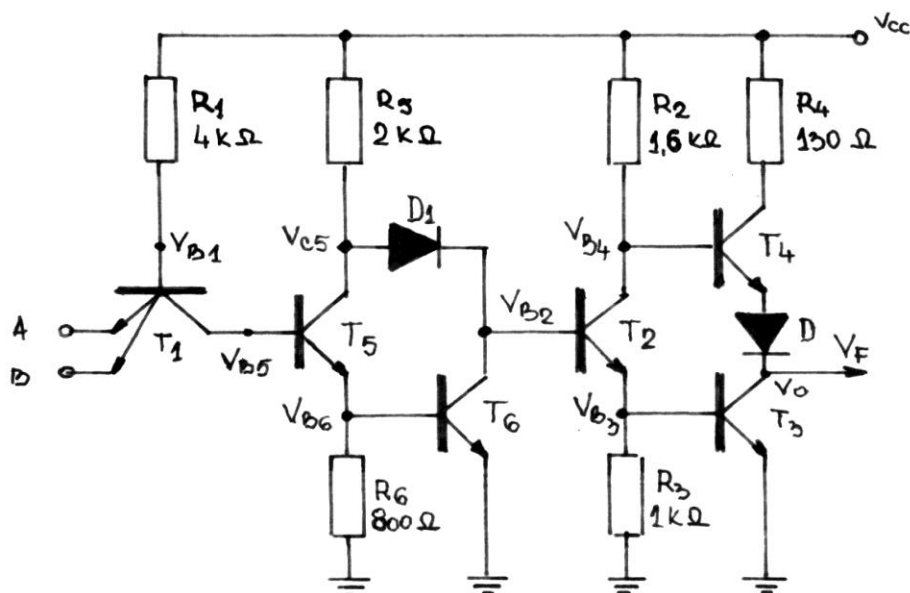


Figura 10.40

Se observă că circuitul ȘI are o schemă mai complexă decât poarta ȘI-NU, structură care se reflectă și asupra parametrilor săi, ce sunt inferiori parametrilor unei porți ȘI-NU, dar superiori a două porți ȘI-NU legate în serie: $P_{CC} = 20 \text{ mW}$, $t_{pLH} = 17 \text{ ns}$, $t_{pHL} = 12 \text{ ns}$ și $t_{pd} = 15 \text{ ns}$. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porților ȘI-NU. În acest sens ne referim la curenții de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Tranzistoarele T_1 , T_2 , T_3 și T_4 au același rol ca la poarta fundamentală ȘI-NU; tranzistorul T_5 introduce o inversare suplimentară, iar tranzistorul T_6 și dioda D_1 asigură o deplasare de nivel necesară funcționării corecte a porții.

Funcționarea porții ȘI este identică, în principiu, cu a porții ȘI-NU;

În acest sens, dacă la o intrare se aplică nivelul de tensiune inferior, V_L , tranzistorul T_1 este în conducție la saturație, joncțiunea bază-emitor a tranzistorului multi-emitor este polarizată direct, iar în baza lui se fixează un potențial : $V_{B1} = V_I + V_{BE} = 0,2 + 0,75 = 0,95 \text{ V}$, care este

insuficient de a debloca joncțiunile bază-emitor a tranzistoarelor T_5 și T_6 , aceștia sunt blocați, iar în colectorul tranzistorului T_5 se va stabili un potențial ridicat de 2,25 V, determinat de căderile de tensiune pe dioda D_1 și joncțiunile bază-emitor ale tranzistoarelor T_2 și T_3 . Cei doi tranzistoarele T_2 și T_3 care vor conduce în acest caz, fixând la ieșire un nivel de tensiune inferior.

Dacă la ambele intrări se aplică nivel logic superior, tranzistorul T_1 lucrează în regim invers, iar în baza lui se stabilește un potențial de 2,25 V determinat de căderile de tensiune pe joncțiunea bază-colector a tranzistorului T_1 și joncțiunile bază-emitor ale tranzistoarelor T_5 și T_6 . Tranzistorul T_5 și T_6 . Tranzistoarele T_5 și T_6 conduc la saturație. În colectorul tranzistorului T_5 se stabilește un potențial: $V_{C5} = V_{E5} + V_{CE(sat)} = 0,75 + 0,2 = 0,95$ V, iar în colectorul lui T_6 un potențial de 0,2 V. Dioda D_1 este conducătoare. Potențialul de 0,2 V din baza tranzistorului T_2 blochează pe T_2 și T_3 , iar T_4 va conduce, fixând la ieșire un nivel de tensiune ridicat.

Pe baza observațiilor precedente se completează tabelul 10.6 din care rezultă și funcția logică a circuitului

Tabelul 10.6

V_A	V_B	V_{B1} [V]	V_{B5} [V]	V_{B6} [V]	V_{C5} [V]	V_{B2} [V]	V_{B3} [V]	V_{B4} [V]	V_o [V]	V_F [V]
L	L	0,95	0,4	0	2,25	1,5	0,7 5	0,95	0,2	L
L	H	0,95	0,4	0	2,25	1,5	0,7 5	0,95	0,2	L
H	L	0,95	0,4	0	2,25	1,5	0,7 5	0,95	0,2	L
H	H	2,25	1,5	0,75	0,95	0,2	0	4,7	3,2	H

Poarta SAU-NU

În figura 10.41 se prezintă o poartă SAU-NU din cadrul familiei de circuite integrate TTL.

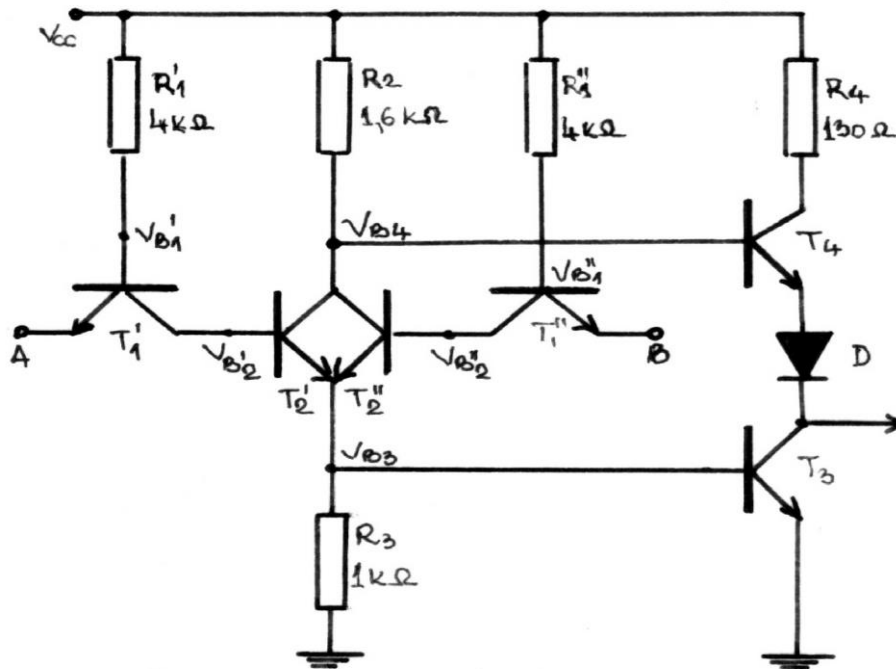


Figura 10.41

Poarta SAU-NU are o schemă asemănătoare cu a porții ȘI-NU, unde pentru fiecare variabilă de la intrare se introduce câte o poartă un tranzistor (T_1 și T''_1) cu rol identic cu al tranzistorului multi-emitor. Caracteristic la aceste porți constă în faptul că tranzistoarele T'_2 și T''_2 au emitorii și colectori legați împreună. Prin urmare, circuitul de ieșire realizat cu tranzistoarele T_3 și T_4 , este comandat sau de tranzistorul T'_2 sau de tranzistorul T''_2 , sau de amândouă tranzistoare.

Funcționarea porții SAU-NU este asemănătoare cu a porții ȘI-NU.

Dacă la cel puțin o intrare se aplică nivelul de tensiune superior, unul din tranzistoarele T'_2 sau T''_2 va conduce la saturație, ceea ce va determina la ieșire un nivel de tensiune superior.

Dacă la ambele intrări se aplică nivelul de tensiune inferior, tranzistoarele T'_2 și T''_2 sunt blocate, ceea ce va determina ca tranzistorul T_4 să conducă. La ieșire se va fixa nivelul de tensiune superior. Pe baza observațiilor de mai sus se poate întocmi tabelul 10.7 din care rezultă funcția logică realizată de circuitul din figura 10.41.

Tabelul 10.7.

V _A	V _B	V' _{B1} [V]	V'' _{B1} [V]	V' _{B2} [V]	V'' _{B2} [V]	V _{B3} [V]	V _{B4} [V]	V _o	V _F
L	L	0,95	0,95	0,4	0,4	0	4,7	3,2	H
L	H	0,95	2,25	0,4	1,5	0,75	0,95	0,2	L
H	L	2,25	0,95	1,5	0,4	0,75	0,95	0,2	L
H	H	2,25	2,25	1,5	1,5	0,75	0,95	0,2	L

Din punct de vedere al performanțelor, poarta SAU-NU prezintă parametri foarte asemănători cu cei ai porții ȘI-NU: $P_{CC} = 13 \text{ mW}$, $t_{pLH} = 12 \text{ ns}$, $t_{pHL} = 8 \text{ ns}$, $t_{pd} = 10 \text{ ns}$. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porților ȘI-NU. În acest sens ne referim la curenții de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Poarta SAU

Poarta SAU din cadrul familiei TTL are schema reprezentată în figura 10.42. Se observă că față de poarta SAU-NU, poarta SAU are în plus un circuit de inversare realizat de tranzistorul T_5 ce are un rol identic cu tranzistorul T_5 de la poarta ȘI. Tranzistorul T_6 și dioda D_1 au rolul de a asigura o deplasare de nivel.

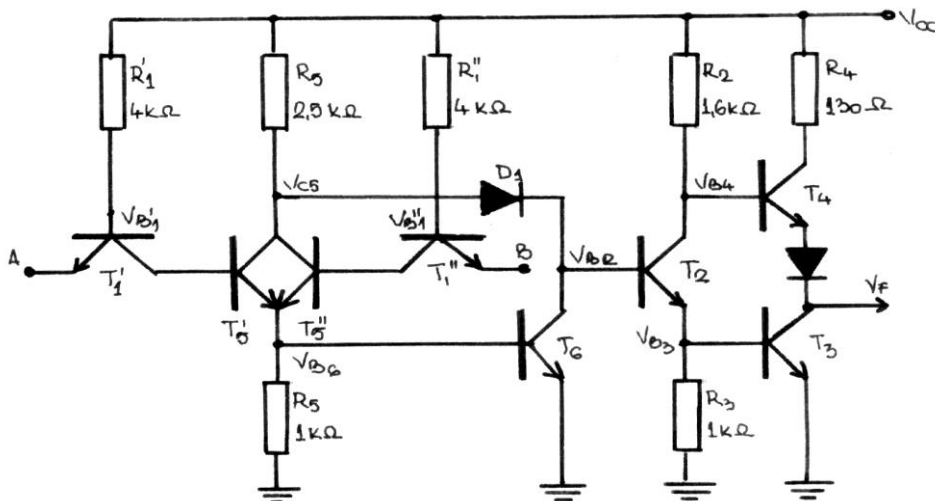


Figura 10.42

Funcționarea porții SAU poate fi urmărită cu ajutorul tabelului 10.8.

Tabelul 10.8.

V_A	V_B	V'_{B1} [V]	V''_{B1} [V]	V_{B6} [V]	V_{C5} [V]	V_{B2} [V]	V_{B3} [V]	V_{B4} [V]	V_o [V]	V_F
L	L	0,95	0,95	0	2,25	1,5	0,75	0,95	0,2	L
L	H	0,95	2,25	0,75	0,95	0,2	0	4,7	3,2	H
H	L	2,25	0,95	0,75	0,95	0,2	0	4,7	3,2	H
H	H	2,25	2,25	0,75	0,95	0,2	0	4,7	3,2	H

Poarta ȘI-SAU-NU

Poarta ȘI-SAU-NU reprezentată în figura 10.43

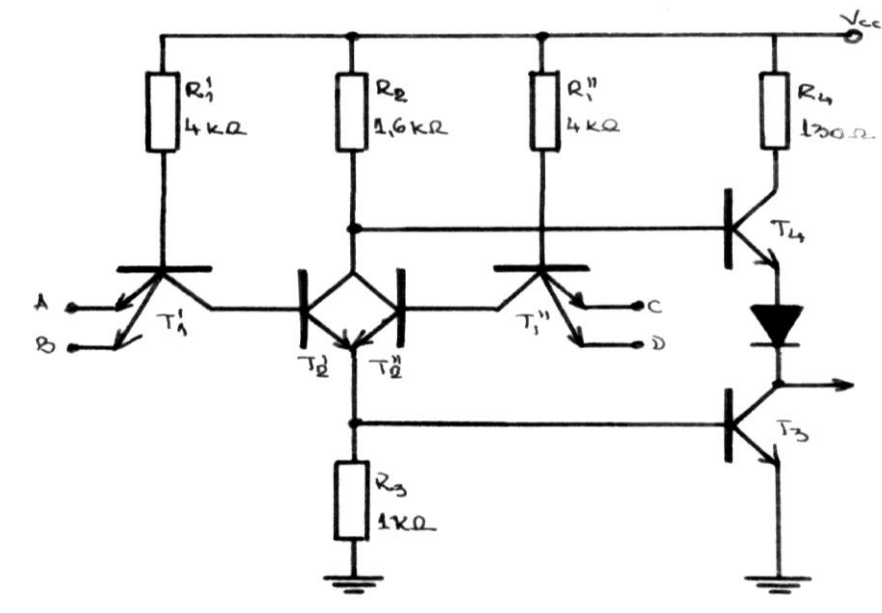


Figura 10.43

Poarta ȘI-SAU-NU, permite efectuarea unor operații logice complexe într-un singur etaj, cu un timp de propagare de 10 ns și o putere disipată de 13 mW. În rest, parametrii de intrare și ieșire sunt identici cu cei ai porți fundamentale ȘI-NU. În acest sens ne referim la curenții de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Funcționarea porții ȘI-SAU-NU se explică relativ simplu ținând seama de observațiile făcute la poarta SAU-NU.

Tranzistoarele paralele T'_2 și T''_2 realizează funcția logică SAU în emitorul comun, considerând ca variabile de intrare nivelurile de tensiune din baza lor și funcția logică SAU-NU în colectorul comun. Dacă se mai ține seama de faptul că joncțiunile bază-emitor ale tranzistoarelor multi-emitor realizează funcția logică ȘI în baza lor, se poate analiza funcționarea porții ȘI-SAU-NU ținând seama de toate observațiile de mai sus sistematizate în felul următor:

- tranzistorul T'_2 conduce când în baza tranzistorului T'_1 există nivel de tensiune ridicat, realizând funcția ȘI : $F = A.B$;
- tranzistorul T''_2 conduce când în baza tranzistorului T''_1 există nivel de tensiune ridicat, realizând funcția ȘI : $F = C.D$;
- tranzistorul T_3 conduce atunci când conduc cel puțin unul din tranzistorul T'_2 sau T''_2 sau T''_2 , realizând funcția ȘI-SAU : $F = A.B + C.D$;
- tranzistorul T_4 este conductor numai dacă tranzistoarele T'_2 și T''_2 sunt blocați: realizând funcția ȘI-SAU-NU:

$$F = A.B + C.D$$

Cum tranzistorul T_4 este un repetor pe emitor rezultă că:

$$F = \overline{A.B + C.D}$$

Același lucru se obține dacă se face observația că tranzistorul T_3 joacă rolul unui invertor.

Din punct de vedere al performanțelor, poarta ȘI-SAU-NU prezintă parametri foarte asemănători cu cei ai porții ȘI-NU.

V_A	V_B	V_C	V_D	V_O
V_L	V_L	V_L	V_L	V_H
V_L	V_L	V_L	V_H	V_H
V_L	V_L	V_H	V_L	V_H
V_L	V_L	V_H	V_H	V_L
V_L	V_H	V_L	V_L	V_H
V_L	V_H	V_L	V_H	V_H
V_L	V_H	V_H	V_L	V_H
V_L	V_H	V_H	V_H	V_L
V_H	V_L	V_L	V_L	V_H
V_H	V_L	V_L	V_H	V_H
V_H	V_L	V_H	V_L	V_H
V_H	V_L	V_H	V_H	V_L
V_H	V_H	V_L	V_L	V_L
V_H	V_H	V_L	V_H	V_L
V_H	V_H	V_H	V_L	V_L
V_H	V_H	V_H	V_H	V_L

Poarta ȘI-SAU-NU expandabilă

În multe aplicații sunt necesare obținerea unor funcții logice complexe cu un număr mai mare de 4 variabile la intrare; pentru aceste situații a fost realizată poarta ȘI-SAU-NU expandabilă reprezentată în figura 10.44.a.

Poarta expandabilă se deosebește de o poartă ȘI-SAU-NU prin faptul că mai conține două intrări suplimentare la care se aplică ieșirile complementare ale unui circuit special, numit de expansiune figura 10.44.b.

Funcționarea porții expandabile se poate explica simplu pe baza observațiilor făcute la poarta ȘI-SAU-NU:

Tranzistorul T_3 este conductor atunci când conduc tranzistoarele T'_2 sau T''_2 sau când la intrarea X există nivel de tensiune ridicat ($\approx 0,75$ V): $A.B + C.D + X = 1$;

Tranzistorul T_4 este conductor numai dacă tranzistorul T'_2 și T''_2 sunt blocați și când la intrarea X există nivel de tensiune ridicat ($X = H$): $A.B + C.D + X = 0$ sau $\overline{A.B + C.D + X} = 1$.

În concluzie, poarta ȘI+SAU+NU expandabilă îndeplinește funcția:

$$F = \overline{A.B + C.D + X}$$

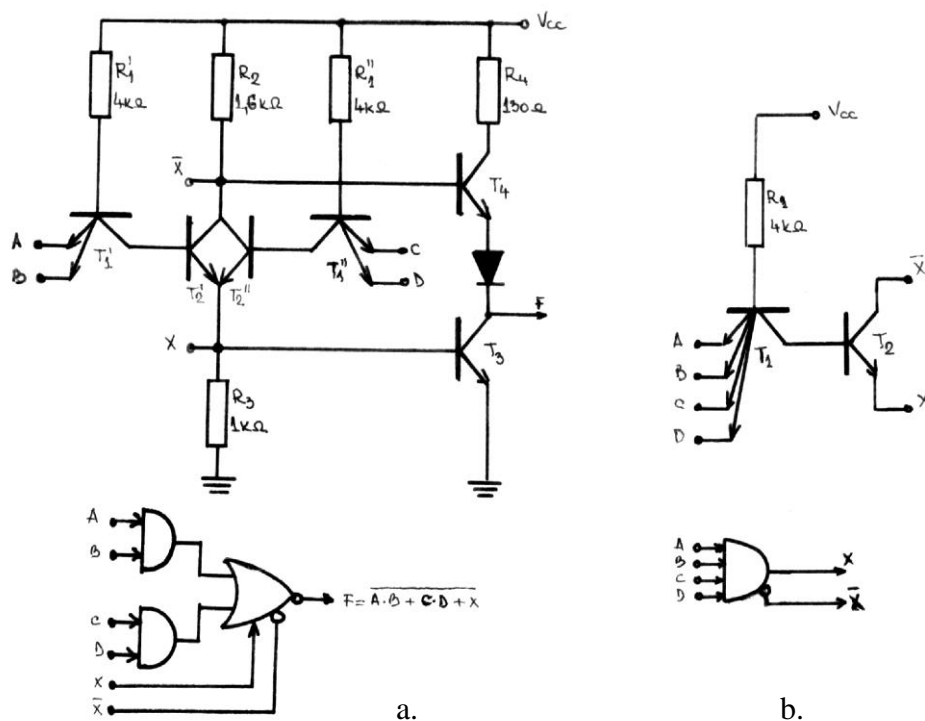


Figura 10.44

Circuitul de expansiune este realizat dintr-un tranzistor T_1 multi-emitor și un tranzistor T_2 identic cu tranzistorul ce comandă invertorul complex la circuitele TTL. Rezistența de emitor

și colector a tranzistorului T_2 nu este cuprinsă în circuitul de extensie, ci în poarta ȘI-SAU-NU expandabilă, după cum se poate observa urmărind locul de conectare a semnalelor X și \overline{X} .

Independent circuitul de expandare (figura 8.44.b) nu îndeplinește nici o funcție logică și nici nu dă la ieșire nivelurile de tensiune normale. Conectat la poarta expandabilă (Figura 8.44.a) circuitul de expandare permite realizarea funcției ȘI la ieșirea X și a funcției SI-NU la ieșirea \overline{X} .

Parametrii porții expandabile sunt dați pentru cazul în care nu se atașează circuitul de extensie. În acest caz, parametrii porții ȘI-SAU-NU expandabilă sunt apropiați de cei ai porții ȘI-NU: $t_{pd} = 11 \text{ ns}$, $P_D = 13 \text{ mW}$. În rest, parametri de intrare și ieșire sunt identici cu cei ai porților ȘI-NU. În acest sens ne referim la curenții de intrare și ieșire, la nivelele de tensiune, la marginea de zgomot și la factorii de încărcare.

Când circuitele de extensie sunt atașate, crește timpul de propagare datorită sarcinii capacitive suplimentare introduse de acest circuit. În general, timpul de propagare crește cu două nanosecunde la adăugarea câte unui circuit de expansiune, iar puterea disipată crește cu $1,6 \text{ mW}$. Din acest motiv nu se recomandă conecta un număr prea mare de circuite de expansiune simultan la bornele X și \overline{X} . Se recomandă utilizarea a cel mult a patru circuite de expandare.