



**Министерство науки и высшего образования Российской
Федерации
Федеральное государственное бюджетное образовательное
учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)**

ФАКУЛЬТЕТ «Информатика и системы управления» (ИУ)

КАФЕДРА «Информационная безопасность» (ИУ8)

Отчёт по лабораторной работе № 1

по дисциплине «Аппаратные средства вычислительной техники»

**Тема: «Исследование битовых команд
микроконтроллера i8051»**

Вариант 3.

Преподаватель:
Рафиков А.Г.

Студент: Веденеев А.А.

Группа: ИУ8-72

Москва, 2023

Изучение основ программирования микроконтроллера серии 8051 в рабочей среде Proteus.

ПРАКТИЧЕСКАЯ ЧАСТЬ

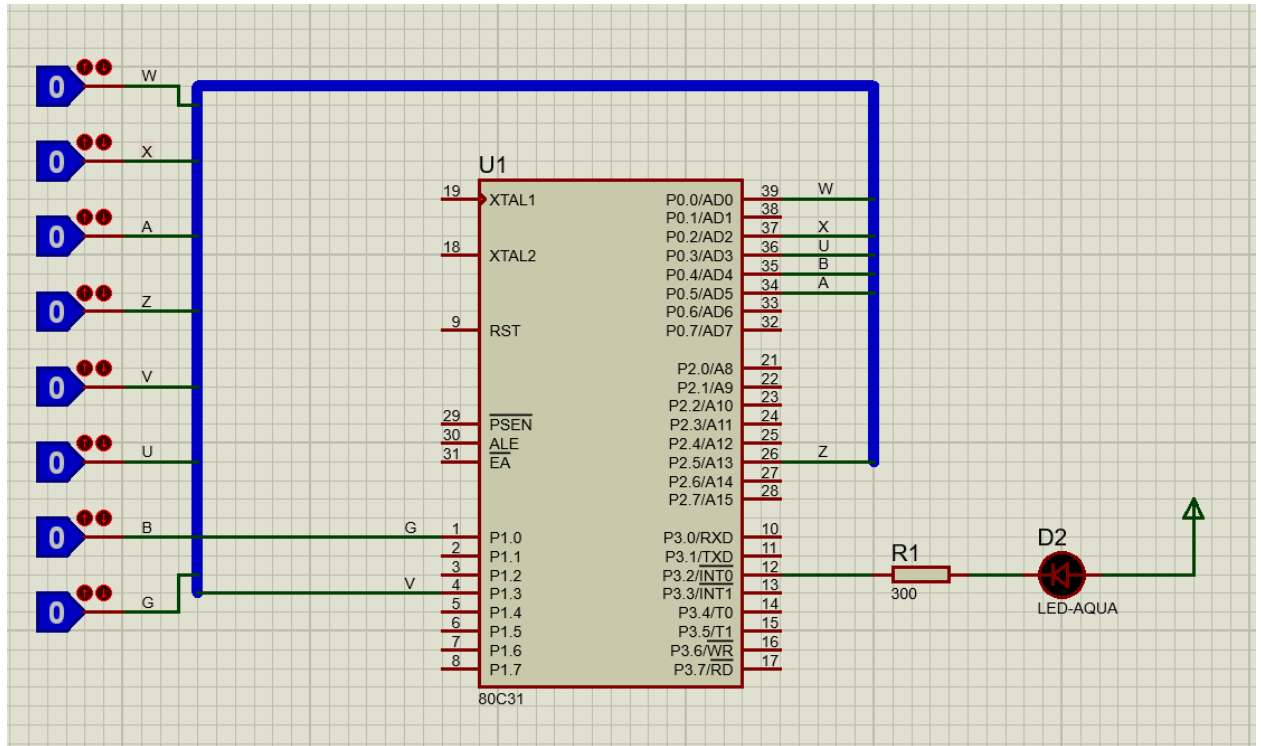


Рисунок 1 - Схема в Proteus

Код микроконтроллера:

1) Реализация с помощью логических битовых функций:

\$NOMOD51

```
$INCLUDE (8051.MCU)
```

Q BIT P3.2

Wq BIT P0.0 ; 22h.0 P0.0

Vq BIT P1.3

Xq BIT P0.2 ; 28h.2 P0.2

Zq BIT P2.5

Aq BIT P0.5 ; 28h.5 P0.5

Gq BIT P1.0 ; 25h.0 P1.0

Uq BIT P0.3 ; 20h.3 P0.3

Bq BIT P0.4 ; 21h.4 P0.4

F1 BIT 21h.5

; Reset Vector

org 0000h

jmp Start

=====

; CODE SEGMENT

=====

org 0100h

Start:

; $Q = (W * V + X * /Z) + (A + G)*(U + B)$

MOV C, Wq

ANL C, Vq

MOV F0, C

MOV C, Xq

ANL C, /Zq

ORL C, F0

MOV F0, C

MOV C, Aq

ORL C, Gq

MOV F1, C

MOV C, Uq

ORL C, Bq

ANL C, F1

ORL C, F0

CPL C

MOV Q, C

END

2) Реализация с помощью тестов битов:

\$NOMOD51

\$INCLUDE (8051.MCU)

Q BIT P3.2

Wq BIT P0.0 ; 22h.0 P0.0

Vq BIT P1.3

Xq BIT P0.2 ; 28h.2 P0.2

Zq BIT P2.5

Aq BIT P0.5 ; 28h.5 P0.5

Gq BIT P1.0 ; 25h.0 P1.0

Uq BIT P0.3 ; 20h.3 P0.3

Bq BIT P0.4 ; 21h.4 P0.4

```

; Reset Vector

org 0000h

jmp Start


;=====

; CODE SEGMENT

;=====


org 0100h


START:

;  $Q = (W * V + X * /Z) + (A + G) * (U + B)$ 


JB Wq, TEST_V

JMP TEST_X


TEST_V:

JB Vq, SET_Q

JMP TEST_X


TEST_X:

JB Xq, TEST_Z

JMP TEST_A


TEST_Z:

JNB Zq, SET_Q

JMP TEST_A

```

TEST_A:

JB Aq, TEST_U

JMP TEST_G

TEST_G:

JB Gq, TEST_U

JMP CLR_Q

TEST_U:

JB Uq, SET_Q

JMP TEST_B

TEST_B:

JB Bq, SET_Q

JMP CLR_Q

CLR_Q:

SETB Q

JMP START

SET_Q:

CLR Q

JMP START

END

1) Реализация с помощью логических операций с байтами:

\$NOMOD51

\$INCLUDE (8051.MCU)

Q DATA P3 ; P3.2

Wq DATA P0 ; 22h.0 P0.0

Vq DATA P1 ; P1.3

Xq DATA P0 ; 28h.2 P0.2

Zq DATA P2 ; P2.5

Aq DATA P0 ; 28h.5 P0.5

Gq DATA P1 ; 25h.0 P1.0

Uq DATA P0 ; 20h.3 P0.3

Bq DATA P0 ; 21h.4 P0.4

=====

; RESET and INTERRUPT VECTORS

=====

; Reset Vector

org 0000h

jmp Start

=====

; CODE SEGMENT

=====

org 0100h

START:

; $Q = (W * V + X * /Z) + (A + G) * (U + B)$

MOV A, Wq

ANL A, #00000001B ; W = P0.0

JNZ TEST_V

JMP TEST_X

TEST_V:

MOV A, Vq

ANL A, #00001000B ; V = P1.3

JNZ SET_Q

JMP TEST_X

TEST_X:

MOV A, Xq

ANL A, #00000100B ; X = P0.2

JNZ TEST_Z

JMP TEST_A

TEST_Z:

MOV A, Zq

ANL A, #00100000B; Z = P2.5

JZ SET_Q

JMP TEST_A

TEST_A:

MOV A, Aq

ANL A, #00100000B ; A = P0.5

JNZ TEST_U

JMP TEST_G

TEST_G:

MOV A, Gq

ANL A, #00000001B ; G = P1.0

JNZ TEST_U

JMP CLR_Q

TEST_U:

MOV A, Uq

ANL A, #00001000B ; U = P0.3

JNZ SET_Q

JMP TEST_B

TEST_B:

MOV A, Bq

ANL A, #00010000B ; B = P0.4

JNZ SET_Q

JMP CLR_Q

CLR_Q:

SETB Q.2

JMP START

SET_Q:

CLR Q.2

JMP START

END

Вывод

В ходе выполнения данной лабораторной работы проводилось изучение микроконтроллера модели 8051 и методы реализации логических функций с помощью битовых команд.