

Риски сбоя в КС

Определения. Задача.

Переключательный процесс.

Гонки по входу.

Статические, динамические и функциональные риски сбоя.

Введение

Цифровые устройства, устройства ВТ в настоящее время широко используются во всех отраслях: связь, телевидение, управление промышленным и бытовым оборудованием, медицина, системы защиты информации, пожарно-охранные сигнализации и т. п.

Особенностью разработки устройств и систем ВТ является то, что разработчик имеет дело не с идеальными компонентами и элементами, функционирование которых можно описывать простыми двоичными зависимостями (без учета задержек, помех и искажений сигналов). Реальным элементам присущи все перечисленные проблемы.

Одна из важнейших задач, с которой приходится сталкиваться разработчикам устройств и систем ВТ – необходимость уменьшения энергопотребления, повышения надежности и быстродействия У и С ВТ.

Другая важнейшая задача при проектировании цифровой аппаратуры с использованием принципов комплексной миниатюризации на основе достижений микроэлектроники - проблема обеспечения устойчивости ее функционирования при влиянии конструктивно-технологических факторов и дестабилизирующих воздействий внешней среды.

Проблема состязаний (гонок)

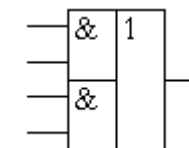
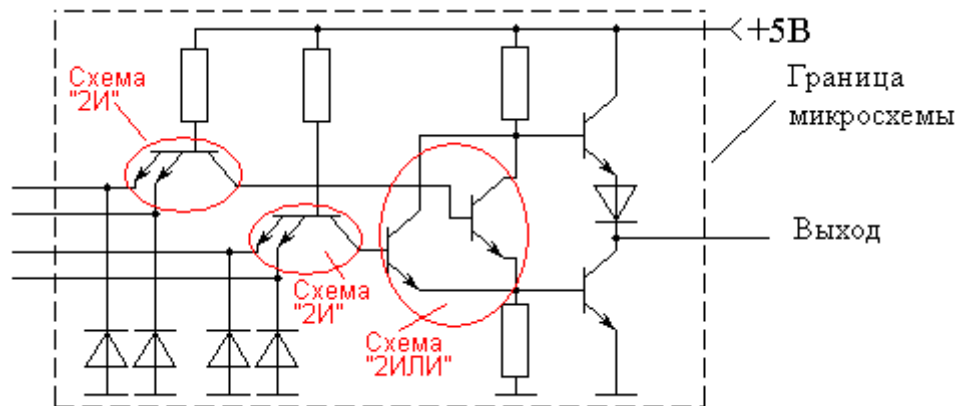
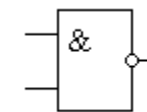
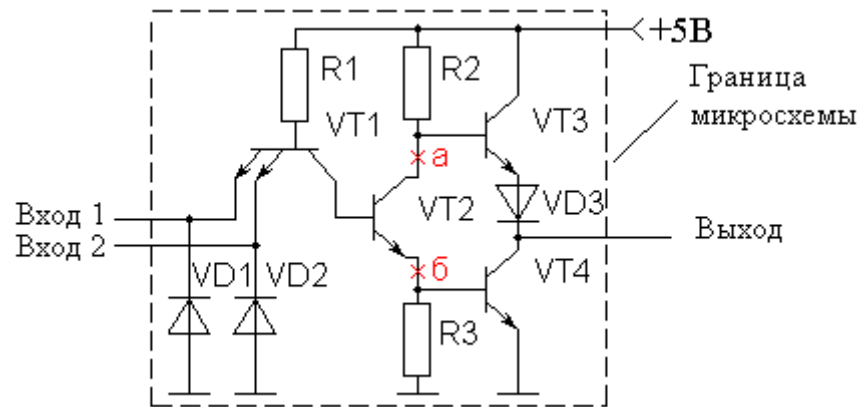
В схемотехническом плане проблема **функциональной устойчивости** может быть сведена к устранению **опасных состязаний (гонок)** сигналов устройства.

Эффект состязаний сигналов, приводящий к неустойчивой работе цифрового устройства, известен давно. Пример такого рода - эффект "дребезга" контактов реле, кнопок и других контактных переключающих устройств.

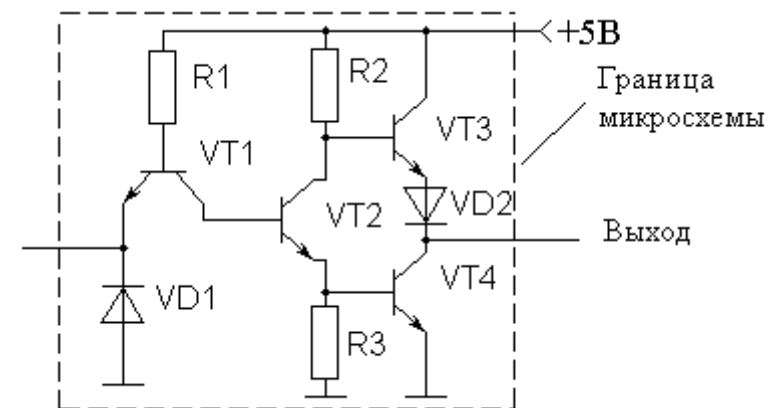
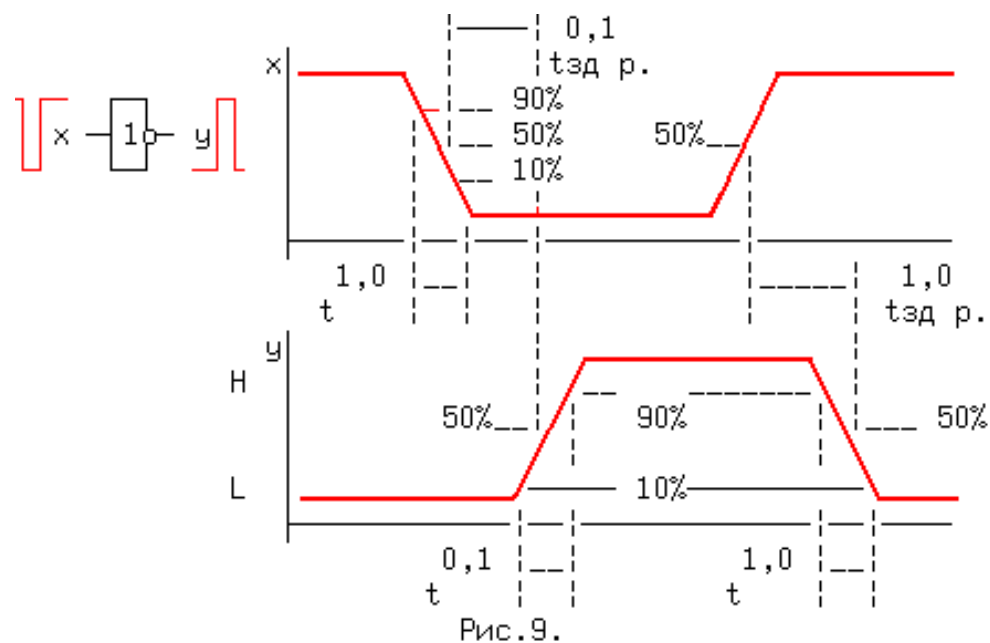
Проблема **гонок** в цифровой схемотехнике очень серьезная, требует от разработчика цифровой аппаратуры определенных знаний и опыта при устранении проблемы.

Большинство трудно обнаруживаемых и удивительно разнообразно проявляющихся ошибок в цифровых схемах связано именно с **гонками**, возможность появления которых разработчик не предвидел или не заметил.

Реальные логические элементы



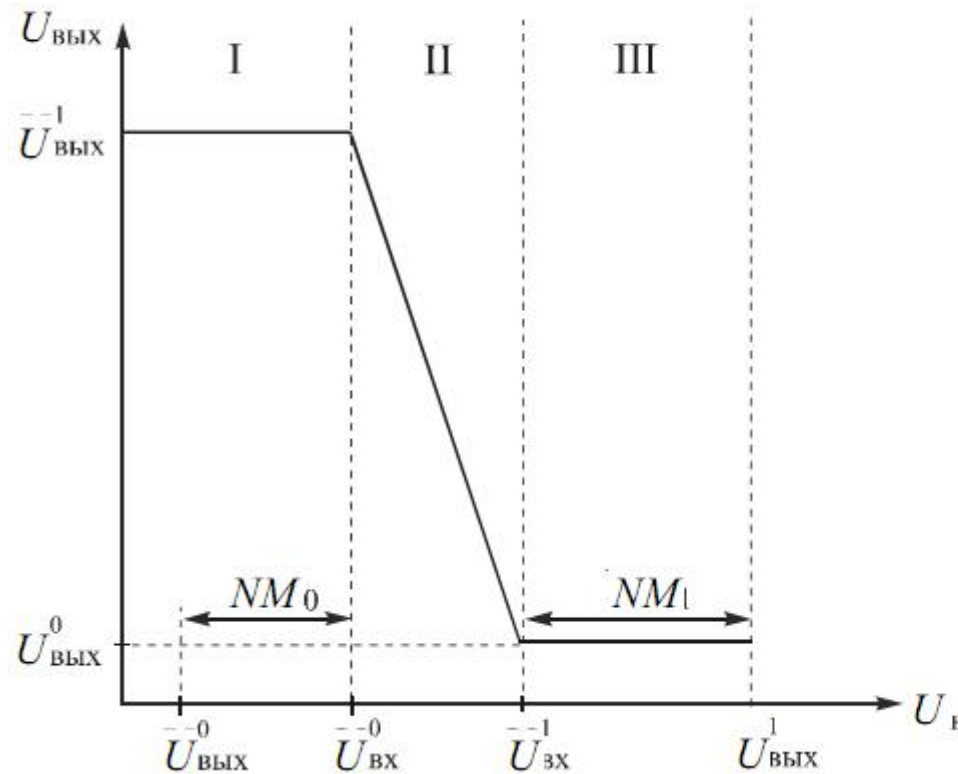
Реальные логические элементы



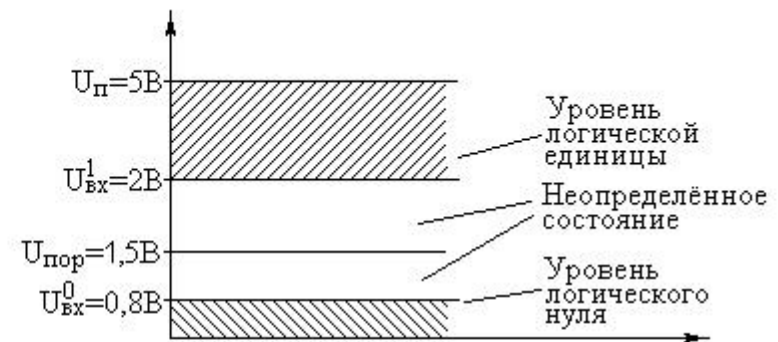
$$t_{зд.р.ср.} = \frac{t_{зд.р.}^{01} + t_{зд.р.}^{10}}{2}$$

Реальные логические элементы

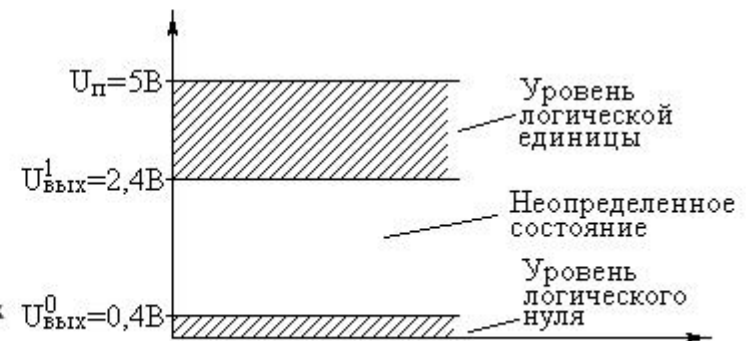
Передаточная функция ЛЭ



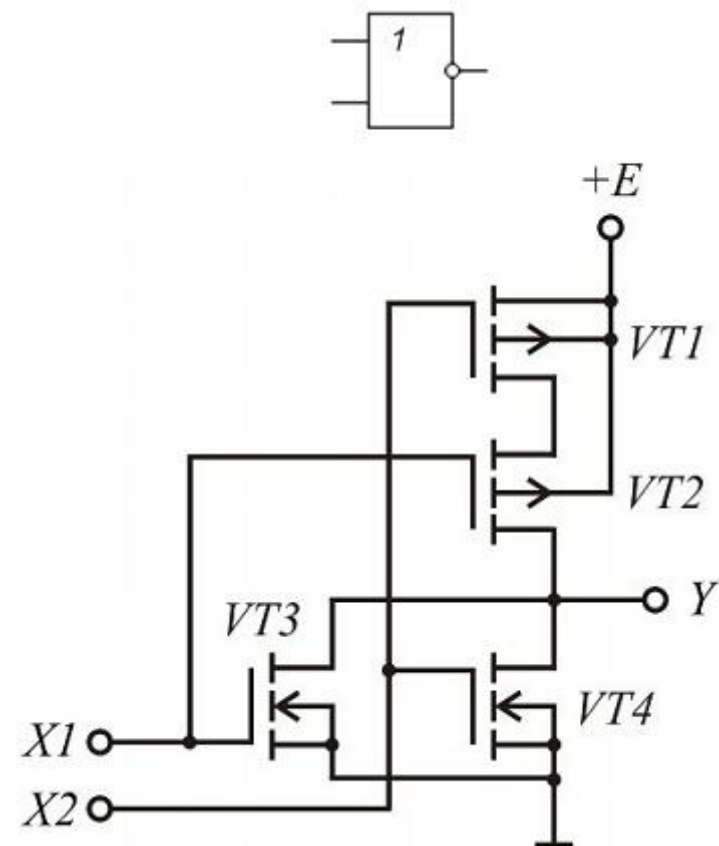
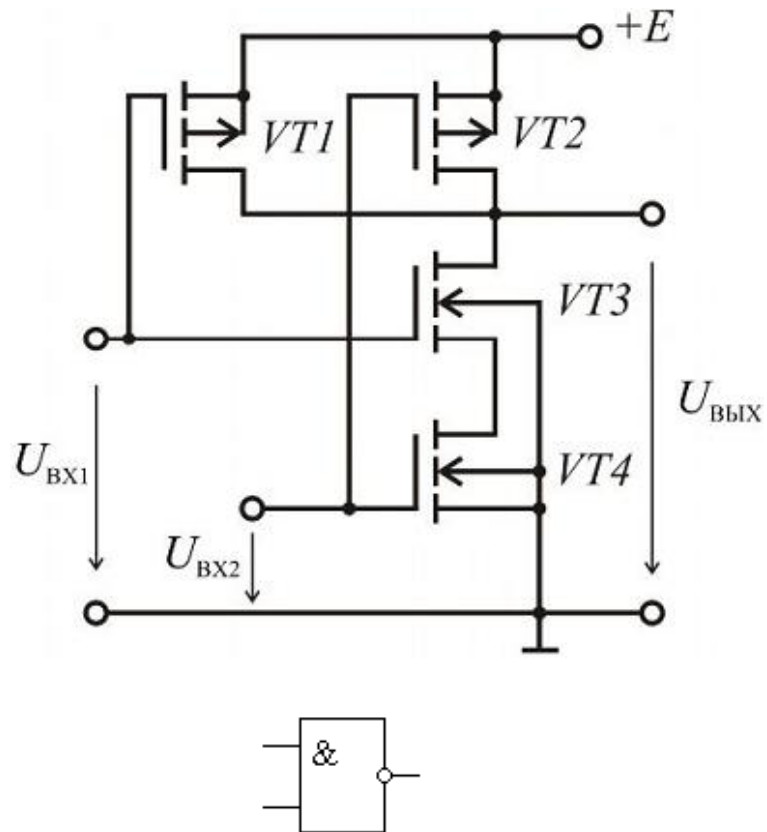
Уровни на входе ЛЭ



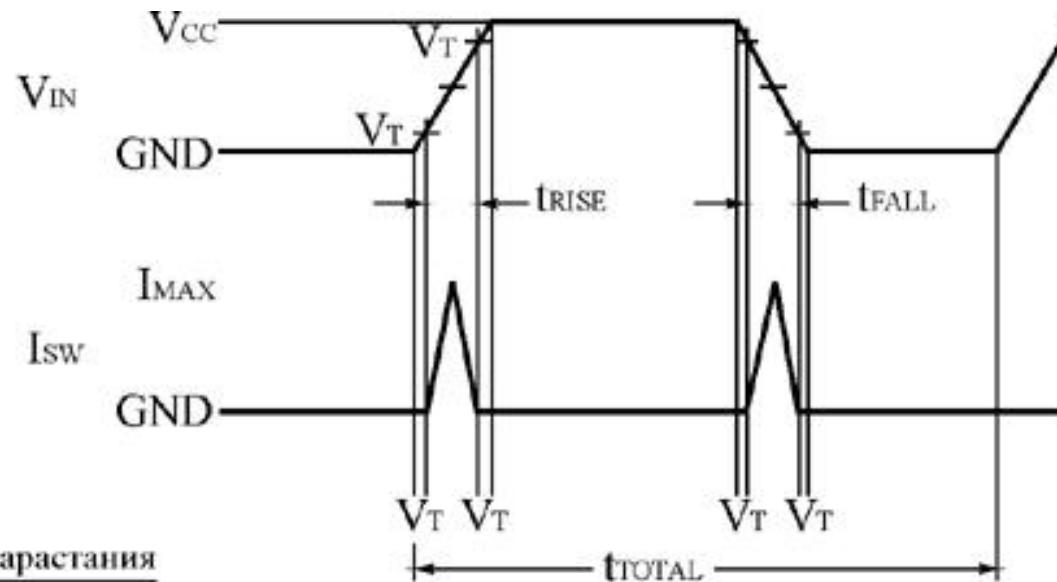
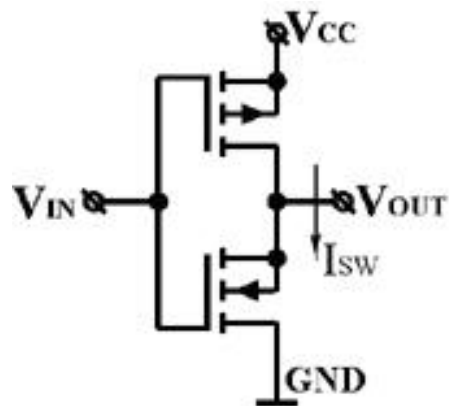
Уровни на выходе ЛЭ



Реальные логические элементы



Реальные логические элементы



Мощность VI определяется:

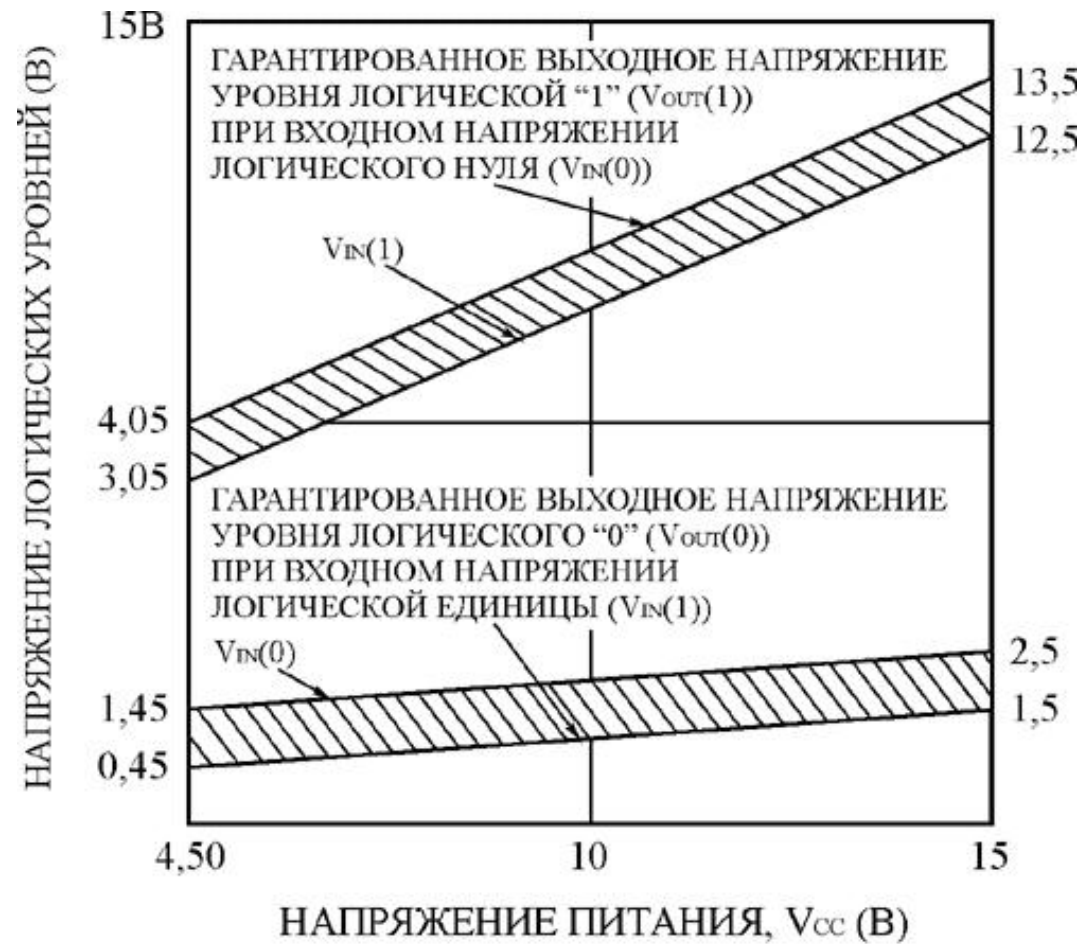
$$P_{VI} = V_{CC} \times \frac{1}{2} I_{MAX} \times \frac{\text{Время нарастания}}{\text{Период}}$$

$$\frac{\text{Время нарастания}}{\text{Период}} = \frac{V_{CC} - 2V_T}{V_{CC}} \times \frac{t_{RISE} + t_{FALL}}{t_{TOTAL}}, \text{ где } \frac{1}{t_{TOTAL}} = \text{ЧАСТОТА}$$

$$P_{VI} = \frac{1}{2} (V_{CC} - 2V_T) I_{CC \text{ MAX}} (t_{RISE} + t_{FALL}) \times \text{ЧАСТОТУ}$$

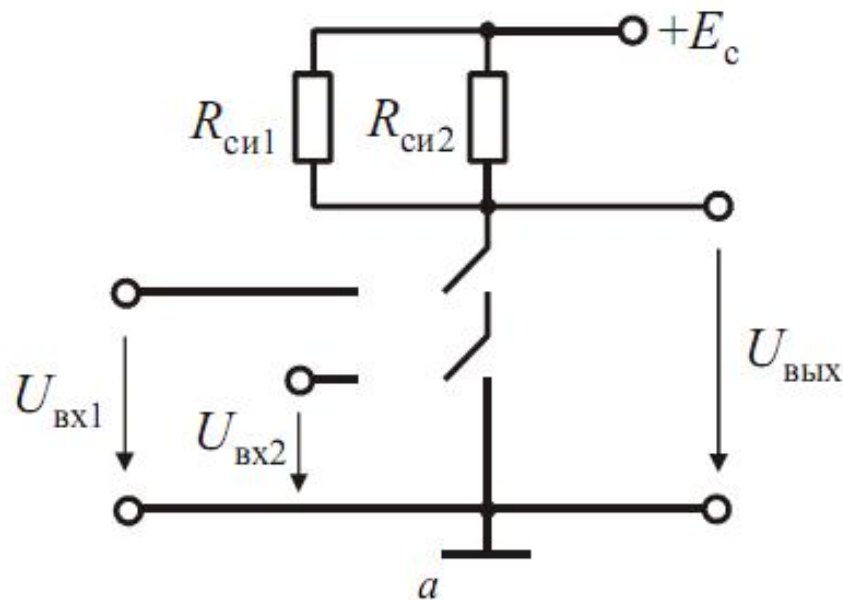
... Мощность, рассеиваемая в моменты переключения

Реальные логические элементы

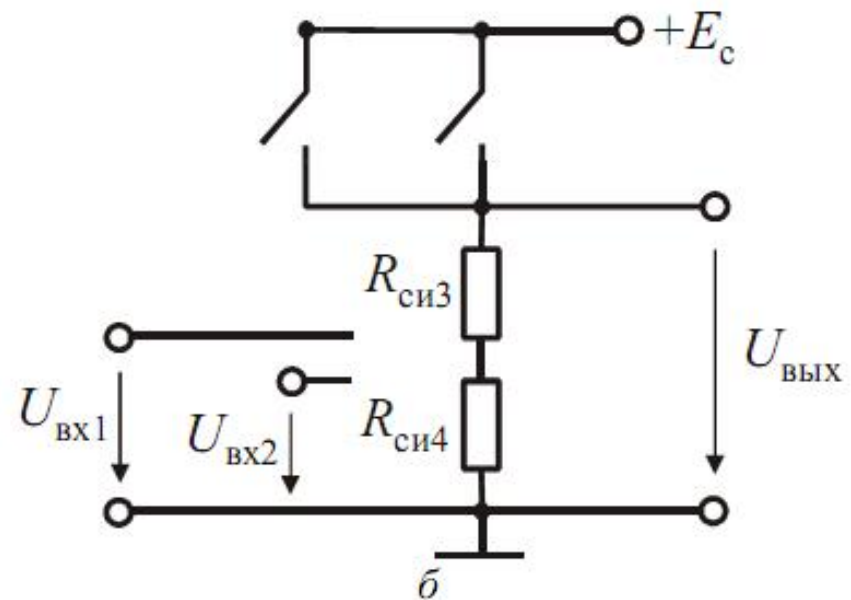


Логические элементы на ЭМ переключателях

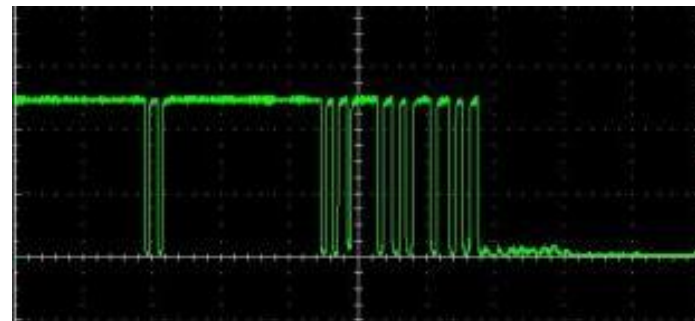
2И-НЕ



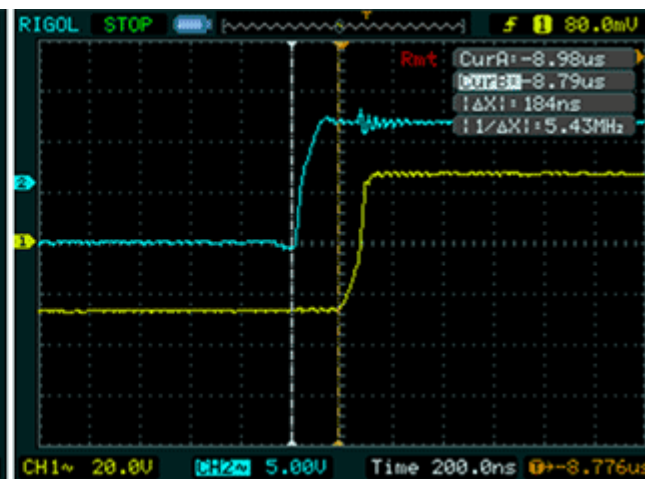
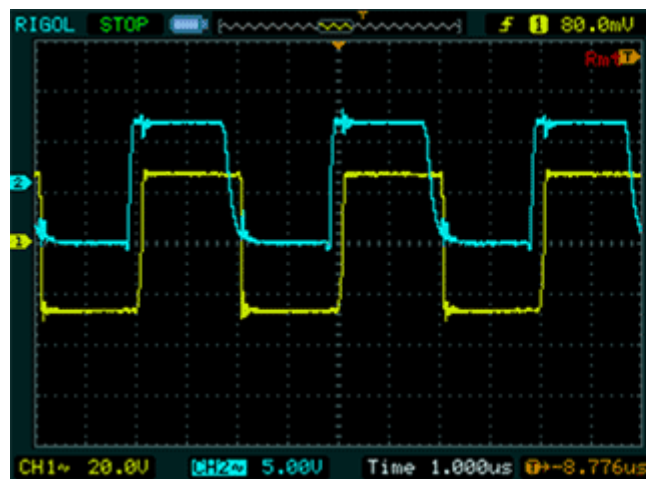
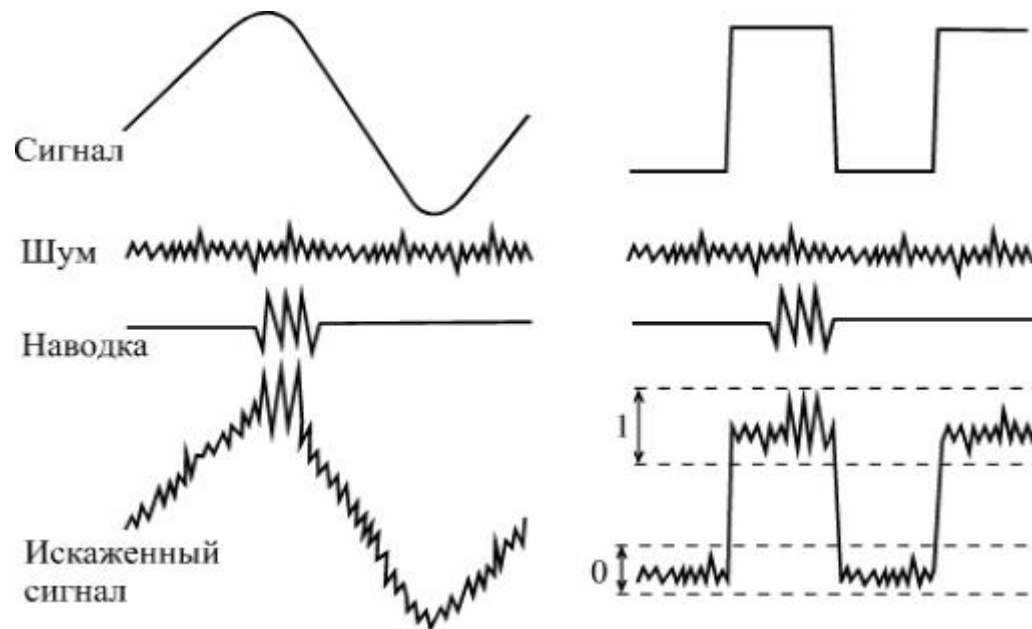
2ИЛИ-НЕ



«Дребезг» контактов:
(D_)



Реальные логические элементы



Риски сбоя в комбинационных схемах

Определения:

Риск сбоя - возможность появления на выходе цифрового устройства сигнала, не предусмотренного алгоритмом его работы и могущего привести к *ложному срабатыванию*.

РИСК СБОЯ → ЭТО НАИХУДШИЙ СЛУЧАЙ!!

Функциональная устойчивость определяется *стабильностью реализации цифровым устройством заданного алгоритма работы* при наличии разброса задержек выполнения операций в логических элементах, задержек сигналов в линиях связи и электромагнитных наводок паразитных сигналов.

Синоним "функциональной устойчивости" - **алгоритмическая устойчивость**.

Риски сбоя в комбинационных схемах

Определения:

Состязания (гонки) сигналов - процесс распространения сигналов в различных цепях цифрового устройства при существовании разбросов временных задержек этих цепей.

Цепь - совокупность логических и других элементов и линий связи между ними.

Алгоритмический переход - изменение сигнала на выходе какой-либо схемы, предусмотренное алгоритмом ее работы.

Неалгоритмический переход - изменение выходного сигнала, не предусмотренное алгоритмом ее работы.

Опасные состязания - которые могут привести в цифровой схеме к неалгоритмическому переходу при заданных условиях ее работы.

Риски сбоя в комбинационных схемах

Определения:

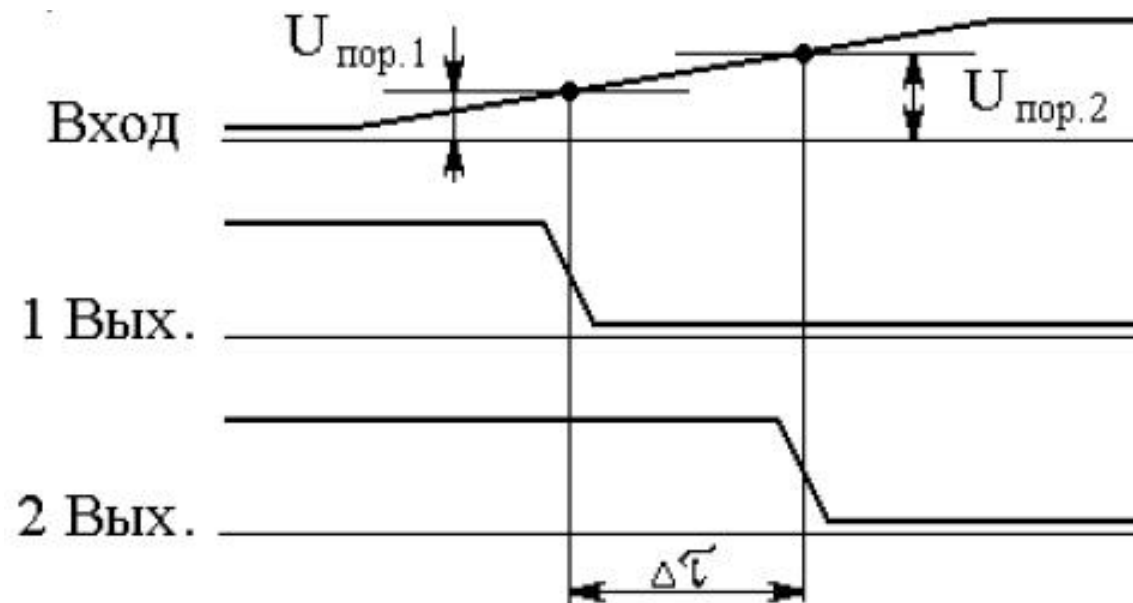
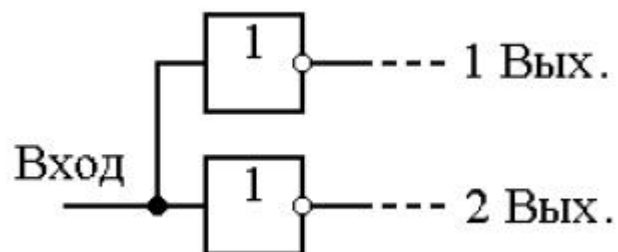
Неопасные состязания – которые не могут привести в схеме к неалгоритмическому переходу при заданных условиях ее работы.

Схема, свободная от влияния опасных состязаний - цифровая структура, в которой неалгоритмический переход, возникший в части схемы из-за опасных состязаний, не изменяет алгоритма работы схемы в целом при заданных условиях ее работы.

Опасными состязаниями (гонками) по входу – называют неодновременное переключение логических элементов, при одновременном изменении сигнала на их входах, связанное с тем, что логические элементы изготовленные в различных технологических циклах имеют различные параметры. При различных пороговых входных напряжениях получаем неодновременное срабатывание логических элементов.

Риски сбоя в комбинационных схемах

Гонки по входу.



Риски сбоя в комбинационных схемах

Определения:

Изменение сигнала на каждом выходе схемы реально происходит не мгновенно, а образует некоторый сложный **динамический процесс**. Нахождение этих процессов называется **динамическим анализом** комбинационной схемы.

Динамический анализ учитывает обстоятельства:

- 1) Изменение входного набора схемы состоит из неодновременных изменений различных входных переменных, образующих этот набор. (последовательность входных наборов можно рассматривать как набор входных нулей и единиц, действующих независимо друг от друга на разных входах.
- 2) Помимо логических элементов в схеме могут иметься специальные вспомогательные элементы – **задержки**
- 3) Каждый инерционный логический элемент в большинстве случаев можно представить в виде модели, содержащей последовательное соединение безынерционного ЛЭ с элементом задержки (иногда фильтром) на τ

Риски сбоя в комбинационных схемах

Определения:

Изменение сигнала на каждом выходе схемы реально происходит не мгновенно, а образует некоторый сложный **динамический процесс**.
Нахождение этих процессов называется **динамическим анализом** комбинационной схемы.

Динамический анализ учитывает обстоятельства:

- 1) Изменение входного набора схемы состоит из неодновременных изменений различных входных переменных, образующих этот набор. (последовательность входных наборов можно рассматривать как набор входных нулей и единиц, действующих независимо друг от друга на разных входах.
- 2) Помимо логических элементов в схеме могут иметься специальные вспомогательные элементы – **задержки**
- 3) Каждый инерционный логический элемент в большинстве случаев можно представить в виде модели, содержащей последовательное соединение безынерционного ЛЭ с элементом задержки (иногда фильтром) на τ

Риски сбоя в комбинационных схемах

Определения:

Переключательный процесс - последовательность уровней "1" и "0" (импульсов и пауз), которая на любом конечном наблюдаемом интервале времени содержит конечное число переходов 01 и 10.

Длиной переключательного процесса называется общее число изменений сигнала в нем. Например, для процесса x_4 на рис. 2 длина равна 3.

Переключательный процесс сложный - если его длина ≥ 2 , в случае если длина ≤ 2 - **простое переключение**.

Векторный переключательный процесс считается **простым переключением**, если все его компоненты - **простые переключения**, совершаемые **одновременно**. В противном случае векторный процесс считается **сложным**.

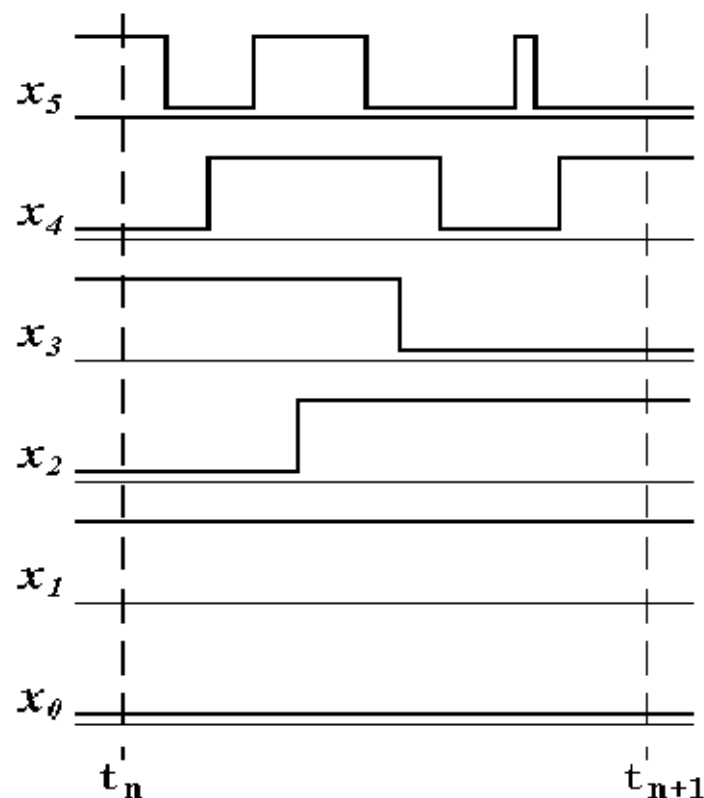
Риски сбоя в комбинационных схемах

Векторный переключательный процесс считается *простым переключением*, если все его компоненты - *простые переключения*, совершаемые *одновременно*. В противном случае векторный процесс считается *сложным*.

$$X_1 = x_5x_4x_3x_2x_1x_0 = 101010$$

$$X_2 = 010110$$

Для векторного процесса существует понятие - вектор длин. Компоненты этого вектора - длины процессов, являющихся компонентами векторного процесса. Например, векторный процесс, на рис., имеет вектор длин: (5, 3, 1, 1, 0, 0).



Риски сбоя в комбинационных схемах

Событие - любое изменение логического сигнала, в том числе сложный переключательный процесс.

Различают два вида задержек:

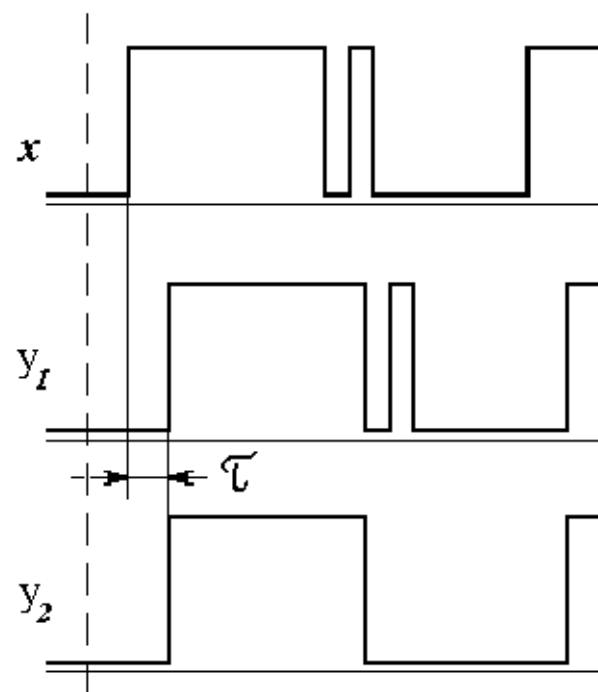
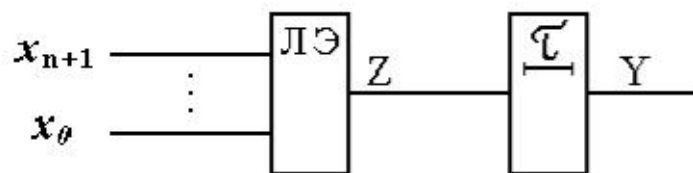
- 1) **чистая задержка**, которая при подаче на вход сигнала $x(t)$ обуславливает на выходе сигнал $y(t-\tau)$, где τ – величина задержки
- 2) **инерционная задержка** или **фильтр** - осуществляет ту же операцию, что и чистая задержка, но сверх того не пропускает на выход изменений входного сигнала, отстоящих одно от другого по времени менее чем на ' τ ', благодаря чему процесс на выходе может изменить форму.

Риски сбоя в комбинационных схемах

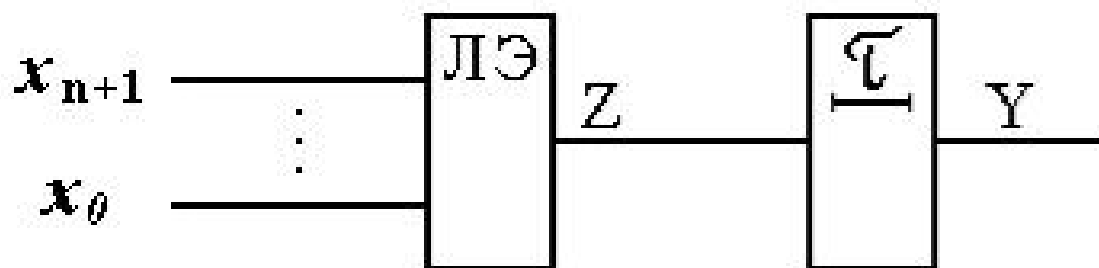
Задержки, связанные с логическими элементами и линиями связи, обычно называют **паразитными задержками**.

Справедливо утверждение, что **паразитные задержки** имеют компоненты как чистой, так и инерционной задержки.

Различия двух видов задержек:



Риски сбоя в комбинационных схемах



Под ' τ ' подразумевается паразитная задержка. Величину ' τ ', а также моменты изменений входных переменных схемы, называют **временными параметрами**. Очевидно, что в общем случае значение ' τ ' моделирующей задержки зависит от того, какое изменение сигнала 01 или 10 имеет место на выходе элемента, то есть $\tau = \tau_{01}$ и $\tau = \tau_{10}$. В простейшем случае $\tau_{01} = \tau_{10} = \tau$.

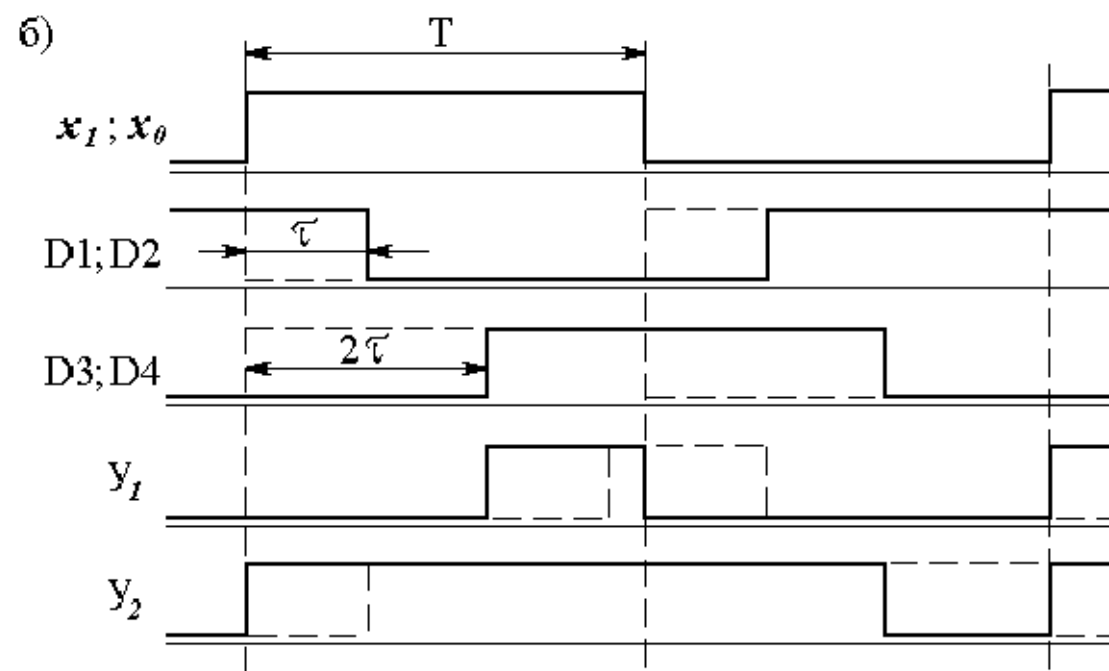
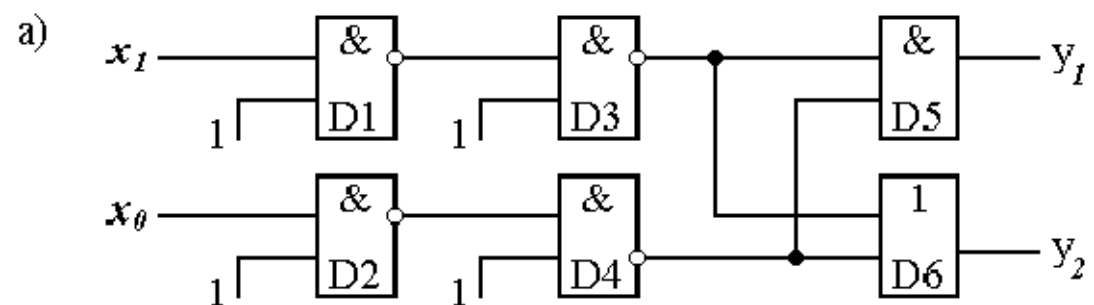
Деформирование выходных сигналов

*В различных частях комбинационной схемы в зависимости от числа последовательно включенных элементов переходный процесс после смены входного набора будет заканчиваться в разное время. Это приведет либо к **деформированию длительности выходных сигналов** либо к появлению **рисков сбоя**.*

*Если сигналы в схеме распространяются по цепочкам, задержки в которых различны, то это приводит к смещению сигналов относительно друг друга во времени. В свою очередь, это может вызвать уменьшение длительности сигнала "1" на выходе элемента **И** и увеличение - на выходе **ИЛИ**.*

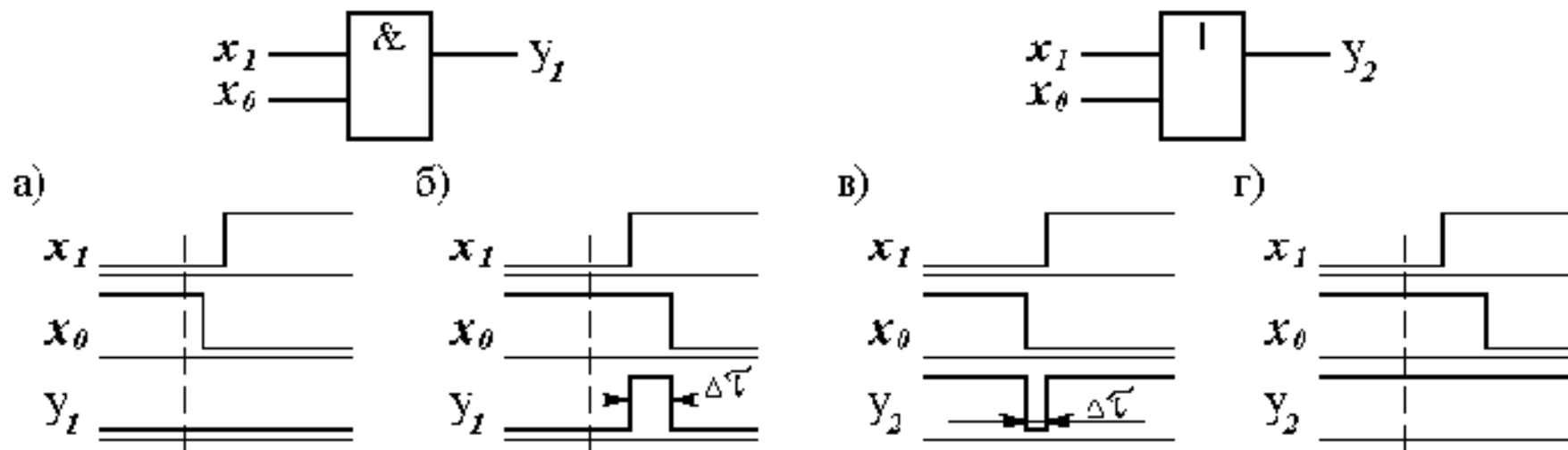
Деформирование выходного сигнала может привести к исчезновению алгоритмически верного сигнала!!!

Деформирование выходных сигналов



Статические риски сбоя

На рис. показана работа элементов **И** и **ИЛИ** при подаче на их входы двух последовательных во времени наборов $\mathbf{X}_1 = x_1x_0 = 01$ и $\mathbf{X}_2 = x_1x_0 = 10$



Ложные сигналы на выходе и являются **рисками сбоя**, причем видно, что они могут быть, а могут и отсутствовать.

Статические риски сбоя

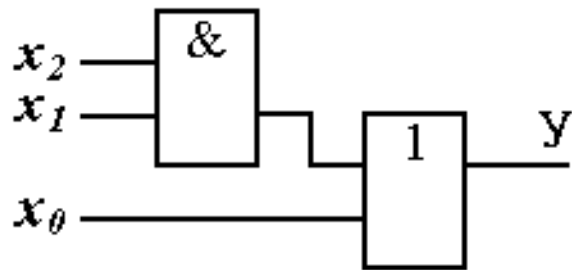
Риск сбоя называется **статическим**, если $y(X_1) = y(X_2)$, где y - булева функция. Риск сбоя называется **статическим в нуле** S_0 , если $y(X_1) = y(X_2) = 0$. Риск сбоя называется **статическим в единице** S_1 , если $y(X_1) = y(X_2) = 1$.

На рис. б имеет место статический риск сбоя в нуле S_0 , а на рис. в - статический риск сбоя в единице S_1 .

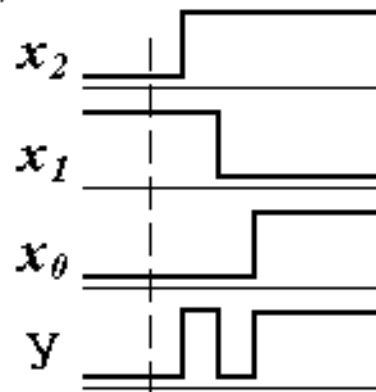
Динамические риски сбоя

На рис. а приведена схема, реализующая функцию $y = x_2x_1 + x_0$. Пусть входной набор $X_1 = x_2x_1x_0 = 010$ изменяется на входной набор $X_2 = x_2x_1x_0 = 101$

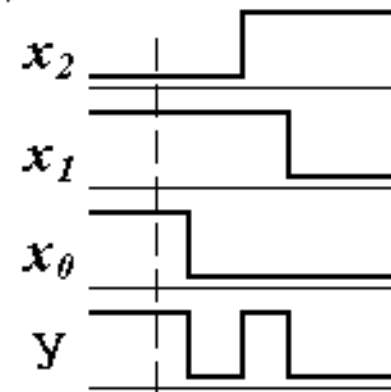
а)



б)



в)



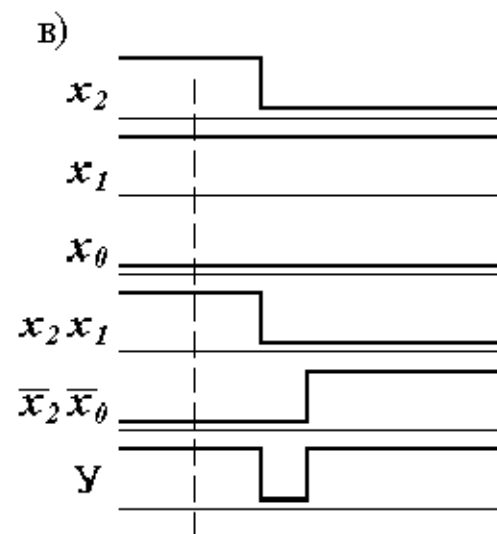
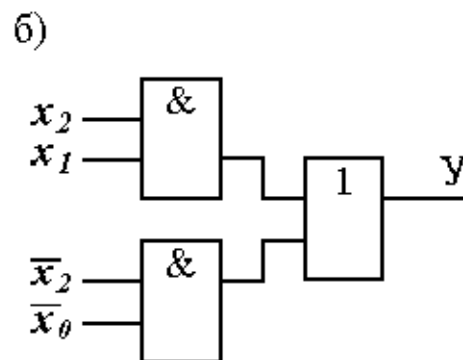
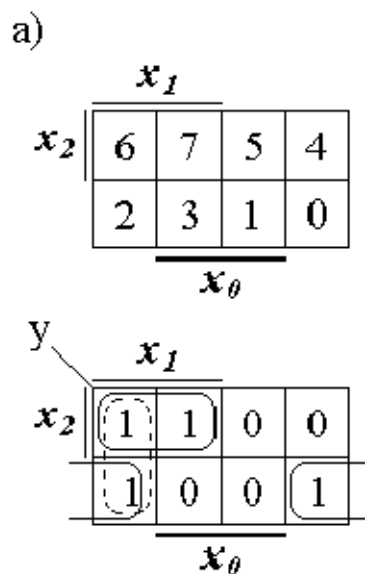
На рис. б) имеет место динамический риск сбоя D_+ , а на рис. в) - D_- . Наличие динамических рисков сбоя в цифровой схеме также может привести к нарушению закона ее функционирования.

Динамические риски сбоя

Риск сбоя называется **динамическим**, если $y(X_1) \neq y(X_2)$, где y - булева функция. Риск сбоя называется **динамическим** D_+ при переходе на выходе 01, если $y(X_1) = 0$, а $y(X_2) = 1$. Риск сбоя называется **динамическим** D_- , если $y(X_1) = 1$, а $y(X_2) = 0$.

Логический риск сбоя

Рассмотрим переход от $X_1 = x_2x_1x_0 = 110$ к $X_2 = x_2x_1x_0 = 010$ для функции y , представленной картой Карно (рис. 8, а). Для нее можно записать $y = x_2x_1 + \bar{x}_2\bar{x}_0$.



Логический риск сбоя

Устраним риск сбоя, для этого введем дополнительный контур

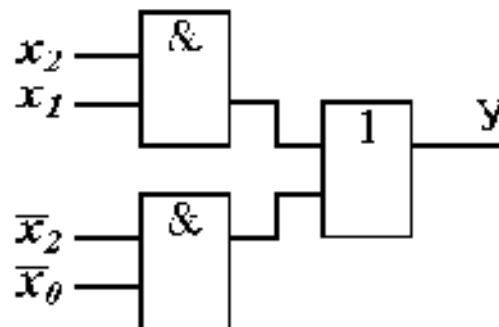
$$y = x_2 x_1 + \bar{x}_2 \bar{x}_0 \rightarrow y = x_2 x_1 + \bar{x}_2 \bar{x}_0 + x_1 \bar{x}_0$$

а)

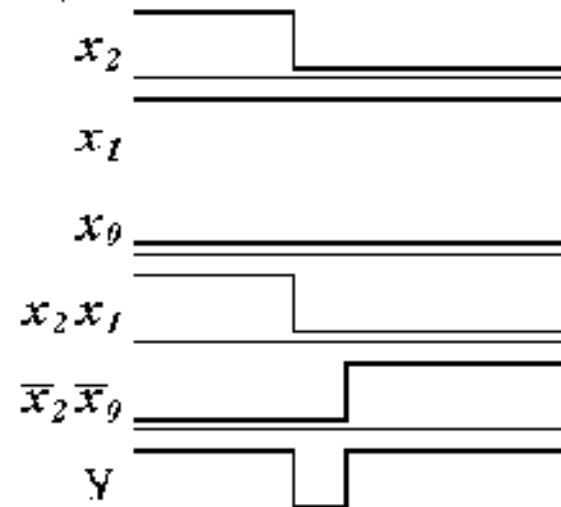
		x_1			
x_2	6	7	5	4	
	2	3	1	0	
		x_0			

		x_1			
x_2	(1)	(1)	0	0	
	(1)	0	0	(1)	
		x_0			

б)

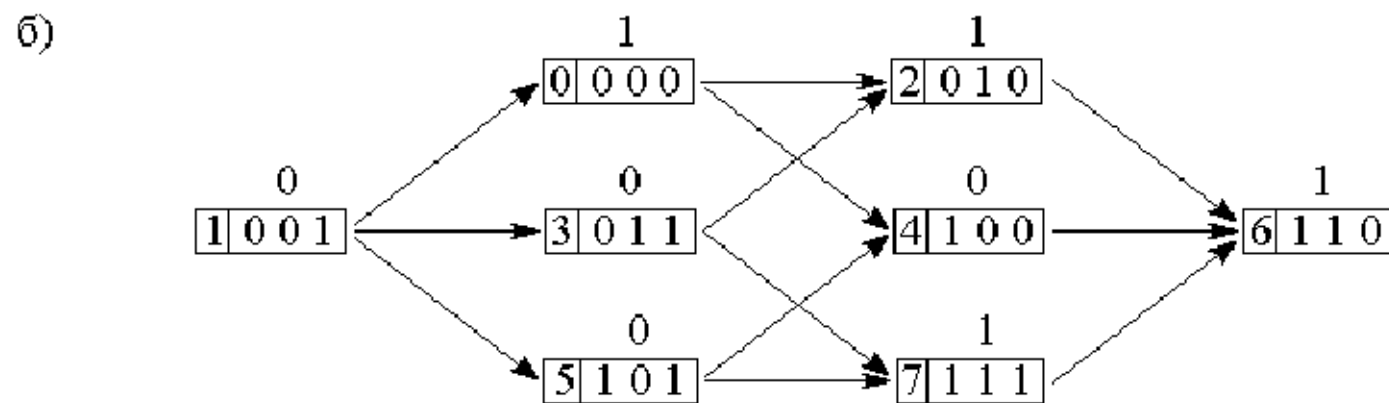
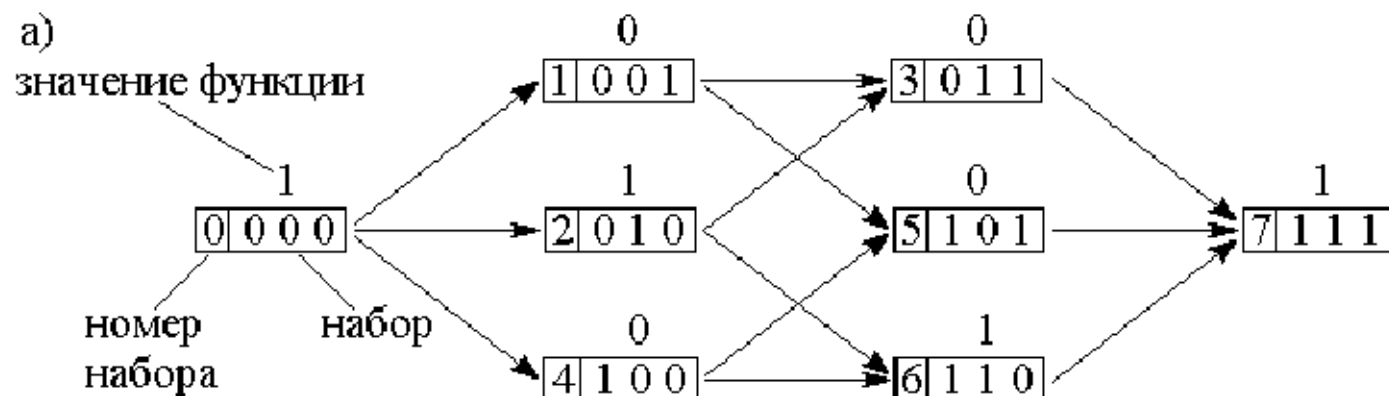


в)



Статический риск сбоя, проявляющийся при **соседней смене наборов**, называется **логическим**, так как может быть устранен **изменением логической структуры**, реализующей булеву функцию

Функциональный риск сбоя



Функциональный риск сбоя

Есть единственный путь смены наборов: 0 2 6 7, при котором не будет статического риска сбоя, так как $y(X_1 = 0) = y(X_2 = 7) = 1$. Во всех остальных случаях будет статический риск сбоя в единице S_1 , причем никакими аппаратными средствами устранить его нельзя, так как значения выхода на промежуточных наборах определяются **характером самой функции**. Аналогично для рис б) - имеет место динамический риск сбоя D_+ , который также определяется характером самой функции.

Риски сбоя, проявляющиеся при многоместной смене наборов и определяемые характером самой функции, называются **функциональными**. Такие риски сбоя не могут быть устранены изменением логической структуры, реализующей булеву функцию.

Спасибо за внимание!

