

EHM2141 LOJİK DEVRELER

2024-2025 BAHAR DÖNEMİ

HAFTA 10 – DERS 2

24 Nisan 2025

Dr. Sibel ÇİMEN

ARDIŞIL DEVRE SENTEZİ

Ardışıl devre tasarım adımları:

Adım 1:

Problemin tanımına uygun olarak ilk olarak durum diyagramı çizilir ve sonra diyagrama uygun olarak durum tablosunu yapılır. Tablo şimdiki durumları, girişleri, gelecek durumları ve çıkışları içermelidir.

Adım 2:

Durum tablosundaki durumlara binary kod atanır. N tane durum varsa, binary kodlar en az $\lfloor \log_2 n \rfloor$ digit olmalıdır ve devrede en az $\lfloor \log_2 n \rfloor$ flip-flop olacaktır.

Adım 3:

Her bir flip-flop ve durum tablosundaki her bir satır için, gelecek durumları belirleyebilmek amacıyla, flip-flop giriş değerleri bulunur. Bunun için flip-flop excitation (ters karakteristik) tabloları kullanılabilir.

Adım 4:

Flip-flop giriş ve çıkışları için basitleştirilmiş ifadeler bulunur.

Adım 5:

Devre kurulur! Devre, lojik kapılar kullanılarak veya MSI, LSI devre elemanları kullanılarak gerçekleştirilebilir.

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

- Bir **dizi yakalayıcısı** devrenin girişinde özel bir bit dizisini arayan özel bir ardışıl devredir.
- Yakalayıcı devrenin tek bir girişi vardır: X.
 - Girişin her bir biti bir saat periyotunda sağlanır.
 - Bu uzun giriş dizilerinin uygulanması için en kolay yoldur.
- Tek bir çıkış vardır: Z. İstenen bit dizisi bulunduğunda 1 çıkışını verir.
- **Örnek:** Aranacak olan bit dizisi: 1001

Inputs: 1 1 **1 0 0 1** 1 0 **1 0 0 1** 0 0 1 1 0 ...
Outputs: 0 0 0 0 0 **1** 0 0 0 0 0 **1** 0 0 **1** 0 0 ...

İçice geçen
dizi
dedektörü

- Bu tasarım da bir ardışıl devre tasarlanması gerekmektedir. Çünkü devrenin diziyi yakalayabilmesi için birkaç önceki çıkışı da hatırlayabilmesi gerekmektedir.

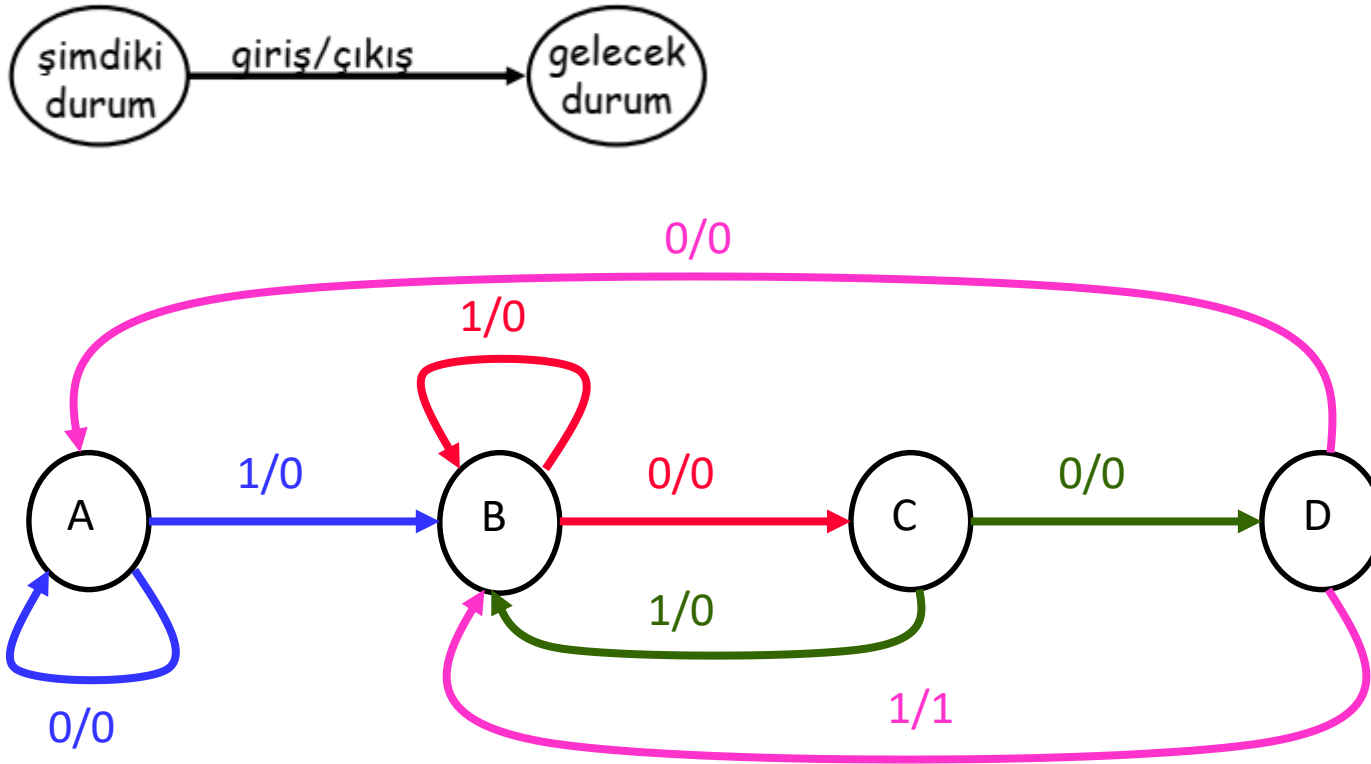
ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

Adım 1:

- Dizi yakalayıcısı için öncelikle durum diyagramı yapıp, ardından tabloyu oluşturalım:

İlk olarak mealy modeline göre ardışıl devre sentezi yapalım.



Şimdiki durum	Giriş	Gel. durum	Çıkış
A	0	A	0
A	1	B	0
B	0	C	0
B	1	B	0
C	0	D	0
C	1	B	0
D	0	A	0
D	1	B	1

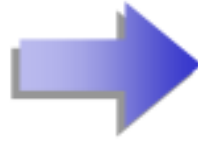
ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

Adım 2: Durumlara ikili kod atamak

- Dört durumumuz var: ABCD. O halde en az iki flip-flop'a ihtiyacımız var: Q_1Q_0
- Bunun için en kolay yöntem: A için $Q_1Q_0 = 00$, B için 01, C için 10 ve D için 11.

Şimdiki Durum	Giriş	Gelecek Durum	Çıkış
A	0	A	0
A	1	B	0
B	0	C	0
B	1	B	0
C	0	D	0
C	1	B	0
D	0	A	0
D	1	B	1



Şimdiki Durum		Giriş X	Gelecek Durum		Çıkış Z
Q_1	Q_0		Q_1	Q_0	
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	1	0	0	0	0
1	1	1	0	1	1

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

Adım 3: Flip-flop giriş değerlerinin bulunması

- Bu hangi tip flip-flop kullandığınıza göre değişir!
- İki tane JK FF kullanacağız. Her bir flip-flop için, şimdiki ve gelecek durumlarına bakarak bu durum değişikliğini sağlayacak olan J_i ve K_i girişlerinin ne olması gerektiği belirlenir.

Şimdiki Durum Q_1 Q_0		Giriş X	Gelecek Durum Q_1 Q_0		Flip flop girişleri J_1 K_1 J_0 K_0				Çıkış Z
0	0	0	0	0					0
0	0	1	0	1					0
0	1	0	1	0					0
0	1	1	0	1					0
1	0	0	1	1					0
1	0	1	0	1					0
1	1	0	0	0					0
1	1	1	0	1					1

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

Adım 3: Flip-flop giriş değerlerinin bulunması

JK Flip-Flop Karakteristik Tablosu

J	K	$Q(t+1)$	İşlem
0	0	$Q(t)$	Değişmez
0	1	0	Reset
1	0	1	Set
1	1	$Q'(t)$	Tümlleme

JK Flip-Flop Ters Karakteristik Tablosu (excitation table)

$Q(t)$	$Q(t+1)$	J	K	İşlem
0	0	0	x	Değişmez/Reset
0	1	1	x	Set/Tümlleme
1	0	x	1	Reset/ Tümlleme
1	1	x	0	Değişmez/Set

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

Adım 3: Flip-flop giriş değerlerinin bulunması

Şimdiki durum		Giriş X	Gelecek durum		Flip flop girişleri				Çıkış Z
Q_1	Q_0		Q_1	Q_0	J_1	K_1	J_0	K_0	
0	0	0	0	0	0	x	0	x	0
0	0	1	0	1	0	x	1	x	0
0	1	0	1	0	1	x	x	1	0
0	1	1	0	1	0	x	x	0	0
1	0	0	1	1	x	0	1	x	0
1	0	1	0	1	x	1	1	x	0
1	1	0	0	0	x	1	x	1	0
1	1	1	0	1	x	1	x	0	1

Q(t)	Q(t+1)	J	K
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalavıcısı)

Adım 4: FF giriş ve çıkışları için denklemlerin bulunması

- Karnaugh diyagramı yardımıyla dört flip-flop'un her biri için girişlere ve çıkışa a denklemler bulunur.
- Bu denklemler şimdiki durum ve girişler cinsindendir.
- JK FF kullanmanın avantajı: birkaç tane don't care durumuna sahip olmalarıdır Bu sayede daha basit denklemler elde edilir.

Şimdiki durum		Giriş X	Gelecek durum		Flip flop girişleri				Çıkış Z
Q ₁	Q ₀		Q ₁	Q ₀	J ₁	K ₁	J ₀	K ₀	
0	0	0	0	0	0	x	0	x	0
0	0	1	0	1	0	x	1	x	0
0	1	0	1	0	1	x	x	1	0
0	1	1	0	1	0	x	x	0	0
1	0	0	1	1	x	0	1	x	0
1	0	1	0	1	x	1	1	x	0
1	1	0	0	0	x	1	x	1	0
1	1	1	0	1	x	1	x	0	1

$$J_1 = X' Q_0$$

$$K_1 = X + Q_0$$

$$J_0 = X + Q_1$$

$$K_0 = X'$$

$$Z = Q_1 Q_0 X$$

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

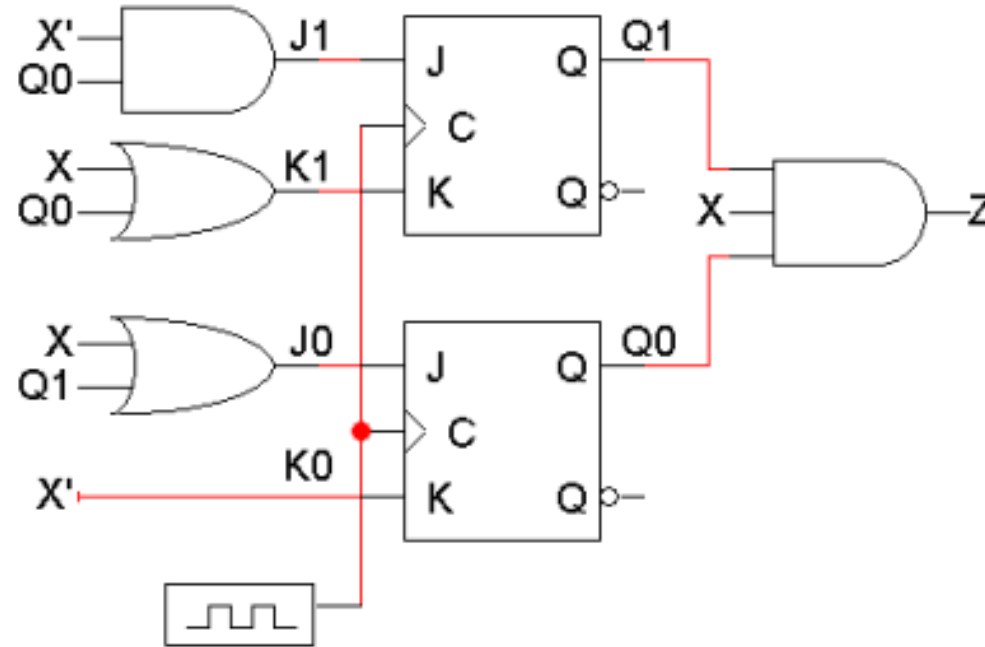
Adım 5: Devrenin kurulumu

- Son olarak, bu basitleştirilmiş denklemler temel alınarak devre kurulur.

$$J_1 = X' Q_0$$
$$K_1 = X + Q_0$$

$$J_0 = X + Q_1$$
$$K_0 = X'$$

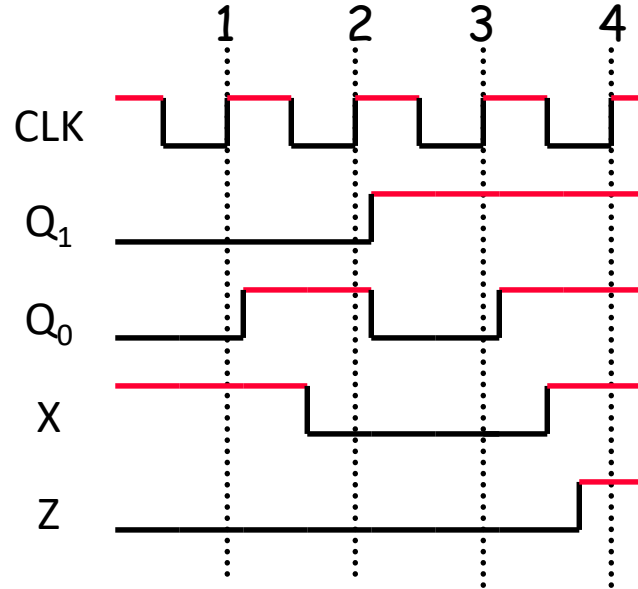
$$Z = Q_1 Q_0 X$$



ARDIŞIL DEVRE SENTEZİ

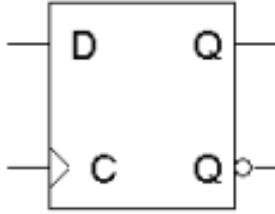
Örnek: Dizi Dedektörü (Yakalayıcısı)

Zaman Diyagramı

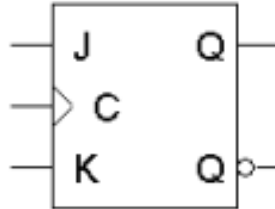


ARDIŞIL DEVRE SENTEZİ

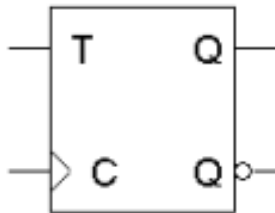
Tüm Flip-Flop(FF)lar için karakteristik tablolar



Q(t)	Q(t+1)	D	İşlem
0	0	0	Reset
0	1	1	Set
1	0	0	Reset
1	1	1	Set



Q(t)	Q(t+1)	J	K	İşlem
0	0	0	x	Değişmez/reset
0	1	1	x	Set/tümleyen
1	0	x	1	Reset/tümleyen
1	1	x	0	Değişmez/set



Q(t)	Q(t+1)	T	Operation
0	0	0	Değişmez
0	1	1	Tümleyen
1	0	1	Tümleyen
1	1	0	Değişmez

ARDIŞIL DEVRE SENTEZİ

Örnek: Dizi Dedektörü (Yakalayıcısı)

Aynı tasarımı D flip-flop ile gerçekleştirmek

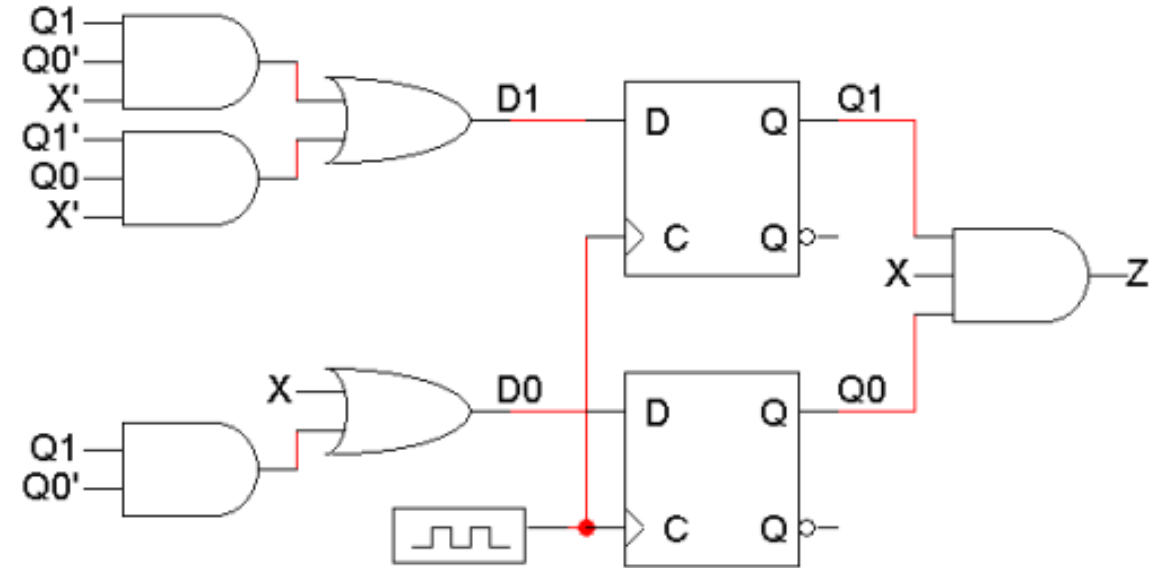
Q(t)	Q(t+1)	D
0	0	0
0	1	1
1	0	0
1	1	1

Şimdiki durum		Giriş X	Gelecek durum		Flip flop girişleri		Çıkış Z
Q ₁	Q ₀		Q ₁	Q ₀	D ₁	D ₀	
0	0	0	0	0	0	0	0
0	0	1	0	1	0	1	0
0	1	0	1	0	1	0	0
0	1	1	0	1	0	1	0
1	0	0	1	1	1	1	0
1	0	1	0	1	0	1	0
1	1	0	0	0	0	0	0
1	1	1	0	1	0	1	1

$$D_1 = Q_1 Q_0' X' + Q_1' Q_0 X'$$

$$D_0 = X + Q_1 Q_0'$$

$$Z = Q_1 Q_0 X$$



REFERANSLAR:

1. 'Lojik Devreler', Tuncay UZUN Ders Notları, http://tuncayuzun.com/Dersnot_LDT.htm, 2020.
2. 'Lojik Devre Tasarımı', Taner ASLAN ve Rifat ÇÖLKESEN, Papatya Yayıncılık, 2013.
3. M. Morris Mano, Sayısal Tasarım (Çeviri), Literatür Yayıncılık: İstanbul, 2003.
4. 'Lojik Devreler ', Prof. Dr. Ertuğrul ERİŞ Ders Notları, 1995.