

EHM2141 LOJİK DEVRELER

2024-2025 BAHAR DÖNEMİ

HAFTA 6 – DERS 1

25 Mart 2025

Dr. Sibel ÇİMEN

KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Sayısal tümleşik devreler (integrated circuit) üretilmeye başlandıktan sonra bir entegre devre içinde tranzistör sayıları ve dolayısıyla kapı sayıları artarak devam etmiştir. Tranzistör sayılarına göre aşağıdaki gibi bir ölçeklendirme yapılır.

Name	Signification	Year	Transistor count	Logic gates number
SSI	<i>small-scale integration</i>	1964	1 to 10	1 to 12
MSI	<i>medium-scale integration</i>	1968	10 to 500	13 to 99
LSI	<i>large-scale integration</i>	1971	500 to 20 000	100 to 9999
VLSI	very large-scale integration	1980	20 000 to 1 000 000	10 000 to 99 999
ULSI	<i>ultra-large-scale integration</i>	1984	1 000 000 and more	100 000 and more

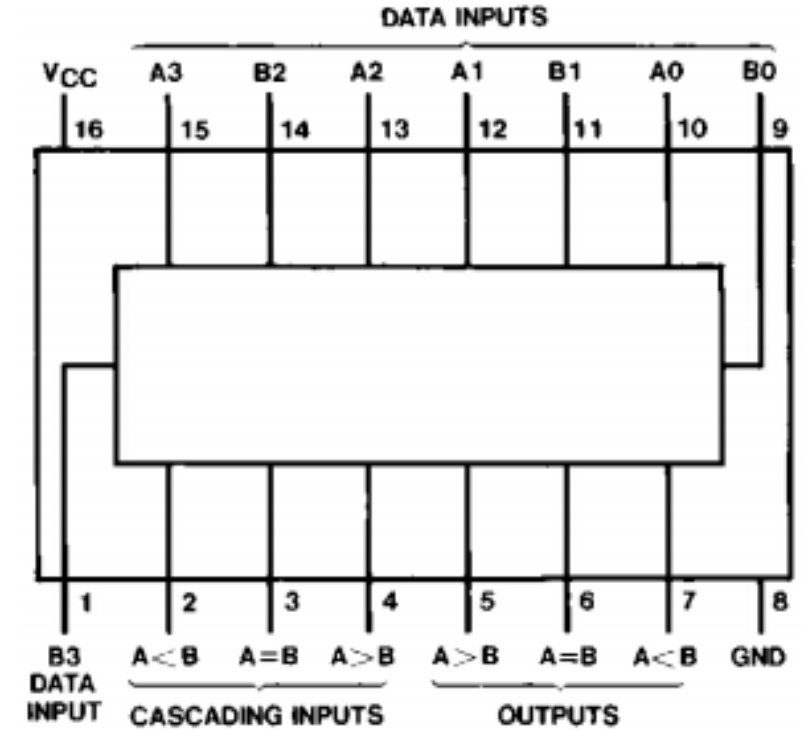
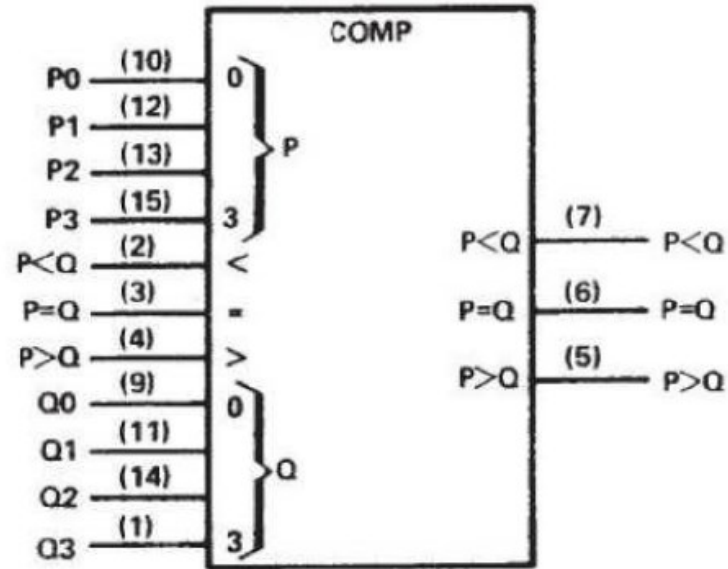
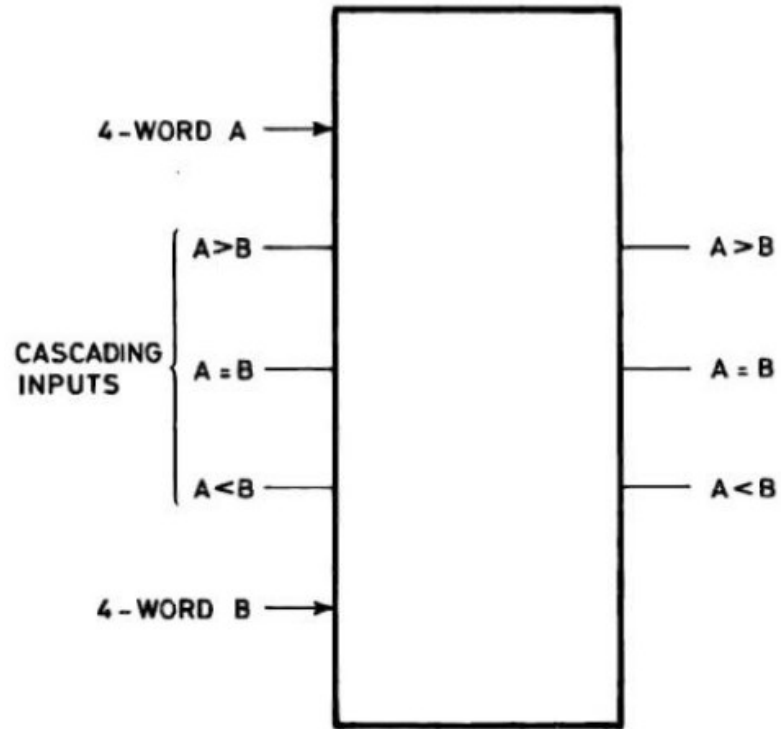
KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

- Karşılaştırma Devresi
- Aritmetik İşlem Devreleri:
 - Yarım Toplayıcı (Half Adder)
 - Tam Toplayıcı (Full Adder)
 - Yarım Çıkarıcı
 - Tam Çıkarıcı
 - Toplama ve Çıkarma Devresi
 - BCD Toplama Devresi
- Kod Çözücüler/Kodlayıcılar (Decoder/Encoder)
- 7-Parça Gösterge Kod Çözücü Devre (7-Segment Display Decoder)
- Çoğullayıcı, Seçici (Multiplexer, MUX)
- Dağıtıcı (Demultiplexer, DEMUX)
- Aritmetik Lojik Birim (ALU)

KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

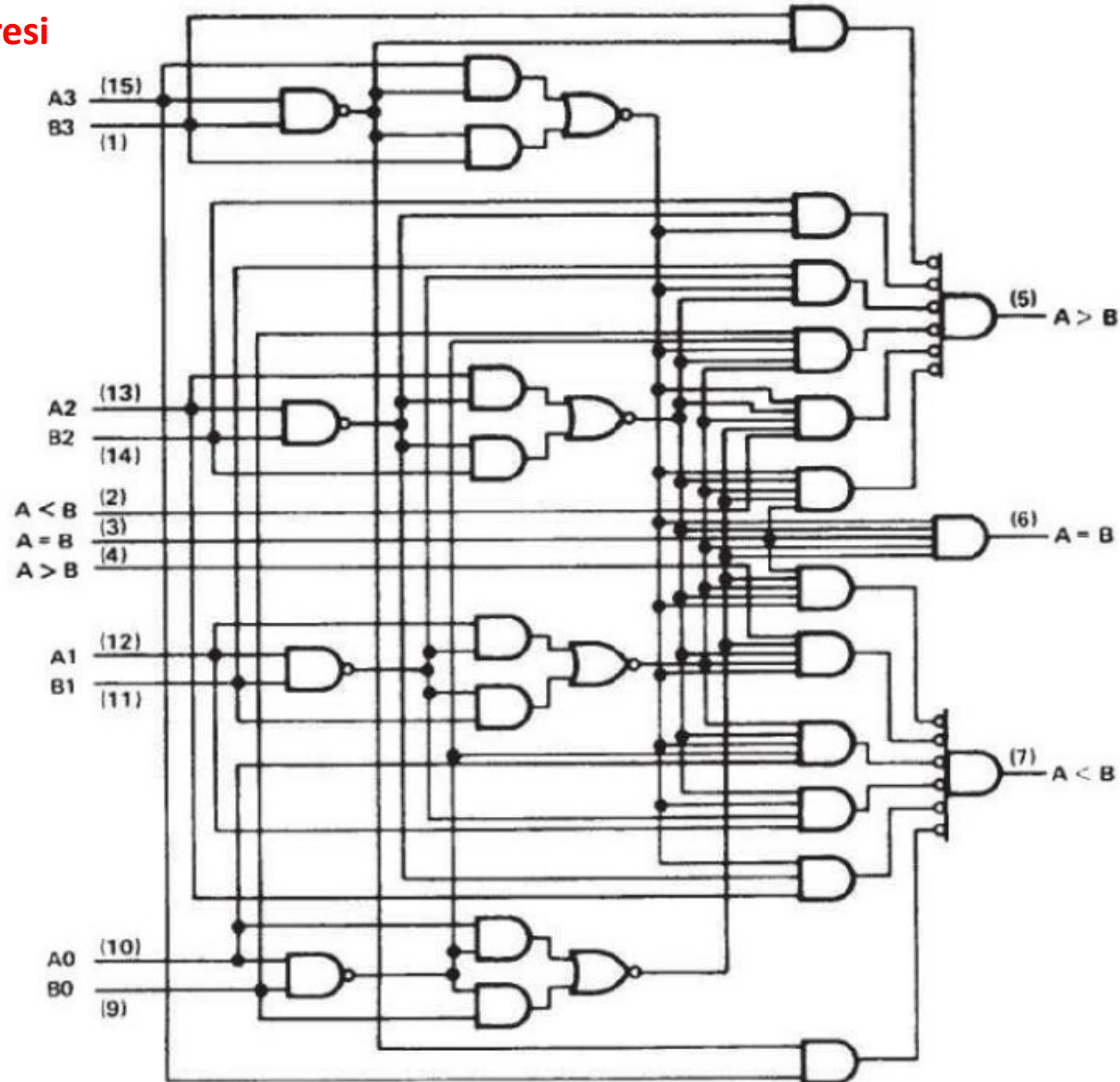
Karşılaştırma Devresi

74LS85 IC



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Karşılaştırma Devresi



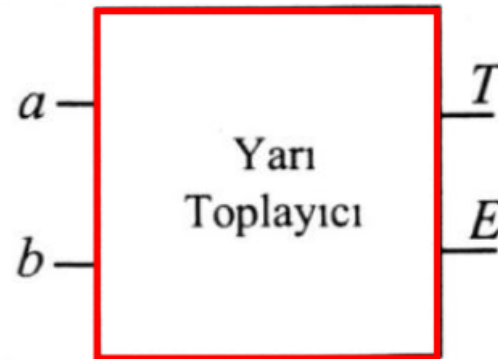
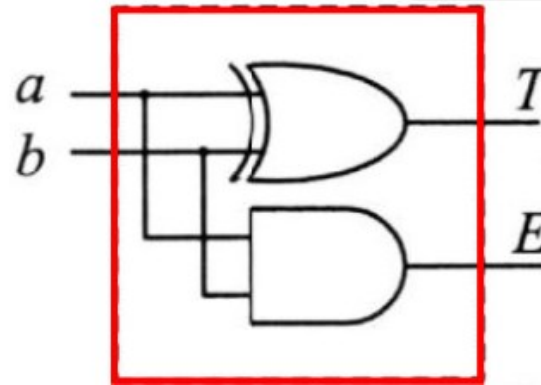
KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Aritmetik İşlem Devreleri

Yarı Toplayıcı (Half Adder)

Doğruluk Tablosu

$\begin{array}{r} a \\ + b \\ \hline \text{ET} \end{array}$	a	b	Toplam (T)	Elde (E)
	0	0	0	0
	0	1	1	0
	1	0	1	0
	1	1	0	1



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Aritmetik İşlem Devreleri

Tam Toplayıcı (Full Adder): Elde girişi ile birlikte yapılan bir bitlik toplama işlemini gerçekleştiren lojik devreye denir.

Eg	a	b	T	E
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

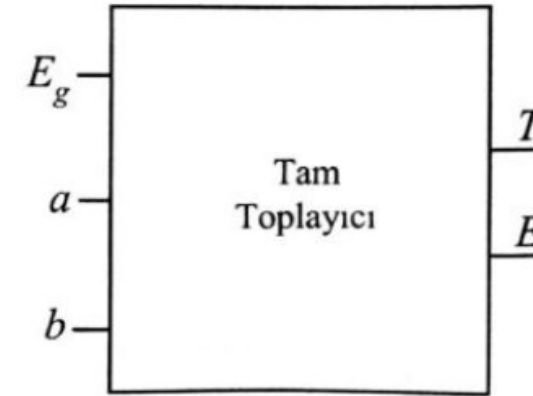
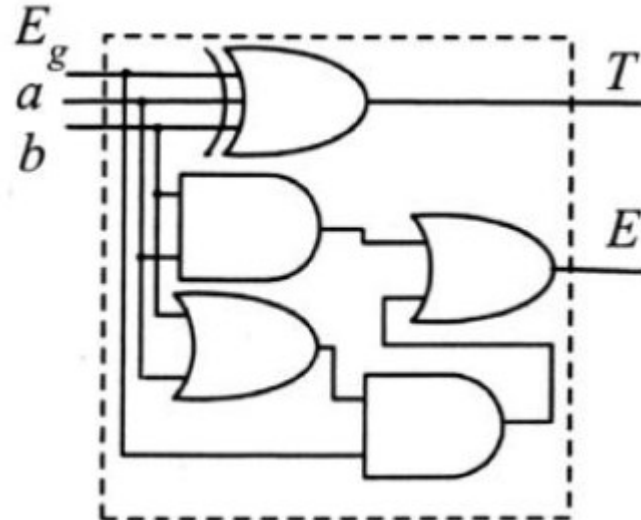
$E_g \backslash ab$	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$T = E_g \oplus a \oplus b$$

$E_g \backslash ab$	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$$E = a \cdot b + E_g \cdot b + E_g \cdot a$$

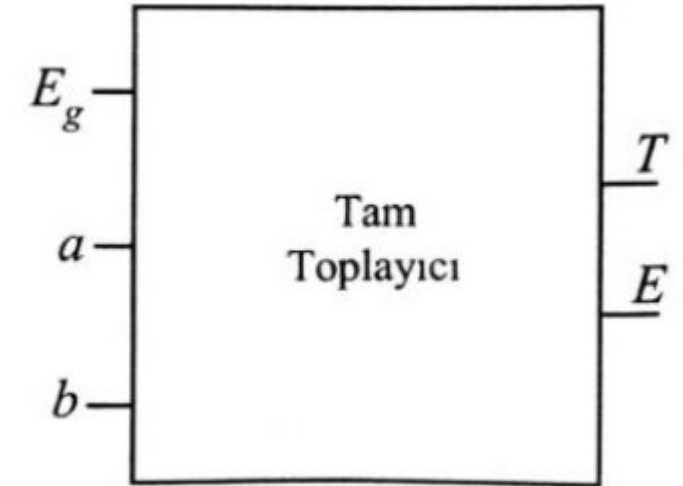
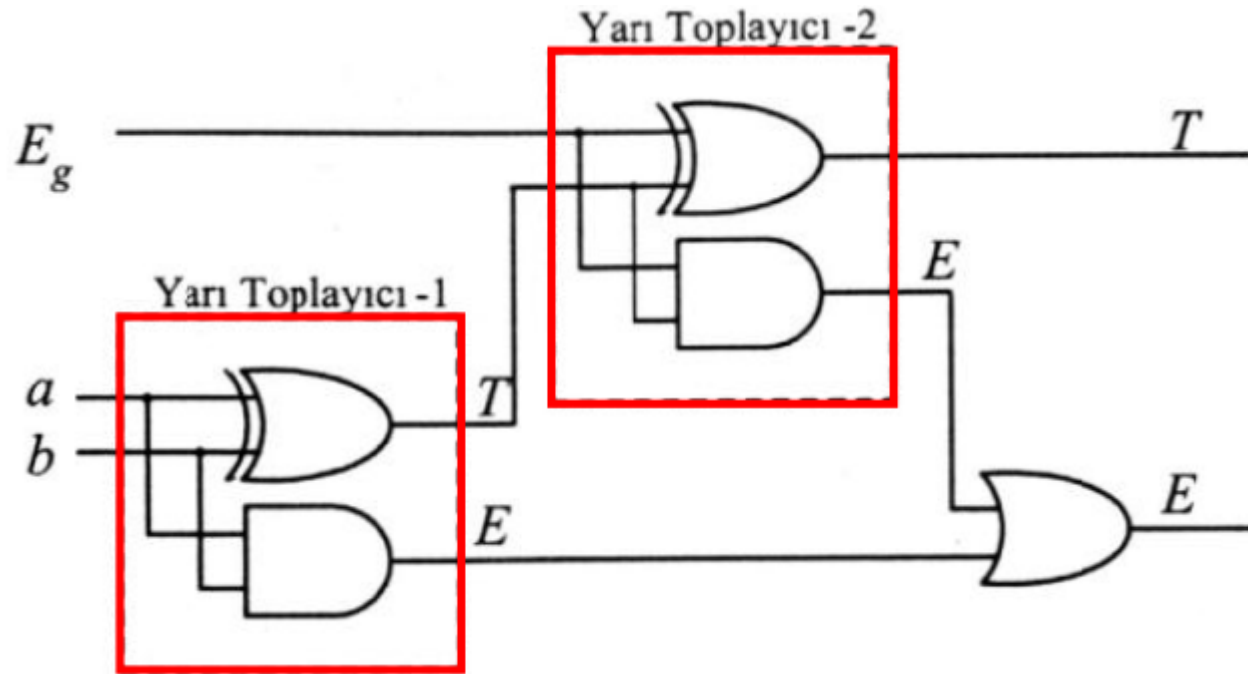
$$E = a \cdot b + E_g \cdot (a+b)$$



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Aritmetik İşlem Devreleri

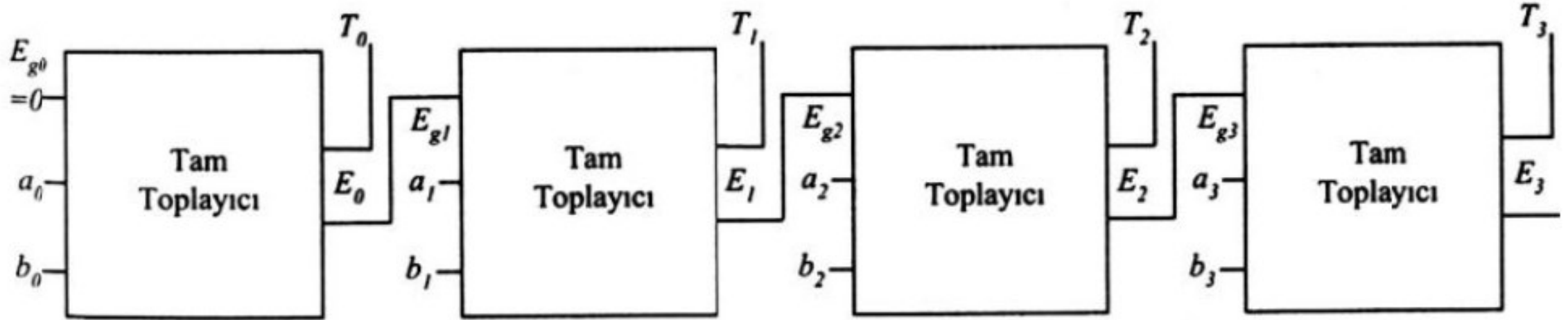
Tam Toplayıcı



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Aritmetik İşlem Devreleri

4-bit paralel toplama devresi



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Aritmetik İşlem Devreleri

4 bitlik 3 adet sayıyı toplayan devreyi Tam Toplayıcı (TT) devre bloklarını kullanarak gerçekleyiniz.

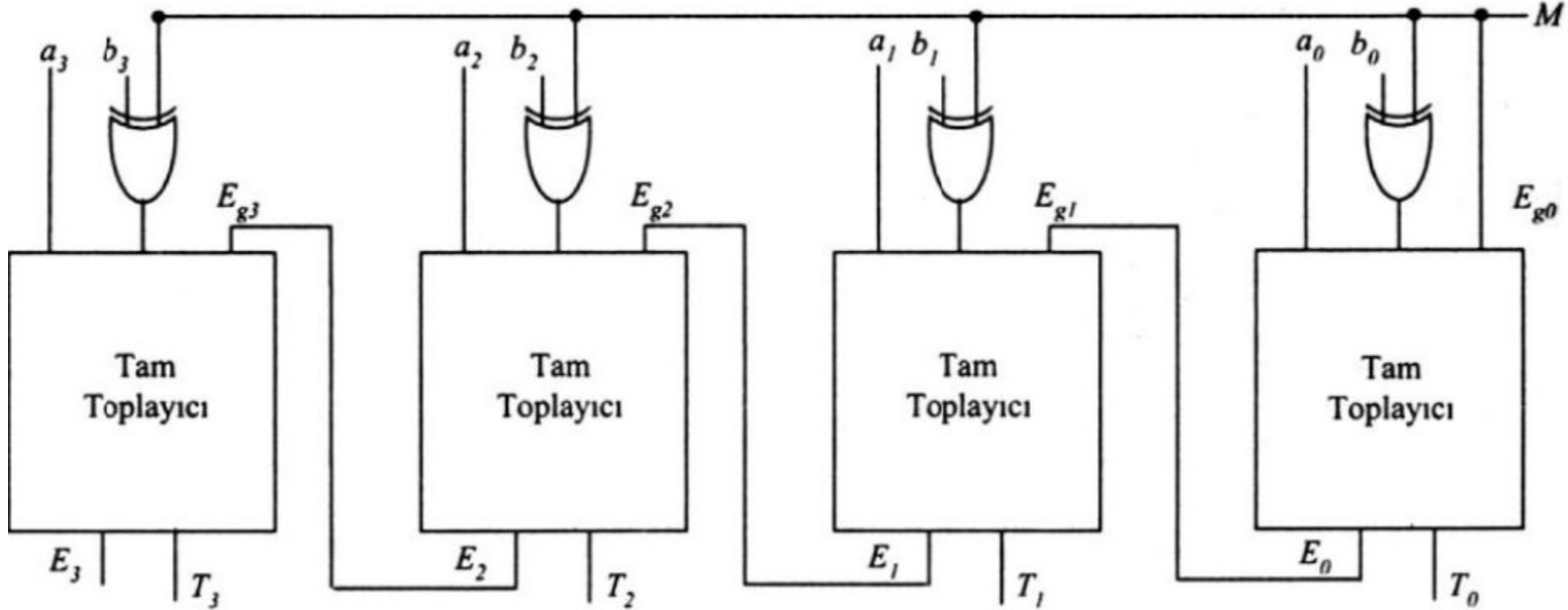
Örnek:

1-bitlik 5 adet sayıyı toplayabilen lojik devreyi TT ve/veya YT bloklardan en az sayıda kullanarak gerçekleyiniz.

$$\begin{array}{r} a \\ b \\ c \\ d \\ + e \\ \hline ??? \end{array}$$

KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

4 bit paralel toplayıcı/çıkarcı devre



$M = 1$ ise, $1 \oplus b_0 = 1 \cdot \bar{b}_0 + 0 \cdot b_0 = \bar{b}_0$ olur.

$E_{g0} = 1$ ise, $\bar{b} + 1$ olur ve b sayısının 2'ye tümleyeni elde edilir.

KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

İleri Bakmalı Elde Devresi (Carry Lookahead Adder)

Aşağıda 4 bit toplayıcı devresinin blok diyagramı, yanda da lojik kapılar ile gerçeklemesi verilmiştir. Bu devreye ayrıca 'ripple carry adder' da denir.

Bu devreye uygulanan giriş verisine bağlı olarak çıkış ne kadar süre sonra elde edilir?

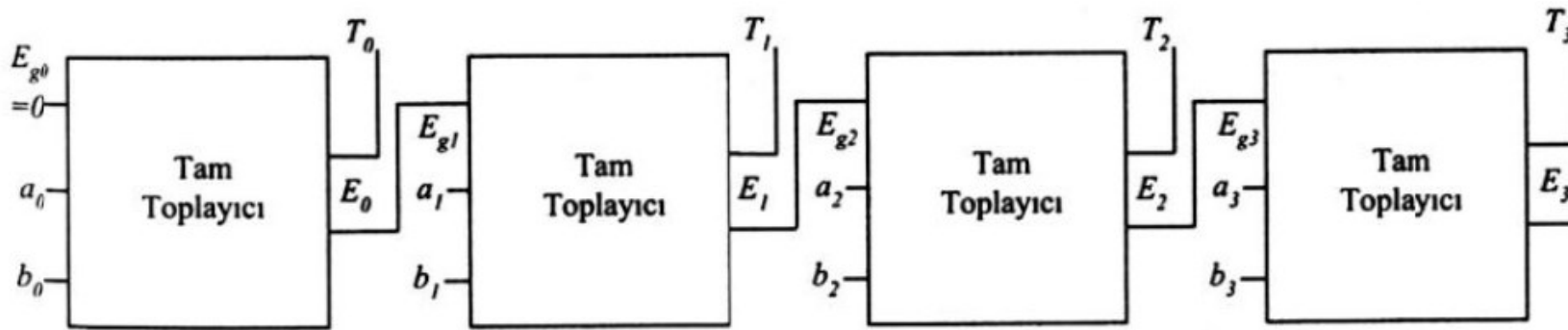
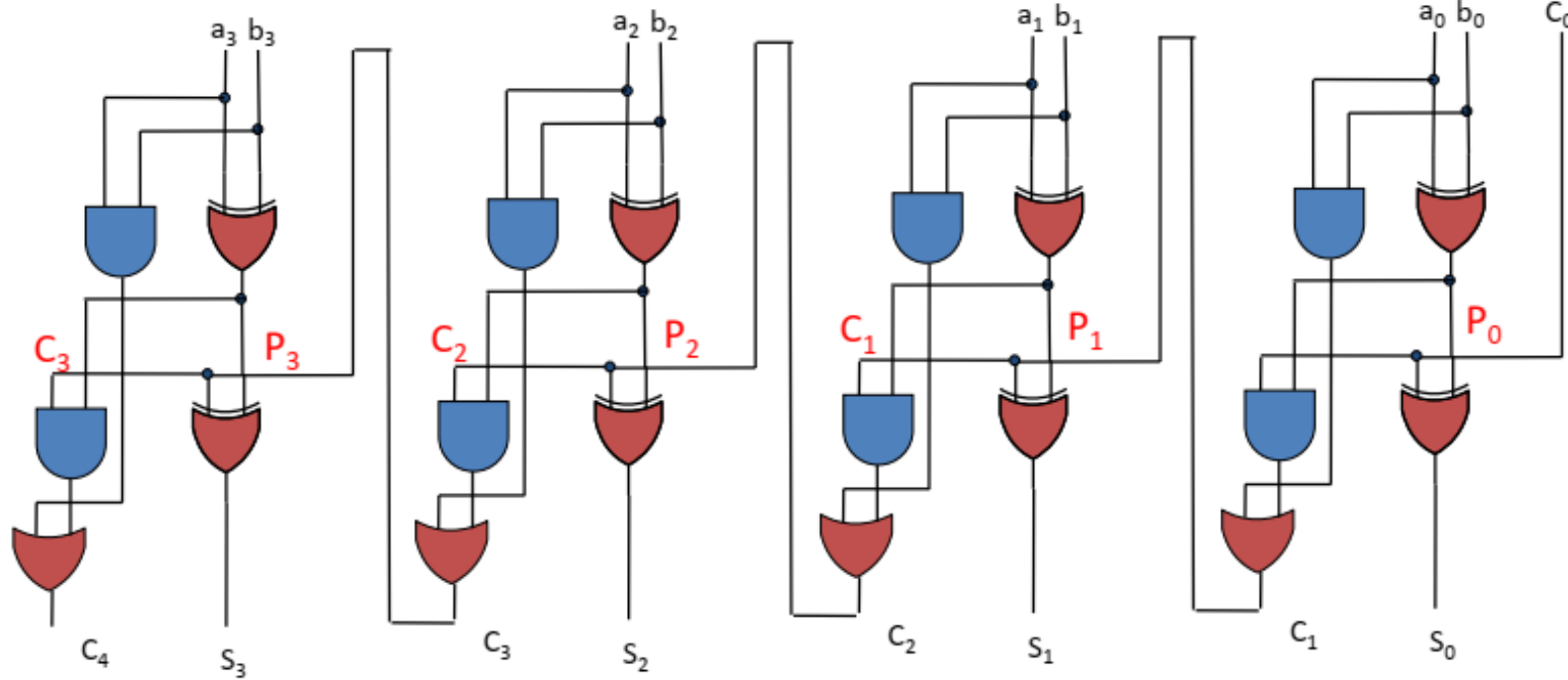
Bu süre yayılma zamanıdır.

4 bit için 9 adet kapı gecikmesi vardır.

Yani n-bit için $2n+1$ kapı gecikmesi.

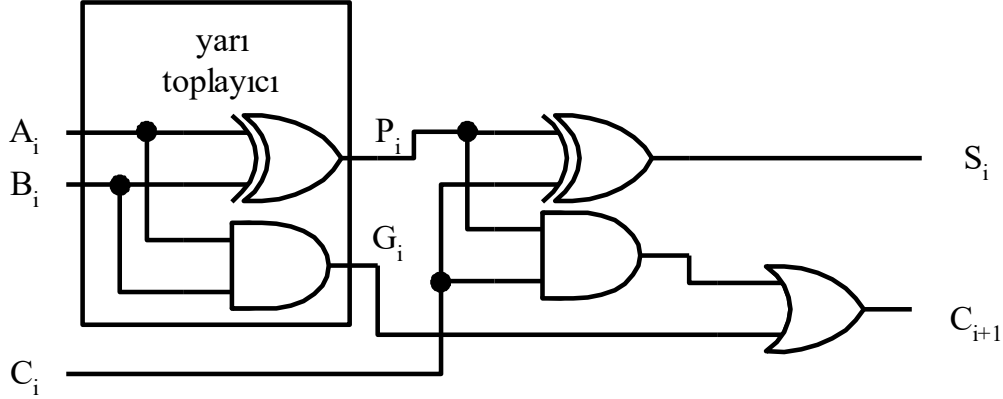
64 bit için 129 kapı gecikmesi!

Bu nedenle gecikme süresini azaltmak için "hızlı elde (look ahead carry)" denen ilave devre kullanılır.



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

İleri Bakmalı Elde Devresi (Carry Lookahead Adder)



yarı toplayıcının çıkışlarını P (carry propagation) elde yayılması, G yi ise elde üreticisi (carry generate) olarak isimlendirelim.

$$P_i = A_i \oplus B_i$$

$$S_i = P_i \oplus C_i$$

$$G_i = A_i \cdot B_i$$

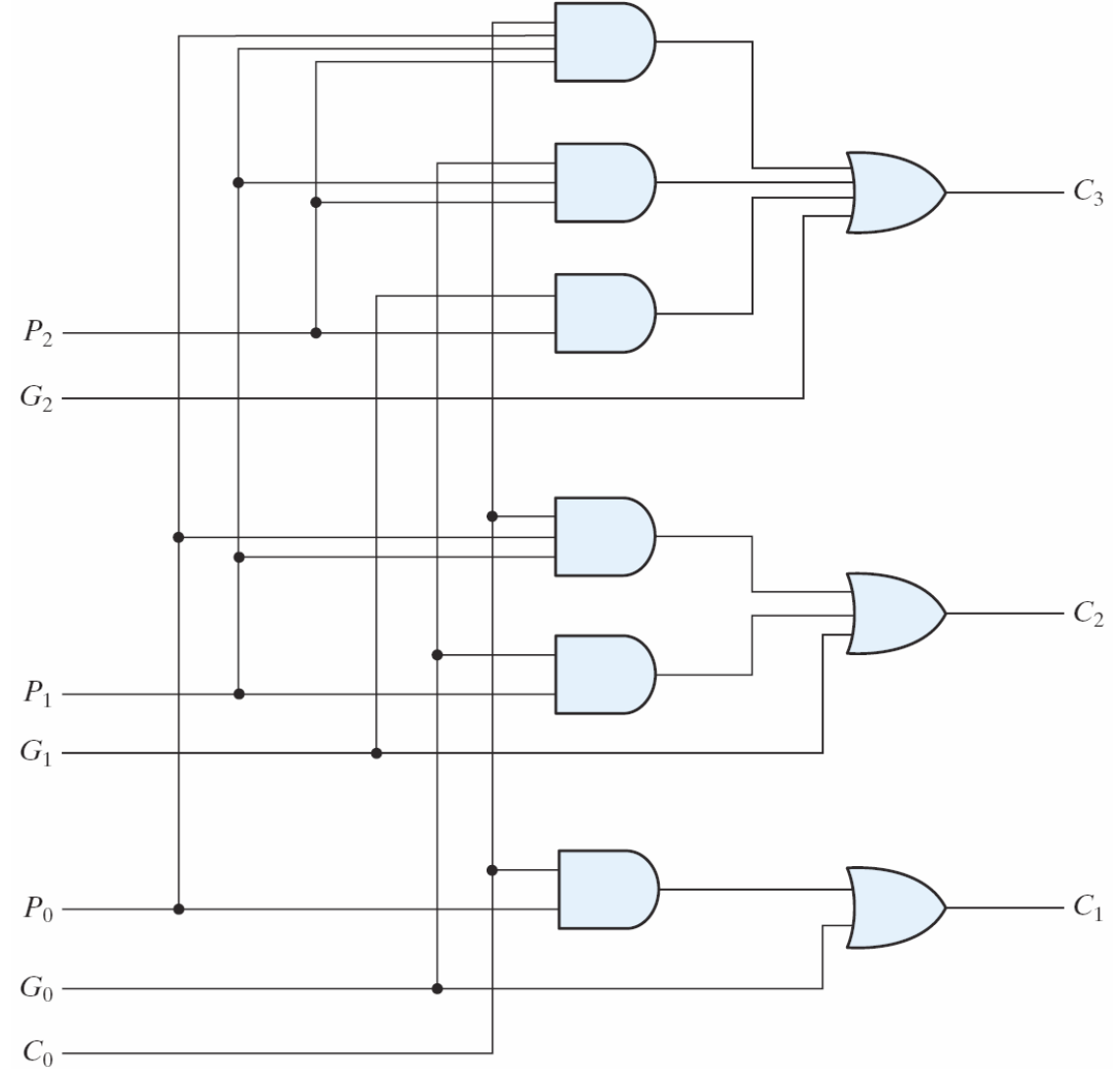
$$C_{i+1} = G_i + P_i C_i$$

C_0 = input carry

$$C_1 = G_0 + P_0 C_0$$

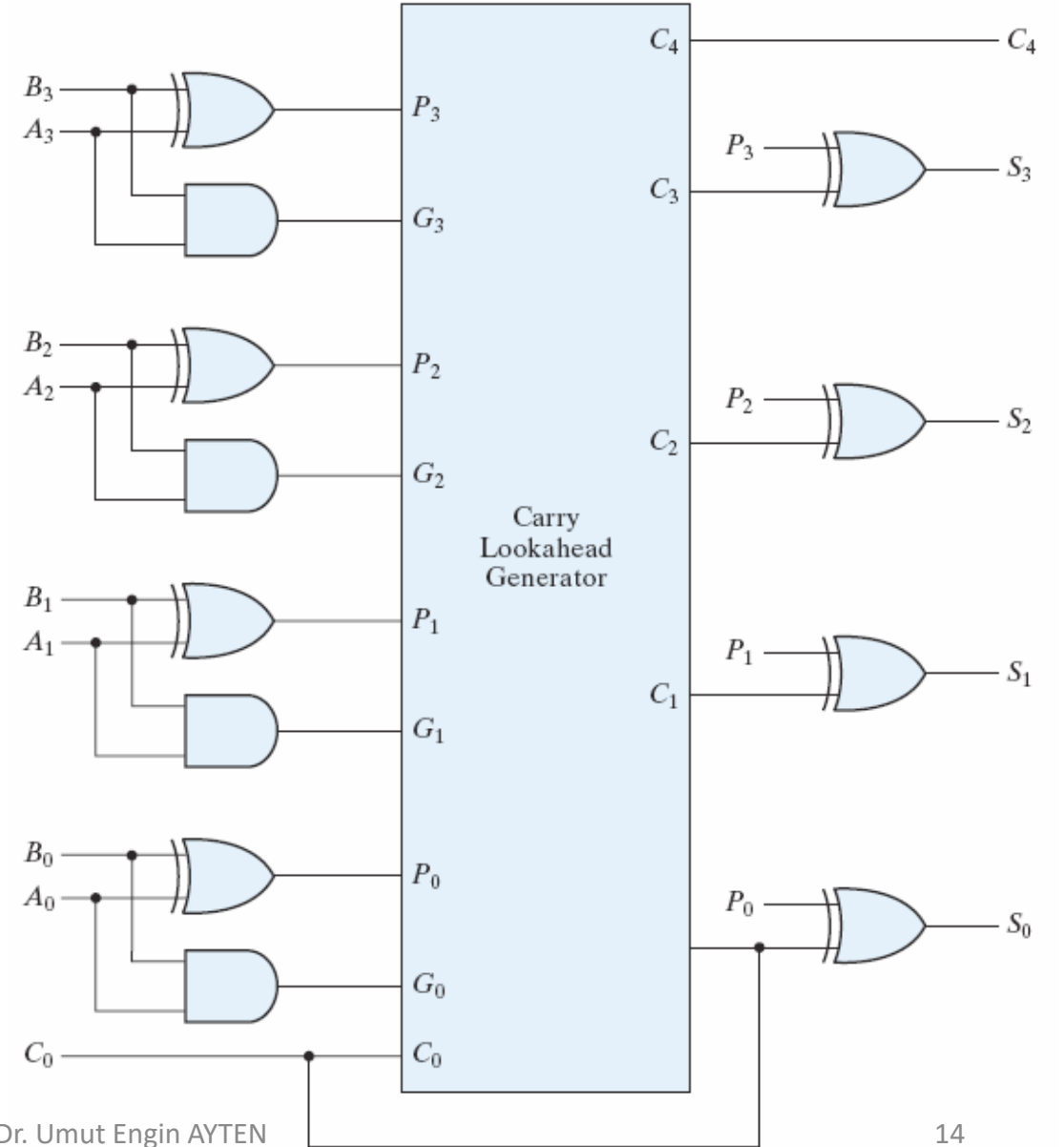
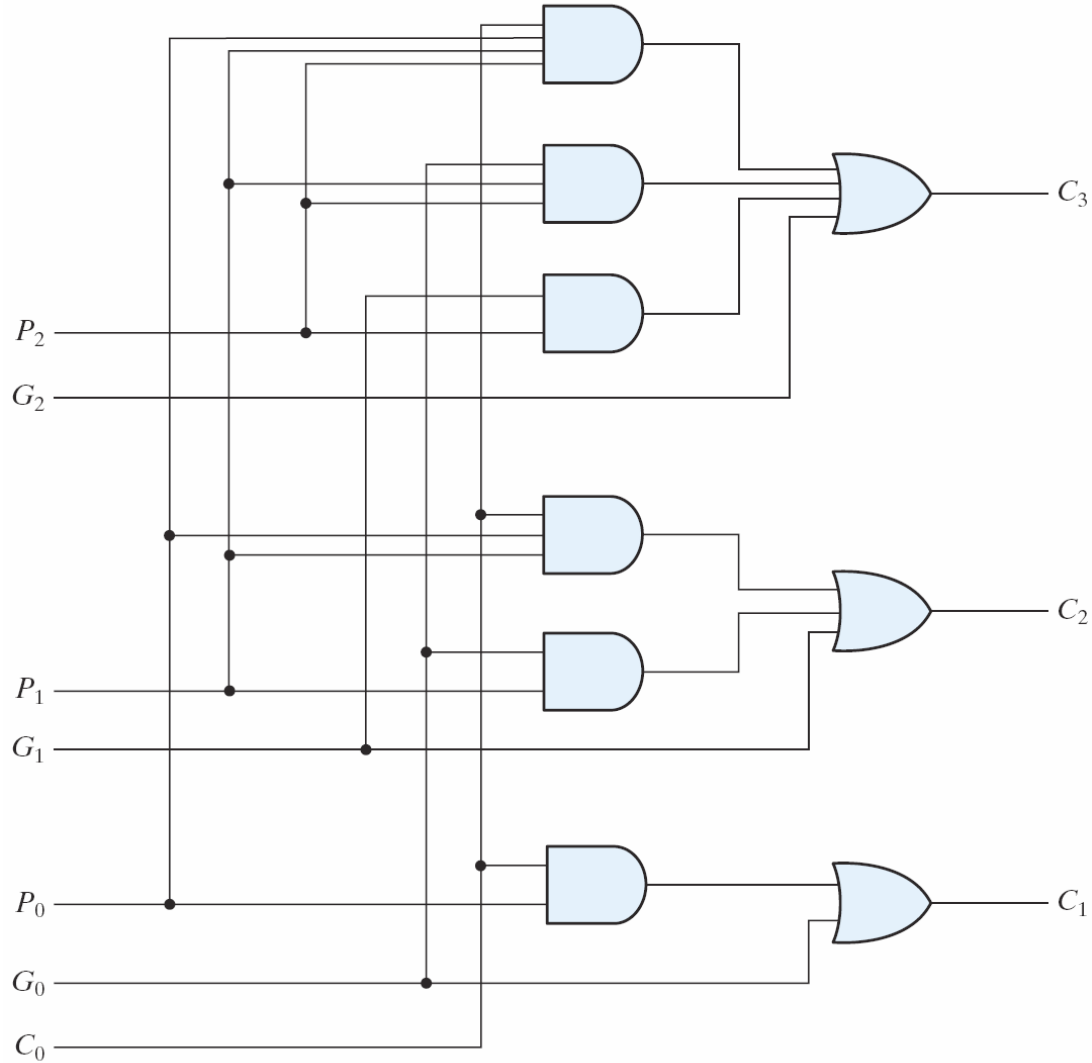
$$C_2 = G_1 + P_1 C_1 = G_1 + P_1 (G_0 + P_0 C_0) = G_1 + P_1 G_0 + P_1 P_0 C_0$$

$$C_3 = G_2 + P_2 C_2 = G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_0$$



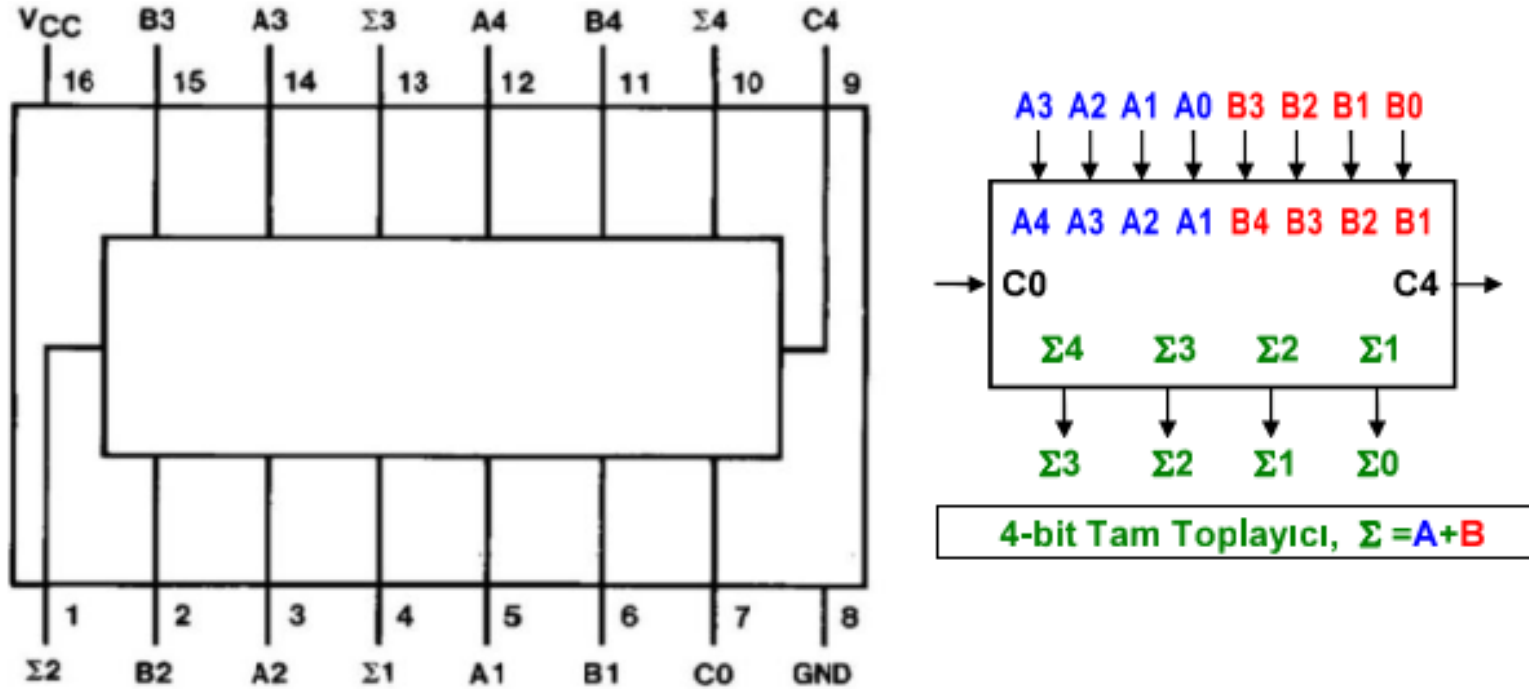
KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

İleri Bakmalı Elde Devresi (Carry Lookahead Adder)



KOMBİNEZONSAL ORTA ÖLÇEKLİ TÜMLEŞİK LOJİK DEVRELER

Tümleşik 4-bit Paralel Toplayıcı (74LS283 Entegre Devresi)



74LS283 4-bit tam toplayıcı uç tanımları

Uç adı	Açıklama
C0	Elde girişi
A4 A3 A2 A1	4-Bit A sayısı için veri girişleri
B4 B3 B2 B1	4-Bit B sayısı için veri girişleri
Σ 4 Σ 3 Σ 2 Σ 1	4-Bit Toplama sonuç çıkışları
C4	Elde çıkışı

REFERANSLAR:

1. 'Lojik Devreler', Tuncay UZUN Ders Notları, http://tuncayuzun.com/Dersnot_LDT.htm, 2020.
2. 'Lojik Devre Tasarımı', Taner ASLAN ve Rifat ÇÖLKESEN, Papatya Yayıncılık, 2013.
3. M. Morris Mano, Sayısal Tasarım (Çeviri), Literatür Yayıncılık: İstanbul, 2003.