

# EHM2141 LOJİK DEVRELER

2024-2025 BAHAR DÖNEMİ

HAFTA 10 – DERS 1

22 Nisan 2025

Dr. Sibel ÇİMEN

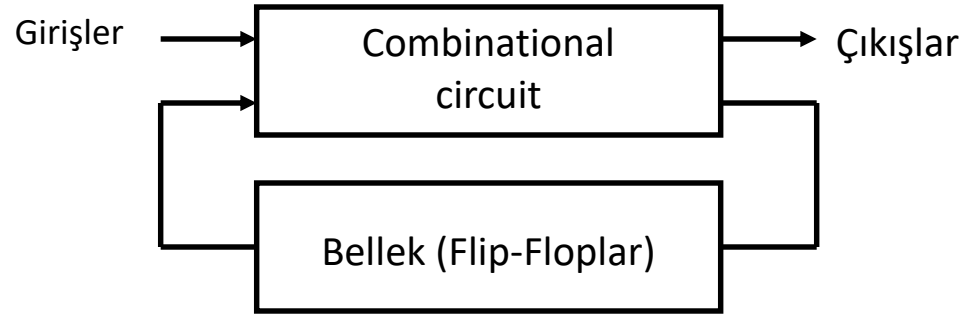
# ARDIŞIL DEVRELER (SEQUENTIAL LOGIC CIRCUIT)

İçinde flip-flop bulunduran lojik devrelerdir. Bundan dolayı kombinezonsal devreler gibi çıkışları girişleri ile yegane olarak belirlenen devreler **değildir**. Flip-Flopların çıkışları durum değişkenleri olarak adlandırılır. Ardışıl devrelerin çıkış ifadeleri giriş değişkenlerine ve durum değişkenlerine bağlı olarak belirlenirler. Flip-Floplar kullanıldığı için ardışıl devreler yapısı itibariyle hafızalı devreler olarak da adlandırılırlar. Çeşitli lojik değerler enerji kesilmediği müddetçe flip-floplarda devre yapısına bağlı olarak tutulur ve istenildiği zaman bu durumlar (değerler) kullanılır.

İki farklı tip ardışıl devre modeli (ardışıl devre makinesi) vardır.

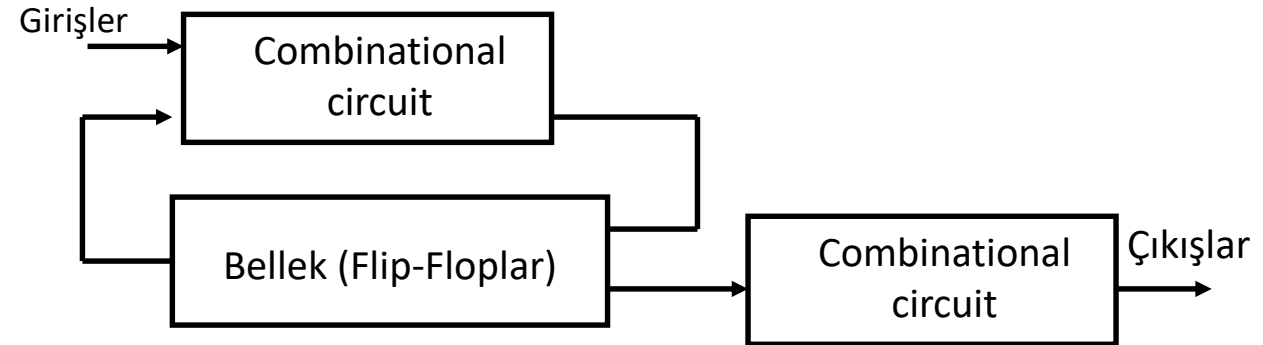
- Mealy modeli (makinesi), - Moore modeli (makinesi)

## Mealy modeli



**Çıkışlar:  $f(\text{şimdiki durum, girişler})$**

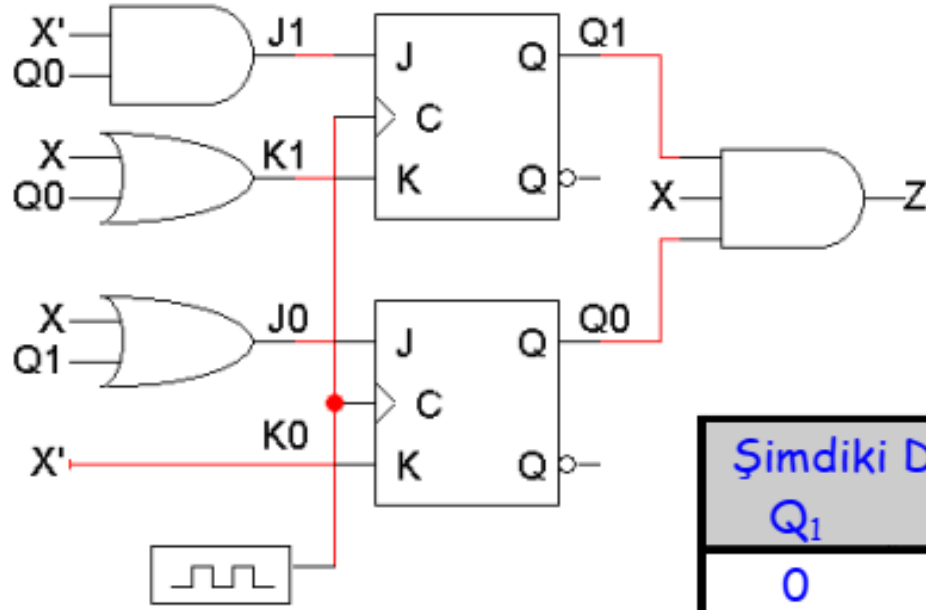
## Moore modeli



**Çıkışlar:  $f(\text{şimdiki durum})$**

# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:



Mealy modeli devresi

Çıkışları yazmak kolay! Devre diyagramından bakılırsa:

$$Z = Q_1 Q_0 X$$

Mealy modeli devresi !!!

Bu örnek için, flip-flop giriş denklemleri:

$$J_1 = X' Q_0$$

$$K_1 = X + Q_0$$

$$J_0 = X + Q_1$$

$$K_0 = X'$$

Durum veya Bellek:  $Q_1 Q_0$

Bir giriş: X; Bir çıkış: Z

Şimdiki Durum		Giriş	FF Girişleri				Gelecek Durum		Çıkış
$Q_1$	$Q_0$	X	$J_1$	$K_1$	$J_0$	$K_0$	$Q_1$	$Q_0$	Z
0	0	0	0	0	0	1	0	0	0
0	0	1	0	1	1	0	0	1	0
0	1	0	1	1	0	1	1	0	0
0	1	1	0	1	1	0	0	1	0
1	0	0	0	0	1	1	1	1	0
1	0	1	0	1	1	0	0	1	0
1	1	0	1	1	1	1	0	0	0
1	1	1	0	1	1	0	0	1	1

# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:

### Adım 1:

Flip-flop girişleri için Boole fonksiyon ifadeleri bul.

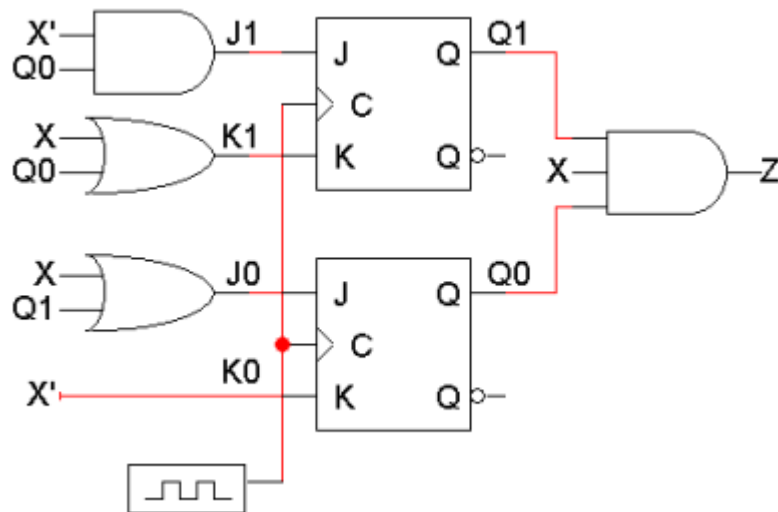
### Adım 2:

Bu fonksiyon ifadelerini kullanarak gerçek flip-flop giriş değerlerini bul (şimdiki durum ve girişler üzerinden olası bütün kombinasyonlar için) **Yani, durum tablosunda arada yeni kolonlar oluştur.**

### Adım 3:

Flip-flop karakteristik tablosunu veya denklemlerini kullanarak gelecek durum değerlerini bul (şimdiki durumlar ve girişlere bakarak elde edilmiş olan flip-flop giriş değerlerini kullanarak)

$$\begin{aligned} J_1 &= X' Q_0 & J_0 &= X + Q_1 \\ K_1 &= X + Q_0 & K_0 &= X' \end{aligned}$$



Şimdiki Durum		Giriş X	Flip-flop Girişleri			
Q <sub>1</sub>	Q <sub>0</sub>		J <sub>1</sub>	K <sub>1</sub>	J <sub>0</sub>	K <sub>0</sub>
0	0	0	0	0	0	1
0	0	1	0	1	1	0
0	1	0	1	1	0	1
0	1	1	0	1	1	0
1	0	0	0	0	1	1
1	0	1	0	1	1	0
1	1	0	1	1	1	1
1	1	1	0	1	1	0

# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:

Adım 4: Devredeki flip-flop olan JK flip-flop karakteristik tablosu veya denklemlerini yardımıyla, şimdiki durum ve giriş değerlerine bakarak her bir flip-flop'un gelecek durumunu bul.

$$Q(t+1) = K'Q(t) + JQ'(t)$$

J	K	Q(t+1)	İşlem
0	0	Q(t)	Değişmez
0	1	0	Reset
1	0	1	Set
1	1	Q'(t)	Tümleme

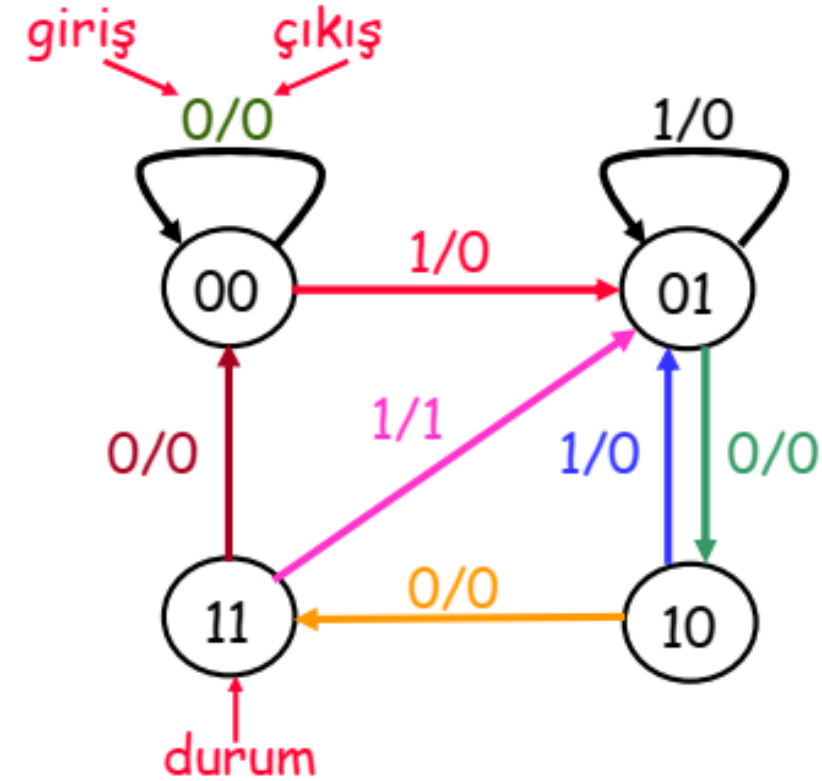
Şimdiki Durum		Giriş	FF Girişler				Gelecek Durum	
Q <sub>1</sub>	Q <sub>0</sub>	X	J <sub>1</sub>	K <sub>1</sub>	J <sub>0</sub>	K <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	0	0	0	0	0	1	0	0
0	0	1	0	1	1	0	0	1
0	1	0	1	1	0	1	1	0
0	1	1	0	1	1	0	0	1
1	0	0	0	0	1	1	1	1
1	0	1	0	1	1	0	0	1
1	1	0	1	1	1	1	0	0
1	1	1	0	1	1	0	0	1

# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:

- Durum diyagramını çizerek durum tablosunu grafiksel olarak ifade edebiliriz.
- Bu örneğe ait durum diyagramı:

Şimdiki Durum		Giriş X	Gelecek Durum		Çıkış Z
Q <sub>1</sub>	Q <sub>0</sub>		Q <sub>1</sub>	Q <sub>0</sub>	
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	1	0	0	0	0
1	1	1	0	1	1



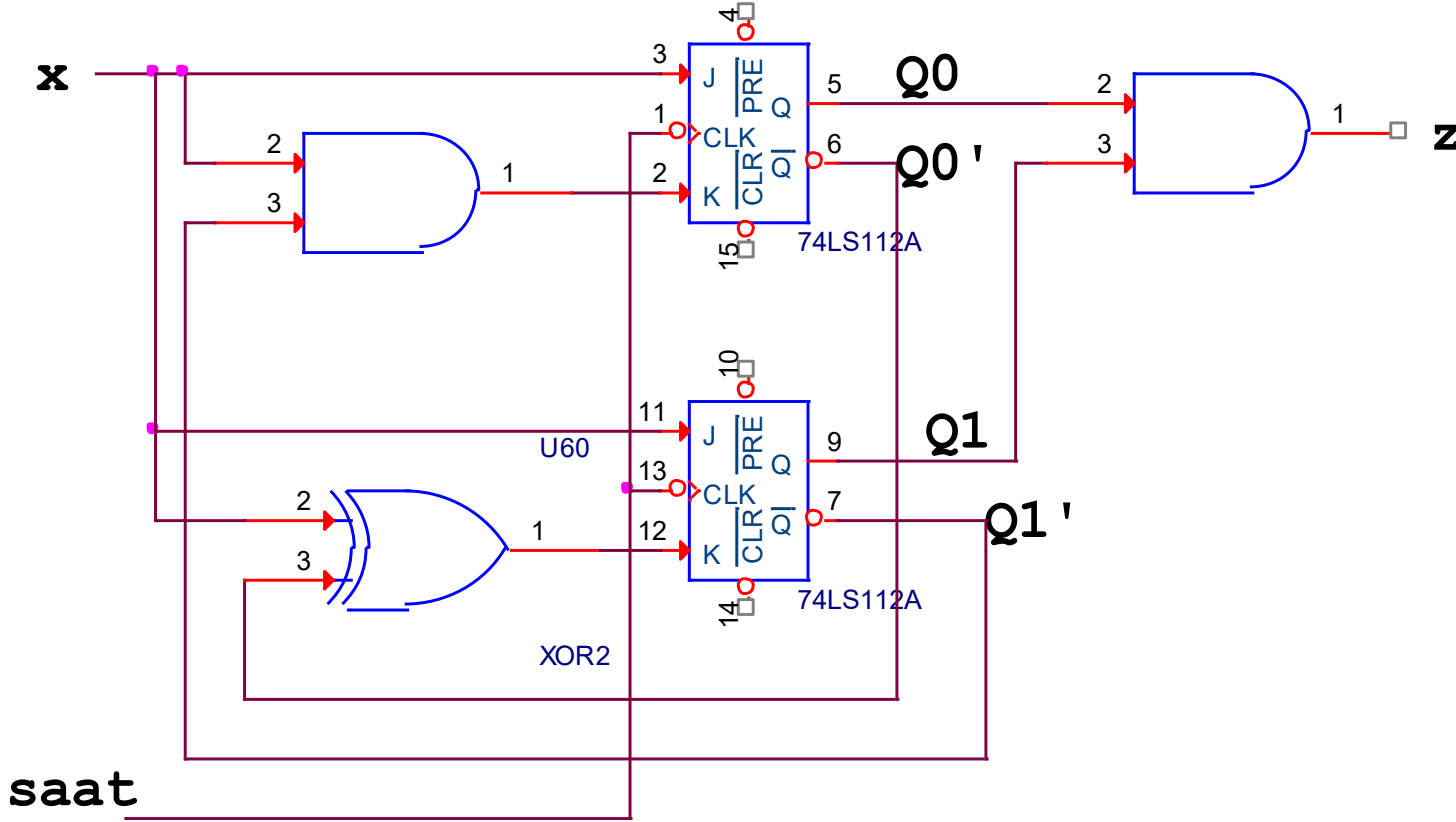
# Ardışıl Devre Analizi Örneği: ARDIŞIL DEVRE ANALİZİ

Zaman Diyagramını Çizelim.

# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:

Moore Modeli Örneği



Bu devrenin analizini yapalım.

$$J_0 = x$$

$$K_0 = x \cdot \overline{Q_1}$$

$$J_1 = x$$

$$K_1 = x \oplus \overline{Q_0}$$

$$z = Q_0 Q_1$$



# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:

Moore Modeli Örneği

$$J_0 = x$$

$$J_1 = x$$

$$z = Q_0 Q_1$$

$$K_0 = x \cdot \overline{Q_1}$$

$$K_1 = x \oplus \overline{Q_0}$$

Şimdiki Durum		Girişler X	FF Girişleri				Gelecek Durumlar		Çıkışlar Z
Q <sub>1</sub>	Q <sub>0</sub>		J <sub>1</sub>	K <sub>1</sub>	J <sub>0</sub>	K <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>	
0	0	0	0	1	0	0	0	0	0
0	0	1	1	0	1	1	1	1	0
0	1	0	0	0	0	0	0	1	0
0	1	1	1	1	1	1	1	0	0
1	0	0	0	1	0	0	0	0	0
1	0	1	1	0	1	0	1	1	0
1	1	0	0	0	0	0	1	1	1
1	1	1	1	1	1	0	0	1	1

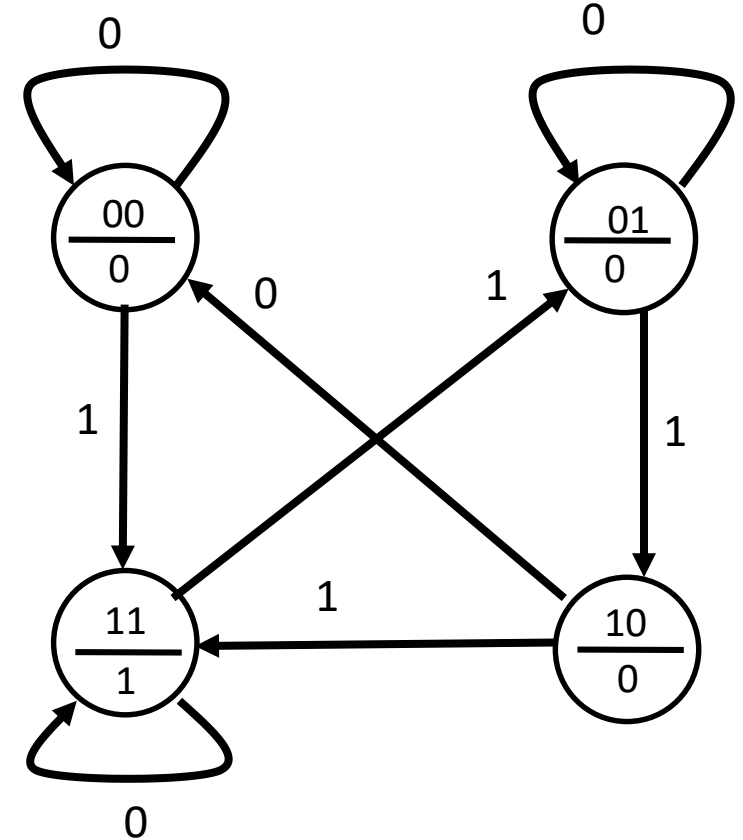
# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:

Şimdiki Durum		Girişler X	FF Girişleri				Gelecek Durumlar		Çıkışlar Z
Q <sub>1</sub>	Q <sub>0</sub>		J <sub>1</sub>	K <sub>1</sub>	J <sub>0</sub>	K <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>	
0	0	0	0	1	0	0	0	0	0
0	0	1	1	0	1	1	1	1	0
0	1	0	0	0	0	0	0	1	0
0	1	1	1	1	1	1	1	0	0
1	0	0	0	1	0	0	0	0	0
1	0	1	1	0	1	0	1	1	0
1	1	0	0	0	0	0	1	1	1
1	1	1	1	1	1	0	0	1	1

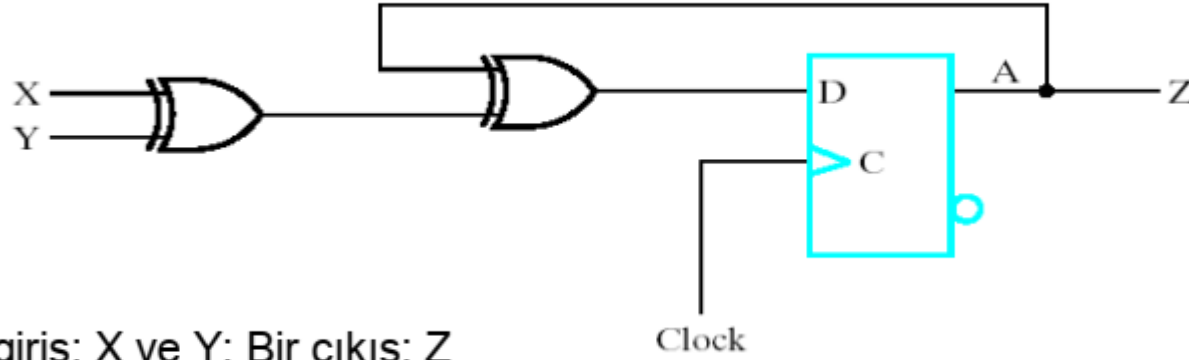
Zaman diyagramı çizilir.

Durum diyagramı



# ARDIŞIL DEVRE ANALİZİ

## Ardışıl Devre Analizi Örneği:



İki giriş: X ve Y; Bir çıkış: Z

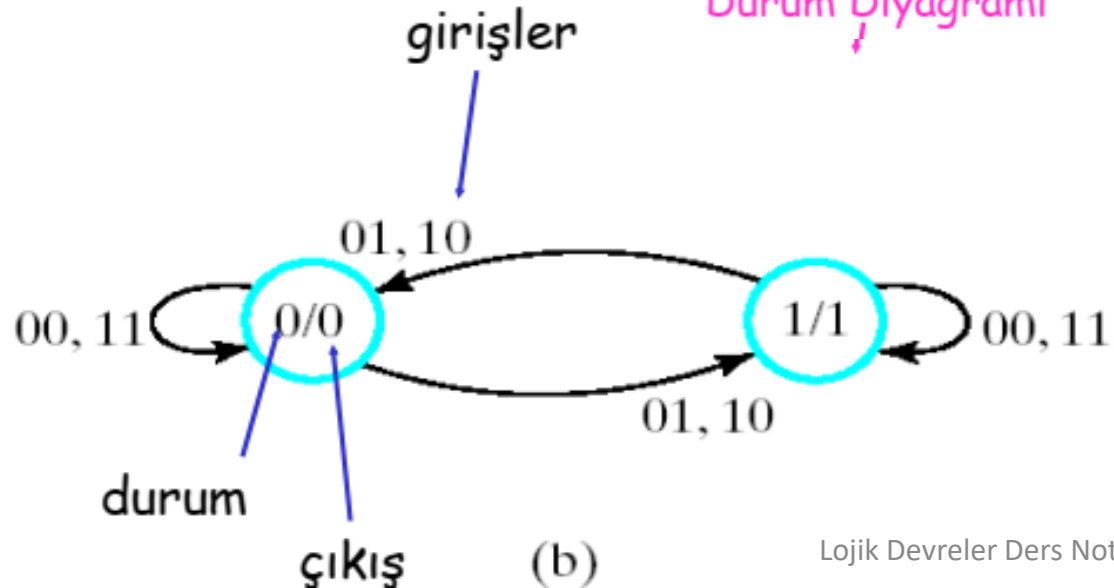
Bir durum: A

Dikkat edilirse  $Z = A$ , yani sadece şimdiki duruma bağlı bir fonksiyon

Durum Tablosu

Present state	Inputs		Next state	Output
A	X	Y	A	Z
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Durum Diyagramı



## REFERANSLAR:

1. 'Lojik Devreler', Tuncay UZUN Ders Notları, [http://tuncayuzun.com/Dersnot\\_LDT.htm](http://tuncayuzun.com/Dersnot_LDT.htm), 2020.
2. 'Lojik Devre Tasarımı', Taner ASLAN ve Rifat ÇÖLKESEN, Papatya Yayıncılık, 2013.
3. M. Morris Mano, Sayısal Tasarım (Çeviri), Literatür Yayıncılık: İstanbul, 2003.