

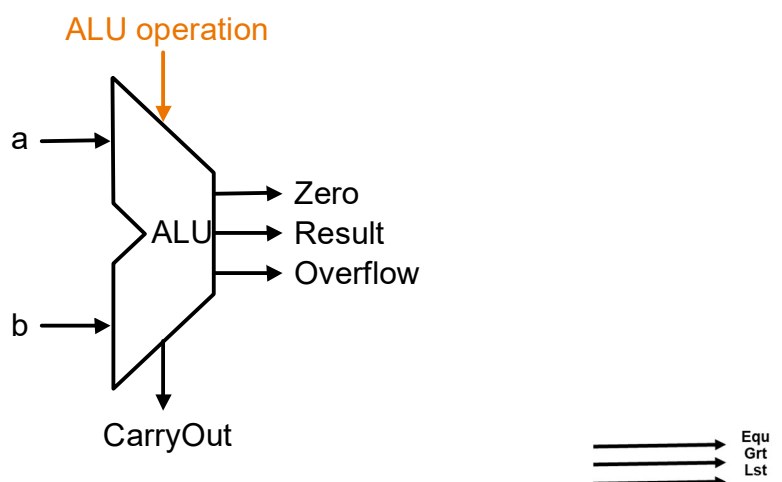
# PROJETO DE SISTEMAS DIGITAIS

## PROJETO 1 – 1s25

Projetar uma Unidade Lógica e Aritmética – ALU (Arithmetic Logic Unit), que faça as seguintes operações:

- ADD e SUB – Implementar um somador/SUBTRATOR ripple carry de 4 bits.
- MULTIPLICAÇÃO – Implementar um multiplicador de 2 números de 2 bits. A multiplicação deverá ser feita como os dois bits menos significativos de cada entrada, formando então, um número de 4 bits.
- AND – Implementar um circuito que faça a operação AND entre 2 números de 4 bits, bit a bit.
- OR – Implementar um circuito que faça a operação OR entre 2 números de 4 bits, bit a bit.
- COMPARAÇÃO – Implementar um circuito que compare 2 números de 4 bits cada e diga se o primeiro é igual (EQU) maior (GRT) ou menor (LST) que o segundo.

A organização da ULA pode ser vista abaixo:



<b>ALU operation</b>	<b>Operações</b>	
<b>000</b>	<b>nop</b>	<b>Result = 0000 e todos os outros sinais de saída iguais a 0</b>
<b>001</b>	<b>and</b>	<b>Result = a AND b</b>
<b>010</b>	<b>or</b>	<b>Result = a OR b</b>
<b>011</b>	<b>not</b>	<b>Result = NOT b</b>
<b>100</b>	<b>add</b>	<b>Result = a + b</b>
<b>101</b>	<b>sub</b>	<b>Result = a - b</b>
<b>110</b>	<b>mul</b>	<b>Result = a<sub>1</sub>a<sub>0</sub> X b<sub>1</sub>b<sub>0</sub></b>
<b>111</b>	<b>comp</b>	<b>Se a=b, Equ =1; se a&gt;b, Grt= 1; se a&lt;b. Lst =1;</b>

- A saída Zero será 0 quando Result = 0000, caso contrário será 1.
- A saída Overflow será 1 quando ocorrer overflow na soma ou subtração (operações sinalizadas).
- A saída CarryOut será o carry out das operações de ADD e SUB.
- ALUOperation escolherá qual das saídas das operações deverá ser direcionada para Result.
- Além das saídas mostradas no desenho, deverão ter mais 3 saídas que mostrarão o resultado da comparação. Uma será a Equ que será 1 se a e b forem iguais, caso contrário será 0, a outra será Grt que será 1 de a for maior que b, caso contrário será 0 e por fim Lst que será 1 se a for menor que b, caso contrário será 0.

Observações importantes:

1 - O projeto deverá usar componentes e package, da seguinte maneira:

- Componentes e package
  - Somador completo
  - Somador de 2 números de 4 bits
  - Multiplicador de dois números de 2 bits
  - Comparador
- A subtração, o AND, o NOT e o OR, devem ser feitos junto com o circuito principal - ULA

2 - O projeto deverá ser feito em nível de portas lógicas.

### 3 - ENTREGAS

- ENTREGA (pelo CANVAS) –ATÉ DIA 22/05 – arquivos vhd, print screen das simulações e vídeo do funcionamento na placa. Todos os elementos do grupo devem entregar.
- O projeto pode ser feito individualmente ou em grupo de ATÉ 2 PESSOAS.
- APRESENTAÇÃO SERÁ MARCADA, DURANTE AS AULAS PRÁTICAS.

### 4 - AVALIAÇÃO

- Códigos comentados
- Componentes e package
  - Somador completo
  - Somador de 2 números de 4 bits
  - Multiplicador de dois números de 2 bits
  - Comparador de 2 números de 4 bits.
- Simulação no MODELSIM
- Funcionalidade na placa
- Originalidade

### 5 - MAPEAMENTO DAS ENTRADAS E SAÍDA NA PLACA

#### ENTRADAS

- a → SW9 a SW6
- b → SW5 a SW2
- AluOp → SW2 A SW0
- HEX0 ← AluOp
- HEX1 ← b
- HEX2 ← a
- HEX4 ← result
- LDR0 ← cout
- LDR1 ← zero

- LDR2  $\leftarrow$  overflow
- LDR3  $\leftarrow$  Equ
- LDR4  $\leftarrow$  Grt
- LDR5  $\leftarrow$  Lst

6 - CÓDIGOS PRONTOS DA INTERNET/CHATGPT/OUTROS OCASIONARÁ MÉDIA ZERO NA DISCIPLINA.