

Computer Architecture

2024 - 2025

Provisional program:

Chapter 0: Revision of Digital Systems

Logic gates. Boolean Algebra. Decoder, encoder, comparator, half adder, full adder, shifter, memory, flip flop, latch, Karnaugh map, excitation table, finite-state machine.

Chapter 1: Integration

- Arithmetic Logic Unit (ALU)
- 1 bit ALU → n-bit ALU
- Micro assembler
- Data path
- Central-processing unit (CPU)
- Macro assembler

Chapter 2: Memory

- Information theory
- Static memory/dynamic memory
- Cache
- Harvard Architecture
- Von Neumann Architecture
- Little Endian/Big Endian
- Heap/Stack
- Garbage collection
- Virtual memory
- Addressing methods
- Overlay

Chapter 3: Hardware/Software

- BIOS/bootstrapping
- Interrupts
- Bus
- Northbridge / Southbridge
- External communications
- Error detection and correction, redundancy

Chapter 4: Assembly

- Machine Language
- Operands, operators, operations
- Jumps
- Conditional jumps
- Memory access
- Arithmetic and shift
- I/O
- Registers
- Arrays and structures
- Functions and recursivity
- Floating point

Chapter 5: Numbers and arithmetic

- Positive and negative integers.
- Multiplication and division
- Floating point (IEEE 754)

Chapter 6: Examples of architectures

- Difference Engine
- Intel 4004
- MOS 6502
- x86
- AVR Atmel

Bibliography:

Lecture notes, Peter Stallnga (UAlg, 2020)

“Computer Architecture” - Peter Stallnga, from Chapter 5 on

Optional:

“Structured computer Organization” - Andrew Tanenbaum

“Computer Organization & Design” - David A. Patterson and John L. Hennessy

Evaluation:

TP: 3 homework assignments with a total of 30% of the final mark. T: Exam 70% of the final mark. Marks from last year can be carried over to this year.

Plagiarism is forbidden. AI is forbidden. Google is allowed for inspiration (not copy-paste). All work has to be defended personally

In each (TP and T), at least a mark of 9.0 has to be obtained.

Attending the lectures is not obligatory. On-line tests are obligatory (0% of final mark).

Arquitetura de Computadores

2024 - 2025

Programa provisional:

Capítulo 0: Revisão de Sistemas Digitais

Portas lógicas. Álgebra Booleana. *Decoders*, *encoders*, comparadores, half adder, full adder, shifters, memory, flip-flops, latches, mapas de Karnaugh, tabelas de excitação, finite-state machines.

Capítulo 1: Integração

- *Arithmetic Logic Unit* (ALU)
- 1 bit ALU → n-bit ALU
- Micro assembler
- Data path
- Central-processing unit (CPU)
- Macro assembler

Capítulo 2: Memória

- Teoria de informação
- Memória estática/dinâmica
- *Cache*
- Arquitetura Harvard
- Arquitetura Von Neumann
- Little Endian/Big Endian
- *Heap/Stack*
- *Garbage collection*
- Memória virtual
- Métodos de endereçamento
- *Overlay*

Capítulo 3: Hardware/Software

- BIOS/*bootstrapping*
- *Interrupts*
- *Bus*
- Northbridge / Southbridge
- Comunicações externas
- Detecção e correção de erros, redundância

Capítulo 4: Assembly

- *Machine Language*
- Operandos, operadores, operações
- Saltos
- Saltos condicionais
- Acesso à memória
- Aritmética e *shift*
- I/O
- Registos
- *Arrays* e *structures*
- Funções e recursividade
- Vírgula flutuante

Capítulo 5: Números e aritmética

- Números inteiros positivos e negativos.
- Multiplicação e divisão
- vírgula flutuante (IEEE 754)

Capítulo 6: Exemplos de arquitecturas

- Difference Engine
- Intel 4004
- MOS 6502
- x86
- AVR Atmel

Bibliografia:

Apontamentos, Peter Stallnga (UAlg, 2020)

“Computer Architecture” - Peter Stallnga, desde Capítulo 5

opcional:

“Structured computer Organization” - Andrew Tanenbaum

“Computer Organization & Design” - David A. Patterson and John L. Hennessy

Avaliação:

TP: 3 TPC com um peso de 30% da nota final. T: Exame 70% da nota final. Notas positivas do ano passado podem servir para o ano atual.

As aulas (T e TP) não são obrigatórias, testes na Tutoria Electrónica são obrigatórios (0% da nota). Em cada parte da avaliação (TP e T), uma nota mínima de 9,0 é obrigatória. Plágio é proibido. IA é proibido. Google é permitido para inspiração, não para *copy-paste*. Todos os TPC devem ser defendidos pessoalmente.