هندسة الحاسوب والمعلوماتية

بنية وتنظيم الحاسوب



جامعة الشهباء الخاصة

كلية هندسة المعلومات

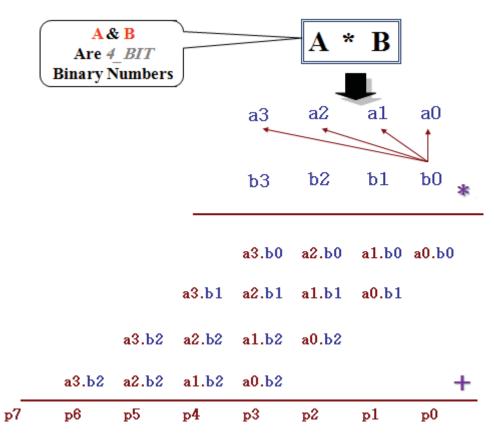
# تصمیم دارة ضارب 4bits

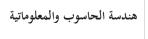
### الهدف من الجلسة:

1. تصميم دارة ضارب لعددين كل منهما بطول 4bits باستخدام .1

#### خطوات العمل:

يتم الحصول على ناتج ضرب عددين من خلال جمع نتائج ضرب جزئية



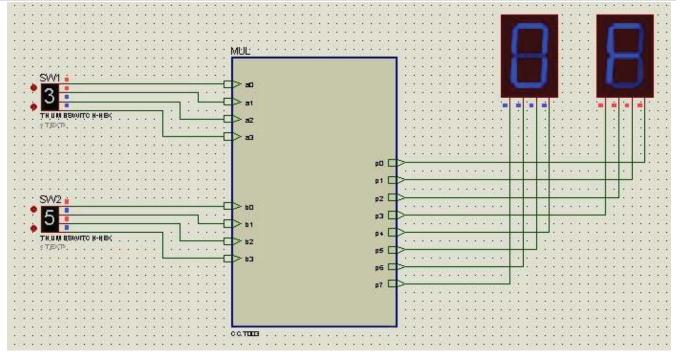


بنية وتنظيم الحاسوب

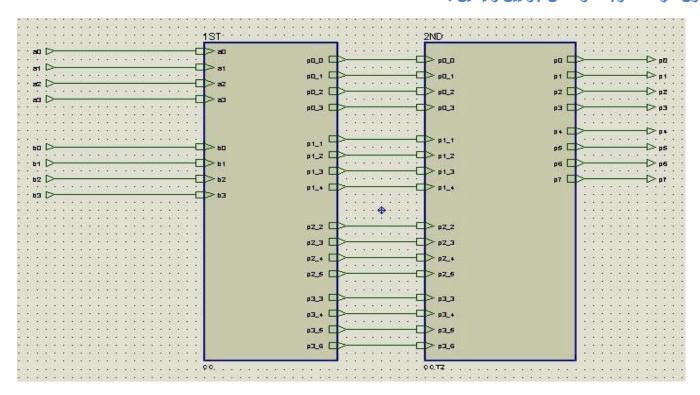


جامعة الشهباء الخاصة

كلية هندسة المعلومات



#### ستكون دارة الضارب مكونة من جزئيين رئيسين:



جامعة الشهباء الخاصة

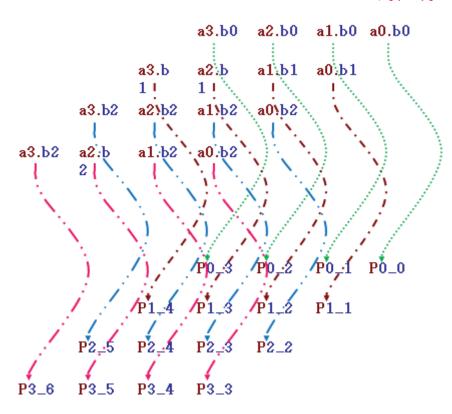


بنية وتنظيم الحاسوب

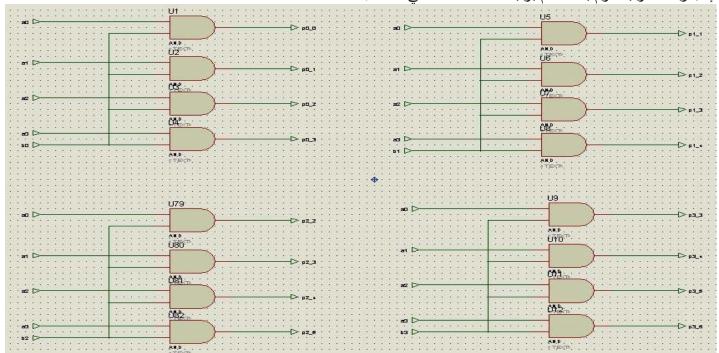
هندسة الحاسوب والمعلوماتية

كلية هندسة المعلومات

#### الجزء الأول: لإيجاد نتائج الضرب الجزئية:



## لإنجاز المطلوب نقوم باستخدام بوابات AND كما في الشكل:



هندسة الحاسوب والمعلوماتية

بنية وتنظيم الحاسوب

P. Sonnaa umwek

جامعة الشهباء الخاصة

كلية هندسة المعلومات

### الجزء الثاني: لإيجاد المجاميع: وهنا نحتاج ل 12 جامع كامل 1bit كما يلي:

P0\_3 P0\_2 P0\_1 P0\_0 P1\_4 P1\_3 P1\_2 P1\_1 P2\_5 P2\_4 P2\_3 P2\_2 P3\_6 P3\_5 P3\_4 P3\_3 P0\_2 P0\_1 P0\_0 P1\_4 P1\_3 P1\_2 P1\_1 S0\_2 S0\_1 S0\_3 S0\_4 P2\_5 P2\_4 P2\_3 P2\_2

S1\_3 S1\_2

P3\_3

S1\_5

P3\_5

P3\_6

S1\_4

P3\_4

هندسة الحاسوب والمعلوماتية

جامعة الشهباء الخاصة

كلية هندسة المعلومات

