Icarus\_Verilog\_GTKWave指导手册

1. 软件安装

教学网-资源-FPGATools中下载iverilog-v11-20190809-x64\_setup.zip，解压，安装。注意安装过程中选择安装GTKWave，选择设定PATH路径。

2. 编辑两个Verilog文本文件Simple.v和Simple\_tb.v，保存到lab2目录下。推荐使用VIM编辑器。

Simple.v

module simple(A, B);

input [3:0] A;

output [3:0] B;

// mix up the input bits

assign B = { A[0], A[2], A[1], A[3] };

endmodule

Simple\_tb.v

module simple\_tb;

reg [3:0] A = 4'b1010;

wire [3:0] B;

initial

begin

// GTKWave Dump Commands

$dumpfile("simple.vcd");

$dumpvars(0, u\_simple);

// Verilog Output Commands

$monitor("A is %b, B is %b.", A, B);

#50 A = 4'b1100;

#50 $finish;

end

simple u\_simple(A, B);

endmodule

3. 编译Verilog文件，在Windows下右键单击【开始】，选择【运行】，执行cmd.exe命令。进入lab2目录，运行下列命令。

iverilog -o simple.vpp simple.v simple\_tb.v

4. 运行模拟，执行下列命令。

vvp simple.vpp

得到如下输出

VCD info: dumpfile simple.vcd opened for output.

A is 1010, B is 0011.

A is 1100, B is 0101.

5. 网页资料

官方网页 <http://iverilog.icarus.com/>

官方Wiki <http://iverilog.wikia.com/wiki/Main_Page>.

6. GTKWave观察波形

运行下列命令，Simple\_tb.v中$dumpfile("simple.vcd");命令中的dump文件。

gtkwave simple.vcd

选择模块，双击需要观察的波形，显示结果如下。

