Lab2: 二进制和BCD码转换

**实验介绍**

本实验通过使用Icarus软件，实现二进制转换BCD和BCD转换二进制的Verilog设计。

**实验目标**

学习14位二进制转换BCD码和BCD转14位二进制的Verilog实现，并通过icarus软件模拟验证。

本实验设计是课程最终risc-v计算器的输入和输出模块，处理十进制0-9999和14位二进制的相互转换功能。

**实验步骤**

1. 编写14位二进制到16位BCD码转换模块的verilog代码，输入bin[13:0]，输出bcd3[3:0], bcd2[3:0], bcd1[3:0], bcd0[3:0]，分别对应千、百、十、个位。要求采用右移并修正的方法。
2. 编写16位BCD码到14位二进制转换模块的verilog代码，输入bcd3[3:0], bcd2[3:0], bcd1[3:0], bcd0[3:0]，分别对应千、百、十、个位。输出bin[13:0]。要求用左移并修正的方法，不允许采用乘法算子。
3. 编辑lab2给出的bcd2bin\_tb.v文件，用icarus的iverilog/vvp命令进行模拟，并通过GTKWave查看波形。
4. 要求所有模块名/变量名，以<名称>\_<姓名拼音缩写>形式，如binary\_td。