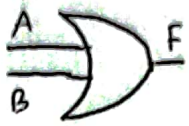
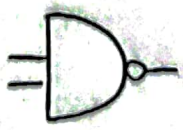
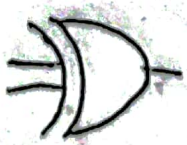
Tarea 2 Vázquez Blancas César Said

Operación Lógica	Forma Algebraica	Tabla de Verdad	Compuerta lógica	Descripción en VHDL	Observaciones
NOT	$F = \bar{A}$	A | $\bar{A}$ 0 | 1 1 | 0		F<= NOT A;	Solo tiene una entrada, o solo tiene una variable
OR	$F = A + B$	A B A+B 0 0 0 0 1 1 1 0 1 1 1 1		F<= A OR B;	Se le asignan múltiples variables En la practica están limitadas
AND	$F = AB$	A B AB 0 0 0 0 1 0 1 0 0 1 1 1		F<= A AND B;	Se le pueden asignar múltiples variables En la práctica están limitadas
NOR	$F = \overline{A+B}$ $F = (A+B)'$	A B $\overline{A+B}$ 0 0 1 0 1 0 1 0 0 1 1 0		F<= A NOR B;	
NAND	$F = \overline{AB}$	A B AB 0 0 1 0 1 1 1 0 1 1 1 0		F<= A NAND B;	
XOR	$F = A \oplus B$ $F = A\cdot\bar{B} + \bar{A}B$ $F = \overline{A \odot B}$	A B A⊕B 0 0 0 0 1 1 1 0 1 1 1 0		F<= A XOR B;	OR-exclusiva Solo tiene 2 variables de entrada, no hay más

Tarea 2 Vázquez Blancas Cesar Said

Operación Lógica	Forma Algebraica	Tabla de Verdad	Compuerta Lógica	Descripción en VHDL	Observaciones
XNOR	$F=\overline{A \oplus B}$ $F=AB+\bar{A}\bar{B}$ $F=A \odot B$	A B $\overline{A \oplus B}$ 0 0 1 0 1 0 1 0 0 1 1 1		F<= A XNOR B; F<= NOT(A XOR B);	Tiene solo 2 entradas