西安邮电大学试题卷标准答案专用纸

西安邮电大学 2022----2023 学年第 1 学期试题卷 标准答案

|课程: 计算机组成与设计 类型: C 卷 专业、年级:电子信息工程、2020级

· · · · · ·						 	***	
题号	_	=	Ξ	四				总分
得分								

一、简答题(共15分)

1. *并行处理器*指一次可以处理多个运算的处理器。多核处理器是其中一种。并行可以指任务级并行、进程级并行、数据级并行等。SIMD(单指令多数据流)指相同的指令应用于多个数据流上,MIMD(多指令多数据流)依赖于多个进程或线程使得多个处理器保持忙碌状态。硬件多线程可以分为细粒度多线程和粗粒度多线程。 (5分)

2. n + k - 1.。 (5分)

3. 计算机应包括运算器、储存器、控制器、输入和输出设备五大基本部件。计算机内部应采用 二进制来表示指令和数据。每条指令一般具有一个操作码和一个地址码。其中操作码表示运算 性质,地址码指出操作数在储存器中的地址。将编好的程序送人内储存器中,然后启动计算机 工作,计算机勿需操作人员干预,能自动逐条取出指令和执行指令。 (5分)

二、选择题(每小题4分,共20分)

1. C

2. B

3. A

4. A

5. B

三、计算题(共35分)

1.共15分

(1) (5分)

```
add x15, x12, x11
nop
nop
ld x13, 4(x15)
ld x12, 0(x2)
nop
or x13, x15, x13
nop
nop
sd x13, 0(x15)
```

(2) (10分)

[Cycle	1	2	3	4	5	6	7	8	
	add	IF	ID	EX	ME	WB				
	1 d		IF	ID	EX	ME	WB			
	1 d			IF	ID	EX	ME	WB		
	or				IF	ID	EX	ME	WB	
	sd					IF	ID	EX	ME	WB

Because there are no stalls in this code, PCWrite and IF/IDWrite are always 1 and the mux before ID/EX is always set to pass the control values through.

- (1) ForwardA = X; ForwardB = X (no instruction in EX stage yet)
- (2) ForwardA = X; ForwardB = X (no instruction in EX stage yet)
- (3) ForwardA = 0; ForwardB = 0 (no forwarding; values taken from registers)
- (4) ForwardA = 2; ForwardB = 0 (base register taken from result of previous instruction)
- (5) ForwardA = 1; ForwardB = 1 (base reguster taken from result of two instructions previous)
- (6) ForwardA = 0; ForwardB = 2 (rs1 = x15 taken from register; rs2 = x13 taken from result of 1st ld—two instructions ago)
- (7) ForwardA = 0; ForwardB = 2 (base register taken from register file. Data to be written taken from previous instruction)

2.

(1) (5 分)

Cache 数据区容量 1KB=210B

每个 block 大小: 4 words=22×2 3B

所以, Index: 2102/5=5 bits (1分)

Block offset 有 2-bit, Byte offset 有 3-bit (1 分)

所以,Tag=64-5-2-3=54-bit (1分)

Cache 的总容量: 1KB+25×(1+54)=9952-bit=1.215KB (2 分)

(2) (15 分)

列出下表给 12分

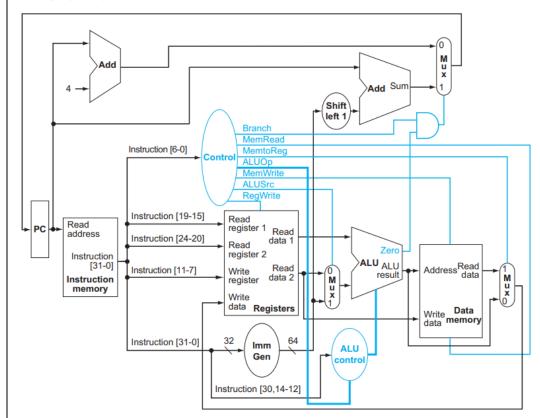
address	Binary	Tag (54-bit)	Index (5-bit)	Offset (5-bit)	Hit/Miss
0x02	00000000010	00	00000	00010	Miss
0x06	00000000110	00	00000	00110	Hit
0xe1c	111000011100	11	10000	11100	Miss
0x416	010000010110	01	00000	10110	Miss
0x28	000000101000	00	00001	01000	Miss
0x34	000000110100	00	00001	10100	Hit
0x64	000001100100	00	00011	00100	Miss
0x148	000101001000	00	01010	01000	Miss
0xf14	111100010100	11	11000	10100	Miss
0x41c	010000011100	01	00000	11100	Hit
0xc30	110000110000	11	00001	10000	Miss
0x62	000000100010	00	00011	00010	Hit

 $Hit\ rate = 4\ 12/= 33.3\%$ (3 分)

四、设计题(30分)

1. (24分)

画出数据通路(17分)



ld 指令的控制信号取值: (7 分)

	Instruction		Memto- Reg	_			Branch	ALUOp1	ALUOp0
Ì	ld	1	1	1	1	0	0	0	0

2. 原 branch 信号改为 beq 控制信号;添加 bne 控制信号,以及与门,当 zero=0&bne=1 时, BNE 指令条件满足,会发生跳转。

也有其他方法实现,只要能满足 BNE 功能即可。(6分)