

实验十 计数、译码、显示综合实验

一、实验目的

1. 熟悉中规模集成电路计数器的功能及应用。
2. 熟悉中规模集成电路译码器的功能及应用。
3. 熟悉 LED 数码管及显示电路的工作原理。
4. 学会综合测试的方法。

二、实验原理

利用集成计数器的清零端和置数端实现归零，从而构成按自然态序进行计数的 N 进制计数器的方法。

1、 用同步清零端或置数端置零或置数构成 N 进制计数器

步骤如下：

- (1) 写出状态 S_{N-1} 的二进制代码。
- (2) 求归零逻辑，即求同步清零端或指数控制端信号的逻辑表达式。
- (3) 画连线图。

2、 用异步清零端或置数端置零或置数构成 N 进制计数器

步骤如下：

- (1) 写出状态 S_{N-1} 的二进制代码。
- (2) 求归零逻辑，即求异步清零端或指数控制端信号的逻辑表达式。
- (3) 画连线图。

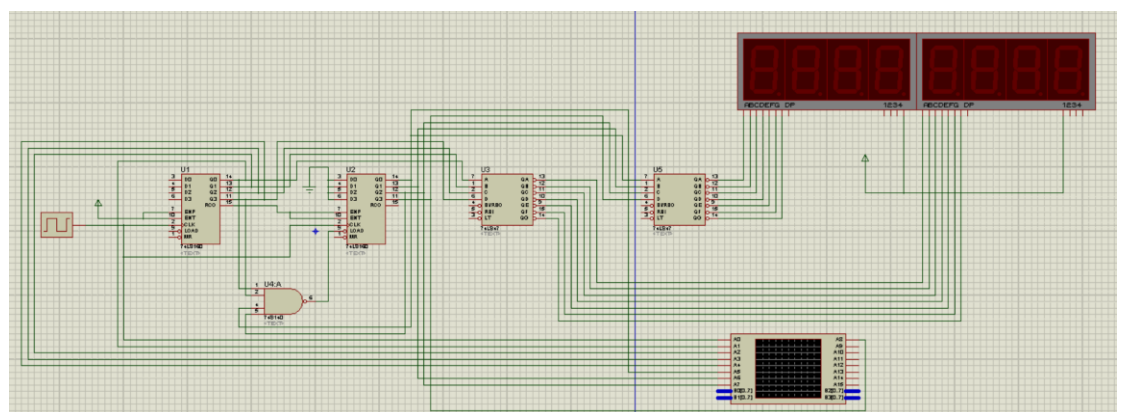
三、 实验内容

- 1、 用集成计数器 74LS160 分别组成 8421 码十进制和六进制计数器，然后连接成一个 60 进制计数器（6 进制为高位，10 进制为低位）。使用实验箱上的 LED 译码显示电路显示（注意高低位顺序及最高位的处理）。用函数发生器的低频连续脉冲作为计数器的技术脉冲，通过数码管观察计数、译码、显示功能是否正确。

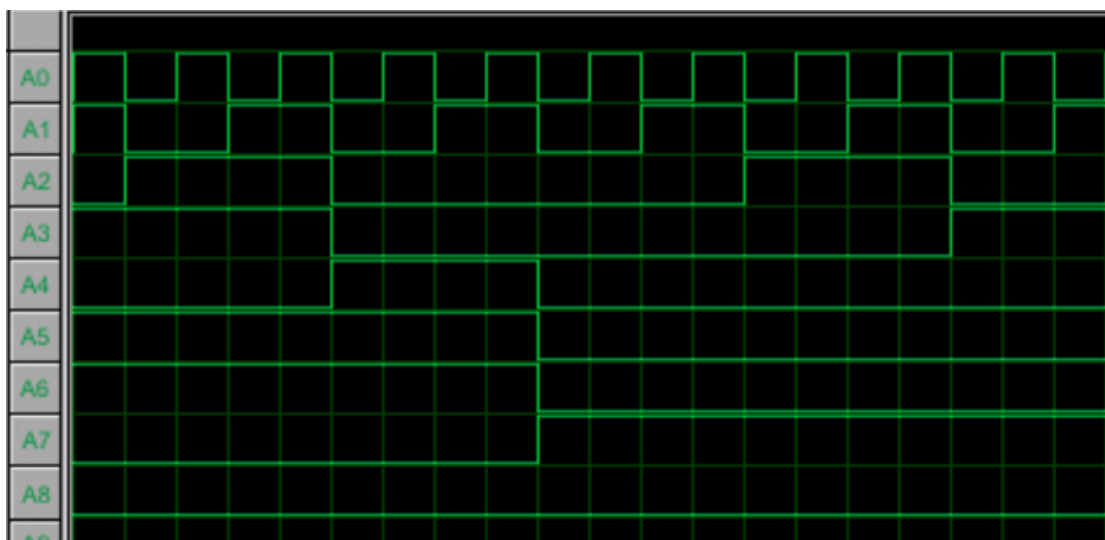
(1) 设计思路：（同步置零）使用两个 74LS160，一个负责低位计数、一个负责高位计数；当低位的 74LS160 从 9 数到 0 时，高位的 74LS160 加 1；当高位的 74LS160 数到 5 时，下一次进 1 时，其输出变回 0。

(2) 根据思路，在 proteus 上进行仿真。

仿真电路图：

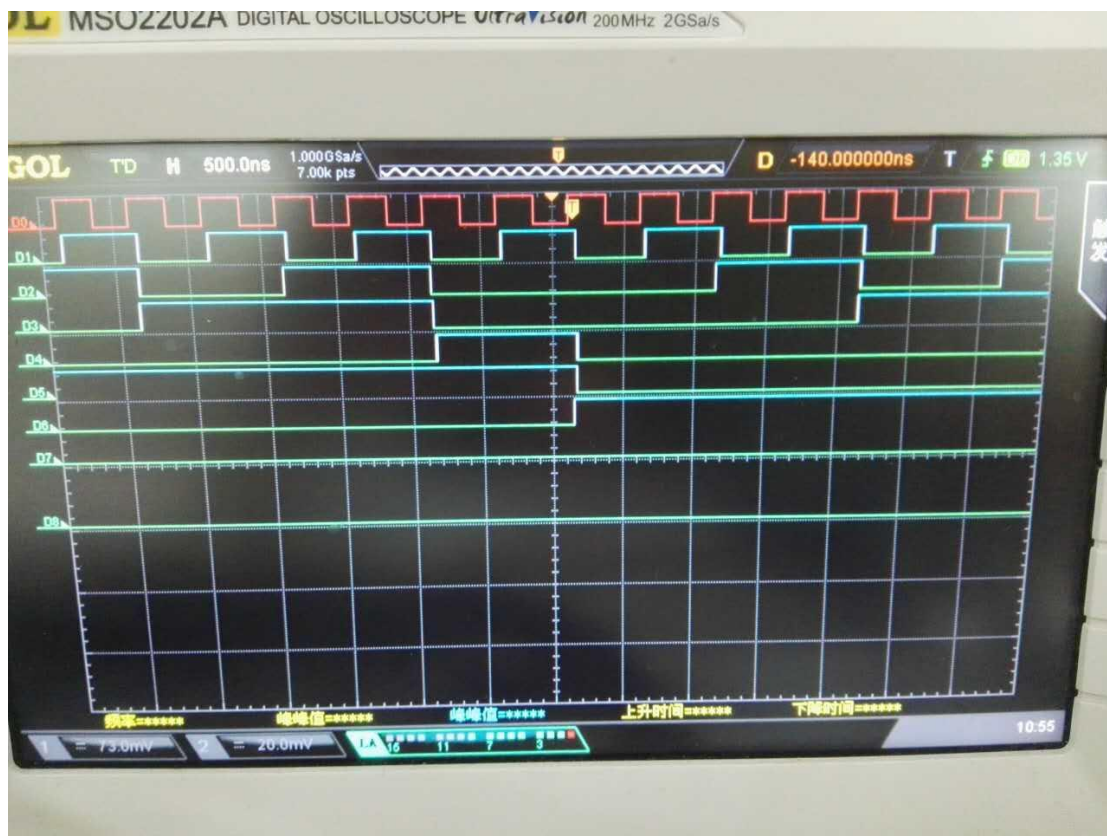


仿真结果：



(3) 在实验箱上实现，将 74LS160（高）、74LS160（低）的 \overline{R} 端接高电平，CP 端接连续脉冲；将 74LS160（低）的 \overline{CEP} 、 \overline{CET} 、 \overline{PE} 端接高电平；将 74LS160（低）的 TC 端接到 74LS160（高）的 \overline{CEP} 、 \overline{CET} 端；将 74LS160（低）的 Q0、Q3 以及 74LS160（高）的 Q0、Q2 接到 74LS20 的 A1、B1、C1、D1，将输出 Y1 接到 74LS160（高）的 \overline{PE} 端；将 74LS160（高）的 P0、P1、P2、P3 接地；将连续脉冲、74LS160（低）、74LS160（高）的 Q0、Q1、Q2、Q3 分别接到示波器的 D0~D8；接通电源，调节连续脉冲频率，调节示波器的水平时基与触发电平，得到稳定结果。

示波器显示结果：



(D0—连续脉冲, D1~D4—74LS160(低)的 Q0~Q3, D5~D8—74LS160(高)的 Q0~Q3)

显示结果符合 60 进制计数, 实验完成, 关闭电源, 收拾器材。

四、 实验仪器

74LS160、74LS48、74LS20

五、 分析与总结

使用异步置零实现 60 进制计数器:将 74LS160(低)的进位输出端连接到 74LS160(高)的 CP 端; 74LS160(高)的 CEP、CET 端连高电平, 数据输入端连低电平, Q0、Q2 连接到与非门, 输出接到同步置数端。

在 proteus 上进行仿真:

分析：在第一个时钟信号进入 74LS160（低）时，74LS160（低）的进位输出端输出了一个负脉冲，导致 74LS160（高）在第一次计数时总是从 1 开始。