

实验九实验报告

16337102

黄梓林

教务二班

一、 实验目的

熟悉 J-K 触发器的逻辑功能，掌握 J-K 触发器构成异步计数器和同步计数器。

二、 实验原理

采用集成 J-K 触发器 74LS73 构成时序电路。

J-K 触发器功能表：

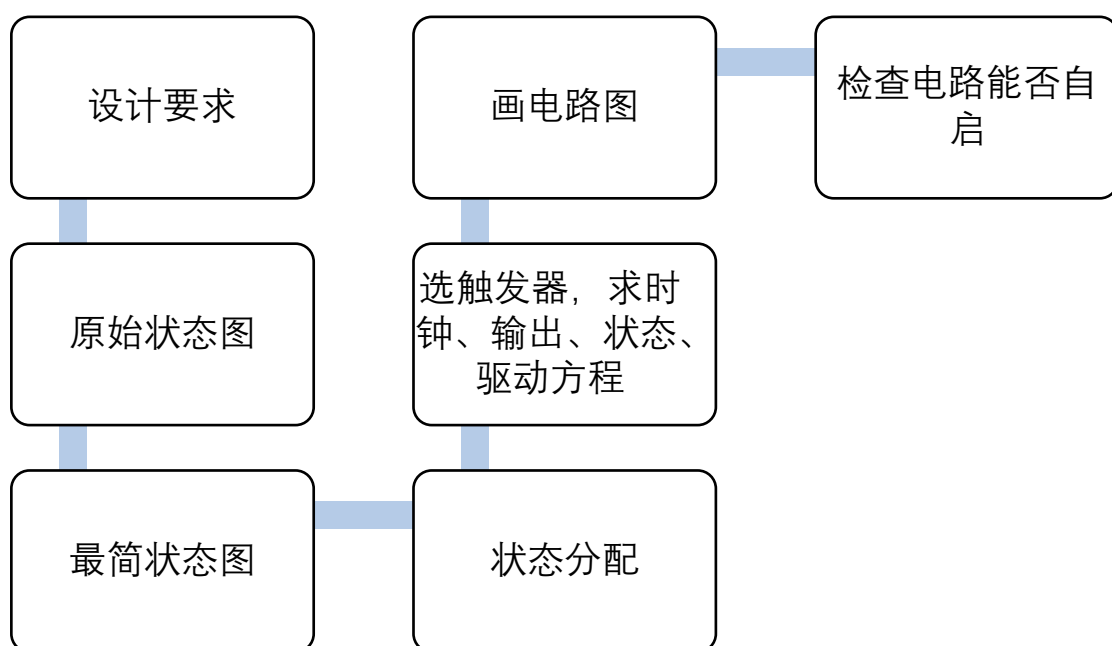
CP	J	K	Q^n	Q^{n+1}	功能
↓	0	0	0	0	保持
↓	0	0	1	1	
↓	0	1	0	0	清零
↓	0	1	1	0	
↓	1	0	0	1	置位
↓	1	0	1	1	
↓	1	1	0	1	翻转
↓	1	1	1	0	

表达式：

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

在 J-K 触发器中凡是要求接“1”的，一定要接高电平，不能悬空，否则会出现错误的翻转。触发器的两个输出的负载过分悬殊，也会出现误翻。J-K 触发器的清零端在工作时一定要接高电平或连接到实验箱的清零端子。

时序逻辑电路的设计步骤：



三、 实验内容

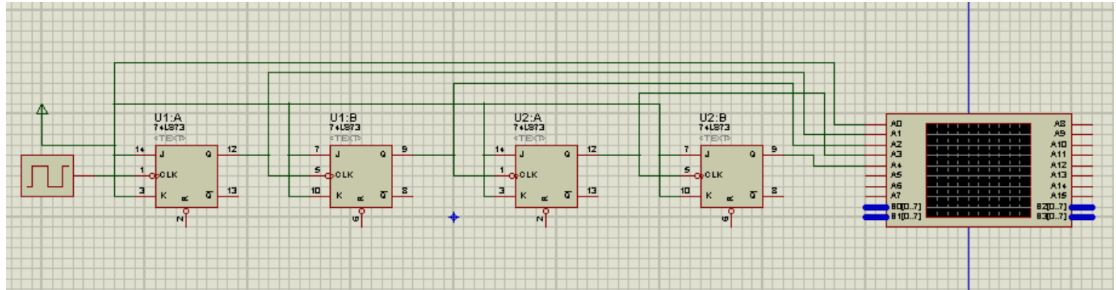
1. 用 J-K 触发器设计一个 16 进制异步计数器，用逻辑分析仪观察 CP 和各输出的波形。

(1) 思路：将 J-K 触发器的 J、K 端接高电平，可实现翻转功能，可使接入的时钟信号的频率降低为原来的 $1/2$ ，使用 4 个 J-K 触发器，将前三个 J-K 触发器的分别接到下一个触发器的 CP 端，则此四个触发器组成 16 进

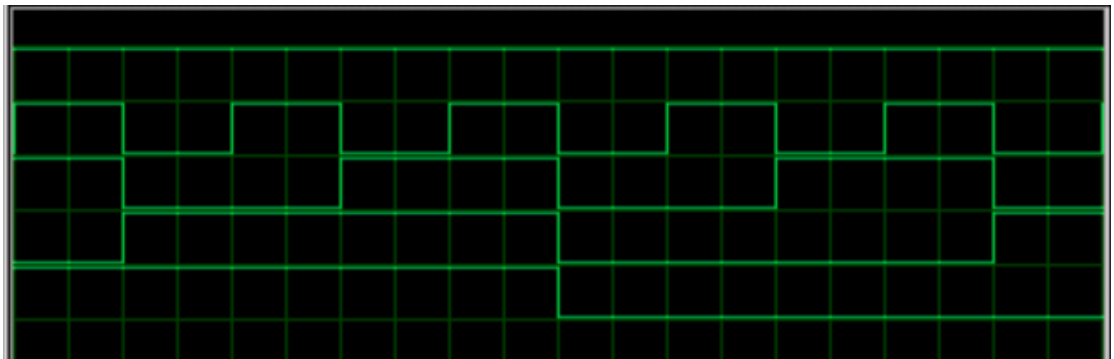
制计数器。

(2) 由上述思路可得逻辑电路图，在 proteus 上进行仿真。

Proteus 仿真电路图：



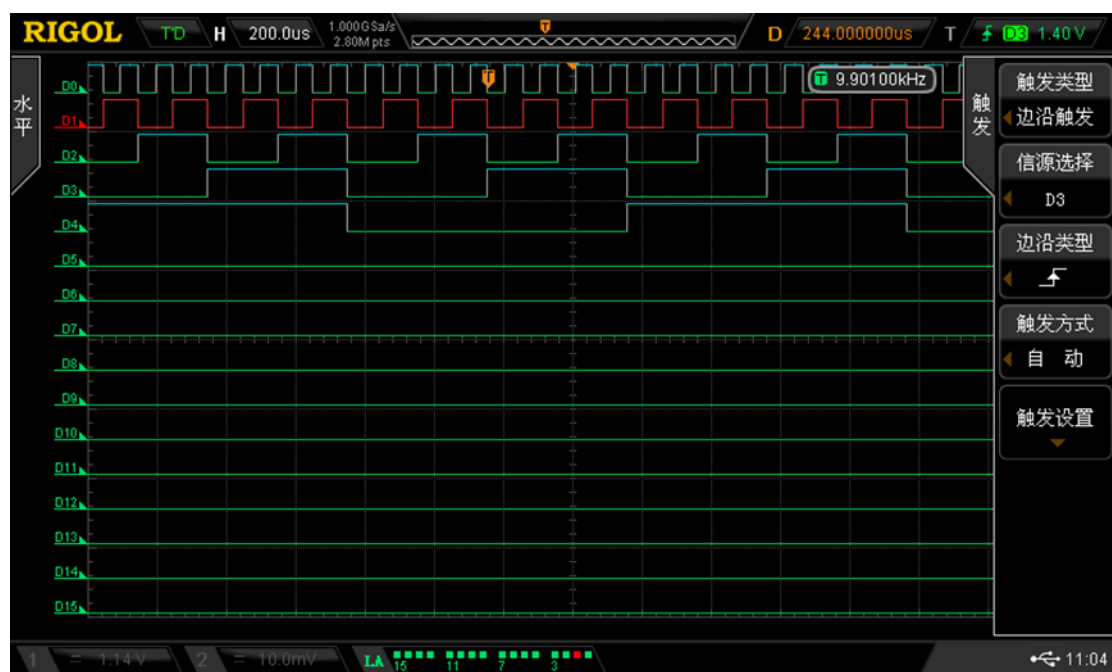
Proteus 仿真结果：



(3) 在实验箱上实现

将 74LS73（左）、74LS73（右）的 $\overline{R1}$ 、 $\overline{R2}$ 接到负脉冲发生器，J1、J2、K1、K2 接高电平；将 74LS73（左）的 CP1 接到连续脉冲，Q1 接到 CP2，Q2 接到 74LS73（右）的 CP1；将 74LS73（右）的 Q1 接到 CP2；将连续脉冲、74LS73（左）（右）的 Q1、Q2 接到示波器上；打开电源，按下负脉冲发生器按钮，观察波形，得到状态转换图。

示波器显示结果：



状态转换图：

0000->0001->0010->0011->0100->0101->0110->0111->
1000->1001->1010->1011->1100->1101->1110->1111->
0000

（4）状态转换图满足十六进制，实验完成。

2. 用 J-K 触发器设计一个 16 进制同步计数器，用逻辑分析仪观察 CP 和各输出的波形。

（1）设计电路：

状态转换图：

0000->0001->0010->0011->0100->0101->0110->0111
->1000->1001->1010->1011->1100->1101->1110->
1111->0000

状态转换表：

现态	次态
----	----

Q3	Q2	Q1	Q0	Q3	Q2	Q1	Q0
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	1	1	0	0
1	1	0	0	1	1	0	1
1	1	1	0	1	1	1	1
1	1	1	1	0	0	0	0

次态卡诺图：

Q3Q2 \ Q1Q0	00	01	11	10
00	0001	0010	0100	0011
01	0101	0110	1000	0111
11	1101	1110	0000	1111

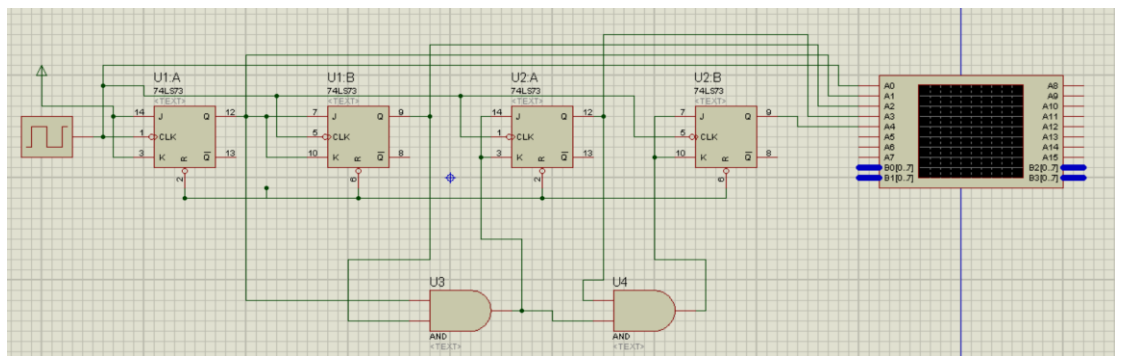
10	1001	1010	1110	1011
----	------	------	------	------

逻辑表达式：

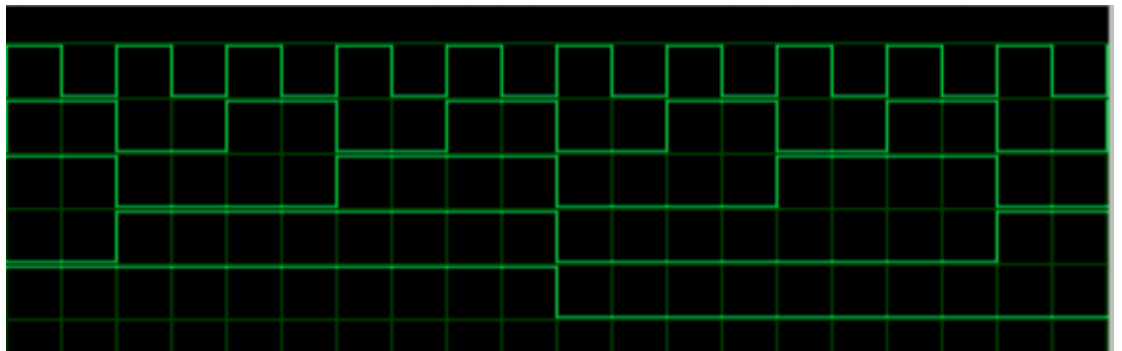
$$J_0=K_0=1; J_1=K_1=Q_0; J_2=K_2=Q_0Q_1; J_3=K_3=Q_0Q_1Q_2$$

(2) 由逻辑表达式得到逻辑电路图，在 proteus 上进行仿真。

Proteus 仿真电路图：



Proteus 仿真结果：

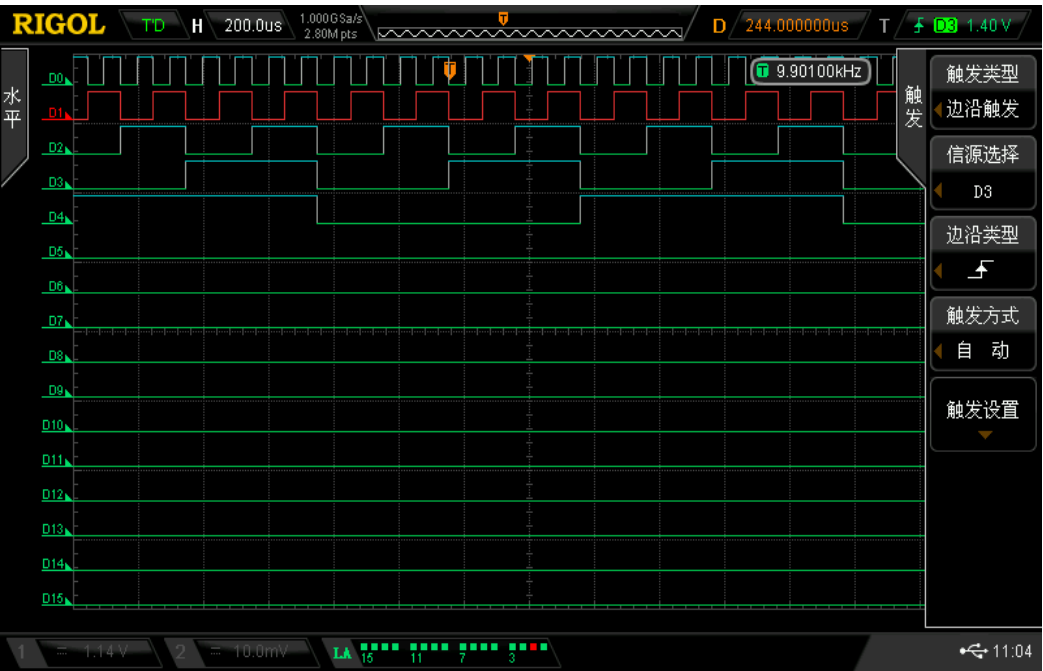


(3) 在实验箱上实现：

将 74LS73 (左) (右) 的 CP1、CP2 接到连续脉冲，
 $\overline{R1}$ 、 $\overline{R2}$ 接到负脉冲；将 74LS73 (左) 的 J1、K1 接高电平，J2、K2 接 Q1，再将 Q1、Q0 接到 74LS08 的 A1、B1，将输出 Y1 接到 A2 端以及 74LS73 (右) 的 J1、J2 端；将 74LS73 (右) 的 Q1 接到 74LS08 的 B2 端，将

输出 Y2 接到 74LS73（右）的 J2、K2 端；将连续脉冲，74LS73（左）（右）的 Q1、Q2 接到示波器上；打开电源，按下负脉冲发生器按钮，观察波形。

示波器显示结果：



状态转换图：

0000→0001→0010→0011→0100→0101→0110→0111→
1000→1001→1010→1011→1100→1101→1110→1111→
0000

（4）状态转换图满足十六进制，实验完成。

3. 用 J-K 触发器和门电路设计一个具有置零，保持，左移，右移，并行送数功能的二进制四位计数器模仿 74LS194 的功能。

（1）设计电路：

结合 74LS194 功能表以及 J-K 触发器功能表，得出逻辑表达式：

置零：

$J0=0; K0=1; J1=0; K1=1; J2=0; K2=1; J3=0; K3=1;$

保持：

$J0=K0=0; J1=K1=0; J2=K2=0; J3=K3=0;$

并行送数：

$J0=D0; K0=\overline{D0}; J1=D1; K1=\overline{D1}; J2=D2; K2=\overline{D2}; J3=D3;$

$K3=\overline{D3}$

右移：

$J0=Q1; J1=Q2; J2=Q3; J3=D_{sr}; K0=K1=K2=K3=0;$

左移：

$J0=D_{sl}; J1=Q0; J2=Q1; J3=Q2; K0=K1=K2=K3=0;$

总逻辑表达式：

$J0=\overline{CrS1S0D0}+\overline{CrS1S0Q1}+\overline{CrS1S0D_{sl}};$

$K0=Cr+\overline{CrS1S0D0};$

$J1=\overline{CrS1S0D1}+\overline{CrS1S0Q2}+\overline{CrS1S0Q0};$

$K1=Cr+\overline{CrS1S0D1};$

$J2=\overline{CrS1S0D2}+\overline{CrS1S0Q3}+\overline{CrS1S0Q1};$

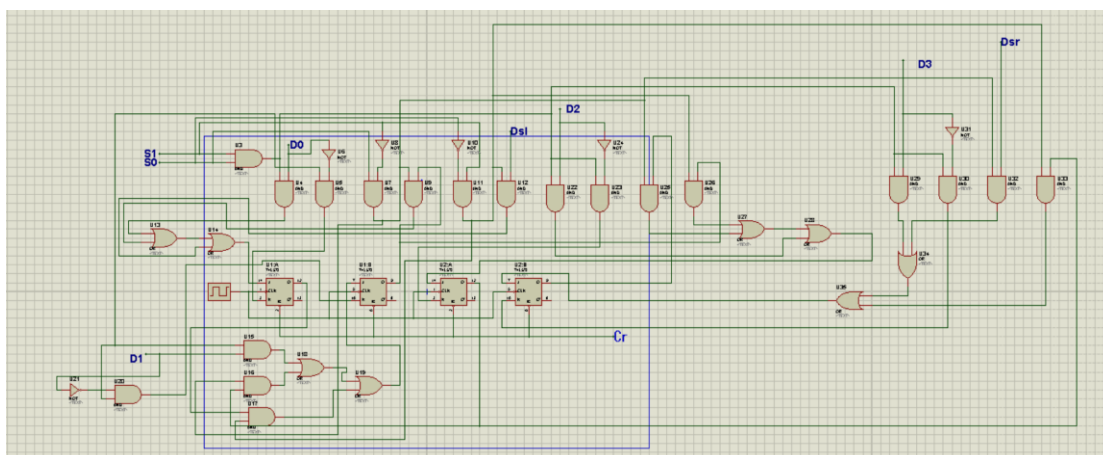
$K2=Cr+\overline{CrS1S0D2};$

$J3=\overline{CrS1S0D3}+\overline{CrS1S0D_{sr}}+\overline{CrS1S0Q1Q2};$

$K3=Cr+\overline{CrS1S0D3};$

(2) 由逻辑表达式得到逻辑电路图，在 proteus 上进行仿真。

Proteus 仿真电路图：



分别在 Cr、S1、S0、D_{SL}、D_{SR} 接上高、低电平，进行测试，测试结果符合 74LS194 功能表。

(3) 在实验箱上实现左移、右移功能（分开实现）：

左移：

将 74LS73（左）（右）的 CP1、CP2 接到连续脉冲，
R1、R2 接到负脉冲，K1、K2 接地，Q1、Q2 接到 LED 端；
将 74LS73（左）的 J1 接到模拟开关（充当 D_{SL}），Q1 接到 J2，Q2 接到 74LS73（右）的 J1；将 74LS73（右）的 Q1 接到 J2，连接完成。

接通电源，调节连续脉冲频率到 1Hz，按下负脉冲发生器按钮，打开模拟开关，观察 LED 灯亮暗情况。

LED 灯变化情况：

0000→0001→0011→0111→1111→1111…

(0 表示 LED 灯变暗，1 表示 LED 灯变亮)

实现左移功能，实验完成。

右移：

将 74LS73（左）（右）的 CP1、CP2 接到连续脉冲， $\overline{R1}$ 、 $\overline{R2}$ 接到负脉冲，K1、K2 接地，Q1、Q2 接到 LED 端；将 74LS73（右）的 J2 接到模拟开关（充当 D_{SR} ），Q2 接到 J1，Q1 接到 74LS73（左）的 J2；将 74LS73（左）的 Q2 接到 J1，连接完成。

接通电源，调节连续脉冲频率到 1Hz，按下负脉冲发生器按钮，打开模拟开关，观察 LED 灯亮暗情况。

LED 灯变化情况：

0000→1000→1100→1110→1111→1111...

(0 表示 LED 灯变暗，1 表示 LED 灯变亮)

实现右移功能，实验完成。

4. 用 J-K 触发器和门电路设计一个特殊的十二进制同步计数器，其十二进制的状态转换图为：

01→02→03→04→05→06→07→08→09→10→11→12→01

(1) 设计电路：

状态转换表：

现态				次态			
Q3	Q2	Q1	Q0	Q3	Q2	Q1	Q0
0	0	0	0	X	X	X	X
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0

0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	1	1	0	0
1	1	0	0	0	0	0	1
1	1	0	1	X	X	X	X
1	1	1	0	X	X	X	X
1	1	1	1	X	X	X	X

次态卡诺图：

Q1Q0 \ Q3Q2	00	01	11	10
00	XXXX	0010	0100	0011
01	0101	0110	1000	0111
11	0001	XXXX	XXXX	XXXX
10	1001	1010	1100	1011

逻辑表达式：

$Q0^+=Q0$

$$Q1^+ = \overline{Q1}Q0 + Q1\overline{Q0}$$

$$Q2^+ = \overline{Q3}Q2Q1 + Q2Q1Q0 + Q2Q1Q0$$

$$Q3^+ = \overline{Q3}Q2 + Q3Q2Q1Q0$$

$$J0=1, K0=1;$$

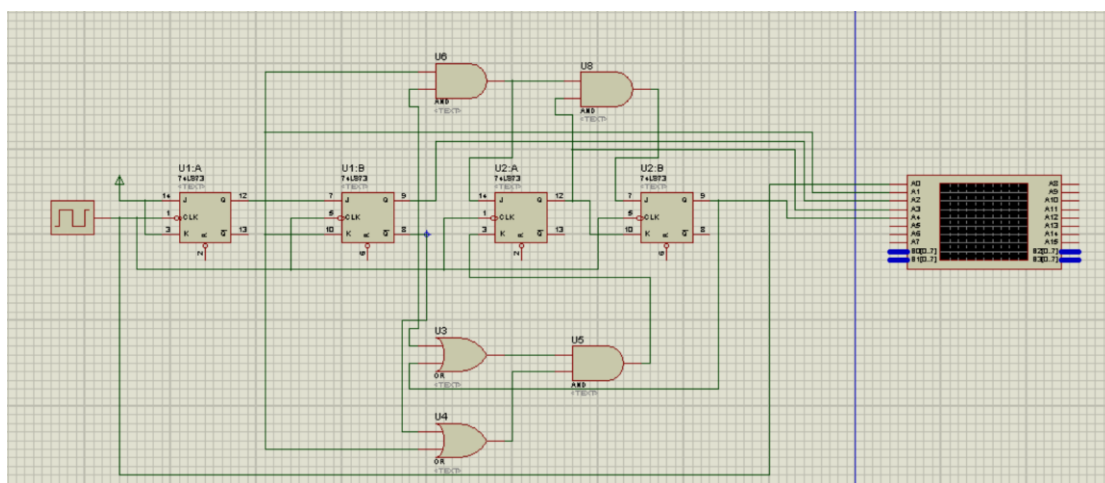
$$J1=Q0, K1=Q0;$$

$$J2=Q1Q0, K2=(Q1+Q0) (Q1+Q3);$$

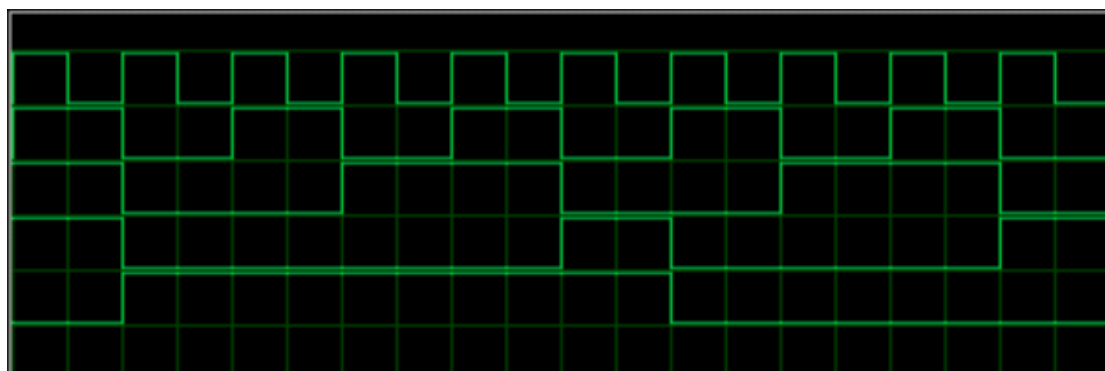
$$J3=Q2Q1Q0, K3=Q2$$

(2) 由逻辑表达式得到逻辑电路图，在 proteus 上进行仿真。

Proteus 仿真电路图：



Proteus 仿真结果：



(3) 在实验箱上实现：

将 74LS73 (左)(右)的 CP1、CP2 接到连续脉冲， $\overline{R1}$ 、 $\overline{R2}$ 接到负脉冲；将 74LS73 (左)的 $\overline{J1}$ 、 $\overline{K1}$ 接高电平， $\overline{J2}$ 、 $\overline{K2}$ 接 Q1，Q1、Q2 接到 74LS08 的 A1、B1，输出 Y1 接到 74LS73 (右)的 $\overline{J1}$ ；将 74LS73 (左)的 Q2、 $\overline{Q1}$ 接到 74LS00 的 A1、B1，输出 Y1 接到 74LS08 的 A2；将 74LS73 (左)的 $\overline{Q2}$ ，74LS73 (右)的 $\overline{Q2}$ 接到 74LS00 的 A2、B2，输出 Y2 接到 74LS08 的 B2，再将 74LS08 的输出 Y2 接到 74LS3 (右)的 $\overline{K1}$ ；将 74LS73 (右)的 Q1，74LS08 的输出 Y1 接到 A3、B3，输出 Y3 接到 74LS73 (右) $\overline{J2}$ ；将 74LS73 (右)的 Q1 接到 K2。

将连续脉冲，74LS73 (左)(右)的 Q1、Q2 接到 LED 端，调节连续脉冲频率观察 LED 灯亮暗情况，得到状态转换图：
0001→0010→0011→0100→0101→0110→0111→1000→1001
→1010→1011→1100→0001 (0 表示 LED 灯变暗，1 表示 LED 灯变亮)，状态转换图符合要求。实验完成，关闭电源，收拾仪器。

四、 实验仪器

74LS73、74LS00、74LS08、74LS20

五、 分析与总结。

1、 存在的问题：

在做 12 进制计数器时，输出结果与预想不符，排错花费了大量的时间，最后检查推导驱动方程的过程时，发现是

状态转换表填写有误，导致驱动方程错误。

2、 总结：

在实验结果出错时，应先检查接线情况，确认接线无误后，返回检查方程推导过程；若难以从方程推导过程中发现错误，从错误的输出结果入手，观察结果，找到出错的步骤，再返回推导过程中检查，两相对照，直至找到错误。