



Belegarbeit für das Fach „Entwicklung elektrischer Baugruppen und FEM“
mit dem Thema:

Thermische Simulation einer 2D Transistormatrix zur Abbildung bewegter Objekten

Eingereicht am: 19. Januar 2015

von: Henry Pohl (633 430), Dennis Felgentreu (633 374)

Datum der Themenausgabe: 05.11.2014

Studiengang: Mechatronik (Ma.)

Ort, Datum: Jena, 19. Januar 2015

Inhalt

Inhalt	II
1 Aufgabenstellung	1
1.1 Motivation	1
1.2 Beleg - Spezifikation	1
2 Anordnung der Transistoren und Widerstände	3
2.1 Transistoranordnung	3
2.2 Dimensionierung der Widerstände	4
2.3 Bildung des Zu simulierenden Modells	5
3 Thermisch stationäre Simulation	7
3.1 Simulation der Widerstandsmatrix	10
3.1.1 Optimierung	10
3.1.2 Aufgabe mit Rand	11
3.2 Simulation der Transistor Matrix	13
3.2.1 Optimierung	13
3.2.2 Aufgabe mit Rand	14
4 Transienten Simulation	15
4.1 Widerstandssimulation	15
5 Zusammenfassung	16
Literaturverzeichnis	IV
Abbildungsverzeichnis	V
Tabellenverzeichnis	VI

1 Aufgabenstellung

1.1 Motivation

In der medizinischen Forschung werden häufig Tierversuche durchgeführt, die am häufigst verwendete Tierart sind Mäuse und Ratten. Die Mäuse und Ratten werden in Käfigen gehalten, um Rückschlüsse auf den medizinische Zustand zu erhalten wird die Körpertemperatur gemessen. Um diesen Zeitaufwand einzusparen soll die Messung und Auswertung der Temperatur automatisiert werden. Für diesen Zweck wurde ein Prototyp mit einer Infrarot-Kamera zur Tierbeobachtung erstellt. Ziel dieser Belegarbeit ist es, ein thermisches Modell zu erstellen, welches die infrarot Aufnahme einer Maus in mehreren Pixel darstellt.

1.2 Beleg - Spezifikation

Es wird für die erstellten Modelle eine statisch thermische Simulation durchgeführt. Eine Optimierung hinsichtlich der geometrischen Anordnung, sowie ein Vergleich der bisherigen Ergebnisse in Bezug auf gegenseitige Beeinflussung, zeitliche Erwärmung und Abkühlung. Daraufhin ist mit dem besten Ergebnis eine Simulation durchzuführen, die den zeitlichen Verlauf von Verschiebungseffekten sichtbar macht.

Tabelle 1.1: Beleg - Spezifikation

Leiterplatte (LP):	50x50 mm, 7x7 Bauelemente, 2 Lagig (Toplayer Bauelemente, Bottomlayer Leiterbahnen)
Anordnung	in der Mitte der LP 3x3 Pixel mit gleicher Verlustleistung (außer das mittlere Element), äußere Transistorring mit maximaler Verlustleistung
Ausführung:	jeweils mit Transistoren SMD (SOT23) und SMD Widerständen (1206)
Verlustleistungen:	50 mW, 100 mW, 150 mW

In Abbildung 1.1 ist die Dimension eines SOT23 Gehäuses und in Abbildung 1.2 die Dimensionen eines SMD 1206 Widerstandes dargestellt.

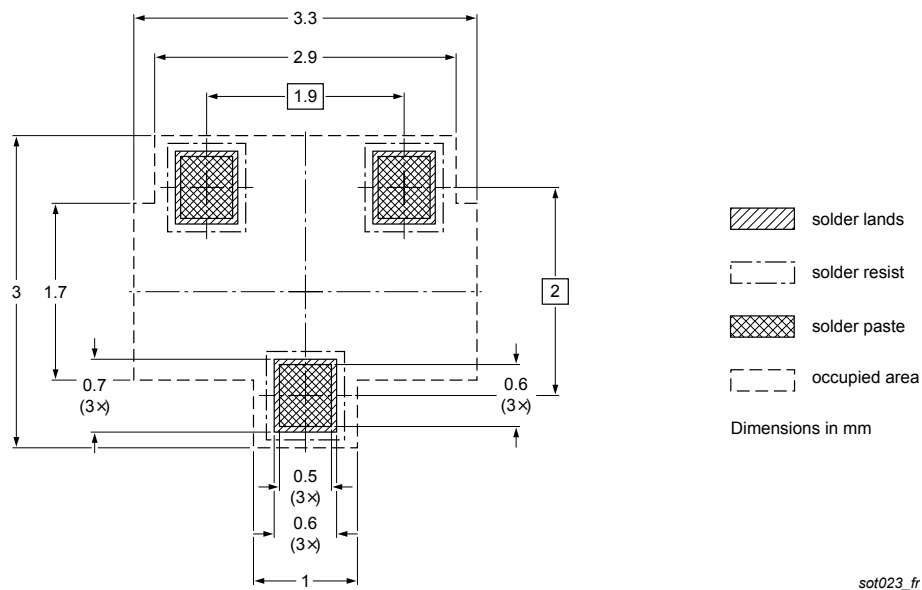


Abbildung 1.1: Transistor - Reflowfootprint SOT23 Gehäuses, Quelle: NXP - PDTC114E Datenblatt S.12

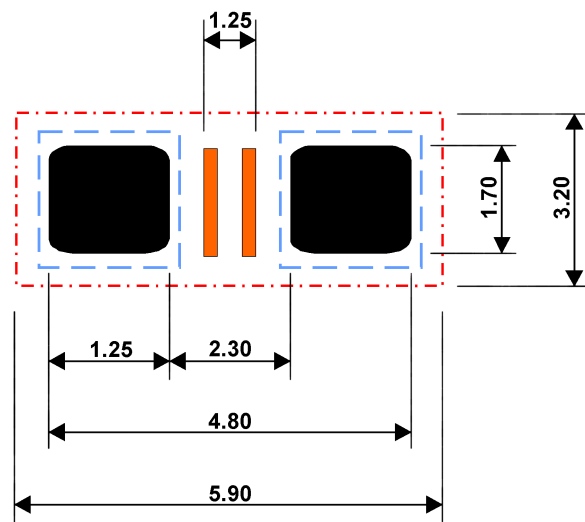


Abbildung 1.2: Widerstand - Dimensionen SMD 1206, Quelle: http://www.siongboon.com/projects/2005-09-07_home_pcb_fabrication/footprint/1206.gif

2 Anordnung der Transistoren und Widerstände

Das zu simulierende Modell wurde daraufhin vereinfacht, dass die einzelnen Bauelemente durch Quader Repräsentiert werden. Des weiteren wurde auf die Erstellung der Leiterbahnen verzichtet. Dadurch ergibt sich, dass die Leiterplatte ebenfalls durch einen einfachen Quader erstellt wird. Des Weiteren ist bei der Positionierung darauf zu achten, dass die abstände zwischen den Bauelementen in X-Richtung und in Y-Richtung Gleich groß ist und innerhalb der Optimierung symmetrisch erweitert und verringert wird.

2.1 Transistoranordnung

Die Abbildung 2.1 zeigt die Abmessungen eines Transistors der geforderten Bauform SOT23. Der Quader, welcher einen solchen Baustein repräsentieren soll, erhält die darauf beruhenden Abmessungen $h=1,1\text{mm}$ $b=1,4\text{mm}$ $h=3,0\text{mm}$.

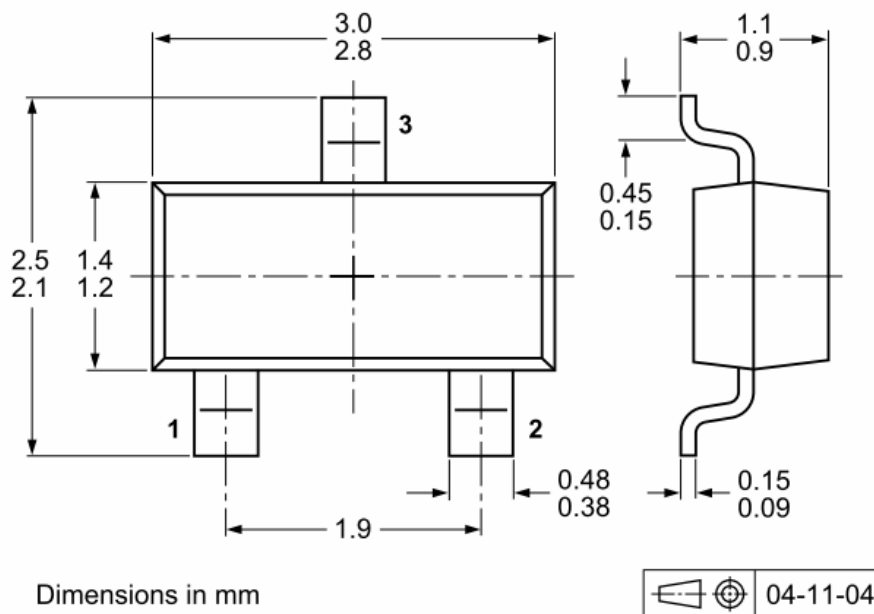


Abbildung 2.1: Transistor - Abmessungen eines SOT23 Gehäuses, Quelle: NXP - PDTC114E Datenblatt S.10

2.2 Dimensionierung der Widerstände

Um die Transistoren zu Positionieren, muss die Größe der Anschlüsse berücksichtigt werden. diese wiederum werden über die footprints ermittelt. (vgl. Abbildung 1.1) Somit ergibt sich ein Mindestabstand zwischen den Mittelpunkten der Transistoren in Y-Richtung von 3 mm und in X-Richtung von 3,3 mm. Um nunmehr die Abstände synchron zu halten werden die Abstände in X-Richtung um weitere 1,6 mm Vergrößert. Schlussendlich ergeben sich folgende Mindestabstände bzw. Vorgabelabstände für die Mittelpunktabstände:

Tabelle 2.1: Abstände zwischen den Mittelpunkten der Transistoren

	Mittelpunktabstand in Y-Richtung	Mittelpunktabstand in X-Richtung
Mindestgehäuseabstand = 0 mm	4,6 mm	3,3 mm
Sollgehäuseabstand = 2 mm	6,6 mm	5,3 mm

2.2 Dimensionierung der Widerstände

Die Abbildung 2.2 zeigt die Abmessungen der geforderten Widerstände. Hierbei ergeben sich die Abmessungen $h=0,55$ mm $b=1,6$ mm $l=3,1$ mm für das zu simulierende Modell. Die footprints legen einen Mindestabstand fest, somit muss rund um den Baustein ein abstand von 1,6 mm eingehalten werden.

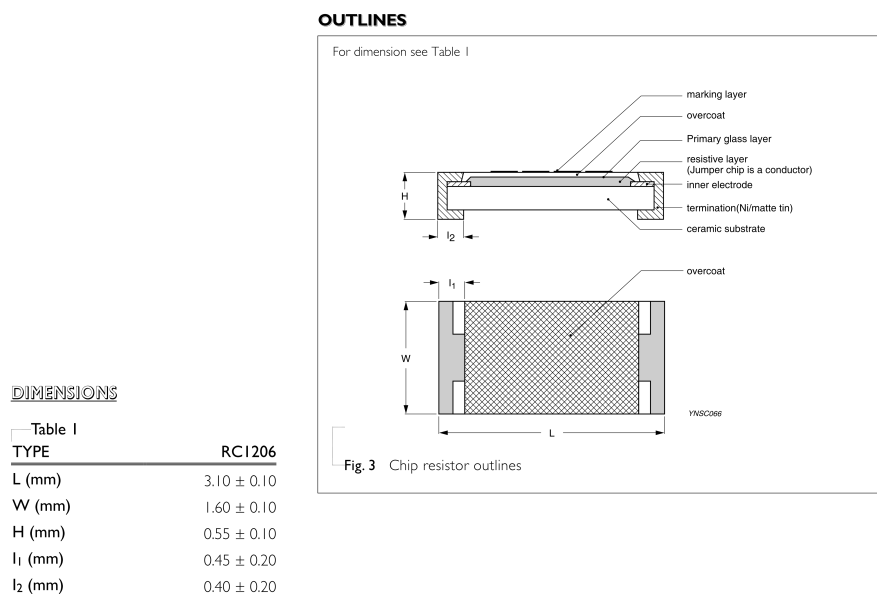


Abbildung 2.2: Widerstand - Abmessungen SMD 1206, Quelle: Datenblatt RC1206 S.4

Weiter ergeben sich somit folgende Mittelpunktabstände:

Tabelle 2.2: Abstände zwischen den Mittelpunkten der SMD Widerstände

	Mittelpunktabstand in Y-Richtung	Mittelpunktabstand in X-Richtung
Mindestgehäuseabstand = 0 mm	4,6 mm	3,2 mm
Sollgehäuseabstand = 2 mm	6,6 mm	5,2 mm

2.3 Bildung des Zu simulierenden Modells

Mit den zuvor angegebenen Vorgaben wurden die Folgenden Geometrien geschaffen. Dabei wird auf der Platine ein Bauelement generiert und dieses über eine zweifache Anwendung der Muster-Funktion zu einer Matrix erweitert. Ein selbst gesetztes Ziel ist es hierbei, die Matrix mit einem Parameter editieren zu können. Dabei sind die Abstände in X- und Y-Richtung Unterschiedlich. Das Problem wurde folgender Maßen gelöst: Im ersten Schritt wurde ein Parameter P20 erzeugt, welcher den geringeren Abstand zwischen den Mittelpunkten zwei benachbarter Bauelemente beschreibt. Dieser soll später geändert werden. Um diesen nun mit dem Abstand verknüpfen zu können, wurde ein Parameter mit der Länge 1,0 mm geschaffen. Somit kann der Abstand durch das Produkt der Parameter gewonnen werden. Um die unterschiedlichen Abstände in X- und Y-Richtung zu realisieren, wurde ein Offset-Parameter geschaffen, der nun mit dem anderen Abstand addiert wird. Da dieser wiederum von dem Parameter P20 Abhängt, sind beide Abstände von diesem Parameter abhängig und trotzdem bleiben die Abstände zwischen den Bauelementen Symmetrisch. Im folgenden werden die Geometrien für die Simulation der Transistoren gezeigt.

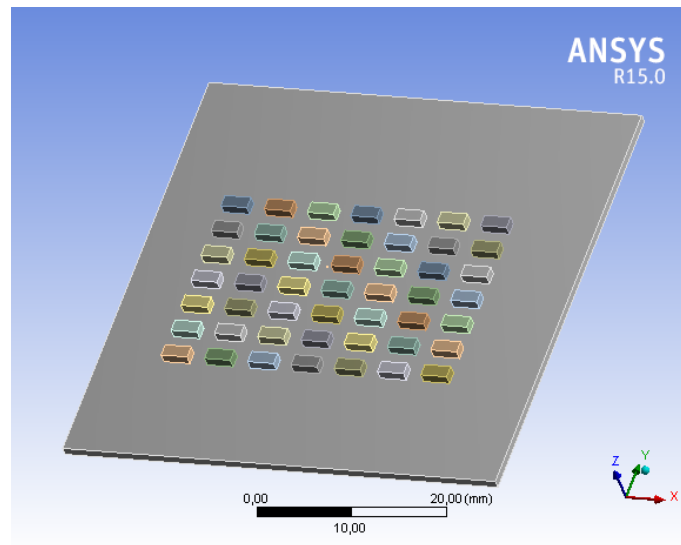


Abbildung 2.3: Transistor - Matrix

und im Vergleich dazu die Matrix der Widerstände.

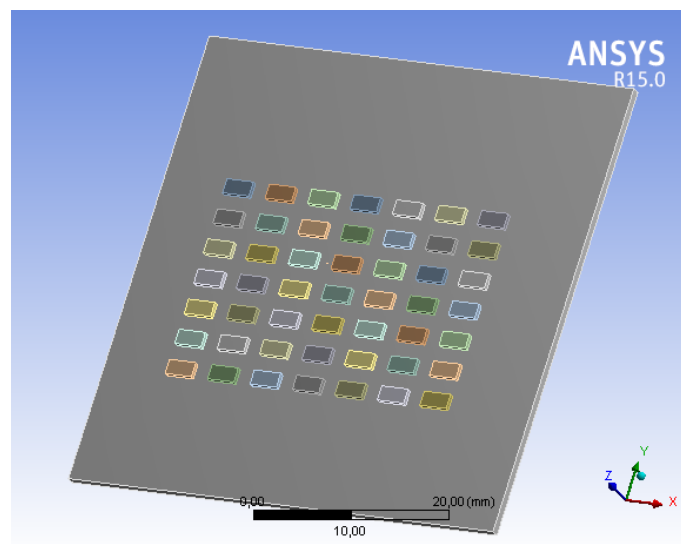


Abbildung 2.4: Widerstand - Matrix

Zu erkennen ist, dass sich die beiden Geometrien hauptsächlich durch die Bauteilhöhe des SOT23-Gehäuses und der SMD-Widerstandes 1206 unterscheiden. Die Matrizen und Abstände zwischen den Bauteilen ähneln sich.

3 Thermisch stationäre Simulation

Nachdem Die Geometrie definiert ist (Siehe Abschnitt) müssen verschiedene Messpunkte definiert werden. Um die Aufgabenstellung zu erfüllen müssen Messpunkte auf zwei aktive Bauelemente gesetzt werden und ein Messpunkt zwischen diesen Pixeln. Mit diesen Messwerten kann nun in einem separaten Parameter die Differenz von Pixeltemperatur zu Pixelzwischenraumtemperatur gebildet werden. dieser wird in einer späteren Optimierung benötigt. Im Zuge dieser Messpunktdefinition soll mittig zwischen den Pixeln ein Messpunkt definiert sein. Um diese Anforderung zu entsprechen wurde wie folgt vorgegangen:

- Erstellung eines Koordinatensystems zwischen den Auflageflächen zweier Bauteile
- Erstellen einer Skizze eines Quadrates Symmetrisch um den Ursprung des geschaffenen Koordinatensystems
- Extrudieren der Skizze so, dass eine kleine Schicht der Platine entfernt wird (0,1 mm)

durch dieses vorgehen wird eine kleine Fläche geschaffen, die auch bei Änderung des Bauteilabstandes Mittig der beiden Bauelemente definiert ist. Daraufhin kann auf diese geschaffene Fläche ein Messpunkt gesetzt werden. Der erzeugte ausschnitt ist dabei so gering definiert, dass es die thermischen Eigenschaften der Leiterplatte nur gering beeinflusst. Nachteil dieser Lösung ist es, dass das Netz nicht mehr gleichmäßig definiert werden kann.

Weiterführend wurde folgende Parameter gesetzt um eine Optimierung durchführen zu können.

- Maximale Temperatur
- maximale Temperatur äußerer Pixel der oberen Reihe
- maximale Temperatur mittlerer Pixel der oberen Reihe
- maximale Temperatur zwischen den genannten Pixeln
- maximale Temperatur passiver Pixel
- Abstand der Pixelmittelpunkte
- wert der internen Wärmeerzeugung

Folgend Werden die Vernetzung und die Definition der Aktiven Pixel Gezeigt:

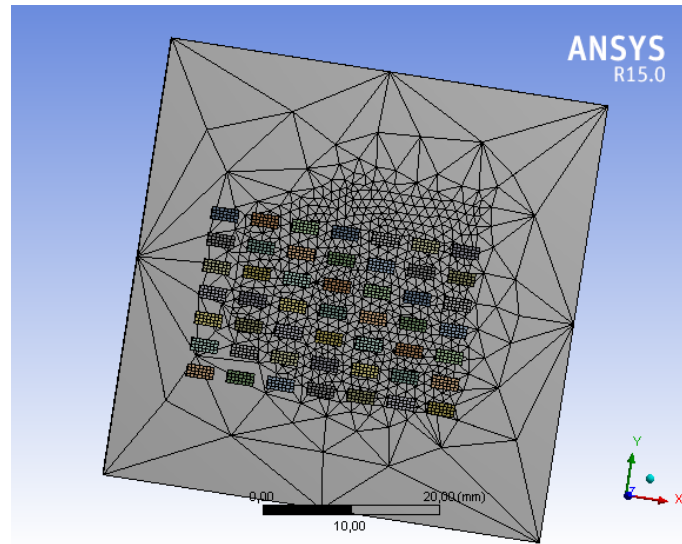


Abbildung 3.1: Vernetzung

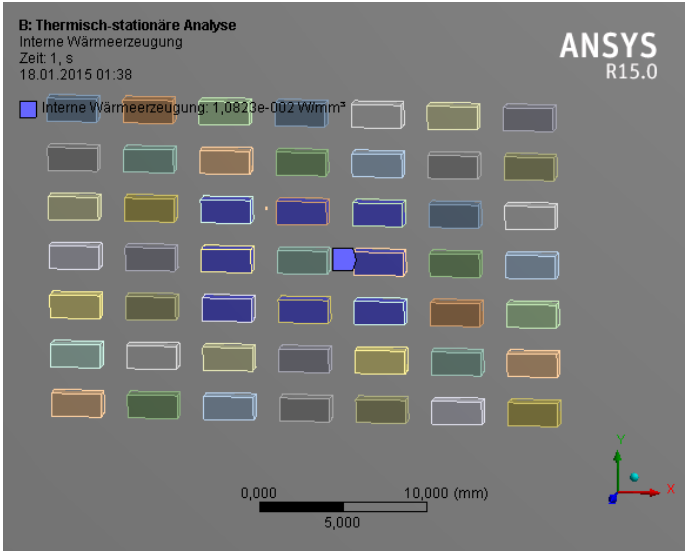


Abbildung 3.2: Interne Wärmezeugung

Des weiteren wurden Folgende thermischen Senken bzw. Beziehungen definiert:

Tabelle 3.1: Eigenschaftsdefinition der Flächen

thermische Eigenschaft	Anwendung auf:	Wert
Konvektion	alle Flächen	$8 \frac{W}{m^2}$
Strahlung auf Umgebung	Oberfläche der Platine	—
Strahlung auf Nachbarflächen	Oberflächen der Bauelemente '(Pixel)	—

3.1 Simulation der Widerstandsmatrix

Ebenfalls wurden die drei Leistungsstufen mit den SMD-Widerständen realisiert. Dabei ist die Aufgrund der geringeren Größe eine höhere leistungsgleiche realisiert werden. Die Simulation der Drei Leistungen mit einem Ausgangsabstand von 2 mm ergab folgende Temperaturen:

Bauteil Leistung	Leistungsdichte	max. Temperatur	Passiv-Pixel Temperatur	min. Aktiv-Pixel Temperatur	differenz Passiv- zu Aktiv- Pixel	differenz min. Aktiv- Pixel zu max. Pixel
50mW	1,83E+07 W/m ²	28,72 °C	28,66 °C	28,62 °C	0,06 K	0,10 K
100mW	3,67E+07 W/m ²	35,34 °C	35,22 °C	35,13 °C	0,12 K	0,20 K
124mW	4,55E+07 W/m ²	38,48 °C	38,33 °C	38,23 °C	0,15 K	0,25 K
150mW	5,50E+07 W/m ²	41,86 °C	41,68 °C	41,55 °C	0,18 K	0,30 K

Tabelle 3.2: Statische Ergebnisse

3.1.1 Optimierung

Ziel einer Optimierung ist es nun, die Temperaturdifferenz von zwei Pixeln und dem Bereich zwischen diesen Pixeln so gering wie möglich zu halten. Jedoch ist dabei der Mindestabstand zwischen den Pixeln zu betrachten. Durchgeführt wurde die Optimierung mit 124 mW Bauteilleistung. Grund dafür ist, dass in einer vorherigen Optimierung versucht wurde die typische Temperatur einer Maus zu erreichen. Ergebnis war, das diese Temperatur mit 124 mW annähernd erreicht wurde. Der Abstand Zwischen den Pixeln hatte bei der durchgeführten Optimierung nur geringen Einfluss auf die Pixeltemperaturen. Folgendes Ergebnisbild entstand mit den Optimalen Ergebnissen.

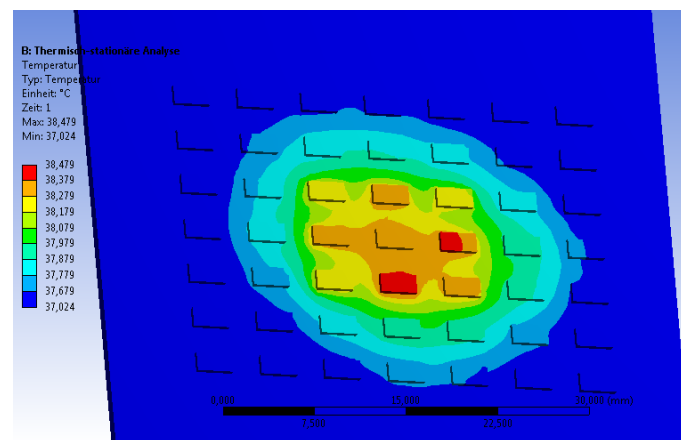


Abbildung 3.3: Optimierungsergebnis Widerstandsmatrix

Da der Mindestabstand (Lückengröße) in Y Richtung 1,6 mm beträgt, Ist dies der Startwert. Laut Optimierung ergibt sich bei einer Lückengröße von 2,38 mm eine minimale Temperaturdifferenz. Jedoch wie die Abbildung 3.3 zeigt, Ist auch bei diesem wert eine Relativ Große Temperaturdifferenz zu erkennen. Um Die Differenz zu veranschaulichen wurden die Farben mit 0,1 °C bezüglich der Maximaltemperatur abgestuft.

Die Simulationsergebnisse können jedoch von der Realität abweichen, da keine Luftbewegung in der Simulation berücksichtigt wird. Weiter beeinflussen andere Faktoren wie Umgebungstemperatur und Luftfeuchtigkeit das Ergebnis.

3.1.2 Aufgabe mit Rand

Laut Aufgabenstellung ist ein versuch gefordert der folgende Aufteilung besitzt. Dabei wurde das innere Rechteck mit 50 mW Simuliert, dies sollte dafür sorgen das der Außenring klar erkennbar ist.

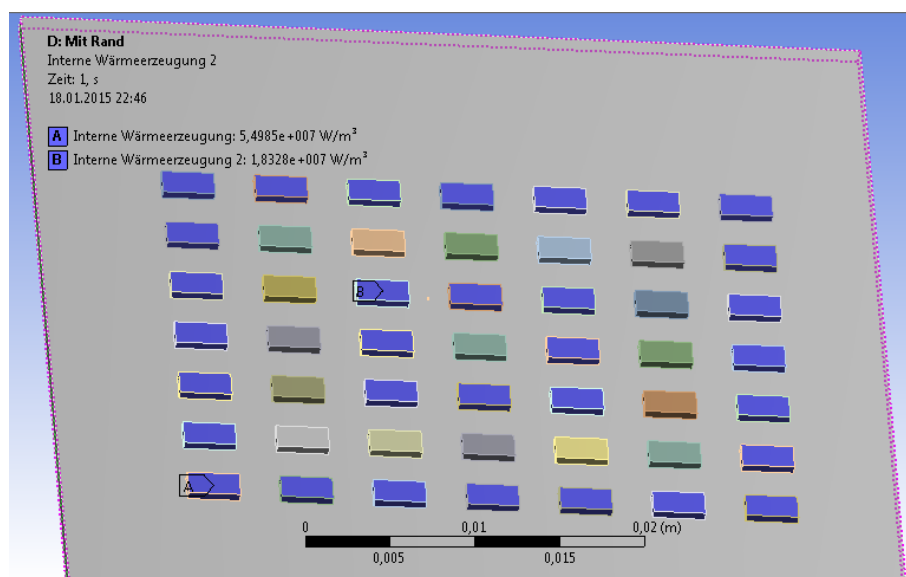


Abbildung 3.4: Vorgabe Versuch mit Ring

Die Abbildung 3.5 zeigt, dass sich die Platine und die Bauelemente gleichermaßen erwärmen. das macht es nicht möglich die Erwärmungsquellen zu lokalisieren. Weiter zeigt es ,dass die Simulation von der Realität abweichen kann.

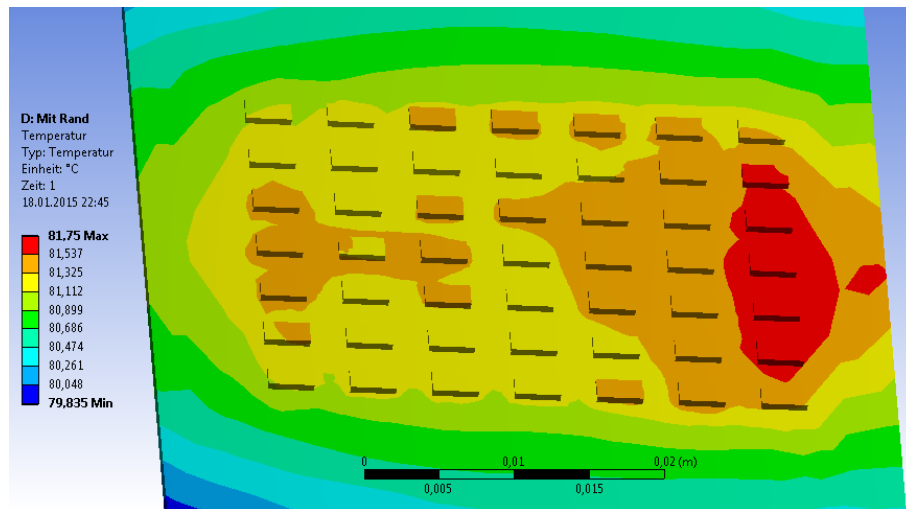


Abbildung 3.5: Ergebnis Versuch mit Ring

3.2 Simulation der Transistor Matrix

Die Simulation der Transistor Matrix wurde für alle drei Leistungsangaben durchgeführt. Dabei wurde von dem Initial-Abstand von 2 mm der Transistoren ausgegangen.

Tabelle 3.3: Temperaturen bei 2 mm Abstand

Leistung	Temperatur
50 mW	ca. 28,5 °C
100 mW	ca. 34,5 °C
150 mW	ca. 41,0 °C

Die Normtemperatur einer Maus beträgt 38 °C, aus Tabelle 3.3 ist zu erkennen, dass für 50 mW diese Temperatur im Initial-Zustand nicht erreicht werden kann. Dies gilt ebenfalls für 100 mW. Für 150 mW muss der Abstand vergrößert werden.

3.2.1 Optimierung

In der Aufgabenstellung wurde festgelegt, dass eine Optimierung hinsichtlich der Abstände zueinander erfolgen soll. Es wurde eine Optimierung durchgeführt, das aus den acht angesteuerten Transistoren ein Temperaturbereich entsteht der einen geringen Signifikanten Temperaturunterschied hat. Dabei wurde der Abstand zu den Pixeln, als auch auf die Leistung hin optimiert.

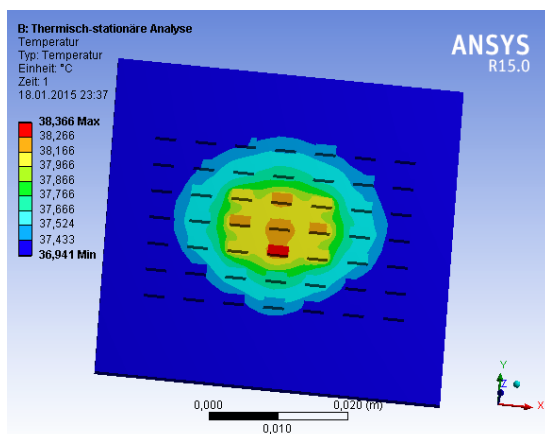


Abbildung 3.6: Transistormatrix, Simulation des inneren Vierecks mit 126 mW;
Max/Min Temperatur:
38,366 °C / 36,941 °C

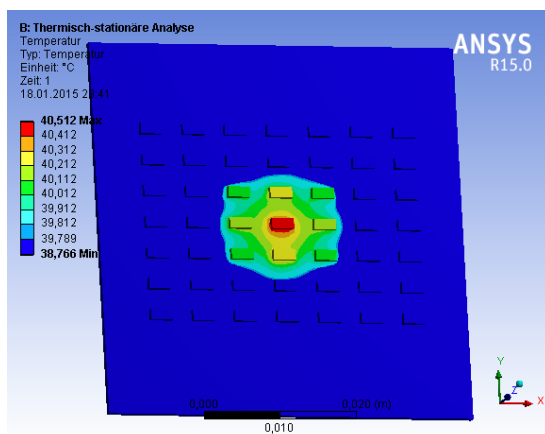


Abbildung 3.7: Transistormatrix, Simulation der sechs inneren Pixel 126 mW;
Max/Min Temperatur:
40,512 °C/38,766 °C

3.2.2 Aufgabe mit Rand

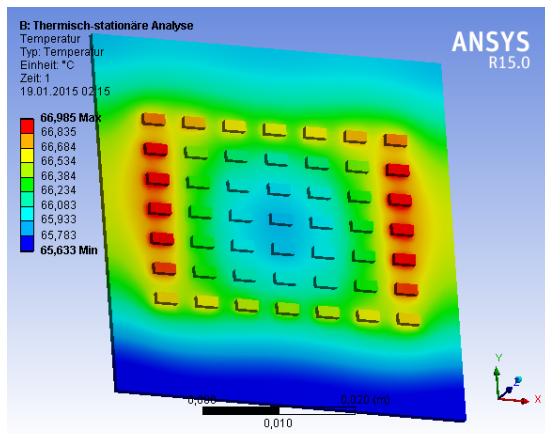


Abbildung 3.8: Transistormatrix, Simulation des äußeren Vierecks mit 150 mW;
Max/Min Temperatur:
66,985 °C/65,633 °C

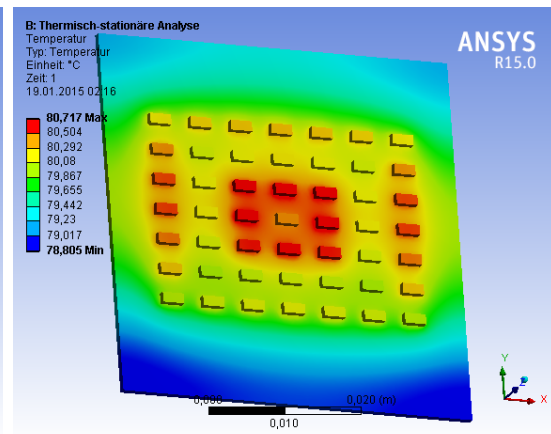


Abbildung 3.9: Transistormatrix, Simulation des äußeren und inneren Vierecks mit 150 mW;
Max/Min Temperatur:
80,711 °C/78,805 °C

4 Transienten Simulation

Ziel dieser Simulation soll es sein, das zeitliche Temperaturverhalten innerhalb der Matrix zu ermitteln. Die Informationen zu diesem Verhalten sind notwendig um Mausbewegungen zu simulieren. folgende Unterkapitel sollen die Ergebnisse darstellen.

4.1 Widerstandssimulation

Um einen ersten Eindruck zu erhalten, wurden ein 3 x 3 Pixel Rechteck 30 s lang mit 50 mW erwärmt und weitere 40 s ohne Leistungserzeugung simuliert. dadurch ergab sich folgender Temperaturverlauf:

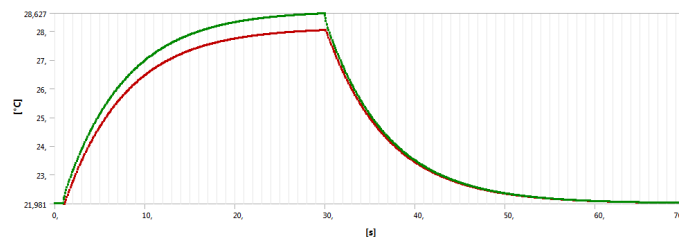


Abbildung 4.1: Aufwärm- und Abkühlzyklus

Zu beobachten ist, dass erst nach 30 Sekunden ein statisches Verhalten erkennbar ist. somit kann bei einer Belastungszeit von einer Sekunde kein Maximalwert erreicht werden. um das dynamische Verhalten zu verbessern wird die Bewegungssimulation mit 150 mW durchgeführt.

Um nun die Bewegungseinfluss zu simulieren wurden das oben benannte Pixelquadrat simuliert. Dabei zeigte sich, dass die Platine die Quelle überstrahlt. Daraufhin wurde eine weitere Simulation gestartet, bei der nur ein Pixel über das Feld wandernd angesteuert wird. Jedoch konnte diese Simulation nicht fehlerfrei abgeschlossen werden.

5 Zusammenfassung

Die Simulation zeigt, dass die Transistoren die Realität eher nachbilden kann als die Widerstände. Aufgrund der flachen Bauform überträgt sich die Wärme stärker auf die Platine und verwischt das erwünschte Bild.

Literaturverzeichnis

- [1] SCHÖRLIN, Felix: *Mit Schrittmotoren steuern, regeln und antreiben*. Franzis Verlag, 1995
 - [2] SCHLIENZ, Ulrich: *Schaltnetzteile und ihre Peripherie*. 3. Auflage. Friedr. Vieweg und Sohn Verlag, 2007
 - [3] HULZEBOSCH, Jürgen: *USB in der Elektronik*. Franzis Verlag, 2008
 - [4] NXP, B.V.: *I2C-bus specification and user manual*. http://www.nxp.com/documents/user_manual/UM10204.pdf. Version: 2012, Abruf: 31. Januar 2014
 - [5] ATMEL, Corporation: *8-bit Atmel Microcontroller with 16K/32K/64K Bytes In-System Programmable Flash*. http://www.atmel.com/images/atmel-8011-8-bit-avr-microcontroller-atmega164p-324p-644p_datasheet.pdf. Version: 2013, Abruf: 31. Januar 2014
 - [6] LINEAR, Technology: *LTC4449, High Speed Synchronous N-Channel MOSFET Driver*. <http://www.linear.com/product/LTC4449>. Version: 2013, Abruf: 7. Februar 2014
 - [7] TEXAS, Instruments: *DR8412/8432, Dual Full Bridge PWM Motor Driver*. <http://www.ti.com/lit/ds/symlink/drv8432.pdf>. Version: 2009, Abruf: 9. Februar 2014
 - [8] MICROSHIP, Technology: *Compiled Tips 'N Tricks Guide*. <http://ww1.microchip.com/downloads/en/DeviceDoc/01146B.pdf>. Version: 2008, Abruf: 31. März 2014
 - [9] TEXAS, Instruments: *SN74LVC245A , OCTAL BUS TRANSCEIVER WITH 3-STATE OUTPUTS*. <http://www.farnell.com/datasheets/1764276.pdf>. Version: 2013, Abruf: 12. Februar 2014
 - [10] ELEKTRONIK, Industries: *Vewendung von Bootstrap-Schaltung*. http://material.htlwien10.at/wissensspeicher/Bootstrap/Verwendung_von_Bootstrap-Schaltungen.pdf. Version: 2008, Abruf: 24.02.2014
-

Abbildungsverzeichnis

1.1	Transistor - Reflowfootprint SOT23 Gehäuses, Quelle: NXP - PDTC114E Datenblatt S.12	2
1.2	Widerstand - Dimensionen SMD 1206, Quelle: http://www.siongboon.com/projects/2005-09-07_home_pcb_fabrication/footprint/1206.gif	2
2.1	Transistor - Abmessungen eines SOT23 Gehäuses, Quelle: NXP - PDTC114E Datenblatt S.10	3
2.2	Widerstand - Abmessungen SMD 1206, Quelle: Datenblatt RC1206 S.4	4
2.3	Transistor - Matrix	6
2.4	Widerstand - Matrix	6
3.1	Vernetzung	8
3.2	Interne Wärmezeugung	9
3.3	Optimierungsergebnis Widerstandsmatrix	10
3.4	Vorgabe Versuch mit Ring	11
3.5	Ergebnis Versuch mit Ring	12
3.6	Transistormatrix, Simulation des inneren Vierecks mit 126 mW; Max/Min Temperatur: 38,366 °C / 36,941 °C	13
3.7	Transistormatrix, Simulation der sechs inneren Pixel 126 mW; Max/Min Temperatur: 40,512 °C/38,766 °C	13
3.8	Transistormatrix, Simulation des äußeren Vierecks mit 150 mW; Max/Min Temperatur: 66,985 °C/65,633 °C	14
3.9	Transistormatrix, Simulation des äußeren und inneren Vierecks mit 150 mW; Max/Min Temperatur: 80,711 °C/78,805 °C	14
4.1	Aufwärm- und Abkühlzyklus	15

Tabellenverzeichnis

1.1	Beleg - Spezifikation	1
2.1	Abstände zwischen den Mittelpunkten der Transistoren	4
2.2	Abstände zwischen den Mittelpunkten der SMD Widerstände	5
3.1	Eigenschaftsdefinition der Flächen	9
3.2	Statische Ergebnisse	10
3.3	Temperaturen bei 2 mm Abstand	13