**原理分析与硬件电路图**

1. **电容短路分析与计算**

（一）假设C2短路，则系统C1，L1并联构成回路。选定输入频率为500kHZ,并串联一个50Ω的电阻。

=36.8759(Ω) （1）

则C1并联L1的等效复阻抗为36.875Ω

50+|[]|=62.127(Ω) （2）

则总阻抗为62.127Ω

UA+ = （3）

由（3）的电压幅值可说明C2短路

（二）假设L2断路，则系统L1与C2串联之后与C1并联。选定输入频率为500kHZ,并串联一个50Ω的电阻。

ω=2 （4）

（ZL1+ZC2）// ZC1==22.91(Ω) （5）

则L1与C2串联之后与C1并联的等效复阻抗是22.91Ω

50+22=54.19(Ω) （6）

则总阻抗为54.19Ω

UA+ = =404.31 （7）

由（7）的电压幅值可说明L2断路

（三）假设C1断路，则系统等效图1。选定输入频率为500kHZ,并串联一个50Ω的电阻。

=36.2(Ω) （8）

则等效电路复阻抗为68.14Ω。

50+=61.7(Ω) （9）

则总阻抗为61.7Ω

UA= （10）

由（10）的电压幅值可说明C1断路。



（图1）

(四 )假设L1短路，则系统等效图（2）。选定输入频率为500kHZ,并串联一个50Ω的电阻。

（11）

则等效电路复阻抗为41.09Ω。

50+=64.718（Ω） （12）

则总阻抗为64.718Ω

UA+ =635

由（12）的电压幅值可说明L1短路



（图2）