

北 京 邮 电 大 学

实 验 报 告

课程名称 计算机组成与体系结构实验

实验名称 运算器 寄存器 数据通路

计算机 学院 314 班 姓名 叶禹赋

教师 刁婷 成绩

2025 年 4 月 27 日

实验一、运算器组成实验

一、实验任务及目的

- 熟悉TEC-8模型计算机的节拍脉冲T1、T2、T3。
- 熟悉双端口通用寄存器组的读写操作。
- 熟悉运算器的数据传送通路。
- 熟悉ALU（74LS181）的加、减、与、或功能。

二、实验电路分析

信号名称	对应开关	功能说明
RD1-RD0	K0-K1	目标寄存器选择（写操作）
RS1-RS0	K2-K3	源寄存器选择（读操作）
DRW	K4	寄存器写使能（1=允许写入）
S3-S0	K7-K10	ALU功能选择（如加、减、与、或）
M	K11	ALU模式（1=逻辑运算，0=算术运算）
ABUS	K12	ALU输出到总线使能（1=允许）
SBUS	K13	数据开关到总线使能（1=允许）
CIN	K14	ALU进位输入（0/1控制进位）

三、思考题解答

- 1、 ALU的运算结果应该存入哪个寄存器？
存入4选1选择器A（进入A端口）选择的寄存器。
- 2、 能否指定任意寄存器作为运算结果的写入寄存器，为什么？
不能。因为信号RD0-RD1由选择器A与译码器共用，运算结果无法直接进入其他寄存器。

四、 实验过程及结果

实验过程记录表

序号	操作 (控制信号)	数据	操作目的	实验现象(亮灯情况)	备注
1	CLR		复位		
2	DP=1		设置单脉冲		
3	SBUS=1	0FH	将数据0FH送入数据总线 DBUS	D7-D0=0FH	将数据0FH存入寄存器R0
4	RD1.RD0=00		选中R0寄存器	D7-D0=0FH	
5	DRW=1,QD		将0FH写入 R0	D7-D0=0FH A7-A0=0FH	
6	SBUS=1	10H	将数据10H送入数据总线 DBUS	D7-D0=10H	将数据10H存入寄存器R1
7	RD1.RD0=01		选中R1寄存器	D7-D0=10H	
9	DRW=1,QD		将10H写入 R1	D7-D0=10H A7-A0=10H	
6	SBUS=1	55H	将数据55H送入数据总线 DBUS	D7-D0=55H	将数据55H存入寄存器R2
7	RD1.RD0=10		选中R2寄存器	D7-D0=55H	
9	DRW=1,QD		将55H写入 R2	D7-D0=55H A7-A0=55H	
6	SBUS=1	AAH	将数据AAH送入数据总线 DBUS	D7-D0=AAH	将数据AAH存入寄存器R3
7	RD1.RD0=11		选中R3寄存器	D7-D0=AAH	
9	DRW=1,QD		将AAH写入 R3	D7-D0=AAH A7-A0=AAH	
9	ABUS=1,LDC=1,LDZ=1,RD0.RD1=XX,RS0.RS1=XX				对选择的两个数据进行多种运算,详情见于下表

实验数据记录表

实验数据		实验过程		实验结果		
A	B	操作	控制信号 (M、S3—S0、CIN)	数据结果	C	Z
0fH	10H	A加1	M=0、S3-S0=0000、CIN=0	10H	0	0
0fH	10H	加	M=0、S3-S0=1001、CIN=1	1FH	0	0
0fH	10H	减	M=0、S3-S0=0110、CIN=0	FFH	0	1
0fH	10H	与	M=0、S3-S0=1011、CIN=0	00H	0	0
0fH	10H	或	M=1、S3-S0=0001、CIN=X	1FH	0	0
55H	AAH	加	M=0、S3-S0=1001、CIN=1	FFH	0	0
55H	AAH	减	M=0、S3-S0=0110、CIN=0	55H	0	1
55H	AAH	与	M=0、S3-S0=1011、CIN=0	00H	0	0
55H	AAH	或	M=1、S3-S0=0001、CIN=X	FFH	0	0

实验二、双端口存储器实验

一、 实验任务及目的

- 了解双端口静态随机存储器IDT7132的工作特性及使用方法；
- 了解半导体存储器存储和读取数据的方式；
- 了解双端口存储器并行读写的方式；
- 熟悉TEC-8模型计算机存储器部分的数据通路。

二. 实验任务

- 向双端口RAM的某个地址写入数据（左端口）
 - 向连续的地址写入
 - 向非连续的地址写入
- 从双端口RAM的某个地址中读出数据（左、右端口）
 - 从连续的地址读出
 - 从非连续的地址读出
 - 通过左右端口从同一个地址同时读出

二、 实验电路分析

1. 地址写入到地址寄存器（AR）

- 控制信号：
 - **SBUS=1**：数据来自开关，进入数据总线（DBUS）。
 - **LAR=1**：DBUS上的数据（地址）被锁存到AR。
- 数据流：
 - 开关输入地址 → DBUS → AR（LAR=1时加载）。
- 关键点：
 - 其他信号（如MEMW、MBUS）需保持无效，避免冲突。

2. 数据写入双端口RAM（左端口）

- 控制信号：
 - **MEMW=1**：左端口写使能，将DBUS数据写入AR指定地址。
- 数据流：
 - 开关输入数据 → DBUS → RAM左端口（地址由AR提供）。
- 关键点：
 - 写入时需确保：
 - **SBUS=0**（避免开关干扰数据总线）。
 - **MBUS=0**（关闭存储器输出到总线）。
 - **LAR=0**（防止地址寄存器被意外修改）。

3. 数据读取（左/右端口）

- 左端口读取：
 - 控制信号：
 - **MBUS=1**：RAM左端口数据输出到DBUS。
 - **MEMW=0**：关闭写使能。
 - 数据流：
 - RAM左端口 → DBUS → 指示灯或外部设备。
- 右端口读取：
 - 控制信号：
 - 右端口的独立控制信号（实验中可能共用部分信号）。
 - 数据流：
 - RAM右端口 → 独立数据总线（或共享总线） → 输出设备。
- 关键点：
 - 同时读取同一地址时，双端口特性允许并行输出，无冲突。

4. 连续地址操作 (AR自增功能)

- 控制信号：
 - **ARINC=1**: AR自动递增，实现连续地址访问。
- 数据流：
 - 写入或读取后，AR自动+1，指向下一地址。
- 应用场景：
 - 写入连续地址（如20H、21H、22H）时，无需手动修改AR。

5. 冲突场景分析

- 同时读写冲突：
 - 若左端口写入时右端口读取同一地址，可能导致数据不稳定（需避免）。
- 控制信号冲突：
 - **MEMW=1且MBUS=1**: 总线冲突（写入和输出同时激活）。
 - **LAR=1且MEMW=1**: 地址寄存器可能被意外修改。

信号	作用	有效场景	无效场景
SBUS	开关数据输入到DBUS	设置地址/数据时	存储器读写时
LAR	加载地址到AR	初始化地址	数据写入/读取时
MEMW	左端口写使能	写入数据到RAM	读取数据或空闲时
MBUS	RAM数据输出到DBUS	读取数据时	写入数据或空闲时
ARINC	AR自增	连续地址操作	单地址操作

三、 思考题解答

1、 思考：如果LAR为1,45H是否可以正确写入23H单元？

可以，将45H写入RAM的时候是在T2，比将45H写入AR所在的T3时刻要早。

2、 思考：如果MEMW为1会出现什么情况？

当把23H写入AR时，如果MEMW=1，则会导致用23H将当前AR中地址指向的数据覆盖掉。

3、 思考：如果SBUS为1会出现什么情况？

读出数据时，如果SBUS=1，则会导致DBUS中同时有两组数据，造成冲突。实际实验时发现，此时DBUS的灯会显示数据开关中S7-S0的数据。

四、 实验过程及结果

1、 实验准备（本步骤不要打开电源）

1. 控制器转换开关：独立；

2. 编程开关=0；

3. DP=1

4. 数据通路参考连线：

数据通路	SBUS	LAR	ARINC	MEMW	MBUS
电平开关	K0	K1	K2	K3	K4
数据通路	LPC	PCINC	PCADD	ABUS	LIR
电平开关	K5	K6	GND	GND	

2、向双端口存储器的10H, 20H, 21H和22H地址单元分别写入数据55H, AAH, 10H, 20H;

实验过程记录表					
向存储器的10H、20H、21H、22H地址单元写入数据					
序号	操作 (控制信号)	数据	操作目的	实验现象(亮灯情况)	备注
1	CLR		复位		
2	DP=1		设置单拍模式		
3	SBUS=1	10H	将10H送入数据总线DBUS	D7-D0=00010000	将地址10H存入地址寄存器AR
4	LAR=1, QD		地址10H写入AR	AR7-AR0=00010000	
5	SBUS=1	55H	将55H送入数据总线DBUS	D7-D0=01010101	将数据55H写入存储器地址为10H的存储单元
6	LAR=0, MEMW=1, QD		将数据55H写入地址[10H]	AR7-AR0=00010000	
7	SBUS=1	20H	将20H送入数据总线DBUS	D7-D0=00100000	将地址20H存入地址寄存器AR
8	LAR=1, QD		地址20H写入AR	AR7-AR0=00100000	
9	SBUS=1	AAH	将AAH送入数据总线DBUS	D7-D0=10101010	将数据AAH写入存储器地址为20H的存储单元, 并且将地址自加1
10	LAR=0, MEMW=1, ARNIC=1, QD		将数据AAH写入地址[10H]	T2时AR7-AR0=10101010, T3时自加1	
11	SBUS=1	10H	将10H送入数据总线DBUS	D7-D0=00010000	将数据10H写入存储器地址为21H的存储单元, 并且将地址自加1
12	LAR=0, MEMW=1, ARNIC=1, QD			T2时AR7-AR0=10101011, T3时自加1, 变为10101100	
13	SBUS=1	20H	将20H送入数据总线DBUS	D7-D0=00100000	将数据20H写入存储器地址为22H的存储单元, 并且将地址自加1
14	LAR=0, MEMW=1, ARNIC=1, QD			T2时AR7-AR0=10101100, T3时自加1, 变为10101101	
15				AR7-AR0=10101110	

3、从双端口存储器的10H, 20H, 21H和22H地址单元分别读出上述存入的数据, 并将数据通过左右端口同时输出;

从左右端口同步从10H、20H、21H、22H地址单元读出数据					
序号	操作 (控制信号)	数据	操作目的	实验现象(亮灯情况)	备注
1	SBUS=1	10H	将10H送入数据总线DBUS	D7- D0=0001000 0	选中地址 [10H]
2	LAR=1, QD		地址10H写入AR	AR7- AR0=000100 00	
3	MBUS=1		将地址[10H]所存数55H送入数据总线DBUS	D7- D0=0101010 1	
4	SBUS=1	20H	将20H送入数据总线DBUS	D7- D0=0010000 0	选中地址 [20H]
5	LAR=1, QD		地址20H写入AR	AR7- AR0=001000 00	
6	MBUS=1		将地址[20H]所存数AAH送入数据总线DBUS	D7- D0=1010101 0	
7	ARNIC=1,QD		地址自增1, 变为[21H]	AR7- AR0=001000 01	
8	MBUS=1		将地址[21H]所存数10H送入数据总线DBUS	D7- D0=0001000 0	
9	ARNIC=1,QD		地址自增1, 变为[22H]	AR7- AR0=001000 10	
10	MBUS=1		将地址[22H]所存数20H送入数据总线DBUS	D7- D0=0010000 0	

实验三、数据通路实验

一、 实验任务及目的

- 进一步熟悉TEC-Plus模型计算机的数据通路。
- 熟练掌握数据通路中各种控制信号的作用和用法。
- 掌握数据通路中数据流动的路径。

二. 实验任务

- ① 向通用寄存器堆内的R3-R0写入数据
- ② 将寄存器R0-R3中的数据写入双端口RAM的20H、21H、22H、23H存储单元
- ③ 从存储器20H、21H、22H、23H存储单元中读出数据，并存入寄存器R3-R0
- ④ 显示寄存器R3-R0的值，检查数据传送是否正确

二、 实验电路分析

- 实验关键控制信号及作用
 - **ABUS (K13):** 地址总线开关，将数据开关的值送至数据总线（用于设置AR或直接传输数据）。
 - **SBUS (K14):** 源寄存器总线，将源寄存器（RS1/RS0选中的寄存器）的值送至数据总线。
 - **MBUS (K15):** 存储器总线，将存储器的输出送至数据总线。
 - **LAR (K10):** 加载地址寄存器，将数据总线当前值锁存到AR。
 - **MEMW (K11):** 存储器写使能，将数据总线数据写入AR指向的存储单元。
 - **DRW (K4):** 寄存器写使能，将数据总线数据写入目标寄存器（RD1/RD0选中的寄存器）。
 - **RD1 (K1)/RD0 (K0):** 选择目标寄存器（R0-R3）。
 - **RS1 (K3)/RS0 (K2):** 选择源寄存器（R0-R3）。

三、 实验过程及结果

1、实验准备（本步骤不要打开电源）

1. 控制器转换开关：独立；
2. 编程开关=0；
3. DP=1
4. 数据通路参考连线：

数据通路	ABUS	SBUS	RD0	RD1	RS0	RS1	DRW
电平开关	K13	K14	K0	K1	K2	K3	K4
数据通路	S0	S1	S2	S3	M		
电平开关	K5	K6	K7	K8	K9		
数据通路	MBUS	LAR	MEMW	ARINC	LPC	PCINC	PCADD
电平开关	K15	K10	K11	K12	GND	GND	GND

2、将数75H写入寄存器R0， 28H写入寄存器R1， 89H写入寄存器R2， 32H写入寄存器R3。

3、将寄存器R0中的数写入存储器20H单元， R1中的数写入存储器21H单元， R2中的数写入存储器22H单元， R3中的数写入存储器23H单元。

4、从存储器20H单元读出数据存入寄存器R3， 从存储器21H单元读出数据存入R2， 从存储器22H单元读出数据存入R1， 从存储器23H单元读出数据存入R0。

5、显示4个寄存器R0、 R1、 R2、 R3的值， 检查数据传送是否正确。

6、将上述步骤汇总到一个实验过程记录表

序号	操作	数据	控制信号	实验现象(亮灯情况)	备注
1	R0存数	75H	SBUS=1 RD0=0 RD1=0 DRW=1	D7~D0 = 75H	写入 R0
2	R1存数	28H	SBUS=1 RD1=0 RD0=1 DRW=1	D7~D0 = 28H	写入 R1
3	R2存数	89H	SBUS=1 RD1=1 RD0=0 DRW=1	D7~D0 = 89H	写入 R2
4	R3存数	32H	SBUS=1, RD1=1, RD0=1, DRW=1,	D7~D0 = 32H	写入 R3
5	AR存数	20H	SBUS=1 LAR=1	D7~D0 = 20H, AR7~AR0 = 20H	设置RAM起 始地址
6	R0 -> RAM[AR]		RD1=0 RD0=0 ABUS=1, MEMW=1 M=0 S3-S0=0000 CIN=1 ARINC=1	A7~A0 = 75H D7~D0 = 75H AR7~AR0 = 20H	R0数据写入 RAM 20H单 元,同时AR自 增,为写入 下一个数据 做准备
7	R1 -> RAM[AR]		RD1=0 RD0=1 QD	A7~A0 = 28H D7~D0 = 28H AR7~AR0 = 21H	R1数据写入 RAM 21H单 元
8	R2 -> RAM[AR]		RD1=1 RD0=0 QD	A7~A0 = 89H D7~D0 = 89H AR7~AR0 = 22H	R2数据写入 RAM 22H单 元
9	R3 -> RAM[AR]		RD1=1 RD0=1 QD	A7~A0 = 32H D7~D0 = 32H AR7~AR0 = 23H	R3数据写入 RAM 23H单 元
10	AR存数	20H	SBUS=1 LAR=1	D7~D0 = 20H AR7~AR0 = 20H	重设RAM起 始地址

11	RAM[AR] -> R3		MEMW=0 RD1=1 RD0=1 DRW=1 MBUS=1 ARINC=1	AR7~AR0 = 20H D7~D0 = 75H	RAM 20H 数据读入 R3
12	RAM[AR] -> R2		QD RD1=1 RD0=0	AR7AR0 = 21H D7D0 = 28H	RAM 21H 数据读入 R2
13	RAM[AR] -> R1		QD RD1=0 RD0=1	AR7AR0 = 22H D7D0 = 89H	RAM 22H 数据读入 R1
14	RAM[AR] -> R0		QD RD1=0 RD0=0	AR7AR0 = 23H D7D0 = 32H	RAM 22H 数据读入 R0

四、实验收获及体会

通过本次数据通路实验，我系统掌握了计算机核心部件间的数据交互机制。实验过程中出现的两次总线冲突让我认识到信号优先级设计的重要性。当 ABUS 与 SBUS 同时激活时，总线电压的不确定状态导致存储器写入异常，这验证了课本中总线仲裁的必要性。