


| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 1 de 26 | Versión: 2.0 |

GUÍA RÁPIDA PARA EL USO DE EAGLE


TABLA DE CONTENIDO

| | |
|--|----|
| Objetivo | 2 |
| introducción | 2 |
| Reconocimiento de Menús..... | 2 |
| Creación de un Proyecto | 3 |
| Agregar y Conectar Partes | 5 |
| Creación del Circuito Impreso a partir del Esquemático | 7 |
| Requerimientos de diseño para el proceso de fabricación en LFCl..... | 9 |
| Generación de archivos GERBER para UNA SOLA CAPA..... | 17 |
| Generación de archivos GERBER para DOS CAPAS..... | 23 |

Para más información consulte la página:

<https://iee.uniandes.edu.co/servicios/estudiantes>

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 2 de 26 | Versión: 2.0 |

OBJETIVO

Dar a conocer a la Comunidad Uniandina el procedimiento a seguir para la culminación de diseño y generación de archivos necesarios para la fabricación de circuitos impresos en el LCI del departamento de Ingeniería Eléctrica y Electrónica, utilizando la herramienta EAGLE PCB.

INTRODUCCIÓN

EAGLE PCB es una herramienta de diseño CAD (Diseño asistido por Computador) para la elaboración de placas electrónicas. EAGLE dispone su software con licencia libre, aunque con algunas restricciones para el tamaño de la placa. La versión profesional elimina estas restricciones, pero requiere licencia y esta tiene costo. EAGLE PCB puede ser descargado de la página <https://www.autodesk.com/products/eagle/free-download>

RECONOCIMIENTO DE MENÚS

Al ingresar a Eagle encontrará una pantalla similar a esta:

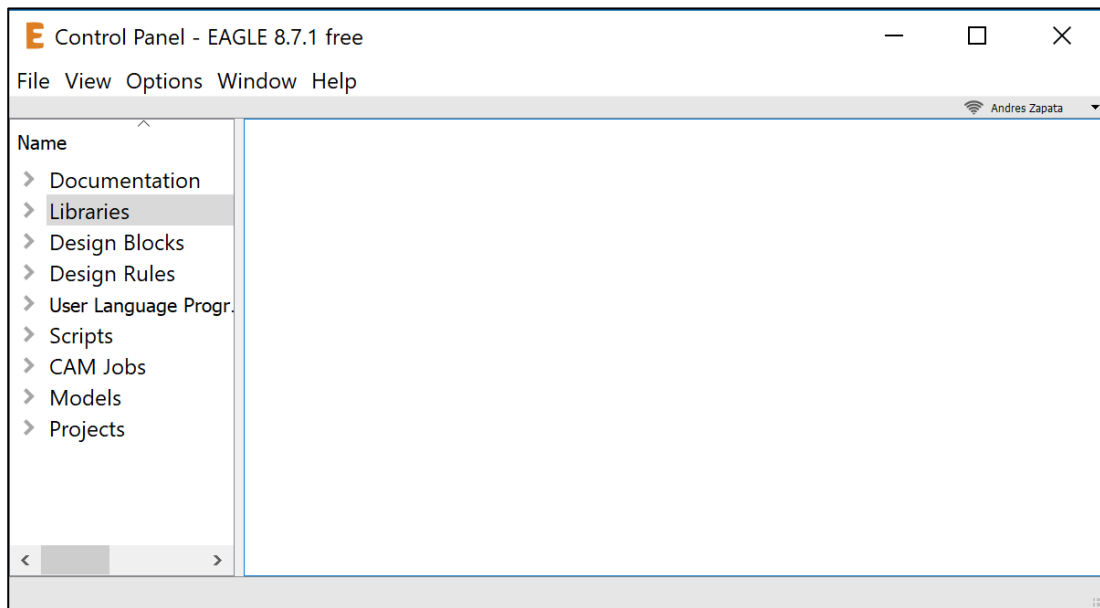


Imagen 1: pantalla general.

Encontrará varios menús. Los más relevantes al iniciar es el menú de la parte superior izquierda (ver imagen 2) y el del costado izquierdo (ver imagen 3).

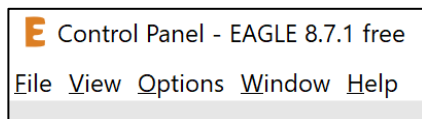



Imagen 2: menú 1 - superior izquierdo

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 3 de 26 | Versión: 2.0 |

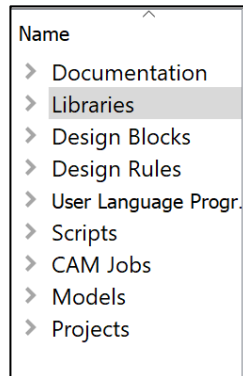


Imagen 3: menú 2 – costado izquierdo.

CREACIÓN DE UN PROYECTO

EAGLE se compone de dos partes a saber, Esquemático y PCB, en el esquemático se realiza el esquema eléctrico, en el PCB se visualiza el tamaño real de los componentes y se realiza el ruteado de las pistas de interconexión por una, dos o más capas.

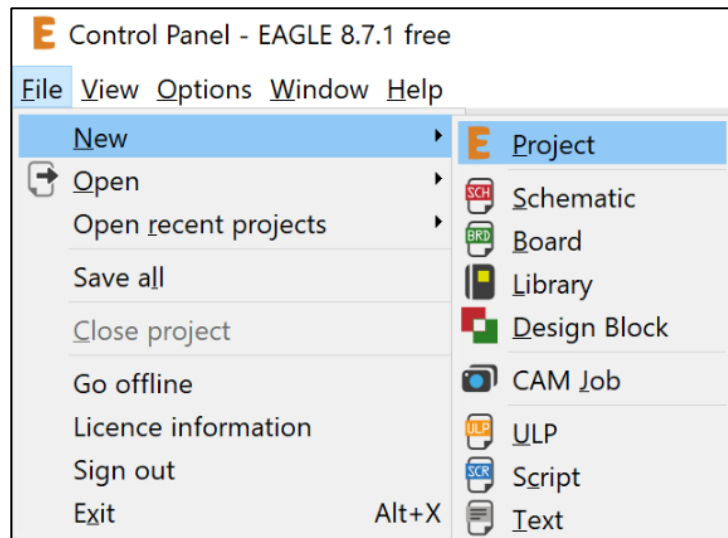



Imagen 4: Creación de un nuevo proyecto.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 4 de 26 | Versión: 2.0 |

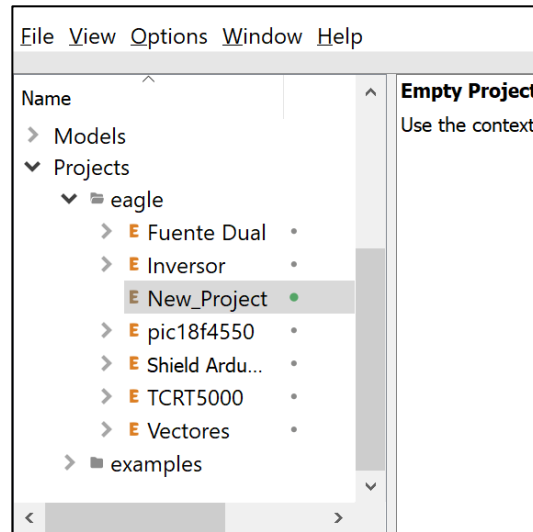


Imagen 5: Se nombra la carpeta del proyecto.

Ahora puede crear un nuevo esquemático como se muestra en la imagen 6.

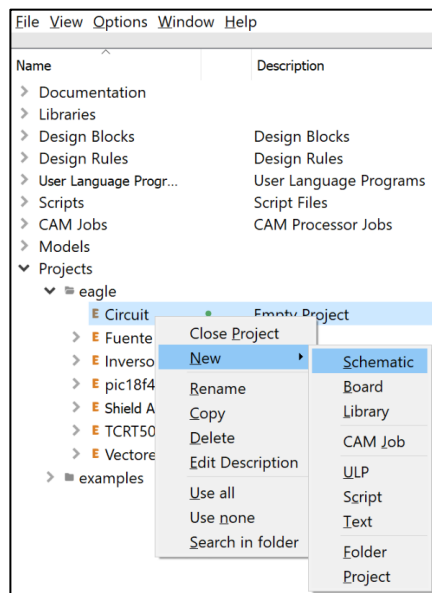



Imagen 6: Creación de un nuevo esquema.

Al seleccionar el nuevo esquemático se genera una nueva ventana para realizar el diagrama eléctrico con el nombre por default “untitled.sch”. Guarde con el nombre que desee para que quede como parte del proyecto. Observe también que ahora en la nueva ventana se generaron nuevas opciones de menú para el desarrollo del esquemático.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 5 de 26 | Versión: 2.0 |

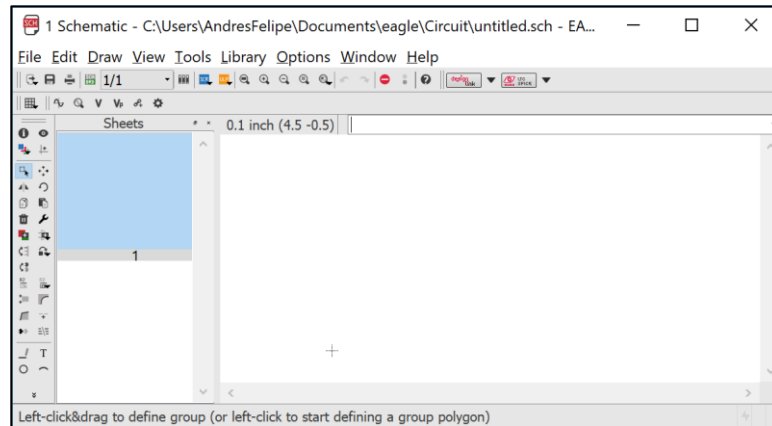


Imagen 7: Ventana del esquemático y nuevos menús

AGREGAR Y CONECTAR PARTES

En la nueva ventana del esquemático tendrá un menú más amplio el cual le servirá para la realización de los esquemas de los circuitos. Para conocer cada uno pose el cursor sobre ellos.

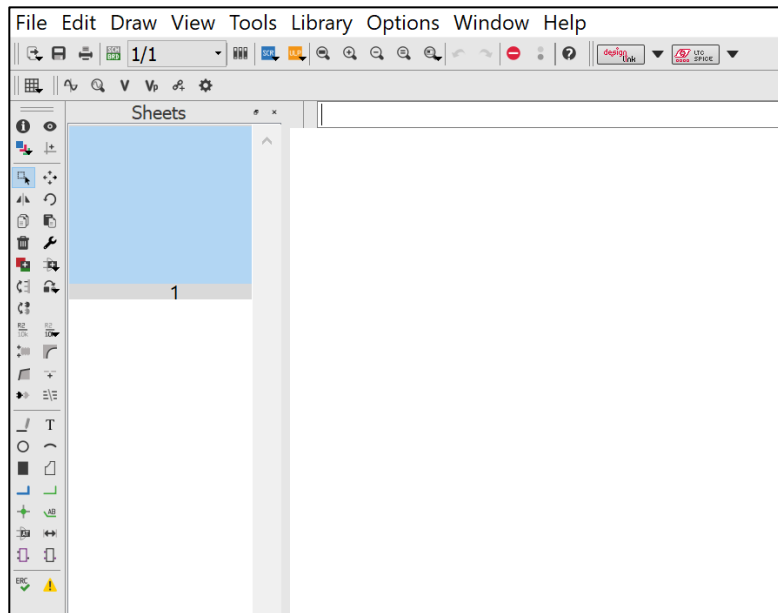



Imagen 8: Menú de la ventana Schematic.

Al seleccionar “Add” (Imagen 9) se nos abrirá una nueva ventana donde se puede buscar el componente deseado (Imagen 10), en el cuadro de texto de Search se debe ingresar la referencia del componente deseado y luego presionar la tecla **Enter**, luego de esto se da clic en el botón aceptar para que se muestre el componente para realizar el posicionamiento en la hoja del esquemático; cabe aclarar que para que el componente gire para colocarlo en la posición deseada, se debe oprimir el botón derecho del mouse, luego con el botón izquierdo se

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 6 de 26 | Versión: 2.0 |

posiciona y para finalizar si no se desea colocar más componentes de la misma referencia, se oprime la tecla **ESC**. Para conectar los componentes se debe seleccionar la opción Net, que se encuentra en los accesos del costado izquierdo de la hoja del esquemático.

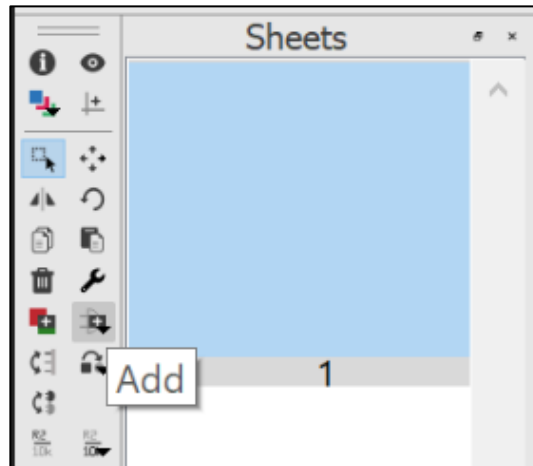


Imagen 9: Opción Add para componentes.

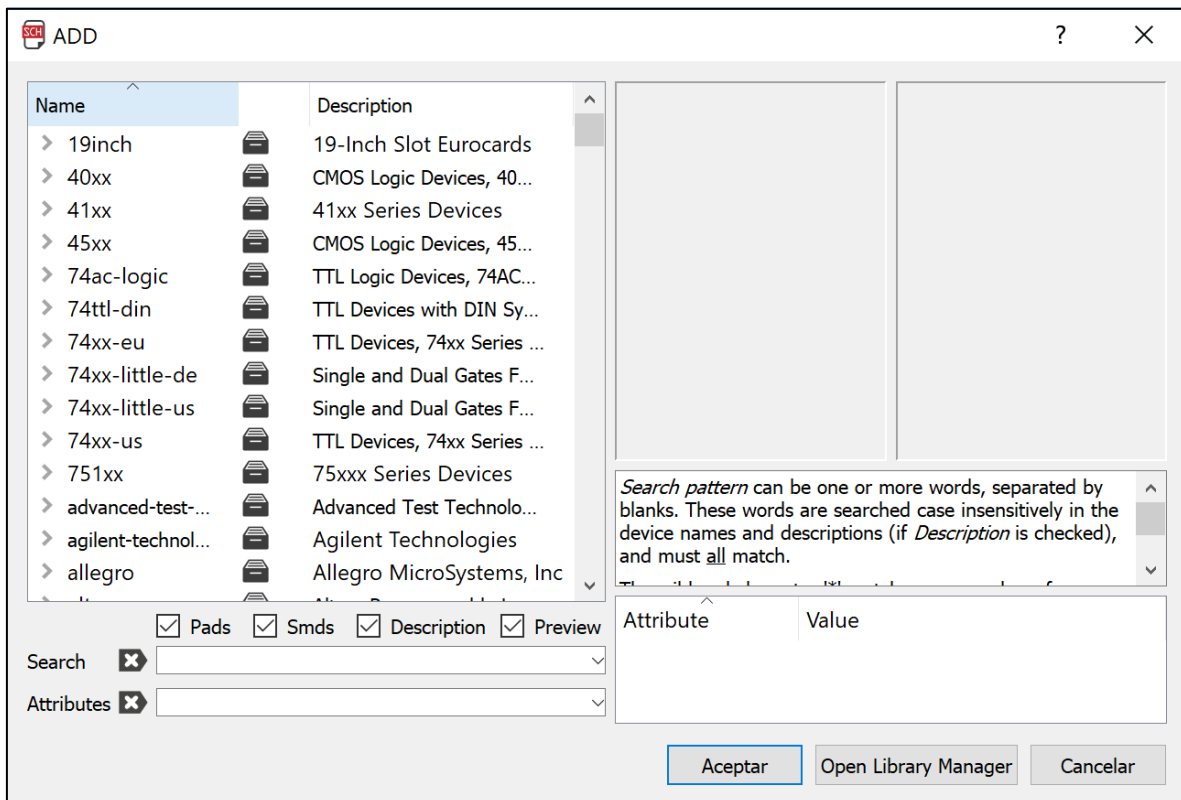



Imagen 10: Ventana de selección de componentes.

A modo de ejemplo tenemos el siguiente esquema eléctrico de un regulador de voltaje el cual está montado sobre la hoja del esquemático de Eagle.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR. Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|--|--------------|
|  | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 7 de 26 | Versión: 2.0 |

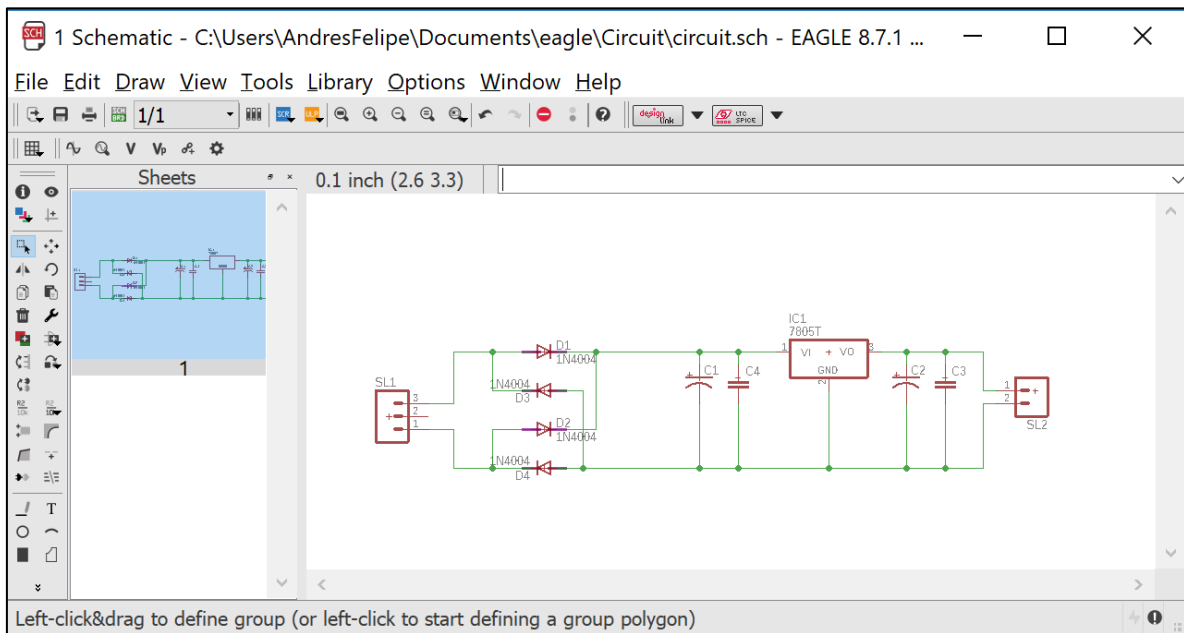


Imagen 11: Circuito esquemático

CREACIÓN DEL CIRCUITO IMPRESO A PARTIR DEL ESQUEMÁTICO

Ahora para pasar a la nueva hoja donde se creará la PCB se debe seleccionar la opción que se justo debajo del menú desplegable Draw, esta opción esta en dos colores, Gris y Verde, y también tiene algunas letras que la identifican, SCN y BRD, con la cual se genera o se realiza el cambio entre las hojas de PCB y la del esquemático (imagen 12).

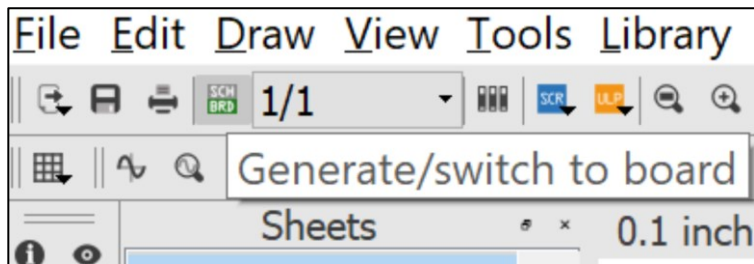



Imagen 12: Botón de cambio de Hojas

Si al seleccionar el botón no tenemos ninguna hoja de PCB creada nos mostrara un cuadro de dialogo donde nos indica que si deseamos crear la hoja de PCB desde el esquemático que tenemos (Imagen 13).

| | | |
|---------------------------|---------------------------------------|---------------------------------------|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR. Coordinador del LIEE |
|---------------------------|---------------------------------------|---------------------------------------|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 8 de 26 | Versión: 2.0 |

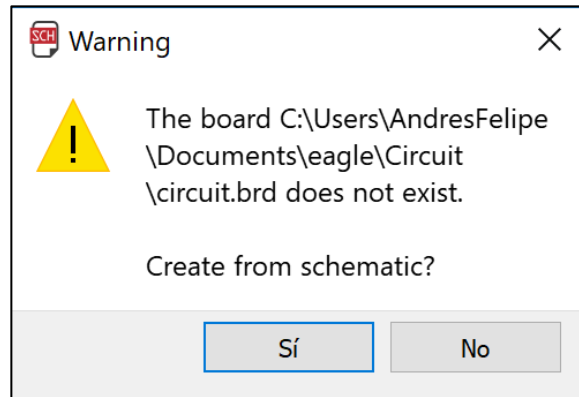


Imagen 13: Cuadro de dialogo creación hoja PCB

Inicialmente se genera la ventana **board** con todos los componentes en desorden, pero dispuestos en la parte izquierda de la hoja, para desplazarlos dentro del área de trabajo y ordenarlos de la forma en que se desea la PCB (imagen 14).

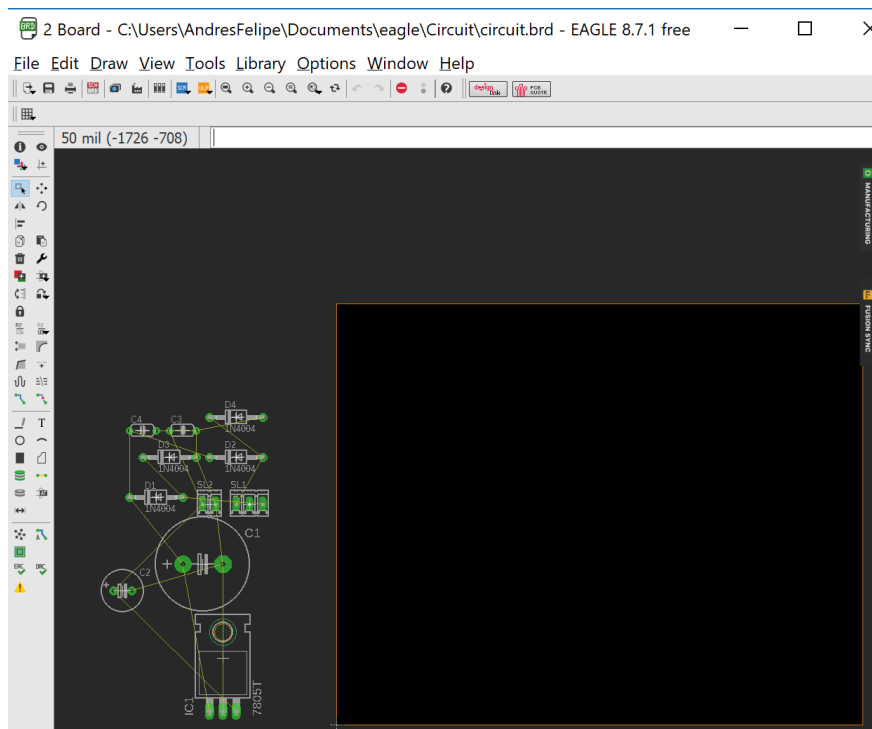



Imagen 14: Hoja Board para la creación de la PCB

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 9 de 26 | Versión: 2.0 |

Ordenamos los componentes para luego generar el enrutamiento que serán las pistas por donde fluir la energía con la cual funcionara el circuito, para realizar el enrutamiento se usa la opción **Route**, teniendo ordenado y enrutado el circuito se verá como la imagen 15.

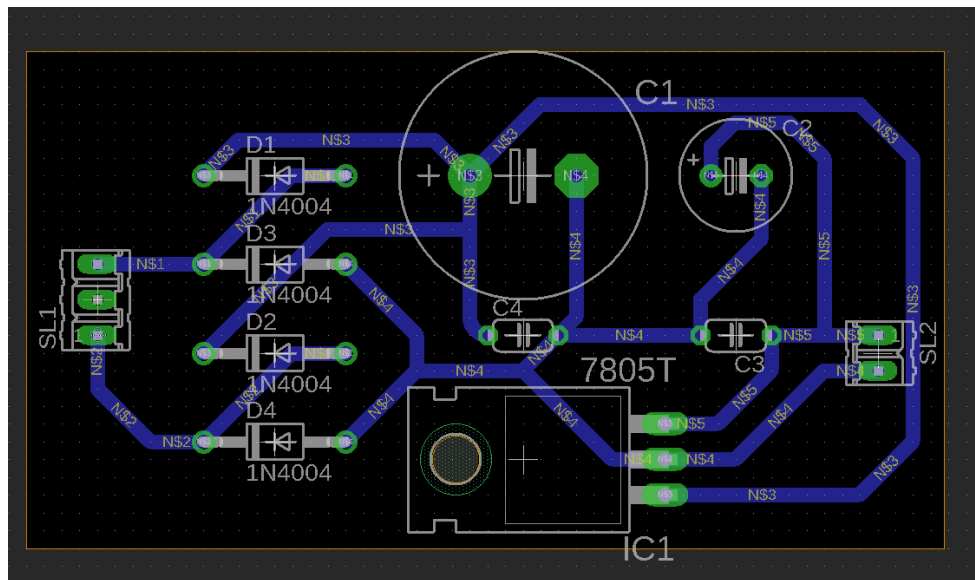


Imagen 15: Circuito ordenado y enrutado, con la capa TOP deshabilitada y con la capa BOTTOM habilitada.

Requerimientos de diseño para el proceso de fabricación en LFCI

Se requiere para el diseño de las placas en LFCI tomar las siguientes recomendaciones:

1. Si se realiza un diseño de UNA capa esta se debe de hacer ruteado por la capa BOTTOM o por la capa TOP, dependiendo de los componentes utilizados y a la disposición que desea de los componentes.

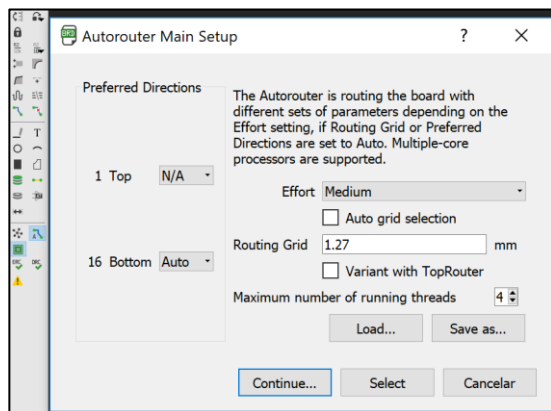



Imagen 16: Herramienta de Autoruteo para seleccionar las capas a usar

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|--|--------------|
|  | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 10 de 26 | Versión: 2.0 |

2. Si se realiza un diseño de DOS capas esta se debe de hacer ruteado por la capa BOTTOM y TOP.

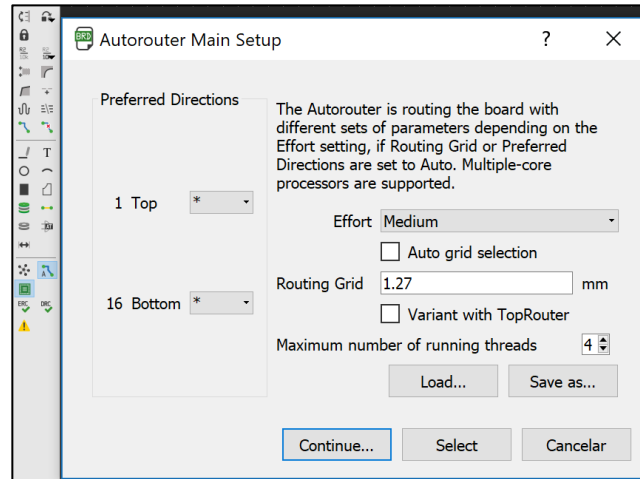


Imagen 17: Herramienta de Autoruteo para seleccionar las capas TOP y BOTTON, representadas en rojo y azul respectivamente.

3. Realizar una margen o marco alrededor de la placa de diseño en la pantalla del PCB BOARD, para que durante la fabricación se tenga la guía del tamaño para el corte final de la misma.

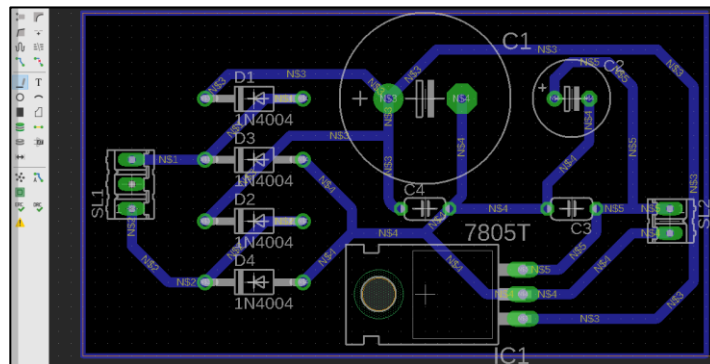



Imagen 18: Marco del diseño realizado con la herramienta Line

4. Colocar Nombre y Código de la Persona o Estudiante sobre el diseño de la PCB Board que solicita el servicio de fabricación para tener una forma más sencilla de identificación al momento de realizar el circuito impreso en el LFCl.

| | | |
|---------------------------|---------------------------------------|---------------------------------------|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR. Coordinador del LIEE |
|---------------------------|---------------------------------------|---------------------------------------|

| | | |
|---|--|--------------|
|  | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 11 de 26 | Versión: 2.0 |

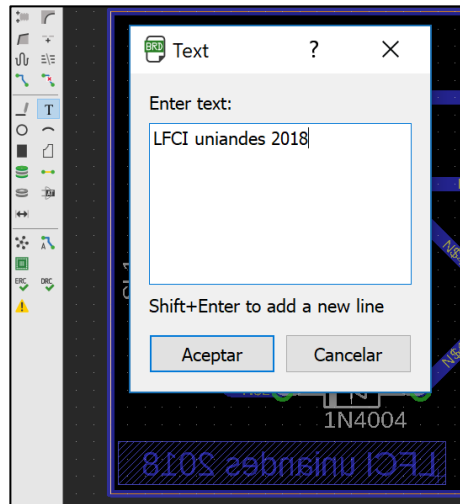


Imagen 19: Nombre y código del usuario realizado con la herramienta Text

5. Cabe aclarar que el texto debe ser vectorizado para que al momento de realizarse la fabricación de manera correcta y el texto no se presente sobredimensionado. Para lograr esto se debe activar una opción siguiendo la ruta, **Options > User Interface...**, lo cual nos abrirá una ventana donde debemos seleccionar la opción **Always vector font**, con esto ya tendremos todos los textos vectorizados.

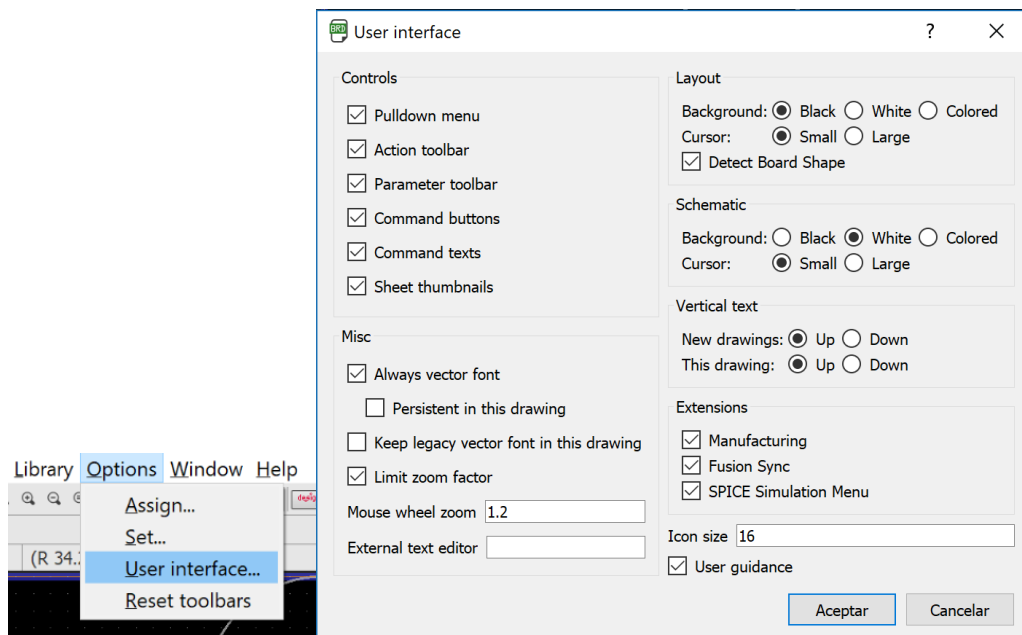



Imagen 20: Vectorización de textos

| | | |
|---------------------------|---------------------------------------|---------------------------------------|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR. Coordinador del LIEE |
|---------------------------|---------------------------------------|---------------------------------------|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 12 de 26 | Versión: 2.0 |

De manera adicional se debe observar muy bien el texto para encontrar la cruz de referencia y dar clic derecho y seleccionar **Properties**, lo que nos generará una ventana donde seleccionaremos de la lista que se despliega de la sección **Font**, la opción **Vector** para asegurarnos que el texto quede completamente vectorizado.

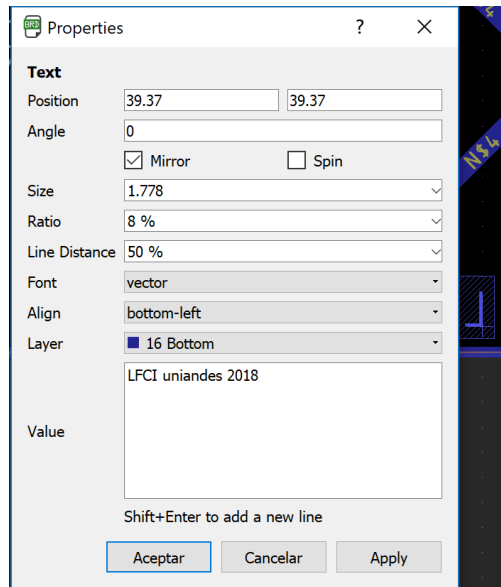


Imagen 21: Propiedades del texto

6. Es de obligatoriedad y norma técnica profesional que los Ángulos de las pistas del diseño no estén a 90 Grados estas modificaciones se hacen con la herramienta RIPUP y ROUTE, sino se cumple esto, no se fabricará hasta hechas las correcciones.

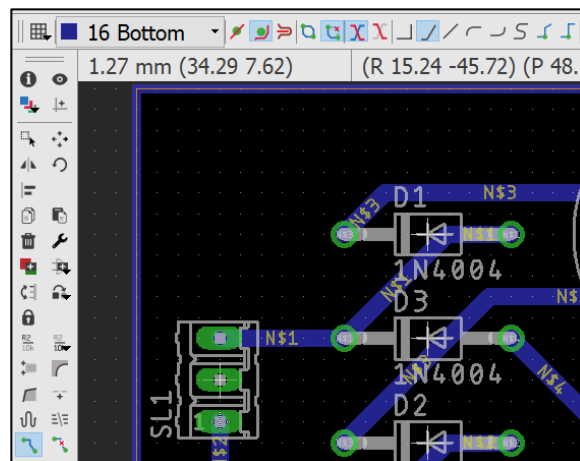



Imagen 22: Herramientas para reparar las pistas y ángulos distintos

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 13 de 26 | Versión: 2.0 |

7. Tener en cuenta cuando se realiza el diseño, el tamaño de las PISTAS y PADS siguiendo las normas de consumo de corriente, las especificaciones de disipación y el tamaño de los pines para los componentes electrónicos.

Para modificar el ancho de las pistas. Utilizamos la herramienta GROUP y se selecciona el área de trabajo. Para modificar el ancho de las pistas. Utilizamos la herramienta GROUP y se selecciona el área de trabajo.

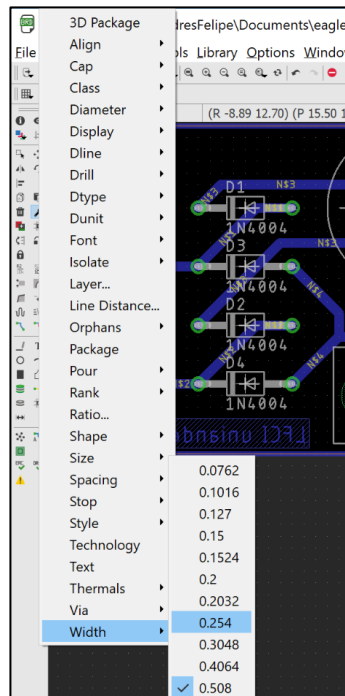



Imagen 23: Paso para la modificación del ancho de las pistas

Para modificar el ancho de los pads de los componentes. Utilizamos la herramienta DRC y sobre la pestaña **Annular Ring** se realizan las respectivas modificaciones de tamaño en Top, Inner y Bottom

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 14 de 26 | Versión: 2.0 |

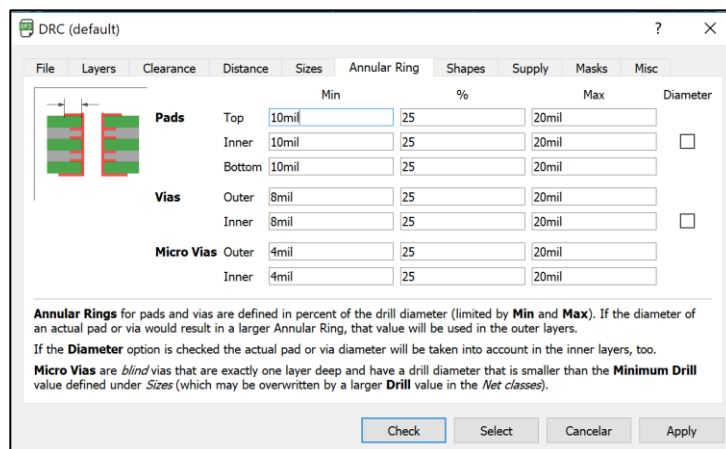


Imagen 24: Herramienta DRC, pestaña Annular Ring para pads

Para modificar la distancia entre pistas, pads y componentes. Utilizamos la herramienta DRC y modificamos los valores en la pestaña **Clearance**. Esta herramienta se utiliza para que no queden tan unidas las pistas a otras o a los pads.

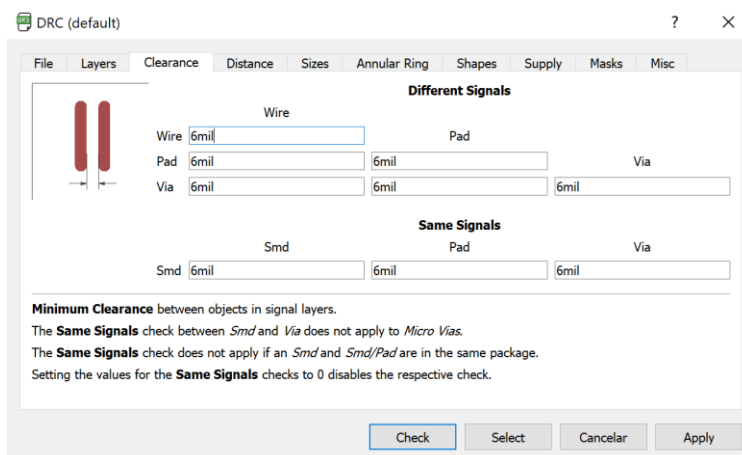



Imagen 25: Herramienta DRC, pestaña Clearance para dar espacio entre pistas, pads y componentes

8. Si el diseño no es muy complejo sea de una capa o más se recomienda realizar el plano de tierra para un mejor aprovechamiento de los recursos y materiales para la placa. En este caso se tiene que tener en cuenta en seleccionar el color azul para BOTTOM y rojo para TOP.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 15 de 26 | Versión: 2.0 |

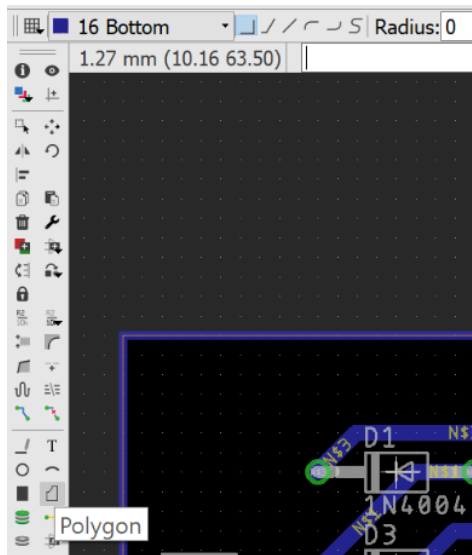


Imagen 26: Plano a tierra con herramienta Polygon

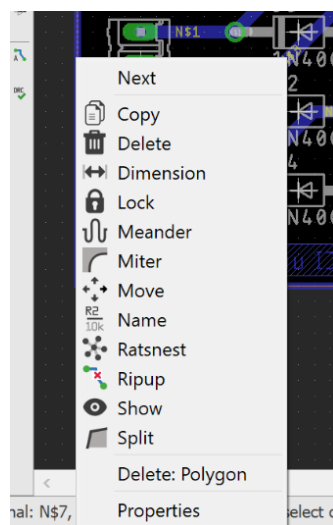


Imagen 27: Ahora selecciona el área de trabajo del Polygon hecho y seleccionamos Name

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

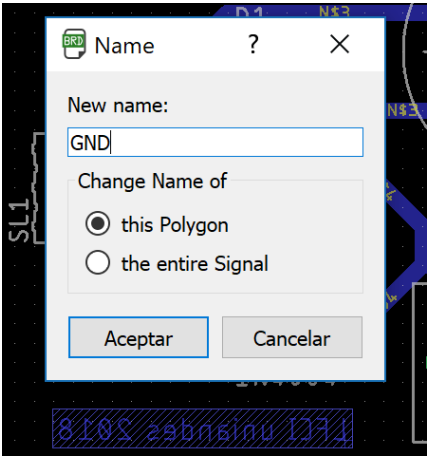


Imagen 28: Cambiamos el valor de Name por GND y damos en Aceptar

Por ultimo damos en Aceptar y luego seleccionamos la herramienta Ratsnet y listo obtenemos nuestro plano de tierra.

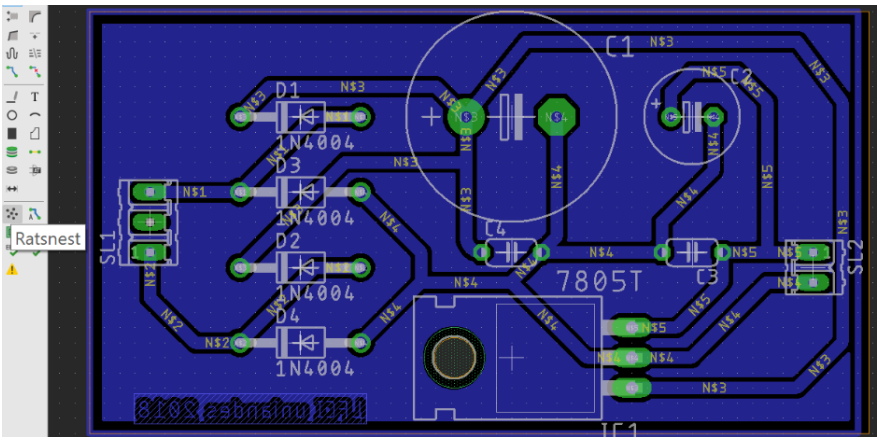


Imagen 29: Plano de tierra terminado por una capa

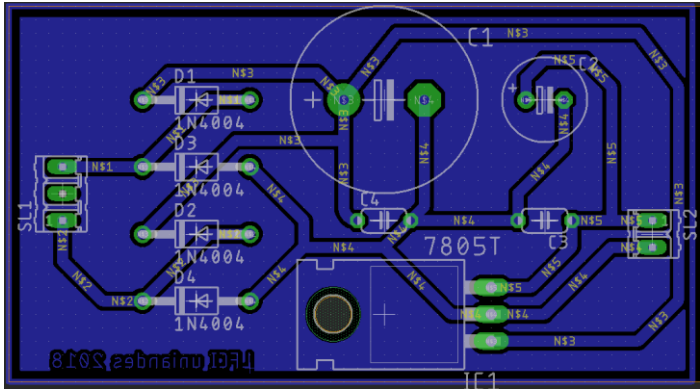



Imagen 30: Circuito final con todos los parámetros anteriores.

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 17 de 26 | Versión: 2.0 |

NOTAS ACLARATORIAS.

- Los diámetros usados en el LFCI son las siguientes y deben ser tomadas como referencia para realizar el diseño de los circuitos impresos PCB.
 - 0.3 mm
 - 0.5 mm
 - 0.6 mm
 - 0.8 mm
 - 1 mm
 - 1.2 mm
 - 1.3 mm
 - 1.5 mm
 - 2 mm
 - 2.5 mm
 - 3 mm
- Para el diseño de mas de cuatro (4) capas se debe adquirir una licencia, ya que en el departamento se cuenta con la licencia gratuita que solo permite el diseño de maximo dos (2) capas.

Generación de archivos GERBER para UNA SOLA CAPA

Si el archivo dispone de **UNA SOLA CAPA** con los parametros anteriormente mencionados, se procede a trabajar con la herramienta **CAM Processor**.

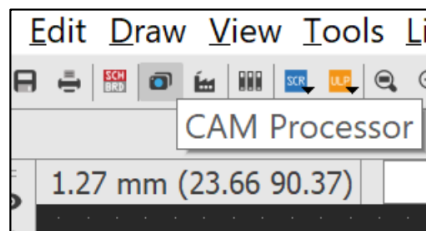



Imagen 31: Herramienta CAM Processor

Para el diseño de una placa de una cara se requieren los siguientes archivos para la fabricación en **LFCI**:

- .bot (Cara de pistas)
- .sms (Máscara de soldaduras antisolder)
- .drl (Listado de diámetros de taladrado)
- .bmp (Archivo imagen de la placa)

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR. Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 18 de 26 | Versión: 2.0 |

El **CAM Processor** es una herramienta del **Eagle** encargada de generar archivos o impresiones de sus diseños, estos archivos son necesarios para los fabricantes de circuitos impresos. Para **LFCI** se tiene:

1. En **Output Files - Gerber** en la casilla **Output type** se escoge la opción **GERBER_RS274X** y en la casilla de **Units** se selecciona **Imperial**.

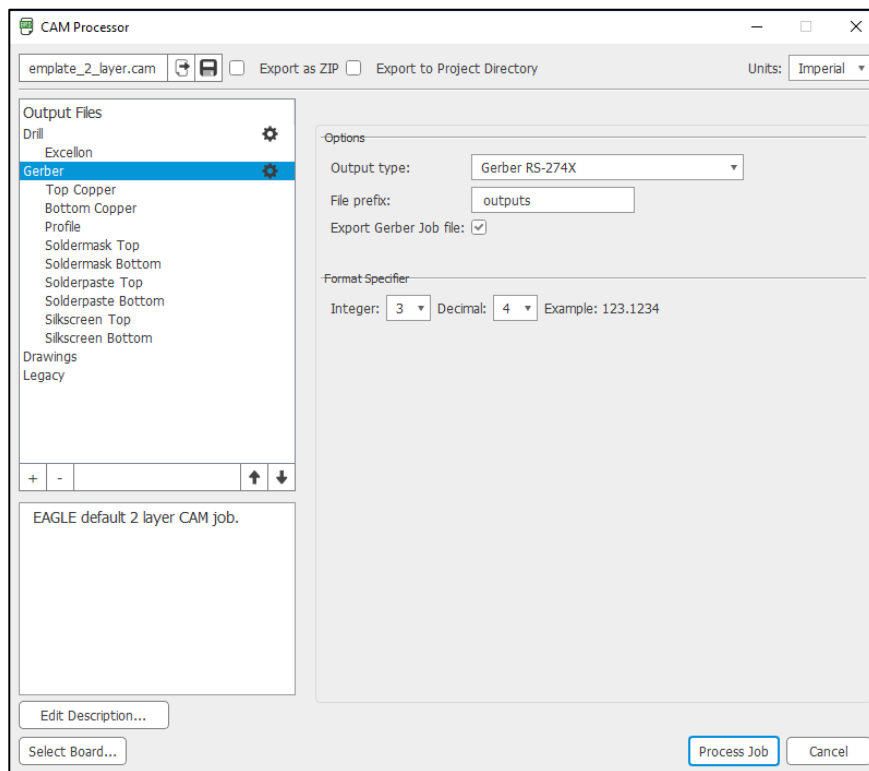



Imagen 32: Configuración Gerber RS-274X y unidades de medida

2. Para generar la cara de pistas **.Bot**, seleccionar **Output Files – Gerber – Bottom Copper** en la casilla **Name** ingresar el nombre del circuito, en la casilla **Output** en **Filename** se cambia la extensión **.gbr** por **.Bot** y luego se da click en **Export File** para seleccionar el destino del archivo a donde quiere llevar los archivos Gerber, luego seleccionamos la carpeta y nos arroja un cuadro de dialogo donde indica que el trabajo se realizó satisfactoriamente y damos click en Aceptar.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 19 de 26 | Versión: 2.0 |

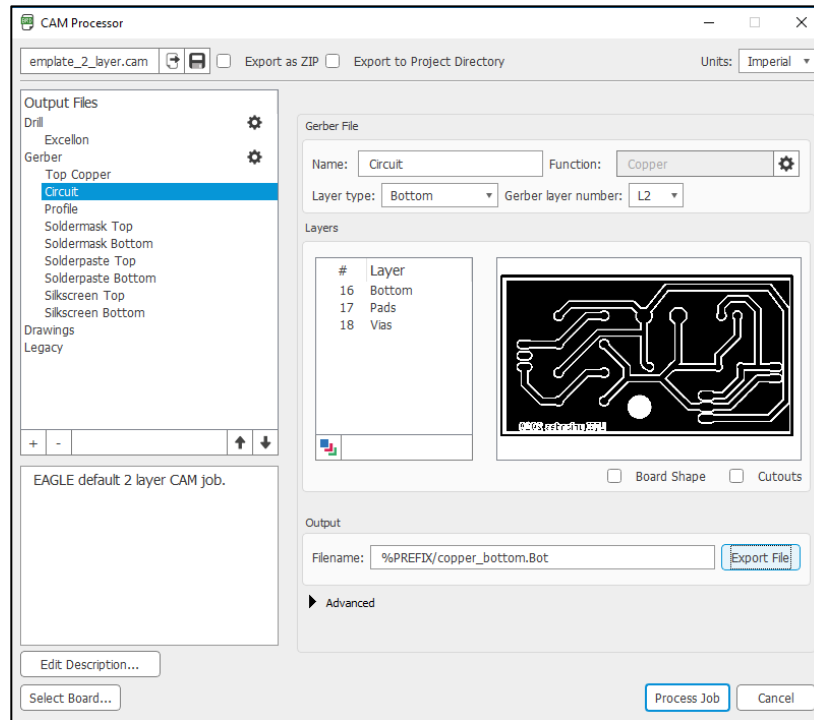



Imagen 33: Configuración para capa Bottom

- Para generar el archivo .SMS (máscara de soldaduras antisolder), seleccionar **Output Files – Gerber – Soldermask Bottom**, en la casilla **Name** ingresar el nombre del circuito, en la casilla **Output** en **Filename** se cambia la extensión .gbr por .SMS y luego se da click en **Export File** para seleccionar el destino del archivo a donde quiere llevar los archivos Gerber, luego seleccionamos la carpeta y nos arroja un cuadro de dialogo donde indica que el trabajo se realizó satisfactoriamente y damos click en Aceptar.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 20 de 26 | Versión: 2.0 |

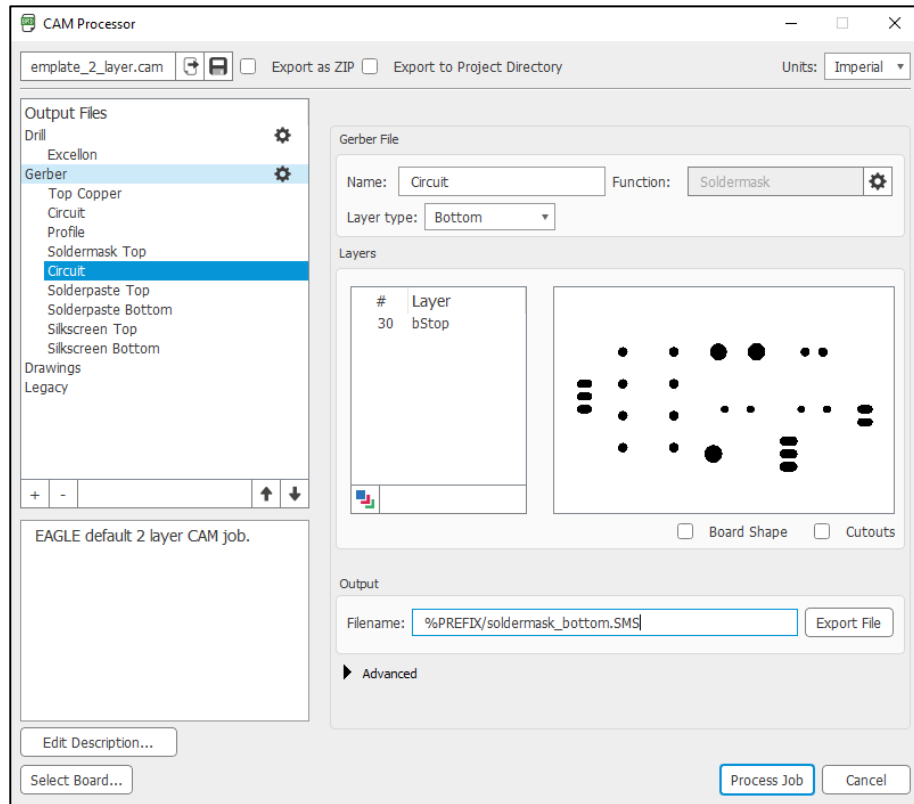



Imagen 34: Configuración para la máscara de soldaduras antisolder Bottom

- Para generar el archivo para las perforaciones .drl, seleccionar **Drill – Excellon**, en la casilla **Name** ingresar el nombre del circuito, en la casilla **Output** en **Filename** se cambia la extensión **.xln** por **.drl** y luego se da click en **Export File** para seleccionar el destino del archivo a donde quiere llevar los archivos Gerber, luego seleccionamos la carpeta y nos arroja un cuadro de dialogo donde indica que el trabajo se realizó satisfactoriamente y damos click en Aceptar.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 21 de 26 | Versión: 2.0 |

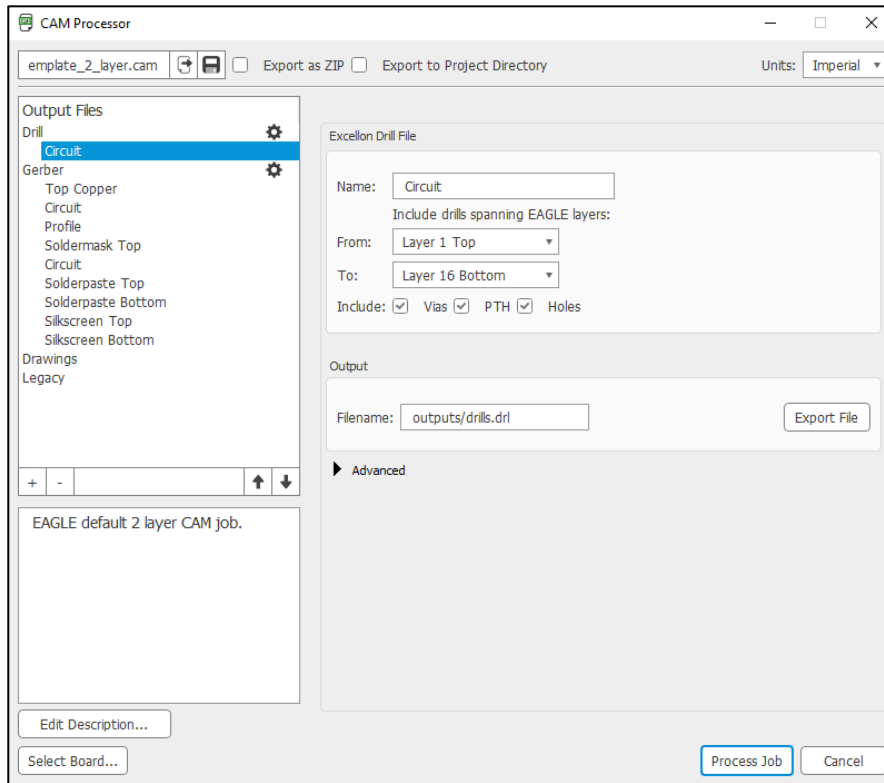


Imagen 35: Configuración para las perforaciones de la PCB

Al momento de tener el archivo se debe realizar una modificación interna en los parametros que contiene el archivo; para ello se debe abrir el archivo mediante un editor de texto y eliminar tres (3) filas de texto para que pueda ser usado en el LFCI, las filas a eliminar se muestran en la imagen 36, ya habiendo eliminado ese contenido es posible enviarlo al LFCI sin preocupación de negativas al momento de la revisión por parte del técnico del LFCI.


```

M48
;GenerationSoftware,Autodesk,EAGLE,9.0.0*%
;CreateDate,2018-05-08T03:34:41Z*%
FMAT,2
ICL,OFF
INCH,TZ,00.000
T5C0.032
T4C0.036
T3C0.040
T2C0.044
T1C0.130
%
G90
M72
T1
X1760Y1750
T2

```

Imagen 36: Filas a eliminar

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 22 de 26 | Versión: 2.0 |

5. Por último generamos un archivo de imagen de la placa para poder visualizar la forma y comparar el terminado de la misma. Seleccione en **View – Layer settings... – Hide Layers**, ahora vuelva visibles las layers **Bottom**, **Pads**, **Vias** y **Dimension**, luego click en Aceptar, ahora ejecute **FILE/EXPORT/IMAGE**, y ejemplo: Circuit.bmp

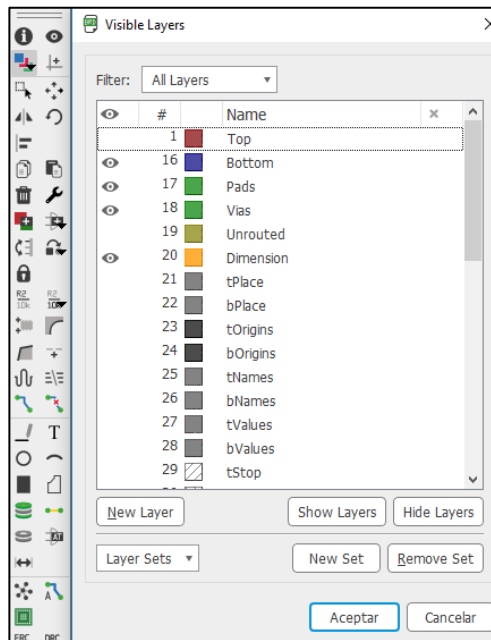


Imagen 37: Selección de Layers para Imagen

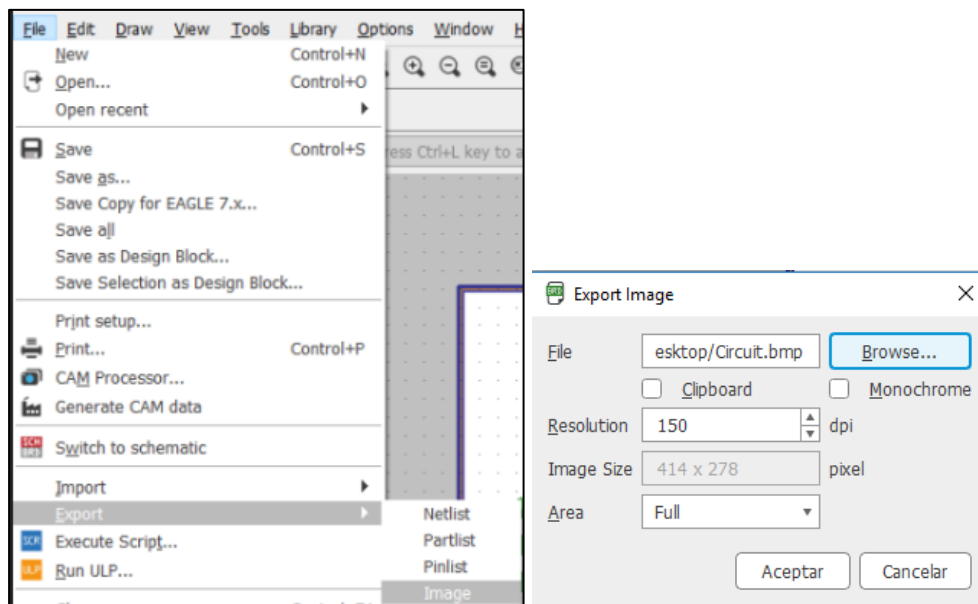



Imagen 38: Pasos para generar la imagen de la capa Bottom con extensión .bmp

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 23 de 26 | Versión: 2.0 |

Generación de archivos GERBER para DOS CAPAS

Para generar los archivos Gerber para dos (2) capas se deben **generar primero los archivos anteriores para una capa** y por último generar los siguientes:

1. .top (Cara de pistas)
2. .SMC (Máscara de soldaduras lado componentes antisolder)
3. .bmp (Imagen lado componentes)

1. Para generar la cara de pistas **.top**, seleccionar **Output Files – Gerber – Top Copper** en la casilla **Name** ingresar el nombre del circuito, en la casilla **Output** en **Filename** se cambia la extensión **.gbr** por **.top** y luego se da click en **Export File** para seleccionar el destino del archivo a donde quiere llevar los archivos Gerber, luego seleccionamos la carpeta y nos arroja un cuadro de dialogo donde indica que el trabajo se realizó satisfactoriamente y damos click en Aceptar.

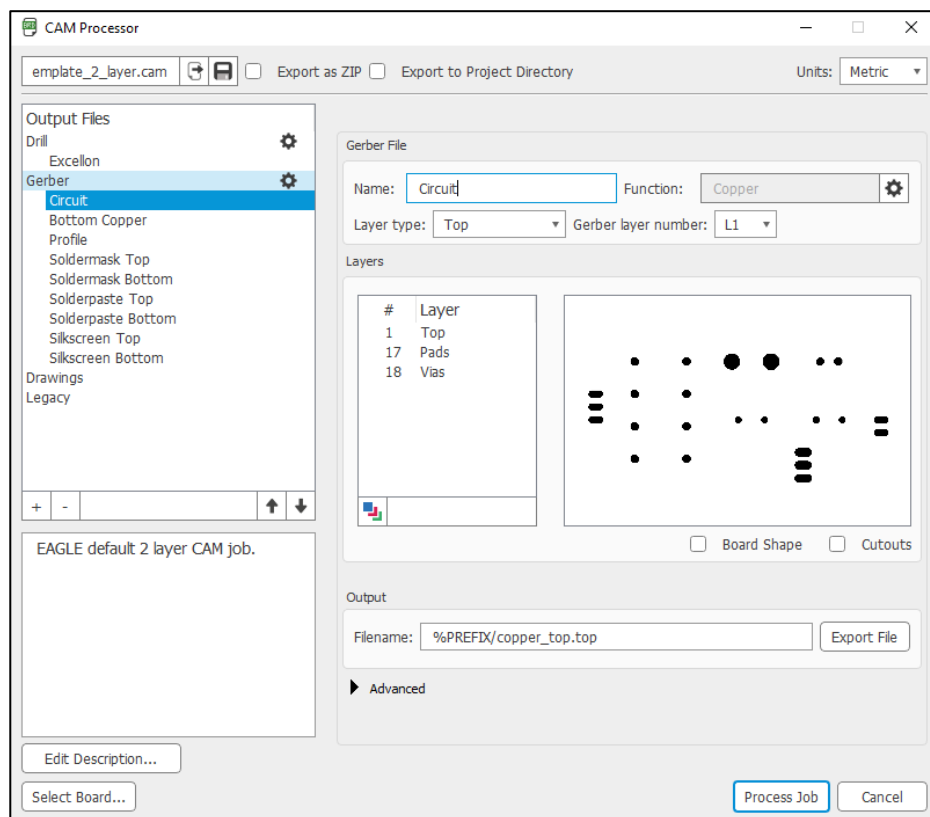



Imagen 39: Configuración para capa Top

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 24 de 26 | Versión: 2.0 |

- Para generar el archivo .SMC (máscara de soldaduras lado componentes antisolder), seleccionar **Output Files – Gerber – Soldermask Top**, en la casilla **Name** ingresar el nombre del circuito, en la casilla **Output** en **Filename** se cambia la extensión **.gbr** por **.SMC** y luego se da click en **Export File** para seleccionar el destino del archivo a donde quiere llevar los archivos Gerber, luego seleccionamos la carpeta y nos arroja un cuadro de dialogo donde indica que el trabajo se realizó satisfactoriamente y damos click en Aceptar.

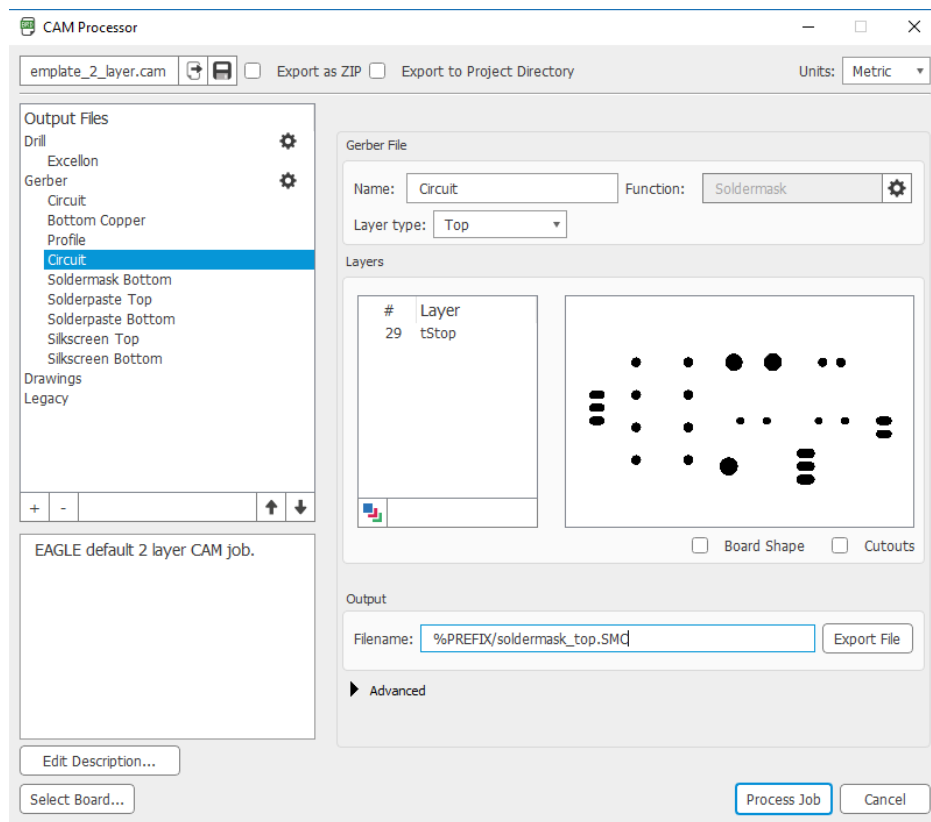



Imagen 40: Configuración para la máscara de soldaduras antisolder Top

- Por último generamos un archivo de imagen de la cara Top de la placa final para tener como guía de diseño y culminación de la misma. Seleccione en **View – Layer settings... – Hide Layers**, ahora vuelva visibles las layers **Top**, **Pads**, **Vias** y **Dimension**, luego click en Aceptar, ahora ejecute **FILE/EXPORT/IMAGE**, y ejemplo: **Circuit_Top.bmp**

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|

| | | |
|---|--|--------------|
|  | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 25 de 26 | Versión: 2.0 |

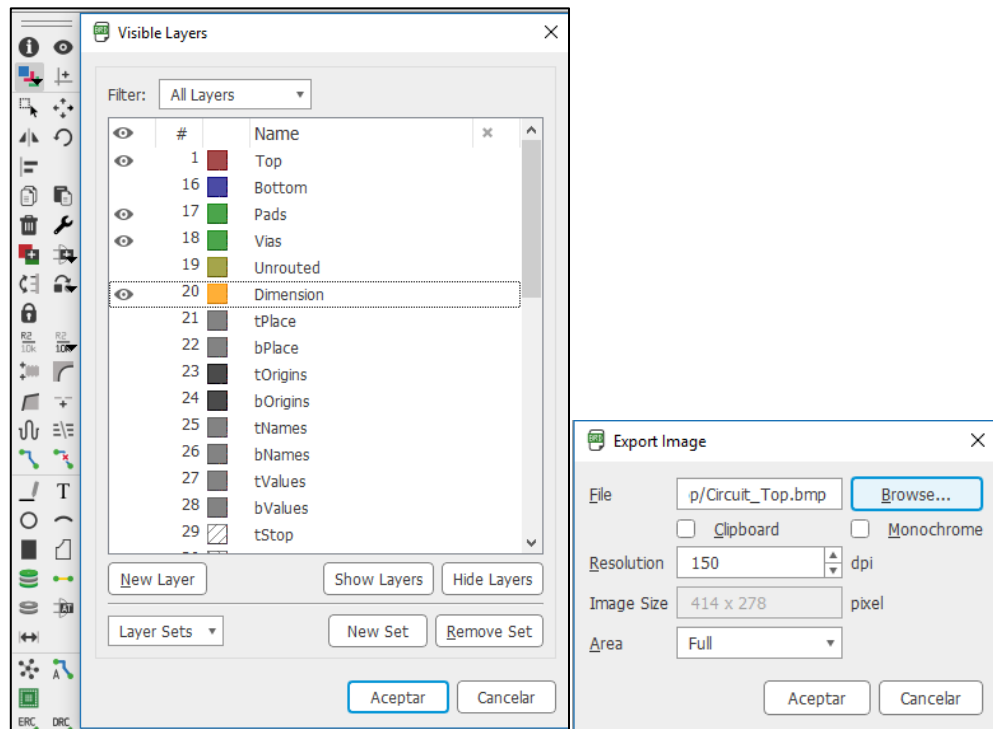


Imagen 41: Pasos para generar la imagen de la capa Top con extensión .bmp

Al final se debe enviar la carpeta con los archivos, como se puede apreciar en las siguientes imágenes; al correo del LFCl después de que el profesor o asistente graduado de el aval que la PCB se encuentra realizada de manera corecta.

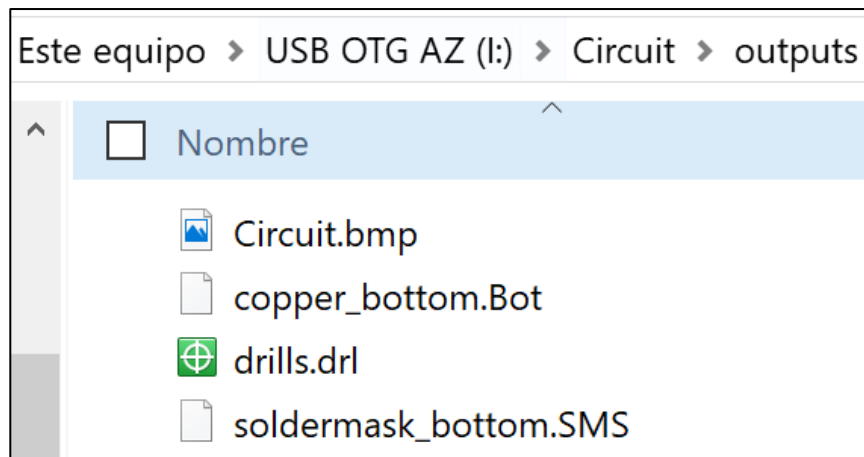



Imagen 42: Archivos para la fabricación del PCB de una cara.

| | | |
|---------------------------|---------------------------------------|---------------------------------------|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|---------------------------|---------------------------------------|---------------------------------------|

| | | |
|---|---|--------------|
|  Universidad de los Andes | Departamento de Ingeniería Eléctrica y Electrónica | |
| | Laboratorio de Ingeniería Eléctrica y Electrónica | |
| | Guía para el uso de Eagle | |
| Fecha: Mayo 11 de 2018 | Página: 26 de 26 | Versión: 2.0 |

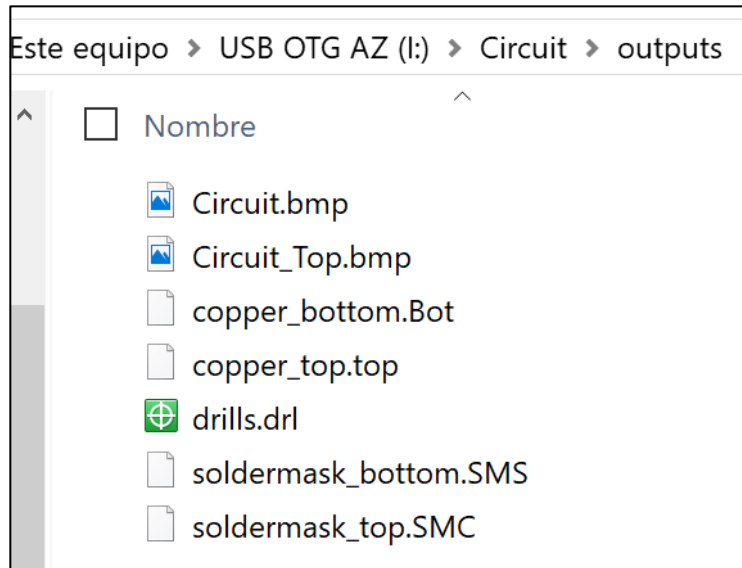


Imagen 43: Archivos para la fabricación del PCB de dos caras o capas.

| | | |
|----------------------------------|--|--|
| ELABORADO POR: A.F.Z.M | REVISADO POR: Coordinador del LIEE | APROBADO POR: Coordinador del LIEE |
|----------------------------------|--|--|