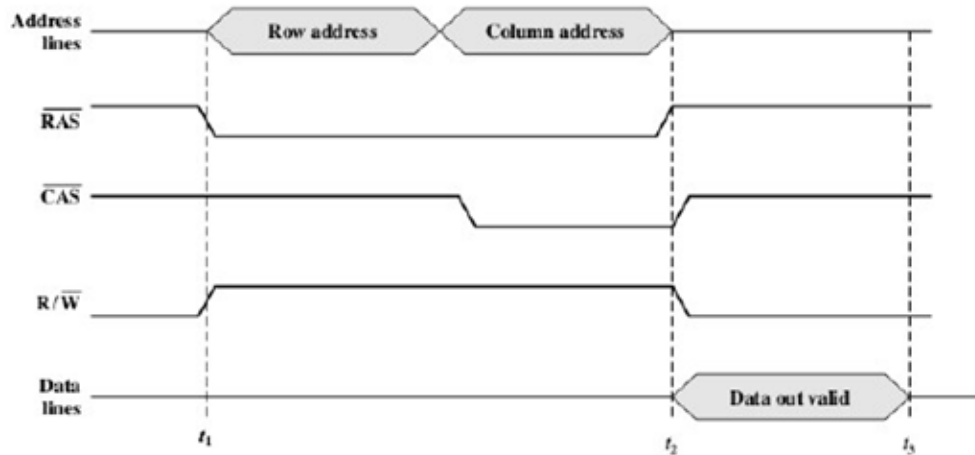


“计算机组织结构”作业 02 参考答案

1. 假设采用分散式刷新，下图表示一个 DRAM 经由总线的读操作的简化时序。存取时间认为是由 t_1 到 t_2 。由 t_2 到 t_3 是刷新时间，此期间 DRAM 芯片必须再充电，然后处理器才能再次存取它们。



- a) 假定存取时间是 60ns，刷新时间是 40ns。问：存储周期是多少（单位：ns，精度：整数）？假定 1 位输出，这个 DRAM 所支持的最大数据传输率是多少（单位 Mbps，精度：整数）？

$$T_c = 60\text{ns} + 40\text{ns} = 100\text{ns}$$

$$\text{数据传输率 } V = 1\text{bit}/100\text{ns} = 10\text{Mbps}$$

- b) 使用这些芯片构成一个 32 位宽的存储器系统，其产生的数据传输率是多少（单位 Mbps，精度：整数）？

$$V' = 32 \times V = 32 \times 10\text{Mbps} = 320\text{Mbps}$$

2. 已知某机主存容量为 64KB，按字节编址。假定用 $1\text{K} \times 4$ 位的 DRAM 芯片构成该存储器，

请问：

- a) 需要多少个这样的 DRAM 芯片？

$$N = 64\text{KB} / (1\text{K} \times 4\text{bit}) = 128 \quad (1\text{B} = 8\text{bit})$$

- b) 主存地址共多少位？哪几位用于选片？哪几位用于片内选址？

主存容量为 64KB，按字节寻址，所以寻址空间为 $64\text{K} = 2^{16}$ ，主存地址为 16 位。由于片内为 1K 个地址，所以低 10 位为片内地址，高 $16 - 10 = 6$ 位用于选片。

注意，此处不能算为 $128 = 2^7$ ，所以高 7 位选片，低 $16 - 7 = 9$ 位用于片内选址。因为片内的选址单元是 4 位，需要位扩展后才能按字节编址（整体上是字位扩展），即选片时都是同时选中 2 个芯片。

[卢苇，121250091]

3. 假定用 $8\text{K} \times 8$ 位的 EPROM 芯片组成 $32\text{K} \times 16$ 位的只读存储器，请问

a) 数据寄存器（用于存放数据）最少应有多少位？

16 位，与每个寻址单元中数据的长度相同

b) 地址寄存器（用于存放地址）最少应有多少位？

寻址空间为 $32K=2^{15}$ ，所以最少为 15 位

c) 共需要多少个 EPROM 芯片？

$32K \times 16 / 8K \times 8 = 8$ 个

4. 计算机系统包含容量为 $32K \times 16$ 位的主存，按字编址，每字 16 位。Cache 采用 4 路组关联的映射方式，数据区大小为 4K 字，主存块大小为 64 字。假设 Cache 初始时是空的，处理器顺序地从存储单元（每个存储单元中包含 1 个字）0, 1, ..., 4351 中取数，然后再重复这一顺序 9 次，并且 Cache 的速度是主存的 10 倍，同时假设块替换用 LRU 算法。请说明使用 Cache 后的速度为原来的多少倍（精度：小数点后 1 位）。

主存地址为：标记 5，组号 4，块内地址 6

$4352/64=68$ ，即在前 68 块中操作 10 次，第一个轮回 68 次全部未命中，第二个轮回 0, 1, 2, 3 四个组分别有编号未命中，未命中号为：0, 1, 2, 3, 16, 17, 18, 19, 32, 33, 34, 35, 48, 49, 50, 51, 64, 65, 66, 67 共 20 次（因为只有四路，所以读取 64~67 的时候替换 0, 1, 2, 3 那一路，下一次读取 0, 1, 2, 3 的时候因为是 LRU 就去替换 16~19 那一路。以下类推，轮番替换，所以上面这 20 个数是永远未命中的）得命中率为 $P=(4352 \times 10 - 68 - 20 \times 9) / 43520 = 99.43\%$

设 cache 的读取时间为 T，则主存的读取时间为 10T，则使用缓存后，系统效率提高到原来的 N 倍，N 为： $N = 10T / (T + 10 \times 0.0057T) = 9.5$

5. 考虑一个每行 16 个字节的 4 行 Cache，主存按每块 16 个字节划分，即块 0 有地址 0 到 15 的 16 个字节，等等。先考虑以程序，它以如下地址顺序访问主存：

一次：63~70

循环 10 次：15~32, 80~95

- (a) 假设 Cache 组织成直接映射式。块 0、4、... 指派到行 0，块 1、5、... 指派到行 1，如此类推。请计算命中率（形式：小数，非百分数；精度：小数点后 3 位）。
- (b) 假设 Cache 组织成两路组关联映射式，共有两组，每组两行。偶序号块指派到组 0，奇序号块指派到组 1。使用 LRU 替换策略，请计算命中率（形式：小数，非百分数；精度：小数点后 3 位）。

(a) 一次有 63, 64 未命中，循环第一次有 15, 16, 32, 80 未命中，以后 9 次有 16, 80 未命中，所以命中率 $P=(8+18 \times 10+16 \times 10-2-4-2 \times 9) / 348=0.931$ [张鹤腾, 121250206]

(b) 前面一样，后 9 次循环都命中，所以 $P=(348-6) / 348=0.983$

6. 考虑一个存取时间为 1ns 和命中率 $H=0.95$ 的 L1 Cache。假设我们修改了此 Cache 的设计（Cache 的容量、组织），从而是命中率提升到 0.97，但也使存取时间增大到 1.5ns。如果要使得新设计能导致性能改善，cache 的速度必须是主存的多少倍以上（精度：整数）？

设主存的读写所耗为 Tns，必须满足：

$T \times (1-0.95) + 1 > T \times (1-0.97) + 1.5$ 算得 $T > 25$

所以 cache 的速度需要是主存的 $25/1.5=17$ 倍以上。

[杜铭哲, 181250028]

7. 假设主存中的 5 个块 {1, 2, 3, 4, 5} 映射到 cache 的同一组, 对于主存块访问地址流 {1, 2, 3, 4, 1, 2, 5, 1, 2, 3, 4, 5}, 计算以下情况下的命中率 (形式: 小数, 非百分数; 精度: 小数点后 3 位):

- 采用 3-路组关联和 LRU 算法
- 采用 4-路组关联和 LRU 算法
- 采用 5-路组关联和 LRU 算法
- 采用 3-路组关联和 FIFO 算法
- 采用 4-路组关联和 FIFO 算法
- 采用 5-路组关联和 FIFO 算法

LRU 算法

3-路

1	1	1	4	4	4	5	5	5	3	3	3
	2	2	2	1	1	1	1	1	1	4	4
		3	3	3	2	2	2	2	2	2	5

$$P=2/12=1/6=0.167$$

4-路

1	1	1	1	1	1	1	1	1	1	1	5
	2	2	2	2	2	2	2	2	2	2	2
		3	3	3	3	5	5	5	5	4	4
			4	4	4	4	4	4	3	3	3

$$P=4/12=1/3=0.333$$

5-路

1	1	1	1	1	1	1	1	1	1	1	1
	2	2	2	2	2	2	2	2	2	2	2
		3	3	3	3	3	3	3	3	3	3
			4	4	4	4	4	4	4	4	4
						5	5	5	5	5	5

$$P=7/12=0.583$$

FIFO 算法

3-路

1	1	1	4	4	4	5	5	5	5	5	5
	2	2	2	1	1	1	1	1	3	3	3
		3	3	3	2	2	2	2	2	4	4

$$P=3/12=0.25$$

4-路

1	1	1	1	1	1	5	5	5	5	4	4
	2	2	2	2	2	2	1	1	1	1	5

		3	3	3	3	3	3	2	2	2	2
			4	4	4	4	4	4	3	3	3

$P=2/12=1/6=0.167$

5-路

1	1	1	1	1	1	1	1	1	1	1	1
	2	2	2	2	2	2	2	2	2	2	2
		3	3	3	3	3	3	3	3	3	3
			4	4	4	4	4	4	4	4	4
						5	5	5	5	5	5

$P=7/12=0.583$

8. 假设某处理器的时钟频率为 1.2GHz，当 L1 cache 无缺失时的 CPI 为 1（即 CPU 可以快速地从 L1 cache 中读取指令，并在 1 个时钟周期内完成）。访问一次主存的时间为 100ns（包括所有缺失处理），L1 cache 的局部缺失率为 2%。若增加一个 L2 cache，并假定 L2 cache 的访问时间为 5ns，而且其容量足够大到使全局缺失率仅为 0.5%。分析增加 L2 cache 后处理器执行程序的效率为原来的多少倍（精度：小数点后 3 位）？

CPU 时钟周期为 $1/1.2\text{GHz}=0.833\text{ns}$

未增加 L2 时读一条指令平均耗时： $T_1=5/6+100*2\%=2.833\text{ns}$

增加 L2 后： $T_2=5/6\text{ns}+2\%*5\text{ns}+100*0.5\%\text{ns}=1.433\text{ns}$

则效率提高到了原来的 $T_1/T_2=1.977$ 倍

9. 某计算机的主存地址空间为 256MB，按字节编址，指令 Cache 分离，均有 8 个 Cache 行，每个 Cache 行的大小为 64B，数据 Cache 采用直接映射方式，现有两个功能相同的程序 A 和 B，其伪代码如下所示：

程序 A: <pre>int a[256][256]; int sum_array 1() { int i, j, sum=0; for(i=0; i<256; i++) for (j=0; j<256; j++) sum +=a[i][j]; return sum; }</pre>	程序 B: <pre>int a[256][256]; int sum_array 2() { int i, j, sum=0; for(j=0; j<256; j++) for (i=0; i<256; i++) sum +=a[i][j]; return sum; }</pre>
---	---

假定 int 类型数据用 32 位补码表示，程序编译时 i、j、sum 均分配在寄存器中，数组 a 的首地址为 320（十进制）。

- a) 若不考虑用于 Cache 一致维护和替换算法的控制位，则数据 Cache 的总容量为多少（单位：字节）？

- b) 数组元素 $a[0][31]$ 和 $a[1][1]$ 各自所在的主存块对应的 Cache 行号分别是多少 (Cache 行号从 0 开始)?
- c) 程序 A 和 B 的数据访问命中率各是多少 (形式: 小数, 非百分数; 精度: 小数点后 3 位)?
- a) 数据 Cache 有 8 个行, 每个行为 64B, 所以总容量为 $64B \times 8 = 512B$
- b) 内存大小为 256MB, 按字节寻址, 所以地址为 28 位; 每个块大小为 64B, 块内地址为 6 位; Cache 有 8 行, 行号为 3 位; 所以标记位为 $28 - 6 - 3 = 19$ 位。
数组 a 首地址为 320, 每个元素占 4 个字节, 所以 $a[0][31]$ 的地址为: $320 + 4 \times 31 = 444$ (十进制), 即 $0 \cdots 0110111100$ (二进制), 所以行号为 110 (二进制) 即 6。
 $a[1][1]$ 的地址为: $320 + (256 \times 1 + 1) \times 4 = 1348$ (十进制), 即 $0 \cdots 010101000100$ (二进制), 所以行号为 101 (二进制) 即 5。
- c) 数组 a 的大小为 $256 \times 256 \times 4B = 2^{18}B$, 占 $2^{18}B / 64 = 2^{12}$ 个内存块, 按行优先存放。程序 A 逐行访问数组 a, 未命中次数为 2^{12} , 所以命中率为 $(2^{16} - 2^{12}) / 2^{16} = 0.938$ 。程序 B 逐列访问数组 a, 由于数组 a 一行的数据量 $256 \times 4B = 1KB > 64B$, 所以访问第 0 列时每个元素都不命中。由于数组 a 为 256 列, cache 仅有 8 行, 当访问数组后续列时依然不命中。所以命中率为 0.000。

[庄子元, 181830266]

10. 考虑一个单片磁盘, 它有如下参数: 旋转速率是 7200rpm, 一面上的磁道数是 30000, 每道扇区数是 600, 寻道时间是每越过一百个磁道用时 1ms。假定开始时磁头位于磁道 0, 收到一个存取随机磁道上随机扇区的请求。
- a) 平均寻道时间是多少 (精度: 小数点后 2 位, 单位: 秒)?
- b) 平均旋转延迟是多少 (精度: 小数点后 2 位, 单位: 毫秒)?
- c) 一个扇区的传送时间是多少 (精度: 小数点后 4 位, 单位: 毫秒)?
- d) 完成访问请求的总的平均时间是多少 (精度: 小数点后 2 位, 单位: 秒)?

[黄涵倩, 131250016]

- a) 平均寻道时间为越过一半磁道的时间:

$$T_s = \frac{1}{100} * \frac{29999}{2} = 150ms = 0.15s$$

[周骥, 121250222]

- b) 平均旋转延迟为越过一半盘面的时间:

$$\frac{1}{2 * 7200} * 60 = \frac{1}{240} s \approx 4.17ms$$

- c) 由于一个磁道上有 600 个扇区, 所以要存取的数据即一个扇区的数据与一个磁道上的数据的比值为 $1/600$, 则一个扇区的传送时间为:

$$T = \frac{b}{rN} = \frac{60}{7200} * \frac{1}{600} = \frac{1}{72000} s \approx 0.0139ms$$

- d) 完成访问请求的总平均时间为:

$$T_A = T_s + \frac{1}{2r} + \frac{b}{rN} = 0.15 + \frac{1}{240} + \frac{1}{72000} \approx 0.15s$$

11. 假定一个程序重复完成将磁盘上一个 4KB 的数据块读出, 进行相应处理后, 写回到磁盘的另外一个数据区。各数据块内信息在磁盘上连续存放, 并随机地处于磁盘的一个磁道上。磁盘转速为 7200rpm, 平均寻道时间为 10ms, 磁盘最大数据传输率为 320Mbps, 没有其他程序使用磁盘和处理器, 并且磁盘读写操作和磁盘数据的处理时间不重叠。若程序对磁盘数据的处理需要 20000 个时钟周期, 处理器时钟频率为 500MHz, 则:

- a) 该程序完成一次数据块“读出-处理-写回”操作所需要的时间为多少(精度: 小数点后 2 位, 单位: 毫秒)?
b) 每秒钟可以完成多少次这样的数据块操作(精度: 整数)?

a) 平均旋转延迟:

$$\frac{1}{2 * 7200} * 60 = \frac{1}{240} s \approx 4.17ms$$

因为块内信息连续存放, 所以数据传输时间:

$$\frac{4KB}{320Mbps} = \frac{4 * 1024 * 8}{320 * 10^6} s \approx 0.1ms$$

则存取时间, 即平均存取时间:

$$T = 10ms + 4.17ms + 0.1ms = 14.27ms$$

数据块的处理时间:

$$\frac{20000}{500MHz} = 0.04ms$$

因为数据块随机存放在某个磁道上, 所以每个数据块的“读出-处理-写回”操作时间都是相同的, 故完成一次操作时间:

$$14.27 * 2 + 0.04 = 28.58ms$$

b) 每秒中可以完成这样的数据块操作次数:

$$\left\lfloor \frac{1s}{28.58ms} \right\rfloor = 34 \text{ 次}$$

12. 假设有一个磁盘, 每面有 200 个磁道, 盘面总存储容量为 1.6MB, 磁盘旋转一周时间为 25ms, 每道有 4 个区, 每两个区之间有一个间隙, 磁头通过每个间隙需要 1.25ms。请问: 从该磁盘上读取数据时的最大数据传输率是多少(精度: 小数点后 2 位, 单位: Mbps)?

每个磁道的存储容量:

$$\frac{1.6}{200} \approx 67108.9bit$$

每个区容量:

$$\frac{67108.9}{4} \approx 16777.2bit$$

而当仅读取一个区内数据的时候, 转过一个区只需要:

$$\frac{25 - 1.25 * 4}{4} = 5ms$$

所以最大数据传输率:

$$\frac{16777.2bit}{5ms} \approx 3.36Mbps$$

[吴嘉荣, 141250148][王子安, 141250146]

===== 分割线：以下内容不在小程序上提交 =====

13. 一个组关联 Cache 由 64 个行组成，每组 4 行。主存储器包含 4K 个块，每块 128 字，请表示主存地址的格式。

由每块 128 字得到块内地址长 7 位，64 行每组 4 行得一共 16 组，需要 4 位表示，标记需要 $12(4K) - 4(\text{组号}) = 8$ 位

标记	组号	块内地址
8	4	7

14. 一个两路组关联的 Cache 具有 8K 字节的容量，每行 16 字节。64M 字节的主存时字节可寻址的（即以字节为单位进行访问）。请给出主存地址格式。

根据每行 16 个字节，算出块内地址为 4；根据 2^9 行和 2 路组，算出组号为 8 位；根据主存为 64M 和每个块有 16 个字，算出有 2^{22} 个块，从而标记的位数为 $22 - 8 = 14$ 。即：

标记	组号	块内地址
14	8	4

[花霞，121250049]

15. 假设 Cache 有 4K 字，每行 32 字。对十六进制主存地址：111111、666666、BBBBBB，请用十六进制格式表示如下信息：(1) 直接映射 Cache 的地址格式，(2) 全关联映射 Cache 的地址格式，(3) 两路组关联 Cache 的地址格式。（提示：每个映射方式下，需要将标记、块内地址等分开表示。）[刘璟 121250083]

- 1) 共 6 位说明地址长 24，cache 一共有 $4K/32 = 2^7$ 行，即标记 12 行号 7 块内地址 5

标记(12 位)	行号(7 位)	块内地址(5 位)
111	08	11
666	33	06
BBB	5D	1B

- 2) 块号 19，块内地址 5

块号(19 位)	块内地址(5 位)
08888	11
33333	06
5DDDD	1B

- 3) 7 行两组表示，则组号 6。即标记 13，组号 6，块内地址 5

标记(13 位)	组号(6 位)	块内地址(5 位)
0222	08	11
0CCC	33	06
1777	1D	1B

16. 对一个有两级 Cache 的系统，定义： T_{c1} = 第一级 Cache 存取时间； T_{c2} = 第二级 Cache 存取时间； H_1 = 第一级 Cache 命中率； H_2 = 组合的第一/二级 Cache 命中率。请给出读操作时间的表示。（提示：需要假设主存的存取时间）

设主存存取时间为 T_m

$$T_{\text{read}} = T_{c1} + (1 - H_1) * T_{c2} + (1 - H_2) * T_m$$

17. 考虑一个有 N 个磁道的磁盘，磁道编号由 0 到 $N-1$ ，并假定所要求的扇区随机均匀分布在盘上。

- 假设磁头当前位于磁道 t 上，计算越过的磁道数为 j 的概率。
- 假设磁头可能出现在任意磁道上，计算越过的磁道数为 k 的概率。
- 计算越过的平均磁道数的期望：

$$E[x] = \sum_{i=0}^{N-1} (i \times \Pr[x = i])$$

其中， i 为跨越的磁道数， $\Pr[x=i]$ 为跨越的磁道数为 i 的概率。

- 设 $P[j/t]$ 表示位于磁道 t ，寻道长度为 j 的概率，则随机访问任意一个磁道的可能性为 $1/N$ 。

如果 $j = 0$ ， $P[j/t] = 1/N$

如果 $j \neq 0$,

如果 $j \leq N/2$

$$P[j/t] = 1/N, \quad t \leq j-1 \text{ 或 } t \geq N-j$$

$$P[j/t] = 2/N, \quad j-1 < t < N-j$$

注：第一种情况下，磁道接近于磁盘两端，故只有一个相距 j 长度的磁道；第二种情况下则有两种。

如果 $j > N/2$

$$P[j/t] = 1/N, \quad t < N-j \text{ 或 } t > j-1$$

$$P[j/t] = 0, \quad N-j \leq t \leq j-1$$

- 令

$$P[k] = \sum_{i=0}^{N-1} (P[k/i] \times P[i]) = \frac{1}{N} \sum_{i=0}^{N-1} P[k/i]$$

如果 $k = 0$,

$$P[k] = \frac{1}{N}$$

如果 $k \neq 0$ 且 $k \leq N/2$ ，由 a) 结论可知，取值 $1/N$ 的有 $2k$ 个磁道，取值 $2/N$ 的有 $(N-2k)$

个磁道，所以有

$$P[k] = \frac{1}{N} * \left(\frac{1}{N} * 2k + \frac{2}{N} * (N - 2k) \right) = \frac{2(N - k)}{N^2}$$

如果 $k \neq 0$ 且 $k > N/2$ ，由 a) 结论可知，取值 $1/N$ 的有 $2N - 2k$ 个磁道，所以有

$$P[k] = \frac{1}{N} * \left(\frac{1}{N} * (2N - 2k) \right) = \frac{2(N - k)}{N^2}$$

c) 由给出公式结合 b) 结论，得

$$E[k] = \sum_{i=0}^{N-1} (i \times P[i]) = 0 * \frac{1}{N} + \sum_{i=1}^{N-1} \left(i * \frac{2(N - i)}{N^2} \right) = \frac{N^2 - 1}{3N}$$

[罗瑶, 131250177][申彬, 141250106][伍佳艺, 141250150]

18. 为一个磁盘系统定义如下参数：

T_s = 寻道时间，即磁头定位在磁道上的平均时间

r = 磁盘的旋转速度（单位：转/秒）

n = 每个扇区的位数

N = 一个磁道的容量（单位：位）

T_A = 访问一个扇区的时间

请推导 T_A 的表达式。

[黄涵倩, 131250016]

旋转延迟为 $1/2r$ ；数据存取时间为 n/rN ；则可推导出：

$$T_A = T_s + \frac{1}{2r} + \frac{n}{rN}$$

其他贡献者：

[陈乾明, 121250014]