



**汇编与接口 课 程 设 计**

个人实验报告

|  |  |
| --- | --- |
| 学 院 | 计算机学院 |
| 专 业 | 计算机科学技术 |
| 指导老师 | 王娟 |
| 组 长 | 宋尚儒 |
| 组 员 | 陈鸿韬、赵旭 |
| 组长联系方式 | 1120180717@bit.edu.cn |

二O二一年 九月

目 录

[第一章 项目简述 1](#_Toc84763412)

[第二章 设计目的 1](#_Toc84763413)

[第三章 设计环境 1](#_Toc84763414)

[第四章 设计与实现 1](#_Toc84763415)

[第五章 测试 3](#_Toc84763416)

[第六章 问题及解决方法 4](#_Toc84763417)

[第七章 心得体会及总结 4](#_Toc84763418)

[第八章 参考文献有价值的资源推荐 4](#_Toc84763419)

# 项目简述

为自己设计的单周期CPU编写MIPS汇编代码，覆盖设计的MIPS指令子集，测试完备，结果正确。

# 设计目的

为自己设计的单周期CPU写至少一个测试程序（MIPS汇编程序），记录运行结果，并将汇编转换成机器码

# 设计环境

|  |  |
| --- | --- |
| 操作系统 | Windows10 |
| 编程语言 | Verilog HDL |
| EDA工具 | Vivado2019.2 |
| 汇编语言 | MIPS |
| 汇编程序编辑器 | mars4\_5 |

请标注版本号

# 设计与实现

设计以下程序，确保覆盖ADDI、ADD、LUI、ADDIU、ADDU、SW、LW、BEQ、J等9条MIPS指令

1. .org 0x0
2. .set noat
3. .set noreorder
4. .set nomacro
5. .global \_start
7. \_start:
8. addi $t1, $t1, -100
9. addiu $t2, $t2, 100
10. add $t3, $t1, $t1
11. addu $t4, $t2, $t2
12. lui $t5, 0xbfc1
13. sw $t4, ($t5)
14. lw $t6, ($t5)
15. beq $t4, $t6, loop
16. addi $t1, $t1, 100
17. loop:
18. addi $t2, $t2, 1
19. j loop
20. addi $t1, $t1, 100

该程序执行后，验证方式如下

1. 前5条ADDI、ADDIU、ADD、ADDU、LUI等五条指令将分别修改$t1、$t2、$t3、$t4、$t5寄存器
2. SW和LW的执行结果正确性将通过$t6寄存器与$t4寄存器值是否相同反应
3. BEQ若设计正确，则将跳过(addi $t1, $t1, 100)这一指令；
4. JMP若设计正确，则$t2寄存器的值将会持续递增1，$t1寄存器则不会有变化

最终生成的机器码coe文件内容参考如下

1. memory\_initialization\_radix=16;
2. memory\_initialization\_vector=
3. 2129ff9c,
4. 254a0064,
5. 01295820,
6. 014a6021,
7. 3c0dbfc1,
8. adac0000,
9. 8dae0000,
10. 118e0001,
11. 21290064,
12. 214a0001,
13. 08000009,
14. 21290064;

# 测试

首先在MARS中进行验证，需要注意的是，由于数据地址空间起始地址不同，所以对于sw和lw涉及的地址在MARS验证和仿真验证中被设置为不同的值。

1. 如下图所示，在执行完成前五条指令后，$t1-$t5各寄存器对应的指令计算结果正确

图形用户界面, 应用程序

描述已自动生成

1. 如下图所示，$t4和$t6寄存器值相同

图形用户界面, 应用程序

描述已自动生成

1. 如下图所示，$t1值未改变，说明跳过了(addi $t1, $t1, 100)

图形用户界面, 应用程序

描述已自动生成

1. 如下图所示，循环执行两条指令，$t2递增1，$t1不变，与预期相符

图形用户界面, 应用程序

描述已自动生成

在转换为机器码coe文件并写入单周期CPU的IP核后，进行仿真测试，由于指令仅修改$t1-$t6以及$pc寄存器，所以仅需要观察这些寄存器的值即可，对应的信号为regfile的regs[9]-regs[14]和pc的pc\_val，仿真结果如下图所示：

图形用户界面

描述已自动生成

可以看到，pc寄存器结果正确反映了顺序执行、beq跳转、jmp跳转的执行结果；在完成前5个指令（开始执行后的五个周期）后，$t1-$t5寄存器对应值和修改时间也与MARS模拟相同；对比$t4和$t6寄存器值最终相同，说明sw和lw指令执行正确；$t2寄存器最后陷入循环自增，且$t1没有变化，说明jmp指令正确。

综上所述，设计的测试程序完整验证了单周期CPU的MIPS指令子集，测试结果正确，单周期CPU设计无误。

# 问题及解决方法

1. 问题：编写的汇编程序难以直观验证单个指令正确性。

解决：使得设计的汇编程序的算术指令与寄存器一一对应，对于算术指令的验证只需与单个寄存器比较即可；使得lw和sw指令与内存中同一地址相关联，只需比较存取前后值是否相同即可；使得跳转指令在执行成功的情况下不会修改某一寄存器值。

# 心得体会及总结

之前在编译原理的课程中初步学习了MIPS架构并设计了相关编译器，这次设计了用于测试单周期CPU的MIPS汇编程序相对简单，但也进一步加深了对MIPS汇编指令的理解与掌握，以及对机器码的理解。

# 参考文献有价值的资源推荐

无