# Kiến trúc máy tính

## Số học máy tính

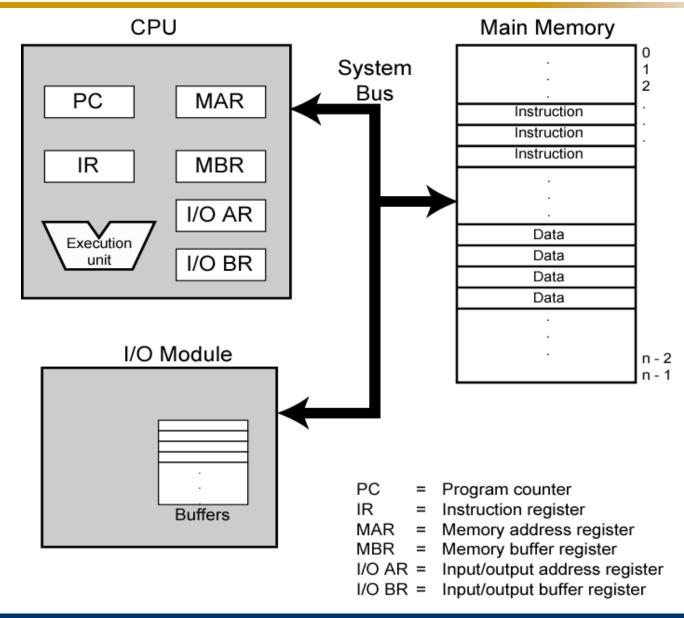
### **NGUYỄN Ngọc Hoá**

Bộ môn Hệ thống thông tin, Khoa CNTT Trường Đại học Công nghệ, Đại học Quốc gia Hà Nội

# Nội dung

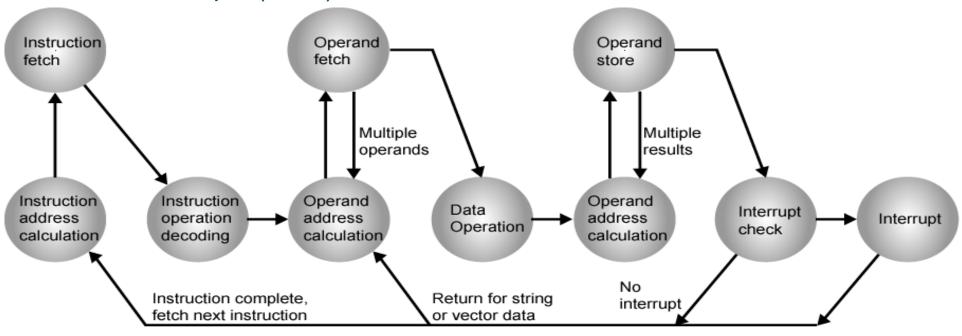
- Tổng quan về CPU
- Biểu diễn thông tin số
  - Khái niệm thông tin số
  - Biểu diễn ký tự
  - Biểu diễn số nguyên
  - Biểu diễn số thực
- Logic số
  - Mạch kết hợp
  - Bộ số học và logic
  - Mạch tuần tự

# Kiến trúc tổng quan



## Chức năng máy tính

- Thực thi chương trình, đã được xây dựng thông qua tập các lệnh của CPU, lưu trong bộ nhớ
- Các bước chính khi thực thi chương trình trong CPU
  - Tải lệnh từ bộ nhớ (fetch)
  - Thực thi lệnh (execute)
  - Lưu kết quả (store)



# Khái niệm thông tin

- Thông tin số: tri thức về một trạng thái trong số một số hữu hạn các trạng thái có thể có
- Lượng tử thông tin:
  - 1 bit là đại lượng thông tin gắn với tri thức của một trạng thái trong số hai.
    - 1 bit thông tin : được biểu diễn bởi số nhị phân 0,1
    - N bits → 2<sup>n</sup> trạng thái khác nhau

  - Độ lớn thông tin mà máy tính có thể thao tác: 8, 16, 32, 64 bits

### Mã hoá

$$I = \{i_1, \ldots, i_m\}$$

$$A = \{a_1, ..., a_n\}$$

- a<sub>i</sub>: ký tự của A
- $\mathbf{a}_1 \mathbf{a}_3 \mathbf{a}_4 \mathbf{a}_8$ : từ của A
- |A| : cơ số mã hoá

Tập các thông tin Bộ ký tự

→ Mã hoá I : gán mỗi phần tử của I với một từ của A

# Đặc điểm

- Dư thừa: 1 phần tử được gán với nhiều từ (mã)
  - Dư thừa: Số điện thoại cố định
  - Không dư thừa: Số chứng minh thư
- Độ dài:
  - Thay đổi: tín hiệu morse
  - Cố định: số điện thoại di động
- Với bộ mã độ dài cố định n, cơ số mã hoá b:
  - Có thể biểu diễn được b<sup>n</sup> phần tử và
  - Có b<sup>n</sup>! cách mã hoá khác nhau

# Một vài bộ mã

#### Biểu diễn số:

- Cần phân biệt số và cách thể hiện số.
- Thể hiện một số là một cách mã hoá
- Với cơ số b, ta có

$$a_n a_{n-1} \dots a_1 a_0 = \sum_{i=0}^{n} a_i \times b^i$$

- Mã nhị phân: A = {0,1}
  - $\blacksquare$  VD: 7 = (111)<sub>2</sub>
- $\square$  Mã hexa: A = {0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F}
- Mã DCB (Decimal Coded Binary): Mỗi chữ số được mã hoá nhị phân bằng 4 bits:

0:0000 10:0001 0000

1:0001 25:0010 0101

2:0010 ...

. . .

# Chuyển cơ số

#### ■ Từ cơ số b về 10

- $a_n a_{n-1} ... a_1 a_0$  với cơ số b (ký hiệu  $a_n a_{n-1} ... a_1 a_{0b}$ ):  $a_n \times b^n + a_{n-1} \times b^{n-1} + ... + a_1 \times b + a_0$
- Phần phân:

$$a_1 \times b^{-1} + a_2 \times b^{-2} + \dots + a_n \times b^{-n}$$

#### Từ cơ số 10 về cơ số b

A là số nguyên:

$$A_{10} = a_n \times b^n + a_{n-1} \times b^{n-1} + \dots + a_1 \times b + a_0$$
  
=  $((\dots (a_n \times b + a_{n-1}) \times b + \dots) \times b + a_1) \times b + a_0$ 

với a<sub>0</sub> là phần dư của phép chia của A với cơ số b

A là phần phân

$$A_{10} = a_1 \times b^{-1} + a_2 \times b^{-2} + \dots + a_n \times b^{-n}$$
  
=  $(a_1 + (a_2 + (\dots + (a_{n-1} + a_n \times b^{-1})b^{-1} \dots)b^{-1})b^{-1}$ 

với a₁ là phần nguyên của phép nhân A với b

# Nguyên lý chuyên

### Phần nguyên:

- Chia liên tiếp với cơ số
- Sử dụng phần dư

$$25_{10}/2 = 12_{10} dw 1$$
 $12_{10}/2 = 6_{10} dw 0$ 
 $6_{10}/2 = 3_{10} dw 0$ 
 $3_{10}/2 = 1_{10} dw 1$ 
 $1_{10}/2 = 0_{10} dw 1$ 
**Vậy**
 $25_{10} = 11001_2$ 

### Phần phân:

- Sử dụng phần nguyên

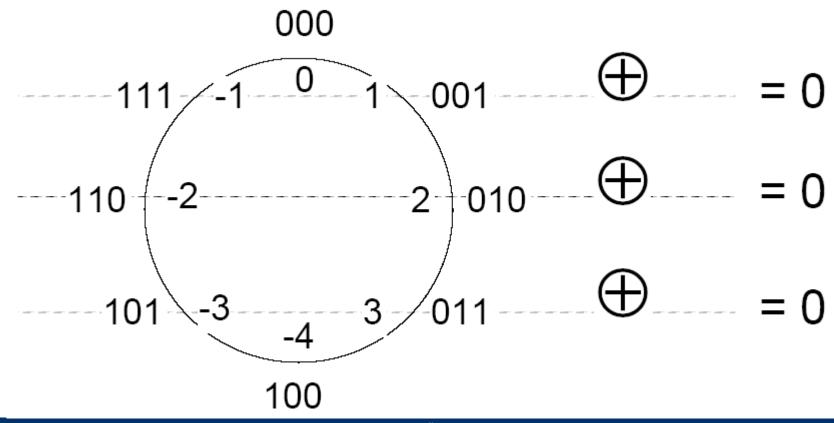
Nhân liên tiếp với cơ số Sử dụng phần nguyên 1 
$$0,78125_{10} \times 2 = 1,5625_{10}$$
 phần nguyên 1  $0,5625_{10} \times 2 = 1,125_{10}$  phần nguyên 1  $0,125_{10} \times 2 = 0,25_{10}$  phần nguyên 0  $0,25_{10} \times 2 = 0,5_{10}$  phần nguyên 0  $0,5_{10} \times 2 = 1_{10}$  phần nguyên 1 **Vậy**  $0,78125_{10} = 0,11001_2$ 

# Biểu diễn ký tự

- ASCII (American Standard Code for Information Interchange): sử dụng 1 byte để mã hoá ký tự
  - AINSI: 7 bits
    - A: 41<sub>H</sub>
    - 9: 39<sub>H</sub>
  - □ ISO-8859: 8 bits để biểu diễn những ký tự có dấu (Ê : CA<sub>H</sub>)
- Unicode:
  - Biểu diễn 1 ký tự thông qua 2 bytes
  - Được sử dụng để biểu diễn những ký tự không phải latin
  - □ ~ UCS (ISO 10646)

# Biểu diễn số nguyên

- Số tự nhiên: sử dụng cơ số 2 để biểu diễn
  - Với n bits, ta có thể biểu diễn được những số tự nhiên N trong khoảng [0, 2<sup>n</sup>-1]
- Số nguyên:



# Biểu diễn số nguyên

#### Dấu và giá trị tuyệt đối : với n bits

- Dấu: bit phải nhất (0 : dương, 1 : âm)
- □ Giá trị tuyệt đối: n − 1 bits
- □ Khoảng giá trị biểu diễn: [-2<sup>n-1</sup> + 1, 2<sup>n-1</sup> 1]

#### Bù 1: với n bits

- Đảo bit của giá trị tuyệt đối
- $|x| + (-|x|) = 2^n 1$
- □ Khoảng giá trị biểu diễn: [-2<sup>n-1</sup> + 1,2<sup>n-1</sup> 1]

#### Bù 2: với n bits

- Bù 1 + 1
- $|x| + (-|x|) = 2^n$
- □ Khoảng giá trị biểu diễn: [-2<sup>n-1</sup>,2<sup>n-1</sup> 1]

```
Với 3 bits: [-3,3]
000
001
010
γρί 3 bits: [-3,3]
988
961 3 bitst [-4,3]
866
          全
和
2
3
1
4
188
          <u>-9</u>
184
110
          -2
111
          -1
```

# Biểu diễn số nguyên

#### Dư: với n bits

- Thêm giá trị dư
- □ Thường dư được lấy = 2<sup>n-1</sup>, và -|x| =
   2<sup>n-1</sup> |x|
- □ Khoảng giá trị biểu diễn: [-2<sup>n-1</sup>,2<sup>n-1</sup> 1]
- x < 0 có thể biểu diễn được nếu x ≥ giá</li>
   trị dư

```
Với 3 bits, dư 2<sup>2</sup>=4: [-4,3]

000 -4

001 -3

010 -2

011 -1

100 0

101 1

110 2

111 3
```

# Biểu diễn số thực

- Một số thức ±m × be được biểu diễn bởi:
  - Dấu ±
  - Phần định trị m
  - □ Phần mũ e
  - Cơ sở b
- > có vô số cách biểu diễn có thể có với một số thực
- Chuẩn hoá: chỉ dùng một chữ số khác 0 trước dấu phẩy
- Khó khăn:
  - □ Giới hạn số chữ số mà máy tính có thể xử lý được → làm tròn
  - Tiêu chuẩn chính xác (cách làm tròn), xử lý số quá lớn/quá nhỏ
  - VD: IEEE 754 xuất hiện 1977 nhưng đến 1985 mới được công nhận

## Chuẩn IEEE754

#### Chuẩn đơn:

$$e = E_{10} - 127$$

 $e \in [-127, 128]$ 

#### Chuẩn kép:

$$=$$
 e = E<sub>10</sub> - 1023

 $e \in [-1023, 1024]$ 

1	8	23
S	E (mũ)	f (định trị)

1	11	52	
S	E (mũ)	f (định trị)	

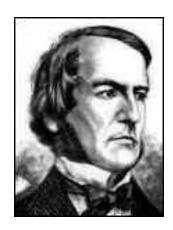
#### Giá trị biểu diễn

	е	f	Giá trị
Chuẩn	e <sub>min</sub> < e < e <sub>max</sub>	f	(-1) <sup>s</sup> × 1,f × 2 <sup>e</sup>
Không chuẩn	e = e <sub>min</sub>	≠0	$(-1)^s \times 0, f \times 2^e$
Zero	e = e <sub>min</sub>	0	(-1) <sup>s</sup> × 0
Vô cùng	e = e <sub>max</sub>	0	(-1) <sup>s</sup> × ∞
NaN	$e = e_{max}$	<b>≠0</b>	NaN

http://en.wikipedia.org/wiki/IEEE\_floating-point\_standard

## Đại số Boole

- Đề xuất bởi Georges Boole (1815-1864) với :
  - Một tập E
  - Hai phần tử đặc biệt của E : 0 và 1
  - Hai phép toán nhị nguyên trên E : + và .
  - Một phép toán đơn nguyên trên E : -



■ Tiên đề : cho a,b ∈ E

□ Kết hợp: 
$$(a+b)+c = a+(b+c)$$
  $(ab)c = a(bc)$ 

$$a+\bar{a}=1$$
  $a\bar{a}=0$ 

## Đại số Boole

#### • Định lý:

- □ Dư thừa: a+a = a aa = a
- □ Phần tử hấp thụ: a+1 = 1
   a0 = 0
- □ De Morgan:  $\overline{a + b} = \overline{a.b}$   $\overline{ab} = \overline{a} + \overline{b}$

#### Chứng minh:

- $\Box$  aa = aa + 0 = aa + aā = a(a + ā) = a1 = a
- □ a+a = (a+a)(a+a) = (aa+aa)+(aa+aa) = aa + aa → a+a = a
- $a + 1 = a + a + \bar{a} = a + \bar{a} = 1$
- □ a0 = aaā = aā = 0
- a+ab = a(1+b) = a1 = 1
- a(a+b) = aa + ab = a + ab = a

# Đại số Boole tối thiểu

- E = {0,1} và ta có:
  - □ 1: "đúng"
  - □ 0: "sai"
  - □ + : "hoặc" (hợp)
  - □ .: "và" (giao)
  - □ -: "Not" (phủ định)
- Bảng chân lý: miêu tả một phép toán logic

a	ā		а	b	a+b
0	1	•	0	0	0
1	0		0	1	1
	•		1	0	1
			1	1	1

a	b	ab
0	0	0
0	1	0
1	0	0
1	1	1

a	b	a⊕b
0	0	0
0	1	1
1	0	1
1	1	0

### Hàm boolean

- Hàm nhị phân của các biến nhị phân : {0,1}<sup>n</sup> → {0,1}
- Thể hiện:
  - Bảng chân lý
  - Biểu thức boolean
- Chuyển từ bảng chân lý sang biểu thức logic
  - □ Tổng nhân:

$$F(a,b,c) = \overline{abc} + a\overline{bc} + ab\overline{c}$$

Nhân tổng:

$$F(a,b,c) = (a+b+c)(a+b+c)$$
$$(a+\bar{b}+c)(\bar{a}+b+c)(\bar{a}+\bar{b}+\bar{c})$$

а	b	С	F(a,b,c)
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

## Đơn giản hóa biểu thức boolean

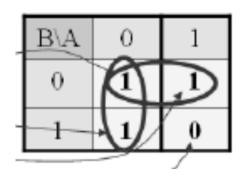
Sử dụng các tiên đề và định lý trong đại số Bool

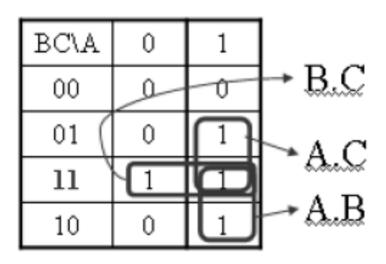
Ví dụ: 
$$Z = \overline{ABC} + A\overline{BC} + AB\overline{C} + ABC$$
  

$$= (\overline{ABC} + ABC) + (A\overline{BC} + ABC) + (AB\overline{C} + ABC)$$

$$= BC + AC + AB$$

- Yếu điểm: Khó có thể khẳng định biểu thức cuối cùng là tối ưu nhất hay chưa
- Sử dụng bảng Karnaugh:



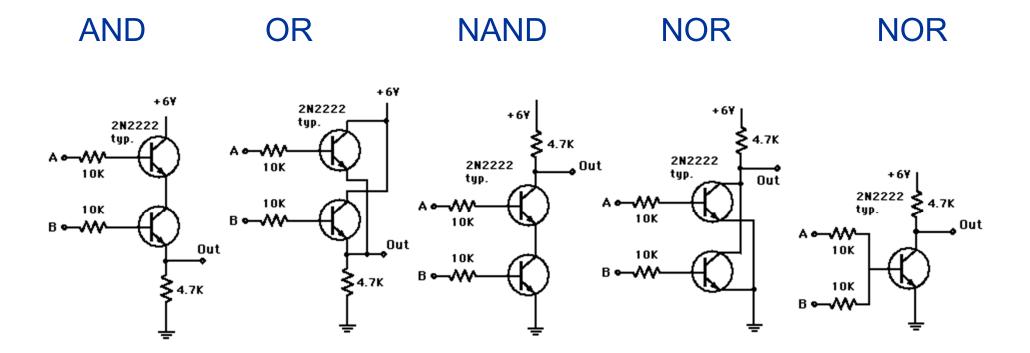


## Mach logic

- Những phép toán trong đại số Boole được thực hiện thông qua các mạch logics cơ bản, được gọi là các cổng logics
- Cổng logics cơ bản

NOT
AND
OR
NAND
NOR
XOR

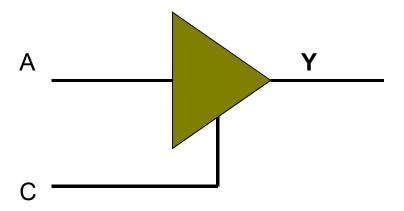
### **Transistor Gates**



# Mạch logic

Cổng 3 trạng thái

С	A	Y
1	0	0
1	1	1
0	X	Treo



## Mach logic

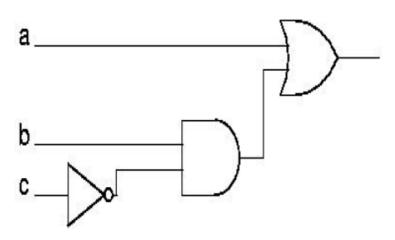
#### NAND và NOR

- Đầy đủ: cho phép xây dựng được bất kỳ hàm boolean
- Dễ sản xuất
- → Là thành phần cơ bản của hầu hết các mạch in trong các máy tính hiện nay

#### Biểu thức boolean:

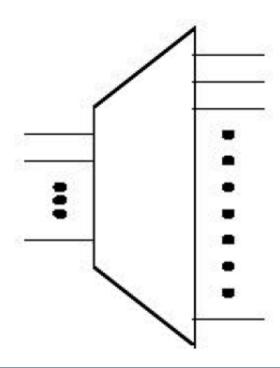
- Có thể được thực hiện thông qua các cổng logic cơ bản
- □ Ví dụ: \_

$$a+bc$$



# Mạch logic tổ hợp

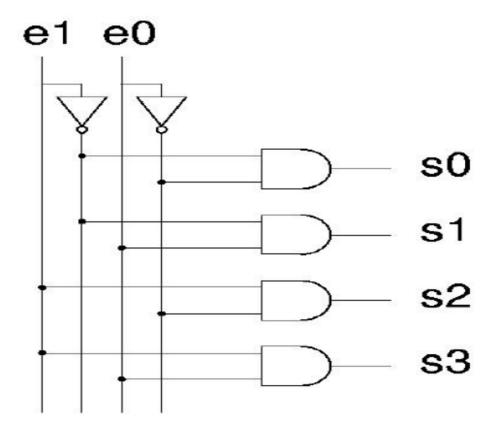
- Mạch có đầu ra biểu diễn biểu thức logic của các biến đầu vào
- Bộ giải mã :
  - cho phép gửi tín hiệu đến một đường ra chọn trước
  - □ n đường vào, 2<sup>n</sup> đường ra



# Mạch logic tổ hợp...

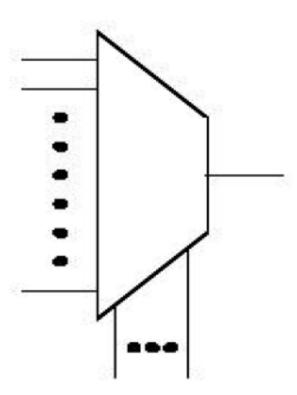
Ví dụ: bộ giải mã n=2

$e_1$	$e_0$	$s_0$	$s_1$	$s_2$	$s_3$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0 0 1 0	1



# Mạch logic tổ hợp...

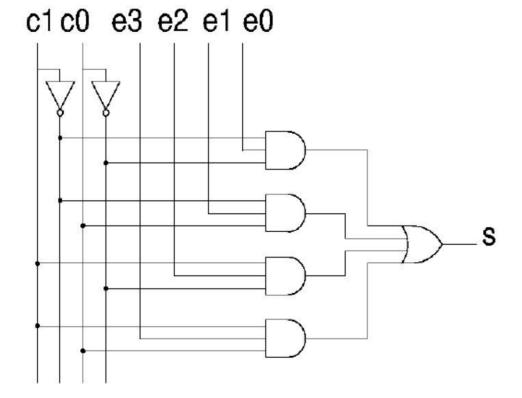
- Bộ dồn kênh: chọn một từ nhiều đầu vào
  - □ 2<sup>n</sup> đầu vào
  - n đường chọn
  - □ 1 đầu ra



# Mạch logic tổ hợp...

■ VD: n=2

$e_3$	$e_2$	$e_1$	$e_0$	$c_1$	$c_0$	s
_	_	_	$\boldsymbol{x}$	0	0	x
_	_	x	_	0	1	x
_	x	_	_	1	0	x
x	_	_	x - -	1	1	x



# **ALU (Arithmetic & Logic Unit)**

Bộ bán cộng 1-bit:

$$\Box$$
 S = x  $\oplus$  y

Bộ cộng 1-bit đầy đủ:

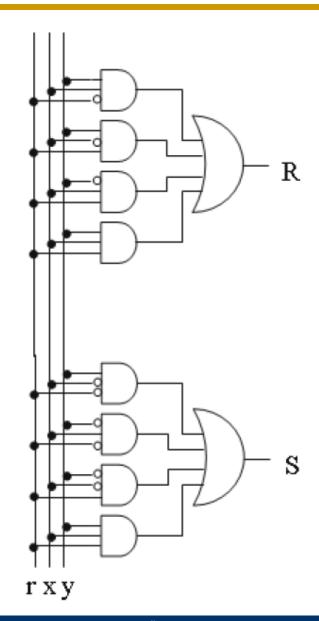
$$\Box$$
 S = x  $\oplus$  y  $\oplus$  R<sub>in</sub>

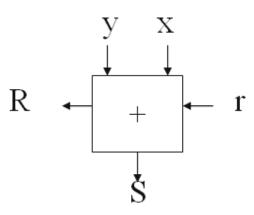
$$R_{out} = xy + R_{in}(x + y)$$

X	у	S	R
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

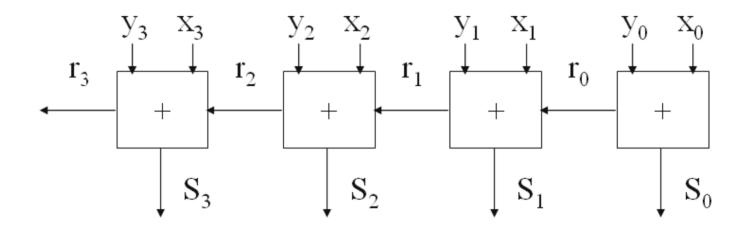
R <sub>in</sub>	X	у	S	R <sub>out</sub>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

# Bộ cộng 1-bit đầy đủ



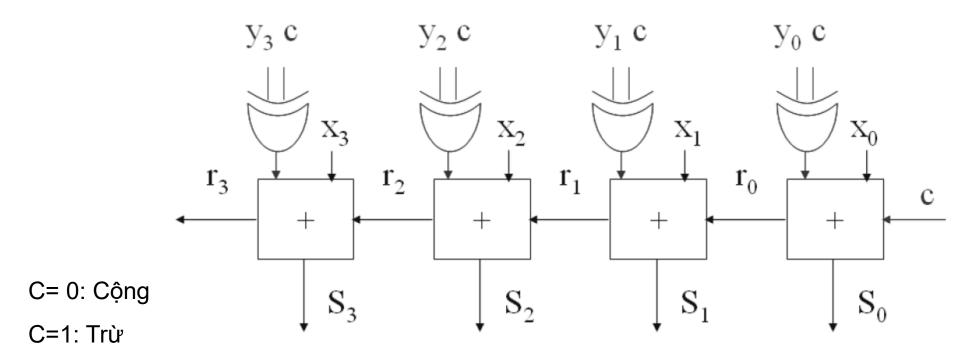


Bộ cộng n-bits: ghép nối n bộ cộng đầy đủ 1-bit



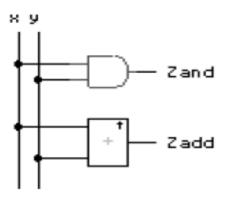
Bộ trừ n-bits: sử dụng bộ cộng n-bits

$$x - y = x + \tilde{y} + 1$$



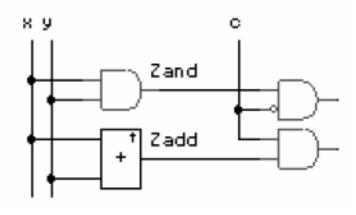
ALU: 3 phần tử cơ bản: ADD, AND và NOT

ALU 1-bit:

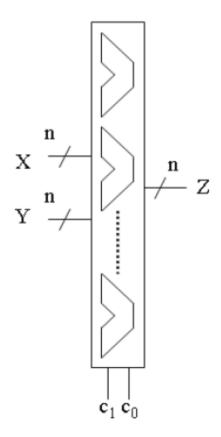


Lựa chọn 1 đầu ra cho ALU 1-bit

С	$Z_{AND}$	$Z_{ADD}$	Z
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1



ALU n-bits: kết hợp n ALU 1-bit



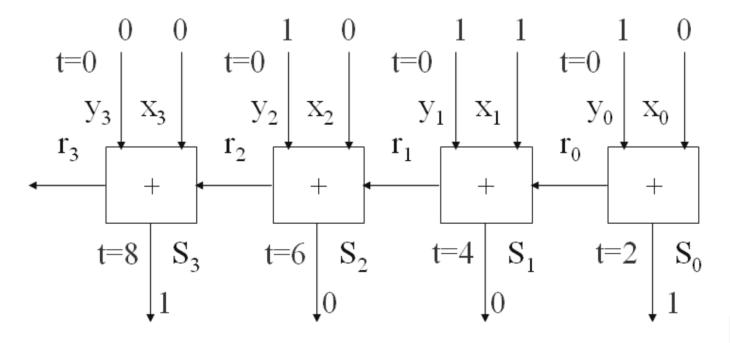
# Mạch tuần tự

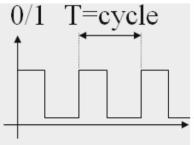
- Mạch kết hợp:
  - Không thể hiện được khái niệm thời gian
  - Không thể hiện được khái niệm nhớ
- Mạch tuần tự: đầu ra phụ thuộc
  - Trạng thái của các biến vào
  - Trạng thái trước đó của một vài đầu ra
- Mạch tuần tự bao gồm:
  - Đầu vào I
  - Đầu ra O
  - Trạng thái trong S

và được định nghĩa bởi hàm O = f(I,S) xác định đầu ra mới S' = g(I,S) chỉ trạng thái mới

# Ràng buộc về thời gian

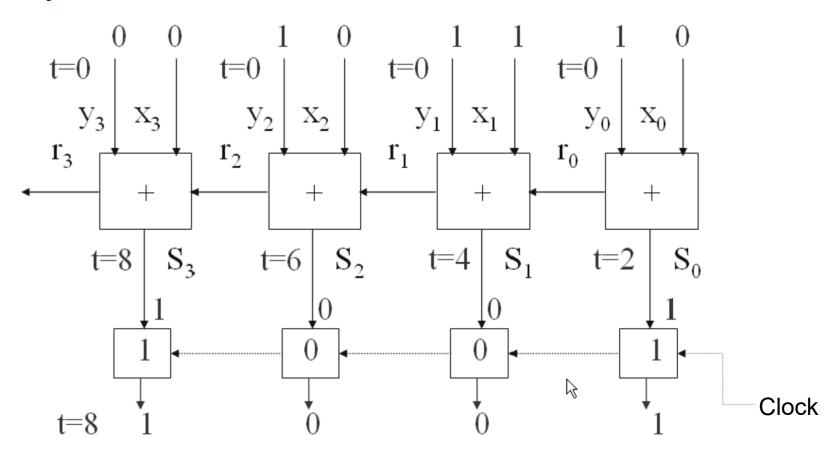
Cần phải ước lượng thời gian chuyển đổi qua mỗi thành phần và cấm truyền kết quả cho thành phần kế tiếp khi tính toán chưa xong → rào chắn = xung đồng hồ





# Ràng buộc về thời gian...

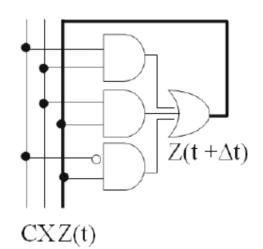
 Tác vụ một thành phần phải được hoàn thành trong một chu kỳ



# Khái niệm nhớ

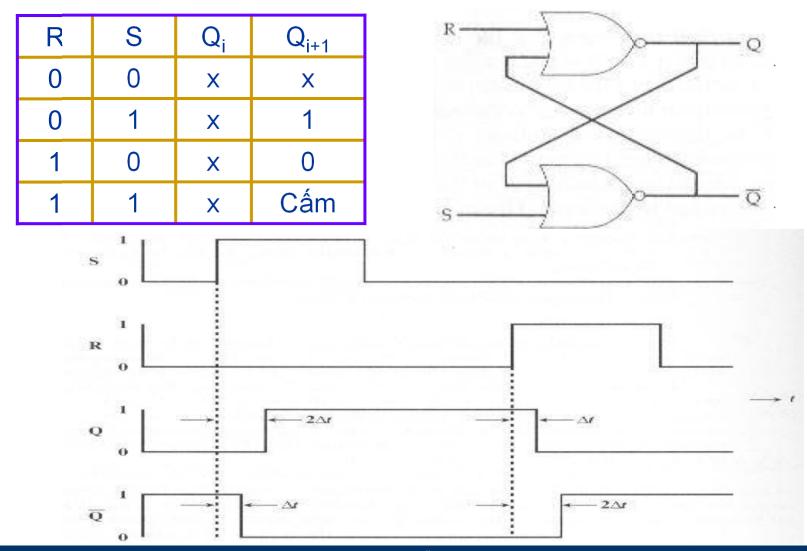
- Tác vụ một thành phần có thể kéo dài tối đa 1 cycle => phải
   lưu lại giá trị đầu vào trong 1 cycle
- Đầu ra của 1 thành phần là đầu vào của thành phần kế tiếp
   cần phải lưu lại giá trị đầu ra
- → Khi xung clock c=1: mở rào chắn(barrier), cho qua đầu ra Z thông tin hiện có ở đầu vào X
- → Khi c=0: đóng rào chắn, cung cấp đầu ra thông tin trước đó

C(t)	X(t)	Z(t)	$Z(t+\partial t)$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

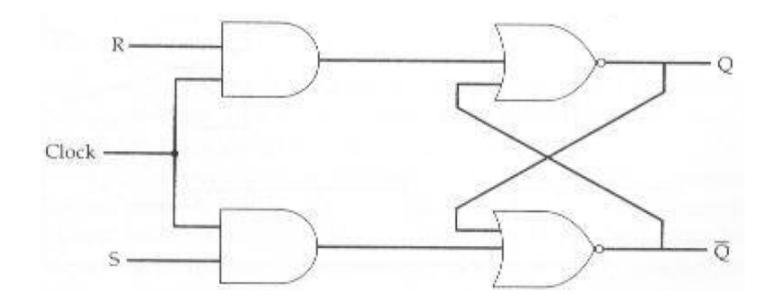


# Mạch tuần tự: Mạch lật

Latch SR: 2 tín hiệu điều khiển S (Set) và R (Reset)



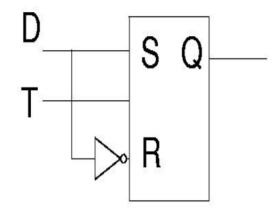
# Mạch lật theo xung đồng hồ



# Mạch lật...

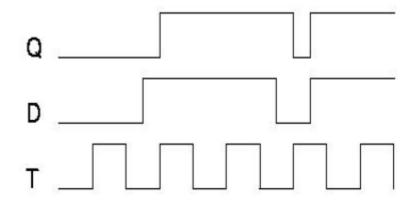
Latch D: Sử dụng 1 tín hiệu điều khiển D (delay)

D	Q
0	=D=0
1	=D=1



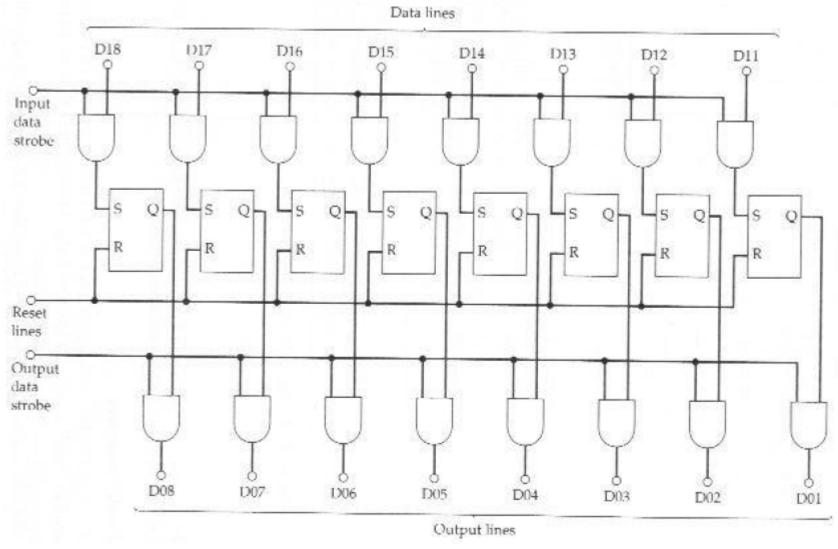
Latch D hoạt động theo xung nhịp đồng hồ

С	D	SR	$Q_{i+1}$
0	0	0 1	$Q_{i}$
0	1	10	$Q_{i}$
1	0	0 1	0
1	1	10	1



# Mạch tuần tự

Thanh ghi: lưu một từ nhớ



### Tham khảo thêm

- Tràn overflow
- Làm tròn roundness
- Parity bit
- Mạch nhân
- Mạch chia

# Tổng kết

- Biểu diễn thông tin số: ký tự, số nguyên (dấu, bù-1, bù-2, dư), số thực (IEEE-754 đơn, kép)
- Đại số Bool và phổ ứng dụng trong việc thiết kế các mạch logic số tổ hợp và tuần tự
  - Tối ưu hoá biểu thức logic (sử dụng tiên đề/định lý, sử dụng bảng karnaugh)
  - Mạch logic tổ hợp điển hình: bộ giải mã, bộ dồn kênh, bộ cộng 1bit/n-bit, ALU 1-bit/n-bit.
  - Mạch tuần tự: mạch lật RS, latch D, register, ...

# Bài tập

Biểu diễn -68<sub>10</sub> dưới dạng:

0100 0100

- Chuẩn bù 1 với 8 bits
  - **1011 1011**
- Chuẩn bù 2 với 8 bits
  - **1011 1100**
- Chuẩn IEEE754 đơn:  $-68_{10} = -1000100_2 = -10001_2 \times 26$ 
  - $\Box$  E = 6 + 127 = 133 = 1000 0101