

Electrònica

Pràctica 3: Mosfet

Blai Ras i Albert Morales

1r Torn, 10:00 – 12:00

1. Introducció

En aquesta tercera pràctica entrem dins del món dels transistors, concretament, veurem una de les seves utilitats: el seu comportament com a portes lògiques. Aquest estudi, el farem mitjançant la construcció de diferents circuits els quals analitzarem i en coneixerem la porta que representen.

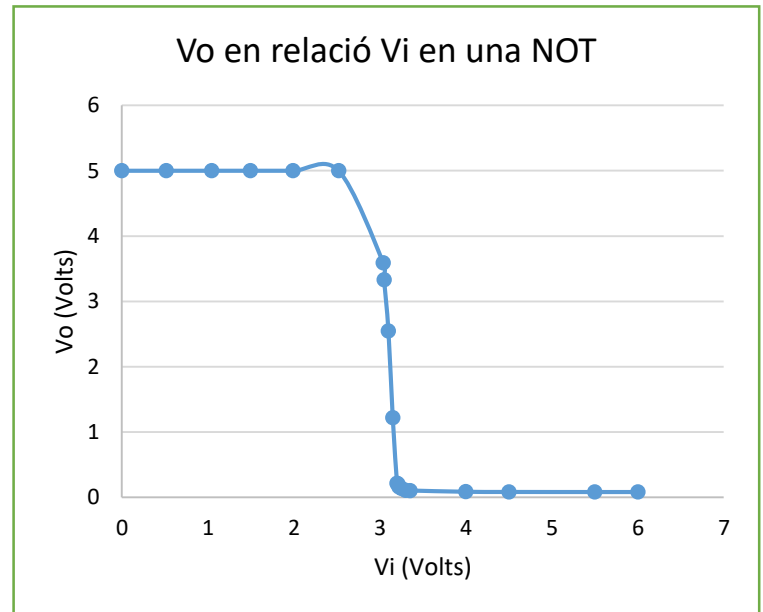
2. Material

- *Protoboard*
- Cables
- Font de tensió contínua
- Multímetre
- Transistors NMOS model IRF510.
- Dues resistències, de 1 k Ω i 2 de 200 Ω
- LED

3. Exercicis

- Porta inversora NOT
 - **Comportament elèctric de la porta NOT**
 - Realitzeu una taula (Taula 1) amb els valors de tensió d'entrada V_i i de sortida V_o , i realitzeu un gràfic de la tensió de sortida V_o en funció de la tensió d'entrada V_i .

$V_i = V_s$ (V)	$V_o = V_d$ (V)
0	5
0,514	5
1,045	5
1,496	5
1,99	5
2,52	5
3,04	3,59
3,05	3,33
3,1	2,55
3,15	1,223
3,2	0,216
3,21	0,206
3,22	0,163
3,25	0,1403
3,3	0,1226
3,35	0,1111
3,4	0,1061
4	0,0876
4,5	0,0844
5,5	0,0838
6	0,0831



- Doneu una estimació del valor de $V_{G,lsat}$ (valor pel qual comença a conduir el canal del dispositiu MOSFET).

Tal i com veiem al circuit, en aquest MOSFET V_g és igual a V_i . En la nostra taula, podem veure que el canvi brusc es produeix al voltant de 2.52 i 3.04 Volts. Al laboratori, hauríem d'haver fet una aproximació més exacte entre aquests dos valors per aproximar V_g millor.

- **Corrent consumit en una porta NMOS-estàtica**
 - Realitzeu una taula de la intensitat pels diferents valor de V_i e indiqueu l'expressió que heu utilitzat per calcular la intensitat.

La intensitat compleix el següent:

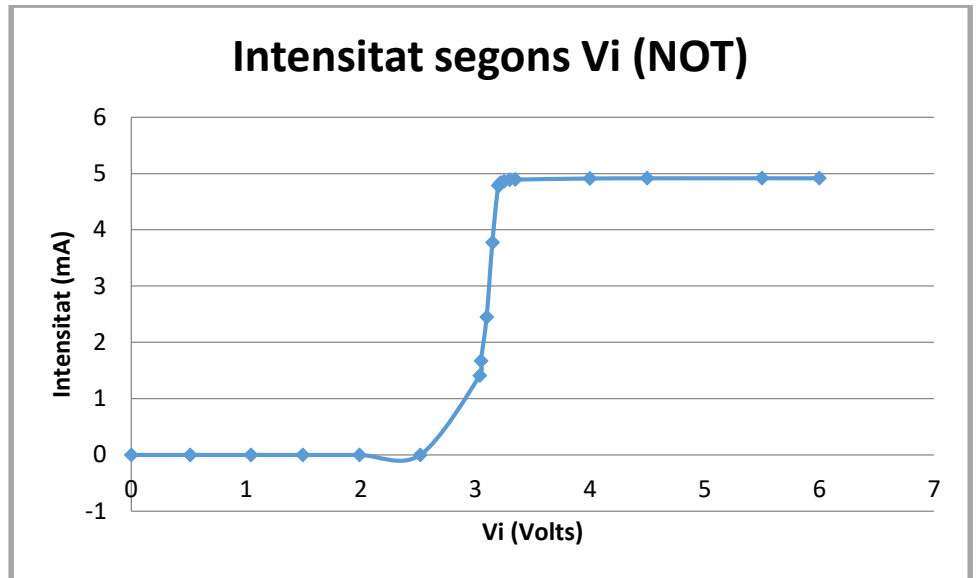
$$V_{dd} - V_o - I \cdot R = 0$$

$$I = \frac{V_{dd} - V_o}{R}$$

Amb els valors de $V_{dd} = 5 \text{ V}$ i una R de $1 \text{ K}\Omega$, en surt la següent taula:

$V_i \text{ (V)}$	$I \text{ (mA)}$
0	0
0.514	0
1.045	0
1.496	0
1.99	0
2.52	0
3.04	1.41
3.05	1.67
3.1	2.45
3.15	3.777
3.2	4.784
3.21	4.794
3.22	4.837
3.25	4.86
3.3	4.889
3.35	4.894
4	4.913
4.5	4.916
5.5	4.917
6	4.917

■ Realitzeu una representació gràfica del corrent consumit en funció de la tensió V_i .



- Quina és la interpretació que doneu a la variació de I en funció de V_i considerant el MOSFET com a un interruptor?

Quan V_i és zero o propera a zeros, considerem que no hi circula intensitat. En canvi, quan la V_i passa “a saturació”, és a dir, al voltant de 2.52 i 3.04 Volts, la intensitat canvia bruscament i agafa valors màxims. Això té una clara interpretació com a interruptor, ja que ràpidament passem de zero (apagat) a “1”, en el sentit de intensitat màxima (encès).

- Escriuiu les expressions matemàtiques que descriuen l'estat de conducció d'un MOSFET. Mitjançant aquestes expressions, i fent servir les dades de la Taula 1, indiqueu l'interval de tensió V_i aplicada que correspon a cada estat possible del transistor (tall, saturació o tríode).

En un MOSFET es compleixen matemàticament les següents condicions:

$$\text{Tall: } V_{gs} < V_T$$

$$\text{Tríode: } V_{ds} < V_{gs} - V_T$$

$$\text{Saturació: } V_{ds} > V_{gs} - V_T$$

Llavors, com que sabem que la V_i ha d'estar 2,52 i 3,04 Volts, prenem per exemple una V_i de 2,65 Volts. Fins que V_i no és 2,65 Volts, la intensitat és zero, i sabem que si I_d és zero, el transistor està en tall. Per tant, V_t és 2,65 Volts.

Saturació, en conseqüència, estarà entre aquest valor de tall, 2.65, i fins que la intensitat “s’estabilitza”, és a dir, fins aproximadament 3,15 Volts, tal i com podem veure a la taula.

Tríode finalment estarà doncs a partir aproximadament de 3,15 Volts.

○ **Potència consumida en una porta NMOS-estàtica**

- Realitzeu una taula amb les variables V_i , V_o , I , P_R (potència consumida a la resistència) i P_D (potència dissipada al dispositiu NMOS).

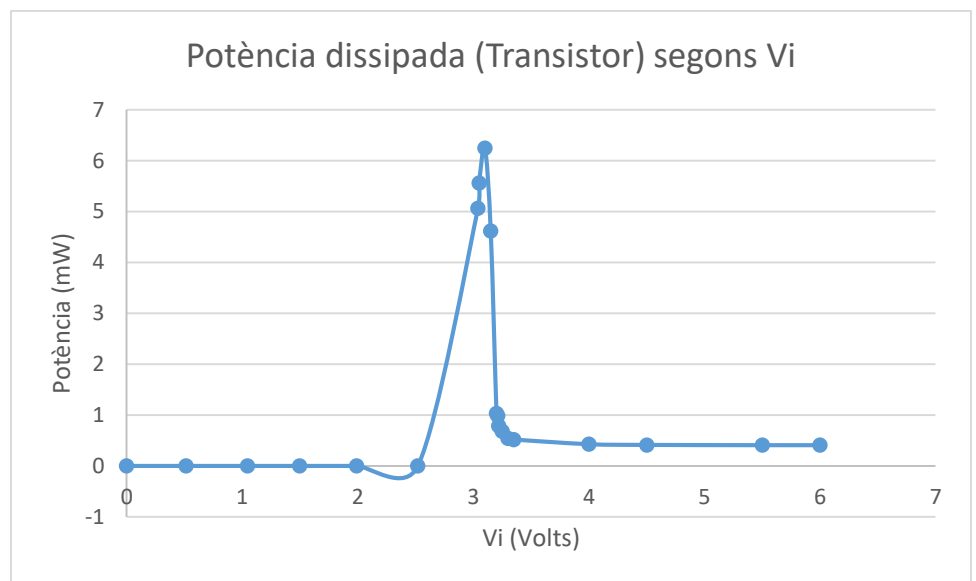
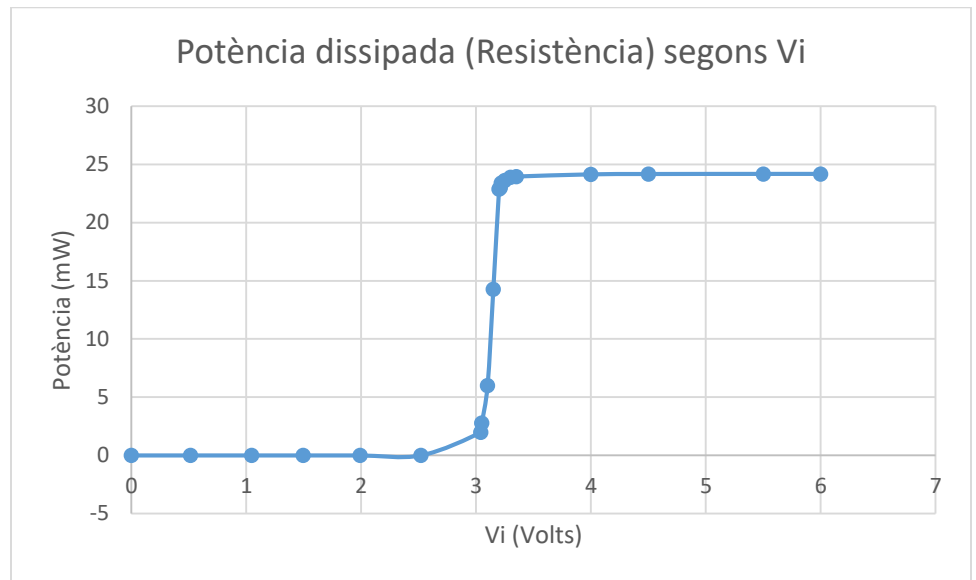
Seguint que:

$$P = V \cdot I$$

Tenim la següent taula:

V_i (V)	V_o (V)	I (mA)	P_R (mW)	P_D (mW)
0	5	0	0	0
0.514	5	0	0	0
1.045	5	0	0	0
1.496	5	0	0	0
1.99	5	0	0	0
2.52	5	0	0	0
3.04	3.59	1.41	1.9881	5.0619
3.05	3.33	1.67	2.7889	5.5611
3.1	2.55	2.45	6.0025	6.2475
3.15	1.223	3.777	14.26573	4.619271
3.2	0.216	4.784	22.88666	1.033344
3.21	0.206	4.794	22.98244	0.987564
3.22	0.163	4.837	23.39657	0.788431
3.25	0.14	4.86	23.6196	0.6804
3.3	0.111	4.889	23.90232	0.542679
3.35	0.106	4.894	23.95124	0.518764
4	0.087	4.913	24.13757	0.427431
4.5	0.084	4.916	24.16706	0.412944
5.5	0.083	4.917	24.17689	0.408111
6	0.083	4.917	24.17689	0.408111

- En funció de la tensió d’entrada V_i , feu un gràfic de la potència P_R dissipada per la resistència i un gràfic de la potència P_D dissipada pel transistor.



- Tenim en compte els dos gràfics, quin es l'avantatge de tenir un dispositiu CMOS en lloc d'un NMOS-estàtic tal com s'ha utilitzat a la pràctica?

Els transistors CMOS van néixer de la unió dels NMOS amb els PMOS. D'aquesta manera, conté propietats dels dos. Per tant, el canvi brusc que es produeix el regularia millor canviant la tensió entre la seva part NMOS amb la seva part PMOS. A més a més, el CMOS és més senzill d'implementar, no necessita cap resistència.

○ 3. Funcionament d'una porta NOT

- Fent servir la Taula 1, afegiu-li una columna on assigneu el valor lògic de sortida del circuit en funció del voltatge V_i aplicat. Expliqueu el criteri emprat per assignar el valor de "0" o "1" en tots els casos dubtosos.

Seguint també la Taula dos, veiem que fins que no arribem a la nostra tensió llindar (V_t) gairebé no hi ha intensitat. A partir de 2.65, doncs, comença a passar intensitat, i tot que és bastant petita, ja considerem que canviem l'estat lògic a 1.

$V_i = V_s$ (V)	$V_o = V_d$ (V)	Valor Lògic
0	5	0
0,514	5	0
1,045	5	0
1,496	5	0
1,99	5	0
2,52	5	0
3,04	3,59	1
3,05	3,33	1
3,1	2,55	1
3,15	1,223	1
3,2	0,216	1
3,21	0,206	1
3,22	0,163	1
3,25	0,1403	1
3,3	0,1226	1
3,35	0,1111	1
3,4	0,1061	1
4	0,0876	1
4,5	0,0844	1
5,5	0,0838	1
6	0,0831	1

- Porta LOG1

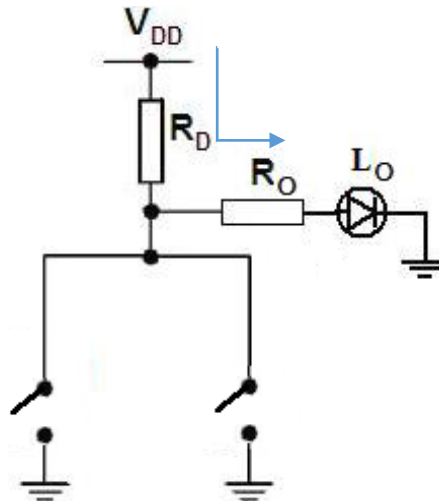
- Convertiu els voltatges experimentals de la taula LOG1 en la taula de la veritat de la porta lògica LOG1 i expliqueu quina mena de funció lògica heu implementat amb el circuit.

Segons el nostre Excel, la porta LOG1 correspon a una porta lògica NOR, amb la seva taula de veritat corresponent, on en l'estat "ON" tenim un voltatge a V_o de 2,05 V i "OFF" un valor molt proper a zero:

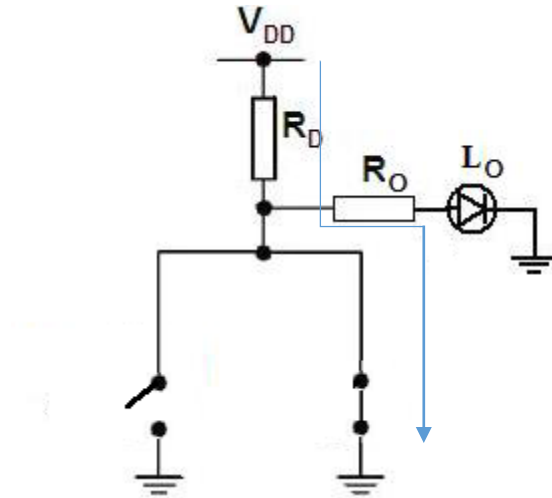
Vi 1	Vi 2	Output
0	0	ON
0	5	OFF
5	0	OFF
5	5	OFF

- Dibuixeu 4 esquemes (anàlegs a les Figures 3.2 i 3.3) per als estats corresponents a les 4 combinacions possibles de $V_{i,1}$ i $V_{i,2}$, indicant per a cada cas el camí del corrent elèctric al llarg del circuit. Afegiu la explicació corresponent, en termes d'interruptors oberts/tancats i circuits divisors de corrent. Verifiqueu que el voltatge V_o mesurat al laboratori correspon al valor calculat amb una anàlisi teòrica del circuit.

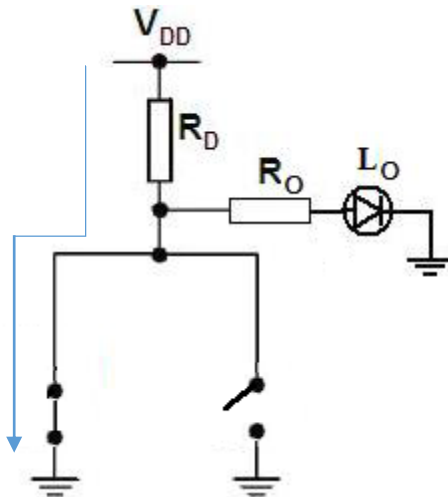
En la imatge a continuació veiem que els dos transistors estan en tall i per tant "funcionen" com dos interruptor oberts, causant així que el pas de la intensitat (marcat amb una fletxa blava) se'n vagi cap al LED, el qual s'il·lumina. V_{gs} dels dos transistors = 0; < V_t (2,65V)



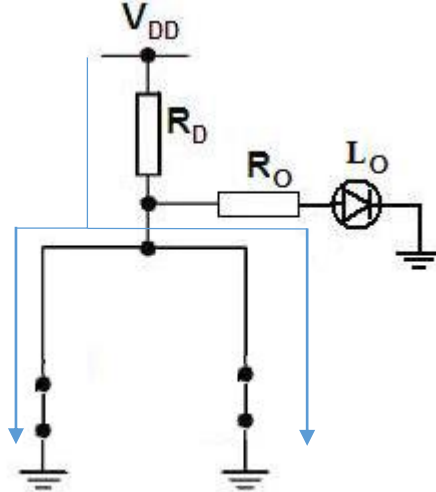
En la imatge a continuació podem veure que el transistor esquerre està en tall, i no hi passa corrent. El transistor dret, però, com que té una V_{gs} d'aproximadament 5 Volts, no està en tall ($V_{gs} > V_t$) i permetrà en conseqüència el pas del corrent. De la mateixa forma, la diferència de potencial que tenim a R_2 és zero, causant així que no hi hagi intensitat i que el LED no s'il·lumini.



En aquest cas passa exactament el mateix que al cas anterior però amb l'alter transistor, és a dir, l'esquerre està tancat i el dret està en tall, causant el mateix efecte de que el LED no s'encengui.



En aquest quart i últim cas els dos transistors no estan en tall, ja que la V_{gs} d'ambdós transistors és més gran que la V_t (2,65 V). Com als casos anteriors, sabem que si no estan en tall hi circula un corrent, i que per tant els seus voltatges són zero. Si ambdós són ceros, la diferència de potencial a R_o és zero igualment, de manera que el LED no s'il·lumina.



- Convertiu els voltatges experimentals de la taula LOG2 en la taula de la veritat de la porta lògica LOG2 i expliqueu quina mena de funció lògica heu implementat amb el circuit.

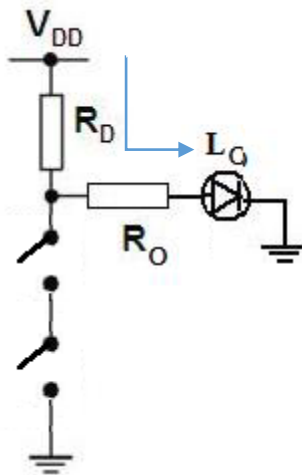
Segons el nostre Excel, la porta LOG2 correspon a una porta lògica NAND, amb la seva taula de veritat corresponent, on en l'estat "" tenim un voltatge a V_o de 2,05 V i "OFF" un valor molt proper a zero:

$V_i 1$	$V_i 2$	Output
0	0	ON
0	5	ON
5	0	ON
5	5	OFF

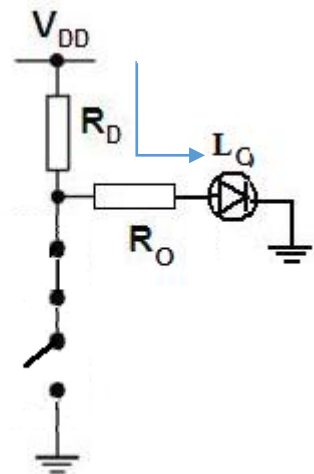
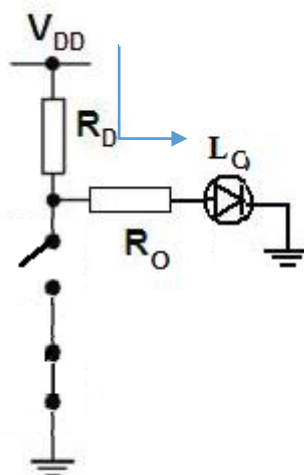
- Dibuixeu 4 esquemes (anàlegs a les Figures 3.2 i 3.3) per als estats corresponents a les 4 combinacions possibles de $V_{i,1}$ i $V_{i,2}$, indicant per a

cada cas el camí del corrent elèctric al llarg del circuit. Afegiu la explicació corresponent, en termes d'interruptors oberts/tancats i circuits divisors de corrent. Verifiqueu que el voltatge V_o mesurat al laboratori correspon al valor calculat amb una anàlisi teòrica del circuit.

Aquest primer cas es anàleg amb el primer cas de la porta anterior, ja que també tenim els dos transistors en tall ($V_t > V_{gs}$ dels dos) i per tant la intensitat només pot anar cap al LED, forçant així una diferència de potencial que provoca que s'il·lumini el LED.



En canvi, en aquests dos següents casos només que el transistor superior estigui en tall, força que independentment del estat del segon transistor (l'inferior), hi circuli una intensitat que causi que el seu voltatge sigui zero. En conseqüència, la diferència de tensió en la R_o ($V = R \cdot I$) sigui zero ja que tenim una intensitat nul·la.



En

aquest últim cas els dos transistors no estan en tall, ja que les seves V_{gs} són més grans que la seva V_t , ja que $5 > 2,65$ V. Això provoca que ambdós deixin

passar el corrent, simulant un interruptor tancat. Per tant, tenim que els seus dos voltatges són zero, de manera que la diferència de potencial a la resistència R_O ($V = R \cdot I$) també es zero. En conseqüència, no s'il·lumina el LED.

