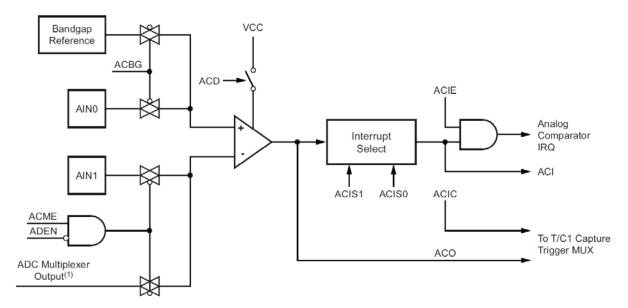
# 7 Analogový vstup MCU, komparátor, reset, watchdog, úsporný režim MCU.

# 7.1 Analogový vstup MCU AVR, komparátor

- Provádí akce obsluhy přerušení při dosažení napětí vstupu AIN1 rovného referenčnímu napětí, které je buď přivedeno na analogový vstup AINO, nebo je použito vnitřní referenční napětí Bandgap (dáno nastavením konfiguračních registrů).
- Pokud je pin AIN1 / 0 použit jako **analogový vstup**, je nutno na těchto vstupech **deaktivovat digitální vstup** nastavením bitů Digital Input Disable Registru.



## Výběr režimu přerušení

Podle nastavení konfiguračního registru je určena událost, která v komparátoru způsobí přerušení:

ACIS1	ACIS0	Interrupt Mode
0	0	Comparator interrupt on output toggle.
0	1	Reserved
1	0	Comparator interrupt on falling output edge.
1	1	Comparator interrupt on rising output edge.

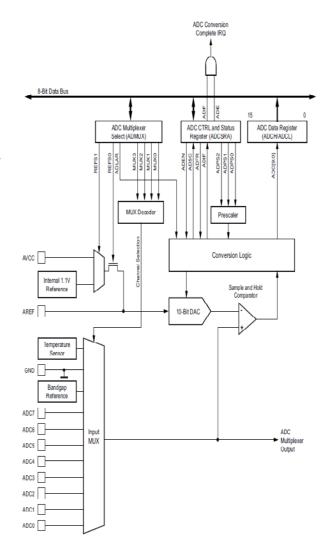
Vstup	Výstup
AINO < AIN1	LL
AIN0 > AIN1	HL

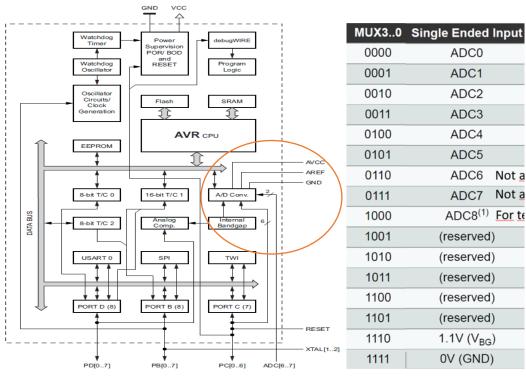
# 7.2 Analogový vstup MCU AVR, A/D převodník

- 10bitové rozlišení
- Až 15 000 vzorků/s
- Multiplexované vstupní kanály, snímač teploty, Bandgap
- Volitelné nastavení registrů ADCH, ADCL pro odečet 10 bit výsledků ADC
- Rozsah vstupního napětí 0 až AV<sub>CC</sub>
- Volitelné interní referenční napětí 1,1V
- Volný běh, režim jedné konverze nebo přerušení časovačem, externí přerušení
- Přerušení při dokončení převodu ADC
- A/D předdělič generuje přijatelnou frekvenci hodin ADC z frekvence CPU

#### Princip:

- Jeden analogový signál (ADCO až ADC7) je podle výběru(MUX3:0) přepínače InputMUX porovnáván v komparátoru s napětím 10bit D/A převodníku
- Podle výsledku komparace je hodnota D/A navýšena, nebo snížena a provedeno další porovnání
  - postupnou aproximací (napětí je větší - menší, než napětí v daném intervalu kolem měřené hodnoty, interval se postupně zmenšuje), výsledek se postupně plní od nejvyššího významového bitu k nejnižšímu.
- Po dokončení převodu (po určení nejnižšího bitu) je výsledek uložen do dvojice 8bit registrů ADCH, ADCL. Je možné nastavit způsob uložení 10bit hodnoty do 2x8bit registrů (od 15 bitu dolů, nebo od 0bitu nahoru). Tím je možné pracovat pouze s 8bit přesností (vyšších bitů).
- Referenční napětí pro D/A převodní lze zvolit (interní 1,1V, AVCC (napájení analogové části MCU), externí AREF.





### 7.3 Reset MCU, watchdog

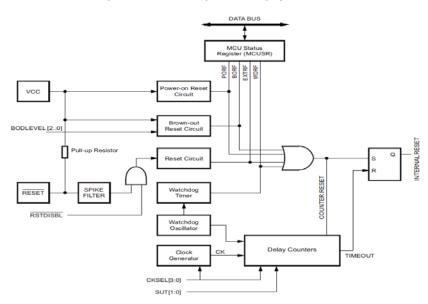
- Resetování nastavení výchozího stavu
- Během resetu jsou všechny I/O registry nastaveny na své počáteční hodnoty
- Čítač instrukcí se nastaví na adresu resetovacího vektoru, na kterém je adresa skoku na rutinu resetu.
- Resetovací vektor může být v aplikační sekci, zatímco vektory přerušení jsou v bootovací sekci.
- Pokud se nepoužívají vektory přerušení, lze na adresu vektoru reset umístit kód programu

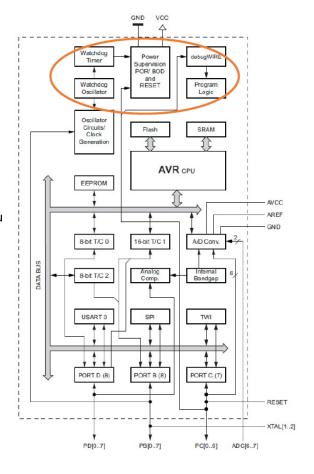
### Obvody obsahují:

- Detektor zapnutí
- Detektor kolísání napětí
- Samostatný hardware pro časovač Watchdog

### Zdroje a logika resetu:

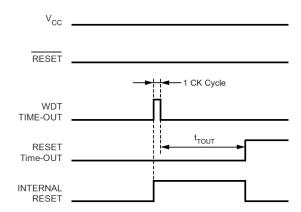
- Reset při zapnutí (power-on reset -POR) –
  napájecí napětí je pod prahovou hodnotou
  pro resetování při zapnutí (Voltage Power-On
  Threshold VPOT).
- Externí pin RESET LL déle než je délka minimálního pulsu. (cca 50ns)
- Brown-out reset napájecí napětí VCC klesne pod prahovou hodnotou napájecího napětí VCC Brown-Out reset Threshold (VBOT) a je aktivován brown-out detektor.
- Resetování systému Watchdog vyprší doba Watchdog časovače.
- BODLEVEL úroveň napětí Brown-out
- ¬RESET externí pin ošetřený pull-up rezistorem a filtrem špiček SPIKE FILTER
- ¬RSTDISBL aktivace pinu reset v sys. pojistce
- CKSEL nastavení hodin pro časovače v systémové pojistce





#### Watchdog reset:

- Watchdog timer WDT čítá cykly samostatného oscilátoru 128 kHz na čipu, časování lze nastavit pomocí předděliče.
- Když čítač dosáhne dané hodnoty časového limitu, WDT přeruší nebo resetuje systém.
- V běhu programu je nutné, aby systém před dočítáním čítače WDT použil instrukci WDR reset časovače watchdog (a tím při správném běhu programu zamezil resetování).
- Pokud systém nevynuluje čítač, bude po dočítání vydáno přerušení nebo reset systému.
- Pro zachování režimu přerušení a resetu systému, musí se WDIE nastavit po každém přerušení.
- Po uplynutí času watchdog je generován reset puls o délce 1 hodinového cyklu CK
- Na sestupné hraně pulzu CK začne časovač zpoždění počítat časový limit tTOUT a dojde k resetu



# 7.4 Úsporný režim MCU

vypnutí nepoužívaných modulů v MCU a tím šetřit energii.

- BOD (Brown-out detection) monitoring poklesu napájecího napětí
- PRR (Power reduction register) minimalizace napětí na jednotlivých periferiích
- DIDR (Dedicated Input Disable Register) vypíná digitální vstupy MCU.

#### Módy spoření:

Idle mode - klidový režim zastaví hodiny clkCPU a clkFLASH. Umožňuje probudit MCU jak z vnějších přerušení tak i z interních, jako je časovač.

ADC Noise Reduction Mode - zastaví CPU, ale nadále funguje ADC převodník, vnější přerušení, I2C sběrnice, časovač/čítač a Watchdog, pokud jsou povoleny.

Power-down mode - je zastaven i externí oscilátor. MCU může probudit pouze externí reset, watchdog reset, Brown-out reset, externí úroveň přerušení na INTO a INT1.

Power-save mode - podobný jako Power-down mode, udržuje v chodu časovač/čítač

**Standby mode** – podobný jako Power-down mode, zůstává **aktivní hodiny**, MCU se probouzí v šesti hodinových cyklech.