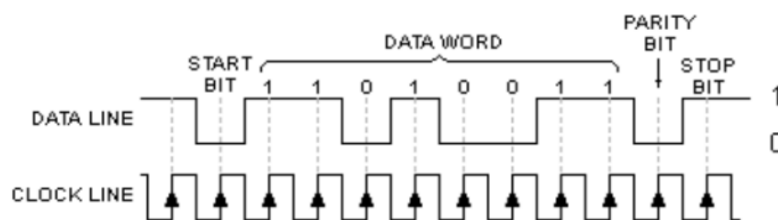


6. otázka – HW

Komunikační rozhraní MCU a jednodeskových počítačů – vlastnosti a použití sběrnic SPI, I2C, rozhraní USART

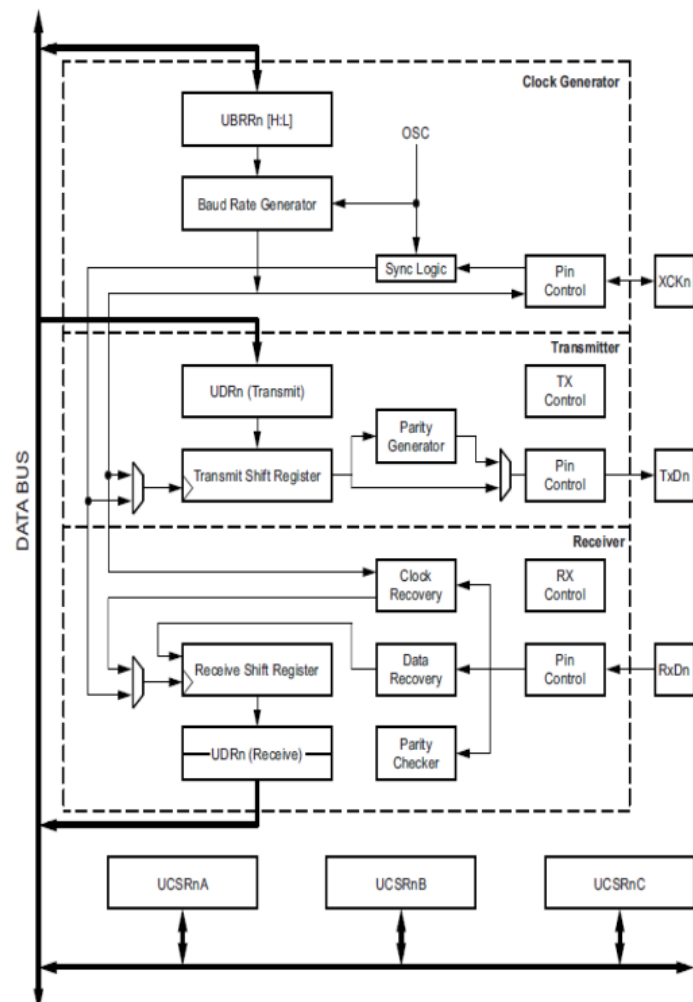
USART (univerzální synchronní/asynchronní příjem a vysílání)

- Full DUPLEX přenos
- Komunikace pouze dvou zařízení
- Synchronní a asynchronní přenos
- Sériový přenos
- Tři samostatné přerušení (TX kompletní, TX datový registr prázdný, RX kompletní)
 - **Synchronní:**
 - Má jeden hodinový generátor na straně DCE a signál je přijímán na DTE
 - USART může pracovat jako “Master” (generuje clock na pinu XCK) nebo jako “Slave” (přijímá clock z pinu XCK)
 - **Asynchronní:**
 - Start bit, 5 až 8 nebo 9 datových bitů, parita, 1 nebo 2 stop bity
 - Každá strana má vlastní hodinový generátor nastavený na stejnou rychlost
 - Jednotlivé datové bity jsou zapouzdřeny do rámce a přenášeny v libovolné časovém rozmezí
 - Rychlost přenosu dat se udává v Baudech (**Baud rate, Bd**) 1 baud = 1 bit/s



Jednotka USART se tvoří ze tří bloků: **generátor hodin, vysílač a přijímač**

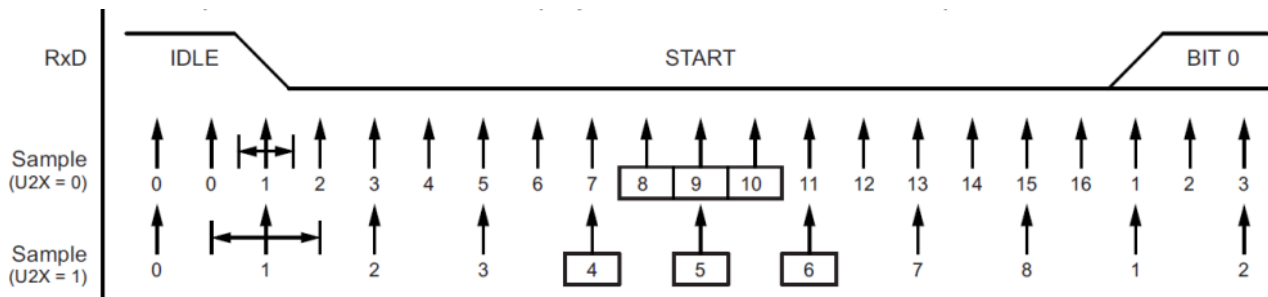
- **Generátor hodin** umožňuje pomocí předděliče nastavit požadovanou **rychlost přenosu**.
- **Vysílač** tvoří jeden buffer, **sériový posuvný registr, generátor parity a řídicí logiku** pro různé formáty sériových rámců. Zapisovací buffer umožňuje kontinuální přenos rámců bez jakéhokoliv zpoždění mezi rámci.
- **Přijímač** obsahuje navíc **jednotku pro obnovu hodin a dat**, dále detektor parity, řídicí logiku, posuvný registr a dvouúrovňový přijímací kruhový buffer (UDR), který pracuje jako kruhový FIFO (“First In –First Out”).
- **Příznakové bity chyb FE** (chyba rámce, není indikován platný stop bit), **DOR** (ztráta znaku, když je již přijímací buffer plný), **UPE** (chybná parita), a devátý přijatý bit RXB8 jsou ukládány s daty v přijímacím dvouúrovňovém bufferu **UDR**. Proto musí být vždy příznakové bity přečteny dříve než přenášená data.



6. otázka – HW

- **Přijímač podporuje ve stejném čase stejné formáty rámců jako vysílač**, ale navíc může detekovat chybu rámce, ztráty znaku a chybu parity

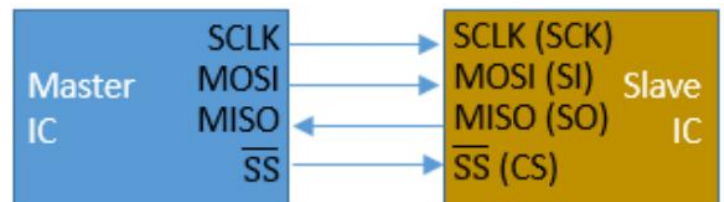
Logika obnovy hodinového signálu a dat



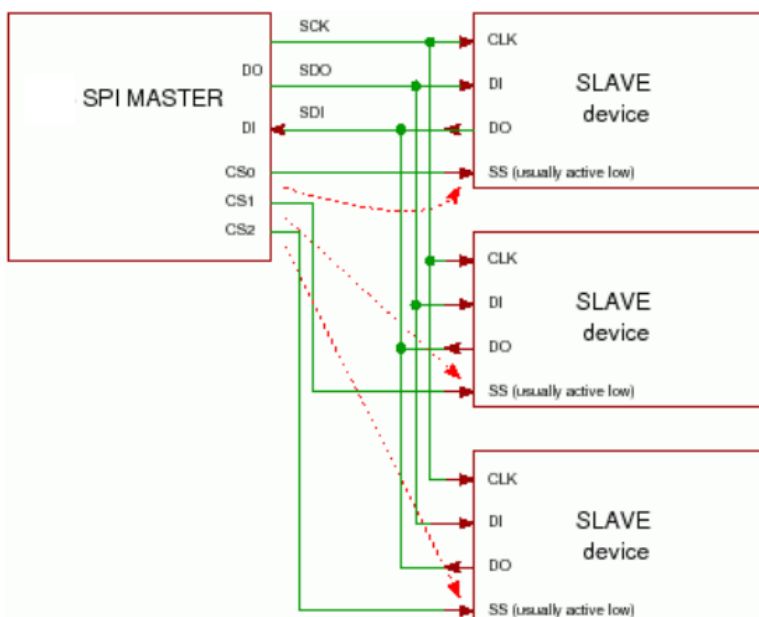
- Přijatý signál je **vzorkován** vyšší frekvencí (dva módy – U2X), než je rychlost přenosu. Pokud **dva ze tří** vzorků (většina) nemají stejnou logickou úroveň, je signál považován za **šum** a přijímač hledá další přechod z HL na LL pro nalezení startovacího bitu.
- Po **sestupné hraně** v bodě 1 použije logika obnovy hodin vzorky **8, 9 a 10** pro **normální režim** a vzorky **4, 5 a 6** pro **režim dvojnásobné rychlosti** k rozhodnutí, zda je **přijat** platný počáteční bit.

SPI (Serial Peripheral Interface)

- **Synchronní** vysoce rychlostní **full duplexní** spojení **dvou nebo více komunikujících uzlů** na **kratší vzdálenost**
- **Master** zahajuje a řídí veškerou činnost na sběrnici
- Pomocí signálu **Slave Select (SS)** vybírá master podřízený **uzel (slave)**, se kterým chce komunikovat
- **Master** obsahuje **generátor** hodinového signálu – Clock (**SCLK**), který rozvádí do slave uzlů
- **Master vysílá** data signálem **Master Out / Slave In (MOSI)**.
- **Master přijímá** data od Slave uzlu signálem **MISO Master In / Slave Out**



Komunikace s více slave uzly SPI

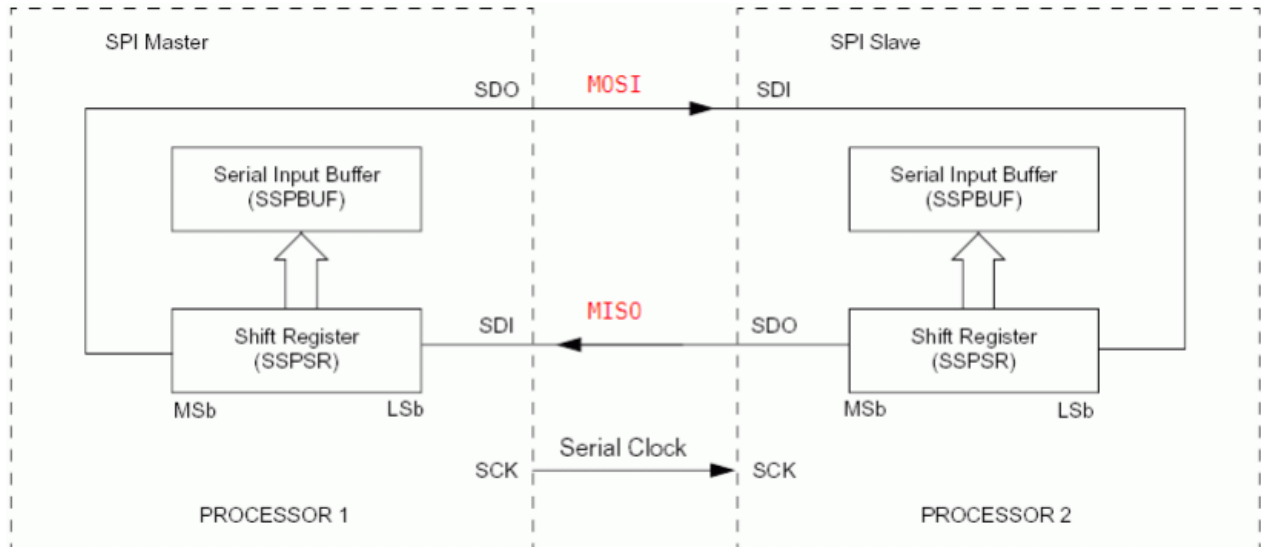


- Piny **CS0 až CS2** Master vybírá **právě jeden uzel typu slave**, se kterým Master komunikuje
- Signál **MOSI** bývá rovněž označován jako **SDO** a signál **MISO** jako **SDI**.
- Pin **DI** na zařízení typu **Master** je připojen na pin **DO** u zařízení typu **slave** a přenáší signál **SDI (MISO)** a naopak.
- Je vhodnější používat označení signálů a pinů **MOSI** a **MISO**.

6. otázka – HW

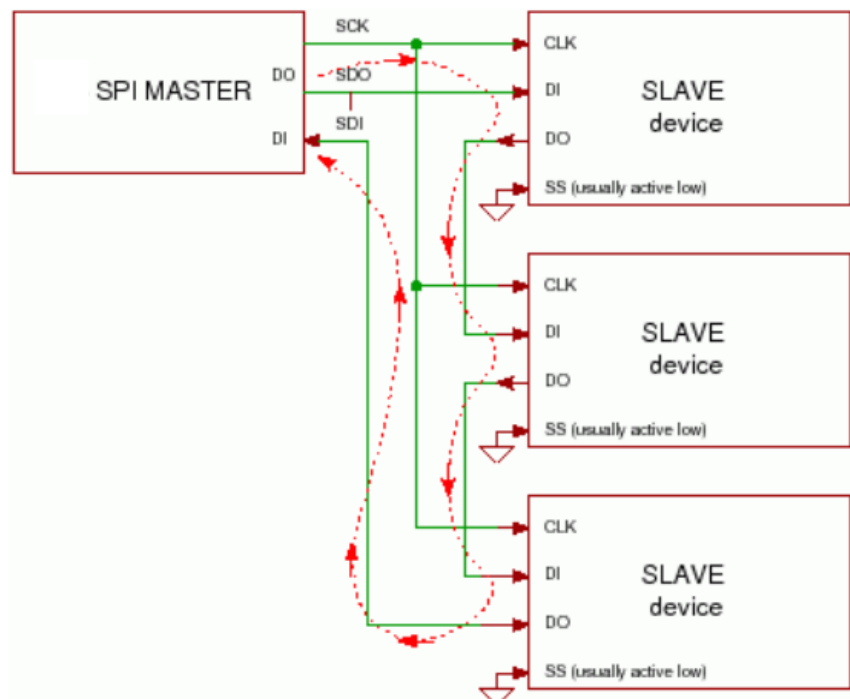
Princip komunikace po sběrnici SPI

- datový záchytný registr **Serial Input Buffer – SSPBUF**
- posuvný registr **Shift Register – SSPSR** přijímaná/vysílaná data (z posuvného registru se posílají data do slave uzlu, data která přijdou do slave postupně vysouvají data z posuvného registru)
- Vysílání i příjem jednoho bitu je nedělitelná operace, proběhne ve stejný okamžik
- SPI rozlišuje **čtyři** datové módy a časování podle polarity a fáze hodinového signálu



Zřetězení uzlů na sběrnici SPI

- Hodinový signál je rozveden paralelně do všech uzlů
- Datové vodiče tvoří kruh.
- Každý uzel obsahuje posuvný registr, sériovým zapojením je vytvořen jeden dlouhý posuvný registr, přičemž každý uzel v danou chvíli „vidí“ pouze jednu osmici bitů.
- Je nutné na vyšší vrstvě vytvořit vhodný komunikační protokol.



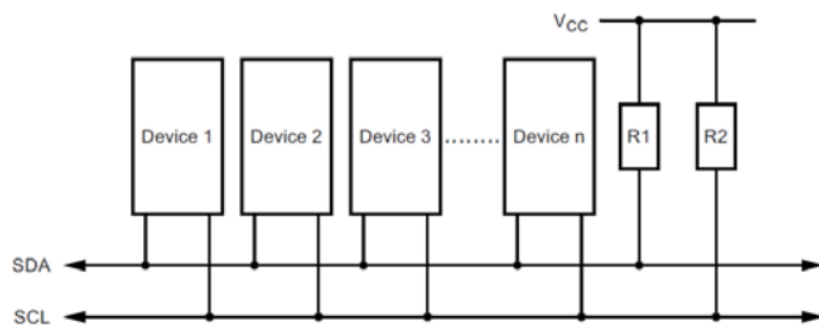
6. otázka – HW

I2C sběrnice (TWI – two wire serial interface)

- I2C se používá k propojení nízko rychlostních periférií k základní desce či mikrokontrolerů
- Dvou vodičové sériové rozhraní **TWI** je kompatibilní s Phillips **I2C**
- Ideální pro typické aplikace mikrokontrolerů
- Umožňuje propojit až **128 různých zařízení**
- Propojení pomocí dvou obousměrných sběrnic – pro **hodiny (SCL)** a pro **data (SDA)**
- **Externí pull-up rezistor** pro každou linku sběrnice (výstup s otevřeným kolektorem).
- Zařízení připojená ke sběrnici mají jednotlivé adresy a mechanismy pro řízení sběrnice – protokol TWI

Propojení na sběrnici TWI (I2C)

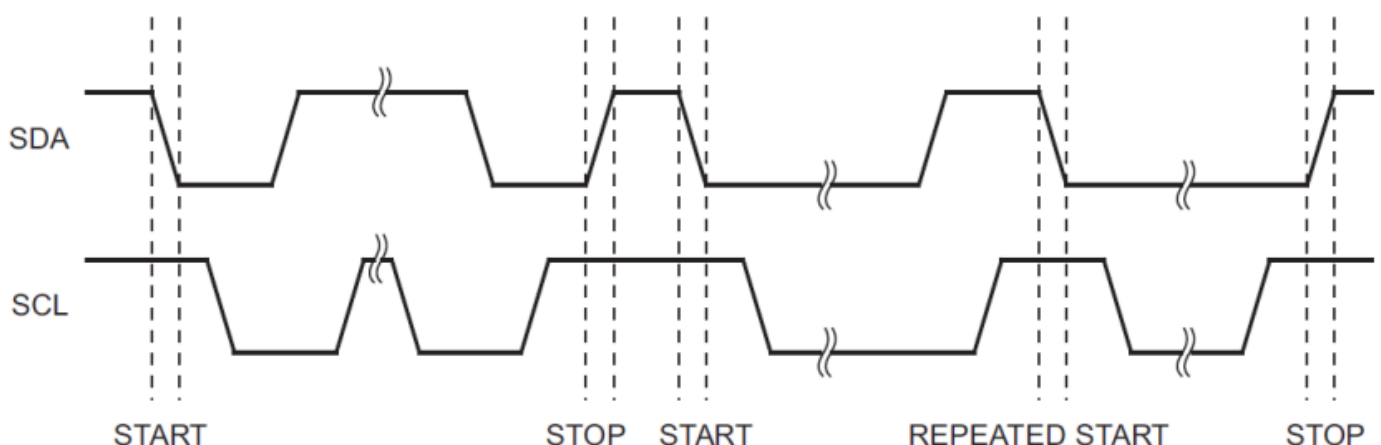
- Budiče sběrnic jsou s otevřeným kolektorem (montážní AND, kde alespoň jedno zařízení vyše LL – sběrnice je ve stavu LL, aby byla sběrnice ve stavu HL musí všechna zařízení být v odpojeném stavu)
- Parazitní kapacita sběrnice (max. 400 pF) ovlivňuje její max. rychlost (podle specifikace 200 kHz nebo 400 kHz)



Formát a přenos dat TWI

- **Master** – iniciuje a ukončí přenos, generuje hodiny SCL.
- **Slave** – zařízení adresované masterem.
- Vysílač – **Transmitter** umísťuje data na sběrnici
- Přijímač – **Receiver** čte data ze sběrnice.
- Přenos je zahájen, když master vydá stav **START** na sběrnici a je ukončen, když vydá stav **STOP**.
- Mezi stavem START a STOP je sběrnice považována za zaneprázdněnou.
- **OPAKOVANÝ START** se používá, když daný master zahájí nový přenos, aniž by se vzdal kontroly nad sběrnici (vydal stav STOP).
- Stav START a STOP jsou signalizovány změnou úrovně signálu SDA, když má signál SCL úroveň HL.

Podmínka START, REPEATED START a STOP

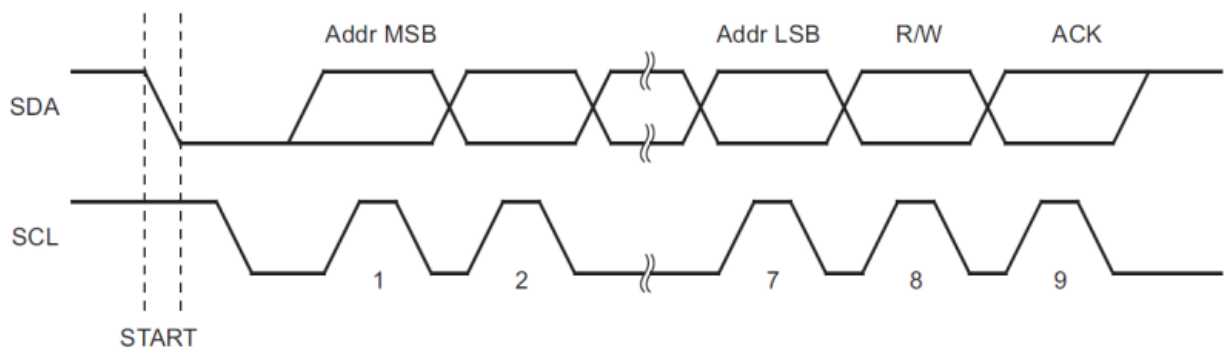


6. otázka – HW

Formát adresového paketu

- Všechny **adresové pakety** přenášené na sběrnici TWI mají délku **9 bitů**, skládající se ze **7 adresních bitů**, **jednoho řídicího bitu READ / WRITE** a **potvrzovacího bitu ACK**.
- Adresovaný slave potvrdí příjem paketu v **devátém cyklu SCL (ACK)** nastavením **SDA** na **HL**.
- Adresový paket se skládá ze slave adresy a bitu **READ** nebo **WRITE** a nazývá se **SLA + R**, respektive **SLA + W**.

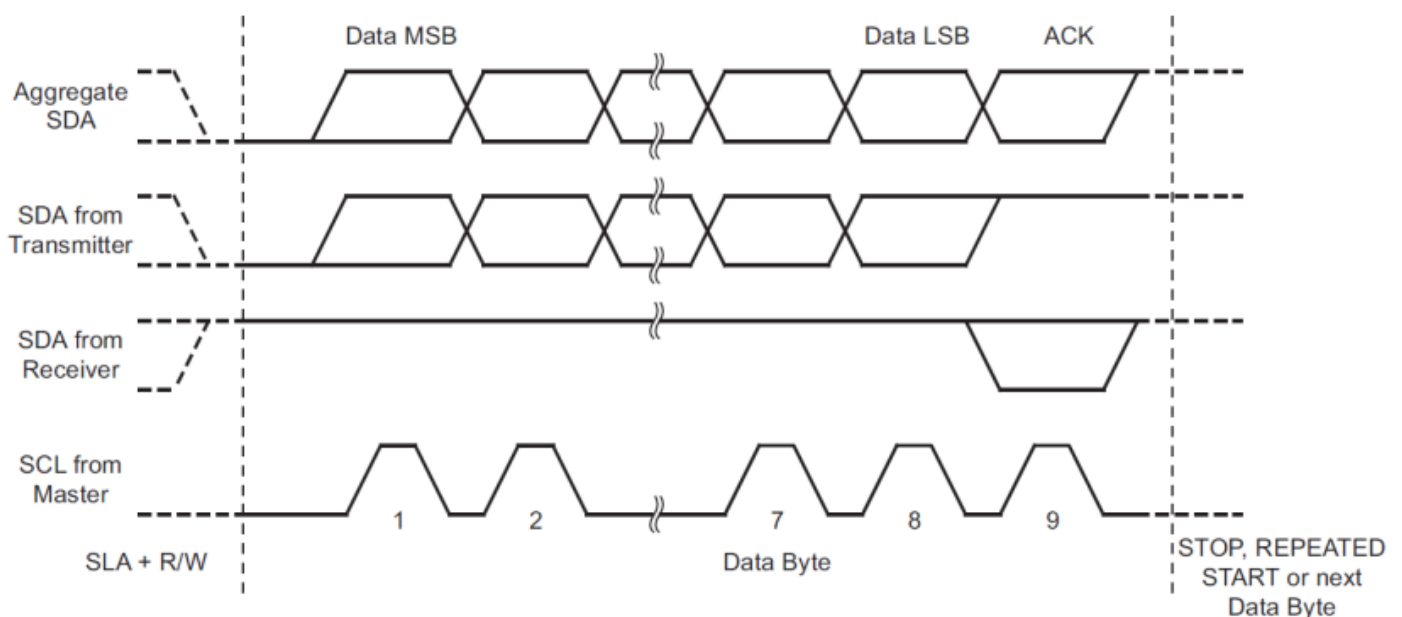
Formát adresového paketu



Formát datového paketu

- Všechny datové pakety přenášené na sběrnici TWI jsou dlouhé **devět bitů**: **1 datový bajt** a **potvrzení ACK** (receiver vystaví LL na SDA) nebo **NACK** (signalizuje, že přijímač opustí linku nastavením SDA na HL).
- Zasláním **NACK** přijímač informuje vysílače o příjmu posledního **bajtu**.

Formát datového paketu



6. otázka – HW

Úsporný režim MCU

Vypnutí nepoužívaných modulů či funkcí v MCU a tím šetřit energii, mohou například běžet jen generátor hodin

- Idle mode – klidový režim zastaví hodiny. Umožňuje probudit MCU jak z vnějších přerušení, tak i z interních, jako je časovač.
- ADC Noise Reduction Mode – zastaví CPU, ale nadále funguje ADC převodník, vnější přerušení, I2C sběrnice, časovač/čítač a Watchdog, pokud jsou povoleny.
- Power-down mode – je zastaven i externí oscilátor. MCU může probudit pouze externí reset, watchdog reset, Brown-out reset, externí úroveň přerušení na INT0 a INT1.
- Power-save mode – podobný jako Power-down mode, udržuje v chodu časovač/čítač
- Standby mode – podobný jako Power-down mode, zůstává aktivní hodiny, MCU se probouzí v šesti hodinových cyklech.

Jednodeskový počítač

Jednodeskový počítač (z angličtiny též SBC – single-board computer) je malý počítač s jednou deskou plošných spojů, jako je například Raspberry Pi, Intel Edison, nebo 64bitový AMD Gizmo Board. Tyto počítače však mívají bohaté možnosti rozšíření o další hardware, zejména vstupně/výstupní moduly.