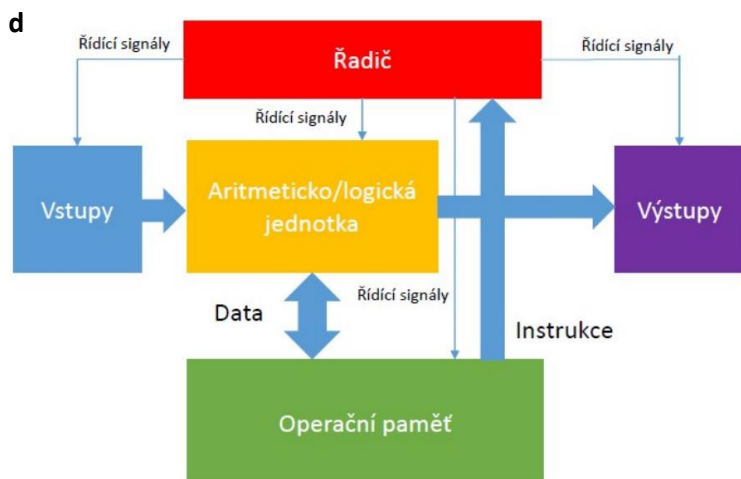


### 3.

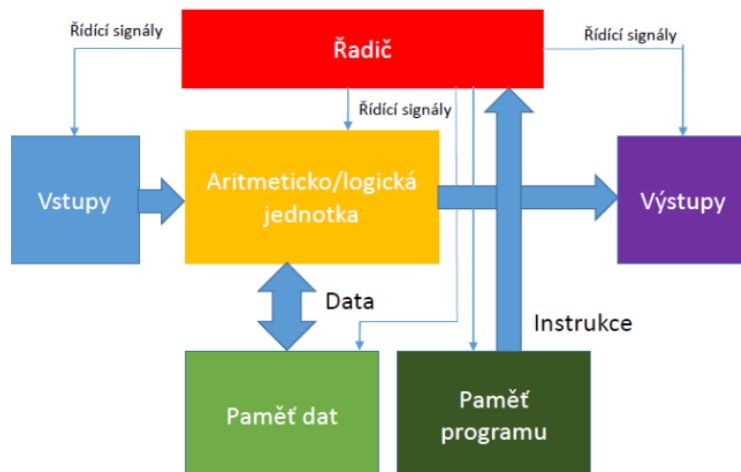
**Von Neumanova architektura, Harvardská architektura počítače, architektura RISC a CISC, instrukční cyklus, zřetězení instrukcí, taxonomie sběrnic, paralelní, sériový, synchronní, asynchronní přenos dat, otevřený kolektor, třístavový budič**

**Von Neumanova architektura:**



Počítač čte instrukce z operační paměti řadič je dekóduje a vygeneruje ŘS  
Z OP nelze určit co jsou instrukce a co data  
Stavy jsou

**Harvardská architektura:**



Paměť programu – typ flash, informace uchovány i po vypnutí  
Paměť dat – RAM  
Každá paměť může mít jinou velikost nejmenší adresovací jednotky  
Program nemůže přepsat sám sebe  
Lze přistupovat pro instrukce i data současně

**CISC:** složité instrukce, instrukcí je hodně, různá délka instrukcí, snížená četnost načítání instrukcí, instrukce typicky trvají různě dlouho, těžko se zavádí proudové zpracování

**RISC:** jednoduché instrukce, kódovány stejným počtem bitů, vykonány málo taktech, vykonány v jednom, nebo několika málo taktech, vyšší počet registrů propojených přímo s ALU, jednoduchost, jednoduchý dekódér, proudové zpracování instrukcí, rychlý obvodový řadič

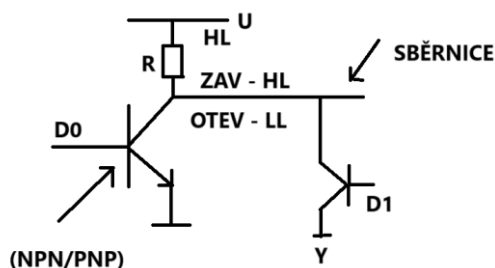
**Instrukční cyklus:** IF – načtení instrukce -> ID – dekódování instrukce -> OF – načtení operandů -> EX – vykonání instrukce -> WB – zapsání výsledku -> Interrupt detection (test žádosti o přerušení), proces musí proběhnout, pak až ho můžeme přerušit

**Zřetězení instrukcí:** příjem – instrukce je načtena z paměti do registru; dekódování – je dekódována a určuje se, co má provést; vykonání – instrukce je prováděna; přístup k paměti – instrukce může provádět operace čtení nebo zápisu do paměti; zápis do registrů – výsledky instrukce jsou zapsány do registru procesoru. Umožňuje zpracovávat instrukce v různých stádiích najednou

**Sběrnice:** účel (adresová, datová, řídicí, systémová, periferní), přenos dat (jednosměrná, obousměrná), synchronizace (synchronní, asynchronní), způsobu přenosu (paralelní, sériová)

**Přenosy dat:** paralelní – více vodičů, data musí dorazit současně, stejná délka vodičů; sériový – bity přenášeny v jednotlivých intervalech; synchronní – oddělený synchronizační signál, přenášeny celé bloky dat; asynchronní – libovolný časový odstup, přenos začíná start-bitem, končí stop-bitem

**Otevřený kolektor:** když je na výstupu, nemůžeme připojit nic jiného a vznikne montážní součin (dle De Morganových zákonů)



**Třístavový budič:** Výstupy logických obvodů nelze spojit – hrozí zkrat při rozdílných logických úrovních.

