

EXPERIMENT GUIDE | 实验指导书

百科荣创(北京)科技发展有限公司

电路电子实验教程





目	录	•	1
绪	论	仑····································	3
第-	-章	电路电子技术实验须知	3
第二	章	电路电子测量的基本概念	8
第三	章	常用电气测量仪器仪表简介	18
第[章	基础实验	25
	实验	验一 直流电路	25
	实验	验二 RC 电路研究	30
	实验	验三 交流串联电路	38
	实验	验四 单相整流、滤波、稳压电路	43
	实验	验五 单管电压放大电路	49
	实验	验六 负反馈放大电路	56
	实验	验七 集成运算放大器的线性应用	62
	实验	验八 集成运算放大器的非线性应用	73
	实验	验九 集成触发器	79
	实验	验十 集成与非门及其应用	87
	实验	:哈十一 基本 TTL 逻辑门电路功能测试	93



实验十二	组合逻辑电路的设计	98
实验十三	数据选择器及应用	102
实验十四	译码器	106
实验十五	触发器逻辑功能测试	111
实验十六	计数器及其应用(设计型)	118
实验十七	移位寄存器及其应用	123
实验十八	555 时基电路及其应用	129
第五章 综合	应用及设计性实验······	137
实验一	计数译码显示电路	137
实验二	四人抢答电路	146
实验三	电子秒表 (选作)	150
实验四	数字电压表	156
附录一 实验	中的"接地"问题·······	165
附录二 常用	电子元器件资料	170



绪论

电子技术实验是一门重要的实践性技术基础课程。开设本课程的目的在于使学生理论联系实际,在老师指导下完成教学大纲规定的实验任务。通过实验熟悉电工、电子技术应用中常用的设备和电子元器件,熟悉常用仪器仪表的使用方法;掌握电工、电子技术实验的基本操作技能,掌握正确记录、处理实验数据、绘制曲线、分析实验结果的方法,从而开发学生分析问题与解决问题的能力,培养学生具有严谨的工作作风,实事求是的科学态度,刻苦钻研、勇于探索和创新的开拓精神以及遵守纪律、团结协作和爱护公物的优良品质,为今后从事专业科研工作和工程技术工作打下良好的基础。

第一章 电路电子技术实验须知

一、电工、电子技术实验的一般要求

1. 实验前的准备

实验能否顺利进行并收到预期的效果,预习准备是非常重要的。因此,要求学生在每次实验课前认真阅读实验教材及理论课教材中的相关内容,弄清实验电路的基本原理、明确实验目的、实验内容及实验方法、步骤和该实验的注意事项。对某些实验还应按要求进行必要的计算,回答预习思考题,设计好数据记录表格,准备好座标纸。对设计性实验应按要求作好实验电路的设计。在完成上述工作的基础上,最后作出预习报告,做好实验前的准备。



在完成上述工作的基础上,最后作出预习报告。

2. 实验课的进行

- (1)学生进入实验室后,应举止文明,不准抽烟、喧哗、乱抛杂物和随地吐痰。
- (2)注意安全用电,正确选用本次实验所需的电源(是交流还是直流?电压是多少伏?),在接线和拆线时必须断开电源,切忌带电操作,以确保安全。
- (3)实验桌上不应放置多余的导线和金属笔杆之类的东西,以免引起电路短路,对必须的实验器材也应合理放置,以便接线、查线、操作和读数。接线必须正确、牢固,线与线之间不要绞结,接线后每人均应检查电路,以熟悉电路、培养检查电路故障的能力,经指导老师检查无误后方可接通电源进行实验。
- (4)通电后首先应观察电路工作是否正常,如有发热、冒烟、异味、火花和声响等异常现象,应立即断开电源,维持现状并报告老师,与老师一起查找原因,排除故障后才能继续进行实验。
- (5)在两人为一个实验组时,实验时小组成员应有分工,一人操作,一人记录。 在做完一部分内容后,记录者与操作者应调换分工,使每个同学都受到实验技能的 训练。
- (6)一般仪表读取三位有效数字。为了减少测量误差,一般应使被测量值在仪表量程的 1/2 以上。对记入表格内的数据应按公式估算一下,如果显著不合理,要重测数据。对要求描绘的曲线先粗略描出,以判断实验数据的正确性。记录数据应经指导老师审阅,有误应立即重做,无误方可拆线。



(7)实验完毕应整理好所用的元件、导线和仪器、设备等,有损坏的元件、设备等应立即向指导老师说明情况,养成严肃认真、有始有终的良好作风。

3. 实验报告

实验报告是实验工作的全面总结。要用简明的形式将实验结果完整、真实地表达出来。报告要求文理通顺,字迹端正、清楚,图表清晰、结论正确、分析合理、讨论中肯。实验报告应包括以下内容:

- (1)实验名称, 系别、专业、年级班次, 实验者及同组人姓名, 实验日期。
- (2)实验目的。
- (3)实验电路图。
- (4) 实验仪器及型号。

不同型号的仪器有不同的技术参数,所以每次实验报告中都要求列出所使用的实验仪器及型号。其目的在于培养学生逐渐学会选用参数合适的实验仪器的能力,以避免超出仪器技术参数范围的无意义测量。

(5) 主要实验内容及结果。包括各实验项目名称及根据实验记录整理成的数据表格或绘制的曲线或观察到的各种波形等。

绘制曲线要求用方格坐标纸。曲线的坐标要标明所用的单位,纵坐标、横坐标均应标值。实验数据所对应的坐标点要用"×"、"o"或""等符号标出,然后根据坐标点变化趋势画出一条光滑的曲线,不要连成折线。

(6) 对实验结果进行分析、讨论,说明是否符合相关理论。如不符或有误差,



应分析其原因,分析时要实事求是,切忌泛泛而谈。

此外,实验报告中还应包括每个实验具体要求的内容。

二、实验故障分析与处理

在实验中出现一些故障是可能的,关键是学生在出现故障时能够通过自已的分析、检查找出故障原因,使实验顺利进行下去,从而培养独立分析问题、解决问题的能力。

1. 故障原因

- 一般来说,实验中的故障原因有如下几种:
 - (1) 学生对实验系统或对实验原理不熟悉而造成线路连接错误。
- (2) 电解电容的正、负极; 二极管的阳极、阴极; 三极管的 e、b、c 极判别有错, 集成电路块的脚号引线接错。
 - (3) 开关工作位置不正确。
 - (4) 电位器没有调在合适的位置。
 - (5) 电源、实验电路、测试仪器、仪表之间的公共参考点连接错误或开路。
 - (6) 接触不良或导线损坏造成的断路。
 - (7) 布局不合理、电路内部产生自激振荡。
- (8) 在数字电路实验中,未注意集成元件的使用条件和它的逻辑功能,例如对电源的要求和对多余输入端的处理等。
 - (9) 误操作。
 - 2. 故障的检测



为了尽量避免故障的出现,实验前一定要充分预习。实验过程中应按电路图顺序接线,尽量避免一个接线端子接三根以上的导线。接线完毕后,不要急于通电,应仔细检查,确保无误后才可通电实验。

实验中出现故障时,可先根据电路原理分析故障可能产生的位置,然后采用通电检测或断电检测的方法检查。一般当电路电压较高(220V以上)或短路故障时,应采取断电检测法,即切断电源,用万用表欧姆档检测电路中某两点间的电阻值,分析其阻值是否符合电路要求;而当电路电压较低时,可采用通电检测法,即在通电情况下用万用表电压档测电路中某两点间的电压,分析其电压值是否与理论值相近或相等。这是电路故障中常用的两种检测方法。

对于数字电路实验,则应根据逻辑关系,对故障现象进行分析和推理。例如,无论对实验电路输入高、低电平信号,输出端始终处于高电平,则可能是由于集成元件未接地,或者接地线接触不良。又如,在无输入信号时,所有输出端都处于低电平,而一旦有输入信号时,所有输出端信号规律变化,则大多是电路未接电源的结果。再如,对CMOS 电路与非门或触发器如果在加上输入信号后,其输出不按逻辑规律变化,则有可能是多余输入端未按逻辑要求接高电平或接低电平。

总之,在实验过程中遇到故障时,要耐心细致地去分析查找故障点和故障原因,必要时可以请老师帮助指导检查。



第二章 电路电子测量的基本概念

一、电路电子测量的范围

测量是通过物理方法对客观事物定量表征的过程。也就是用实验方法把被测量与它的标准量进行比较的过程。

电工电子测量的范围包括电流、电压、功率、频率、相位等电量和电阻、电容、电感等电参数的测量;以及经相应变换器把某些非电量如温度、压力、水位、速度等转换为电量后的测量,称非电量电测法。

二、测量方法分类

为了实现测量目的,正确选择测量方法是很重要的,它直接关系到测量工作能否正常进行和测量结果的有效性。测量的分类方法有很多种,本书只介绍最常见的两种方法。

1. 按测量方法分类

(1) 直接测量

直接测量就是通过测量直接获取被测量大小的测量方法。例如,用电压表直接测量出某一支路电压的大小或用电流表直接测量出某一支路电流的大小等。

(2) 间接测量

间接测量是指欲测未知量必须通过几个被测量之间的函数关系而求出。如测出无源二端电阻网络的电压和电流,就可以利用欧姆定律求出其等效内阻。常在直接测量不方便或间接测量结果较直接测量更为准确等情况下使用此方法。



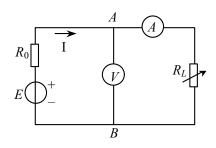


图 2.2.1 伏安法测有源二端网络内阻

(3) 组合测量

组合测量是兼用直接测量与间接测量的测量方法。在某些测量中,被测量与几个未知量有关,需要通过改变测量条件进行多次测量,然后按照被测量与未知量之间的函数关系,组成联立方程、求出各未知量。例如测量如图 2.2.1 所示的有源二端网络的内阻 R0。由电压定律得 E=IRo+UAB。但其中 E 与 Ro 均为未知量。在此可采用组合测量法,改变二端网络的负载 RL,得到不同的电压读数 UAB1、UAB2 和电流表读数 I1、I2,代入上式得方程组

E=I1Ro+UAB1

E=I2Ro+UAB2

求解得: Ro=(UAB2-UAB1)/(I1-I2)

2. 按被测量性质分类

(1) 时域测量

时域测量主要是测量被测量随时间变化的规律,被测量是时间的函数。如交流电压、电流等。它们的稳态值和有效值多用仪表直接测量,而它们的瞬时值可以用示波器测量并同时观察其波形,从而获得其随时间变化的规律。



(2) 频域测量

频域测量主要是测量被测量的频率特性和相位特性,被测量是频率的函数。如 测电路的幅频特性,相频特性等。

(3) 数字域测量

主要是对数字逻辑量进行测量。如用逻辑分析仪对数字量或电路的逻辑状态进行测量,它可以同时观察多条数据通道上的逻辑状态,或者显示某条数据线上的时序波形。

(4) 随机测量

主要是指对各种噪声、干扰信号等随机量的测量。

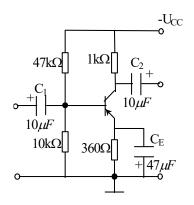


图 2.2.2 单管放大器电路

3. 测量方法和测量仪器的正确选择

对于同一事物可能有多种不同的测量方法。测量

方法与测量设备选择的正确与否,直接关系到测量结果的可信赖程度,也关系到测量工作的经济性和可行性。不当和错误的测量方法,除了得不到正确的测量结果外,甚至会损坏测量仪器和被测设备。有了先进、精密的测量仪器设备,并不一定就能获得准



确的测量结果。必须根据不同的测量对象、测量要求和测量条件,选择正确的测量方法、合适的测量仪器,构成合理的测量系统,进行细心的操作,才能得到正确的测量结果。比如,用直流电压灵敏度为 10k /V 的万用表 2.5V 档去测量如图 2.2.2 所示放大电路中晶体管的发射结电压 UBE,若采用分别测得 UB= -0.88V,UE= -0.92V,然后计算得出UBE=UB-UE=0.04V,由此得出放大器处于截止状态,而实际上放大器却工作在放大状态且 UBE= -0.32V。造成这个错误结论的原因是万用表 2.5V 档的内阻为 25k ,这个电阻并联在基极与地之间,减小了下偏置电阻,因而测出的 UB 值比实际值小得多,而测得的 UE 值由于发射极输出阻抗低,仪器内阻的影响小而接近其实际值。可见,上述误差是由于测试方法不当引起的,应直接测量基极与发射极之间的电压 UBE,或改用高内阻的电子电压表测量。

三、测量误差

测量结果与被测量真值的差别叫做测量误差。测量误差是实验中重要的问题之一,忽视误差,有时会影响实验的科学性。

1. 测量误差的表示法

测量误差可用绝对误差和相对误差来表示。

(1) 绝对误差 A

测量结果 Ax 与被测量的真值 Ao 之差称为绝对误差。

$$A=Ax-Ao (2.2.1)$$

式中 Ax 为测量值, Ao 为被测量真值。真值一般用高一级标准仪表测得的值代替。



在测量不同大小的被测量时,不能简单地用绝对误差来判断其测量的准确度。例如甲表测 100V 电压时,绝对误差 A 甲= +1V; 乙表测 10V 电压时,绝对误差 A 乙=+0.5V, A 甲> A 乙。但从仪表误差对测量结果的相对影响来看,甲表就小得多了。甲表误差占被测量的 1%,而乙表误差却占被测量的 5%。工程上常采用相对误差来衡量结果的准确度。

(2) 相对误差

绝对误差与被测量的真值之比的百分数称为相对误差。即

$$\gamma = \frac{\Delta A}{A_o} \times 100\% \tag{2.2.2}$$

2. 测量误差的分类

根据测量误差的性质和特征,可将其分为三类,即系统误差、偶然误差和疏忽误差。

(1) 系统误差

这类误差有一定规律或在整个测量过程中保持不变,它主要包括以下几方面的 误差。

- ① 基本误差 由于仪表结构和制造中的缺陷而产生的误差,这种误差为仪表所固有。
- ② 附加误差 由于外界因素 (如温度、磁场等) 的变化以及未按技术要求使用 仪表等所造成的误差。
- ③ 方法误差 由于测量方法不完善,使用者读数习惯不同或测量方法的理论根据不充分,使用了近似公式等所产生的误差。



(2) 偶然误差

偶然误差也称随机误差。这种误差是由于某些偶然因素产生的,其特点是:即使在相同的条件下,同样仔细地测量同一个量,所得结果仍有时大、有时小。但多次测量的结果综合起来看,它是服从统计规律的。因此,可以通过取各次测定值的算术平均值来削弱偶然误差对测量结果的影响。

(3) 疏忽误差

疏忽误差是由于测量者的疏忽所产生的。例如:读数错误和记录错误,操作方法错误等。所得数据严重歪曲测量结果,应该剔除重测。

四、测量数据的处理

测量结果常用数字和图形来表示,若用数字来表示测量结果,在进行数据处理时,除了应注意有效数字的正确取舍外,还应符合数据处理方法,以减小测量中随机误差的影响。要从凌乱的实验数据中得出可靠的实验结果,找出各物理量之间的变化关系及其变化规律,就需要对实验数据进行分析整理、归纳计算等处理。最后可用数据表格清晰地表示出来。若以图形表示测量结果,则应考虑坐标的选择和正确的作图方法,以及对所作图形的评定等。

1. 近似数和有效数字

仪表测量所得数据往往都是近似数,这些近似数通常都用有效数字的形式来表示。 有效数字是指一个数据从左边第一个非零数字开始,直到右边最后一个数字为止的所有数字。例如 0.345kΩ,这个数据是由 3、4、5 三个有效数字表示的电阻值。左边的一个



"0"不是有效数字,因为我们可以通过单位变换,把上述数据写成 345Ω。而其中末位数 5,通常是在测量该数据时估计出来的,将其称为欠准确数字或可疑数字。其它各位有效数字称为准确数字。准确数字和欠准确数字是测量结果中不可少的有效数字。在记录测量数据时,只允许保留一位欠准确数字。

2. 有效数字的正确表示法

- (1) 记录有效数字时,只允许保留一位欠准确数字。即被测量可能在最后一位数字上变化 1 个单位。
 - (2) "0" 在数字中可能是有效数字, 也可能不是有效数字。

例如 0.150kV 这个数据,它前面的"0"不是有效数据,它的有效数据是三位。它可以写成 150V,有效数据仍是三位。可见前面的"0"仅与所用单位有关。末位的"0"不能随意增减,它是由测量设备的准确度来确定的。例如上面这个数据,末位的"0"就是有效数据,它是一位欠准确数,而前面的"1""5"是两位准确数。如写成 0.15kV,则表明最后一位"5"为欠准确数,只有"1"这一位是准确数了。

- (3) 大数值与小数值要用幂的乘积形式来表示,如测得 15000V 这个数据,有 效数字为三位,则应记为 1.50 104V 或 150 102V。
- (4) 计算中,常数(如 π , e, $\sqrt{2}$, $\frac{1}{2}$ 等)的有效数字的位数未加限制,可随 计数时所取测量数据的有效数字的位数而定。
 - 3. 有效数字的修约规则

有效数字的位数确定后,多余的位数一律舍去,其修约规则为:



- (1) 被舍去的数大于 5, 则舍 5 进 1, 即末位数加 1。例如 0.146 修约到两位有效数字时, 其结果为 0.15
 - (2)被舍去的数小于 5,则只舍不进,末位数不变。例如 0.14。
- (3)被舍去的数等于 5, 若前位为奇数时, 舍去多余位数, 末位进 1; 若前位为偶数,则只舍不进。例如 0.145 和 0.235 两个数,修约到两位有效数字时,应为 0.14和 0.24。
 - 4. 有效数字的运算法则
 - (1) 加、减运算

首先对参予运算的各项数据进行处理,将各数舍入到比小数点后位数最少的那个数多保留一位小数,然后进行运算。最后对结果进行舍入,使其与原来各项数据中小数点后位数最少的那个数的位数相同。

(2) 乘、除法运算

同样先对各项数据进行舍入,使它们的有效位数均比有效位数最少的因子多一位数,然后进行运算,最后对结果进行舍入,使其有效位数与有效位数最少的那个因子相同。若有效数字最少的那个因子的第一位数为"8"或"9",则计算结果的有效位数应多取一位。

(3) 乘方及开方运算

运算结果比原数多保留一位有效数字,例如 $\sqrt{4.8} = 2.19$ 。

(4) 对数运算



应使取对数前后的有效数字位数相等。例如:

ln207=5.33 lg7.654=0.8839

5. 数据的列表表示法

将所得数据列成表格,简单明了地表示出相关物理量之间的关系。这种方式便于实验者随时检查结果是否合理,以便及时发现问题,减少和避免错误。在分析表中数据时,还可以发现相关物理量的变化规律,进而得出实验结论。列表的要求是:

- (1) 简单明了, 便于分析相关物理量之间的关系。
- (2) 在标题栏中,要标明各物理量的单位。在记录各个数值时,不再重复写上单位。
- (3) 合理选择测量点。在使用图示法时要注意自变量取值的两个端点,因变量变化的最大值和最小值点都必须测出,在曲线变化剧烈的部分要多取几个测试点,在曲线变化较平坦部分可少取几个测试点。
 - (4) 表中所列数据要正确反映测量结果的有效数字。
- (5) 除原始测量数据外, 计算过程中的一些中间结果和最后结果也可以列入表中。

6. 数据的图解表示

将实验数据按其对应关系用"o"、"×"或"Δ"等符号记录在坐标纸(应使坐标纸的最小格,对应于有效数字最后一位可靠数位)上,并绘出一条光滑的曲线(或直线),使其尽可能真实地反映实验结果。图示法能直观地表现出一系列实验数据的关系或变化



情况,跟列表法一样,使用非常广泛。

在实际测量过程中,由于存在各种误差,测量数据将出现离散现象,若将各测量值直接依次连接起来,得到的是一条波动的折线。要想得到一条光滑的、最接近实际情况的曲线,必须运用误差理论把各种随机因素引起的曲线波动抹平。在要求不高的场合,可以用直尺或曲线板,根据不同情况,把"点"连成直线或光滑的曲线。曲线(或直线)并不一定通过所有的点,而是使曲线两侧的数据点较均匀地分布,个别偏离过大的点应当舍去或重新测量。如曲线需延伸到测量范围之外,则应按其趋势用虚线表示,如图 2.2.3 所示。

曲线应画在坐标纸上。比例要适当,坐标轴上应注明物理量的符号和单位、起始值,并标明比例和曲线的名称。

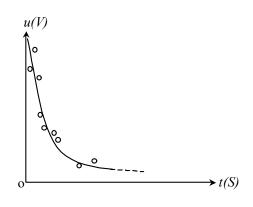


图 2.2.3 曲线画法



第三章 常用电气测量仪器仪表简介

电气测量仪表按测量方法可分为直读式仪表和比较式仪表。直读式仪表能直接指示被测量的大小,又可分为模拟式仪表和数字式仪表。模拟式仪表用指针在刻度盘上指示出被测量的数值,该数值可随被测量的变化而连续变化。数字式仪表是将被测模拟量转换为数字量后,用离散的数字来显示被测量的大小,这样可以消除人为的读数误差。比较式仪表(例如直流电桥、交流电桥、直流电位差计)是将被测量和已知的标准量进行比较,从而确定被测量的大小。如今在实验室测量中,模拟式仪表已逐渐少用,而越来越多地采用数字式仪表和电子测量仪器,故此处只介绍数字万用表和常用电子测量仪器。

一、数字万用表的组成及原理

特点:采用数字化测量技术,把被测量转换成电压信号,并以数字形式(不连续、 离散的形式)加以显示。它以断续方式进行测量,通常显示结果只反映出本次采样期内 被测量的大小,在数值上是一系列离散值。

优点:有很高的灵敏度和准确度(与模拟式指针表相比),显示清晰、直观(直接读数、不再因量程不同而对测量值进行折算)、性能稳定、过载能力强、便携,测小电阻值时尤可见其优点。

数字万用表的原理框图如图 3.1.1 所示。

数字万用表是在直流数字电压表的基础上扩展而成的。在直流电压表的基础上,测



电流时,先经过 I-V 转换器(分流电阻)将电流转换为电压(交流电流还要经 AC-DC 转换成直流电压)。测电阻时,经串联 -V 转换器(基准电阻 Ro 和被测电阻 Rx,后,由内部电池提供的电流通过其中产生电压 UR0 和 URx,则有 $\frac{U_{R_x}}{U_{R_0}} = \frac{R_X}{R_O}$,显示值与此电压比有关,也即和被测电阻 RX 与基准电阻 RO 之比有关。于是可得

显示值= $\frac{U_{R_X}}{U_{R_O}} \times 1000 = \frac{R_X}{R_O} \times 1000$ (1000 是 RX = RO 时表的显示值,RX = 2RO 时满量程。)。

通过以上几种电路得到的直流电压,还要经过量程选择环节(即电阻分压器),将其转变为 0~200mV 的直流电压,再送入 A/D 转换器,将模拟量变为数字量,再经过逻辑电路的处理,经译码后,在屏上显示出十进制表示的被测量数值。

常见数字万用表多为 3 位半或 4 位半的, 所谓 3 位半,即后 3 位可显示 0~9,第 1 位只能显示 0 或 1,故满码为 1999,4 位半与此类似,只是满码为 19999。显示器均为七段 LCD 或 LED 显示器。

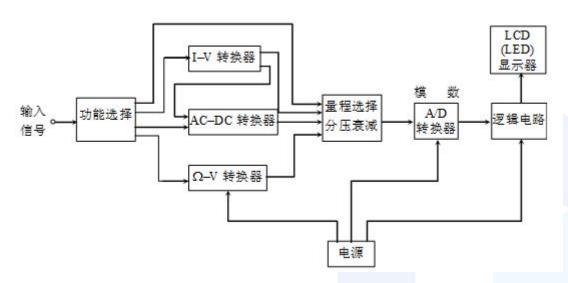


图 3.1.1 数字万用表原理方框图



二、双踪示波器的组成及原理

双综示波器的原理框图如图 3.2.1 所示。

1. Y 轴系统和 X 轴系统

Y 轴系统有两个独立的前置放大器,其工作状态由电子开关控制。输入信号经衰减器(未画出)输入前置放大器,其输出端与示波管 Y(垂直)偏转板连接。YA、YB 前置放大器将被测信号的一部分送至内触发放大器,经放大后,作为"YA"或"YB"触发形式的触发信号源。外触发信号由外触发插座送入。触发信号送至触发同步电路,经整形、微分后,取其负向脉冲信号触发启动扫描发生器,以产生锯齿波。锯齿波信号经 X 轴放大器放大后,送至示波器 X (水平) 偏转板。

2. 示波管

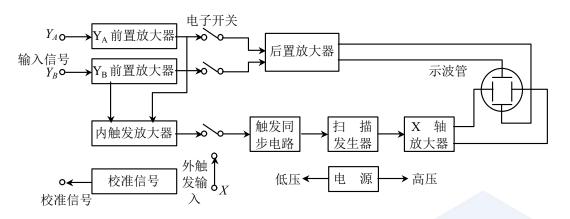


图 3.2.1 双综示波器原理框图

示波管是示波器的核心,由电子枪、偏转系统和荧光屏等三部分组成,其结构如图 3.2.2 所示。电子枪包括:灯丝、阴极、栅极、聚焦、阳极和加速阳极等。其结构如图 3.2.2 所示。当接通电源后,灯丝加热阴极,使阴极发射出一束电子束,电子束通过第一阳极与第二阳极时,受到静电场的聚焦作用,就会在荧光屏上显示出可见光点。改变栅



极电压,可调节光点亮度。加速阳极是为避免调聚焦(改变 A1 电位)时,改变电子束密度从而影响亮度变化。

3. 偏转系统

由一对水平(X)偏转板和一对垂直(Y)偏转板组成。当电子束穿过偏转系统时,将同时受到 X、Y 偏转板电场的作用,按照加于偏转板上的电压信号作出相应的偏转,就能在荧光屏上绘出被测信号的波形。

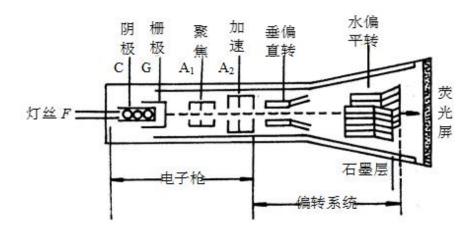


图 3.2.2 示波管结构图

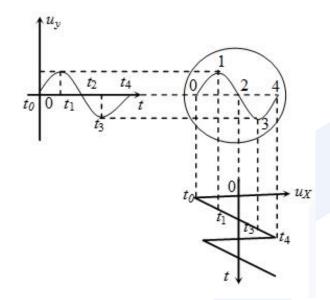


图 3.2.3 波形形成原理



在正常情况下,荧光屏上光点的相对移位是和输入到示波器 X 偏转板或 Y 偏转板上的电压成正比的。例如,若单独将一正弦信号电压 uy=Umsin t 送至 Y 偏转板,则在荧光屏上出现一根垂直线,若单独在 X 偏转板上加锯齿波电压 ux,则屏上出现一条水平线。若同时将 uy 加在 Y 轴偏转板上,锯齿波 ux 加在水平偏转板上,并使 ux 与 uy 频率相等,那么在荧光屏上就出现一个展开的正弦波。

三、双路晶体管毫伏表原理及组成

晶体管毫伏表的原理框图如图 3.3.1 所示。

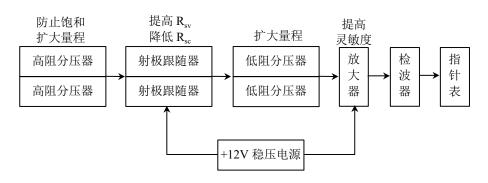


图 3.3.1 晶体管毫伏表框图

- 1. 晶体管毫伏表内部有三级放大器,故具有较高的灵敏度,可以测量毫伏级的电压。因为它采用射极跟随器作输入级,故输入阻抗很大,对被测电路影响很小。另外它的频率范围宽(从几十赫芝到几十兆赫芝),所以它的性能大大优于万用表、在电压测量中获得了广泛应用。
- 2. 输入信号采用二级分压(高阻分压、低阻分压),将 0.3V 以下信号采用低阻分压器衰减,对于大于 0.3V 的信号,先经高阻分压器进行衰减后,进入射极跟随器,再经低阻分压器分压。
 - 3. 所用指示电表是磁电式电流表,不能测交流,故加检波器,使交流变成直流。



电表指示值为正弦波电压有效值。当波形失真或为非正弦波时,测量值无意义。

测量各种典型波形时,指针读数与其峰值的关系见表 3.3.1。

波形 峰-峰值 整流平均值 指针读数 $2\sqrt{2} \qquad \frac{2\sqrt{2}}{\pi} \qquad 1$ 三角波 $2\sqrt{2} \qquad \frac{\sqrt{2}}{2} \qquad \frac{\pi}{4}$ 方波 $2\sqrt{2} \qquad \sqrt{2} \qquad \frac{\pi}{2}$

表 3.3.1 指针读书与峰值的关系

四、直流稳压电源

直流稳压电源的原理框图如图 3.4.1 所示。

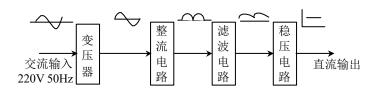


图 3.4.1 直流稳压电源原理框图

在直流稳压电源中,首先由变压器将电网供给的 220V、50Hz 的交流电压变换为所需幅值的交流电压,然后由整流电路将交流电压变换成直流脉动电压,再由滤波电路使脉动直流电压平滑,最后经过稳压电路输出稳定的直流电压。

五、函数信号发生器

- 1. 函数信号发生器可以产生幅值、频率均可变的方波、三角波、正弦波等多种函数信号。
 - 2. 函数信号发生器的基本原理框图如图 3.5.1 所示。当该仪器电源刚合上时,设积



分电容 C1 上的电荷为零,而多谐振荡器的"a"点电位为—E 伏。积分器输出端"b"点电位向正值方向增加,当"b"点电位增加到参考电压+Er 伏时,电压比较器工作产生一个触发信号使多谐振荡器翻转。同时"a"点电位变为+E 伏,因而积分器输出端"b"电位开始下降,当电位下降到参考电压—Er 时,电压比较器工作,又产生一个触发信号,使多谐振荡器回到初始状态。周而复始,电路如此产生振荡。振荡器振荡频率由"a"点电位、积分电阻 R1、积分电容 C1 和电压比较器的参考电压来决定。R1 和 C1 用来确定频率范围,调节 RP1 可实现频率的连续可调,电压比较器电压±Er 固定不变

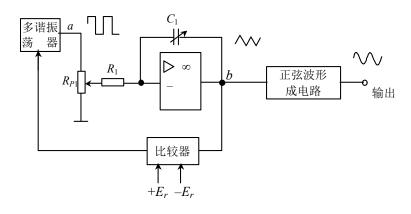


图 3.5.1 函数信号发生器基本原理框图



第四章 基础实验

实验一 直流电路

一、实验目的

- 1.学习正确使用万用表和直流稳压电源;
- 2.验证线性电路中电流和电压的叠加原理;
- 3.通过实验加深对戴维南定理和基尔荷夫定律的理解。

二、实验说明

1. 基尔荷夫定律:

基尔荷夫电流定律(KCL):对任一节点,在任一时刻,所有各支路电流的代数和恒等于零。即:

 $\Sigma I = 0$ (若流入节点为正,则流出节点为负)

基尔荷夫电压定律(KVL):沿任一绕行回路,在任一时刻,所有支路或元件电压的代数和恒等于零。即:

 $\Sigma U = 0$ (若与绕行方向相同为正,则与绕行方向相反为负)

2.叠加原理:在任一线性网络中, 多个激励同时作用的总响应等于每个激励单独作用时引起的响应之和。

所谓某一激励单独作用,就是除了该激励外,其余激励均为零值(即电压源用短路 支路代替,电流源用开路支路代替)。对于实际电源,电源的内阻必须保留在原电路中,



电流或电压的代数和是对应其参考方向而言的,因此在进行测试时,应在电路中先标明 电流或电压的参考方向,电流表或电压表的极性按与参考方向一致接入,若读数为正, 说明实际方向与参考方向一致,读数取正值;若读数为负,说明实际方向与参考方向相 反,读数取负值。

3. 戴维南定理:任一有源二端线性网络均可用一电压源等效代替。电压源的电动势 E0 等于有源二端网络的开路电压 U0,等效电压源的内阻 R 0 等于有源二端网络中恒压源短路,恒流源开路后两端间的等效电阻。

三、实验仪器及设备

 1.电路电子实验箱
 1 台

 2.稳压电源
 1 台

 3.数字万用表
 1 只

四、预习要求及注意事项

- 1.掌握叠加原理、戴维南定理等理论。
- 2.计算图 4.1.1 中负载支路的电压 UL、电流 IL,将所得值记入表 4.1.1 中。
- 3.在使用万用表测量时,注意电压、电流、欧姆等档次的选择,切忌用电流档测电压(即与被测元件并联)。
 - 4.一定要在电源断开的情况下,才能用万用表测电阻。
- 5.在使用稳压电源时,只允许按下一个琴键按钮,切勿将几个选择按钮同时压下, 使几组互相独立的电源并联在同一个电压表上,而将几个电源相互短路造成仪器的损



坏。

五、实验内容及步骤

调节稳压电源,使其一路电压源输出 E1=6V,另一路电压源输出 E2=9V,待用。

1.叠加原理实验

- (1)先将开关 SI、SII 拨向 "2" 侧,再按实验原理电路图 4.1.1 接线。
- (2)测量下列三种情况下负载电阻的电压值 UL, 并将数据记入表 4.1.1 中
- a.电源 E1 单独作用于电路的情况(SI 拨 "1" , SII 拨 "2")。
- b.电源 E2 单独作用于电路的情况(SI 拨 "2", SII 拨 "1")。
- c.电源 E1 和 E2 同时作用于电路的情况(SI、SII 都拨"1")。
- (3)测负载电流值 IL:将万用表置于直流电流档 "20mA" 处并串入 RL 支路中(注意极性),分别在 a、b、c 步骤情况下,测得电流值 IL,并将数据记入表 4.1.1 中。

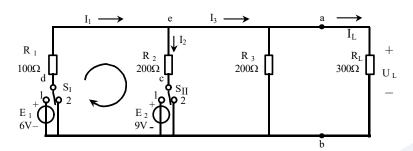


图 4.1.1 叠加原理实验电路图

表 4.1.1 数据记录

		UL (V)			IL (mA)			
		计算值	测量值	误差	计算值	测量值	误差	
E1	单独作用							
E2	单独作用							
E1	E2 共同作用							



2.戴维南定理实验

对图 4.1.2 电路中 a、b 两点左侧电路进行戴维南等效变换。

- (1)测量开路电压 U_0 : 将 SI、SII 置 "1" , 测 R L 断开时的 $U_{ab} = U_0$,并将数值记入表 4.1.2 中。
- (2)测量等效电阻 R_{0} : 将 SI、SII 置于 "2",即电路被除源,用万用表电阻档测 $R_{ab} = R_{0}$,并将数据记入表 4.1.2 中。
- (3)用测得的 U_0 和 R_0 ,按图 4.1.2 组成戴维南等效电路,测出 IL 和 UL 并填入表 4.1.2 中。

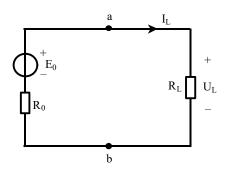


图 4.1.2 戴维南等效电路图

表 4.1.2

开路电压 U0= V	负载电流 IL= mA
等效内阻 R0= Ω	负载电压 UL= V
与表 1—1 中 UL、IL 测量值L	比较 ΔU= ΔI=

*3. 基尔霍夫定律实验

- (1)将实验原理电路图 4.1.1 中的 RL 支路去掉,开关 SI、SII 拨向 "2" 侧,接通稳压电源, SI、SII 拨向 "1" 侧。
 - (2)KCL 的验证:用万用表直流电流 200mA 档分别测量 I1、I2、I3, 将数据记



入表 4.1.3 中(以流出节点 e 的电流为参考正方向)。

(3)KVL 的验证: 用万用表直流电压 20V 档测量 Uec、E 1、E 2、Ude,将数据记入表 4.1.3 中(注意电压方向与绕行方向)。

表 4.1.3

	I ₁ (mA)	I ₂ (mA)	I ₃ (mA)	ΣI	Uec(V)	$E_1(V)$	E ₂ (V)	U _{de} (V)	∑U
测量值									
计算值									
误差(%)									

六、实验报告要求

- 1.完成表中各项测量值,根据图中参数计算各计算值。
- 2.根据计算与测量值,分析误差,并指出产生误差有哪些因素?
- 3.如果万用表电压档与电流档换用,有什么危害?

七、思考题

- 1.为什么电流表不能与电路并联?电压表不能与电路串联?相反情况会产生什么后果?
- 2.叠加原理中,两个电源同时作用时在电路中所消耗的功率是否也等于两个电源单独作用时所消耗的功率之和?为什么?



实验二 RC 电路研究

一、实验目的

- 1. 加强对 RC 电路动态过程的了解。
- 2. 学习用示波器观察信号波形和测定时间常数的方法。
- 3. 了解 RC 电路的实际应用。

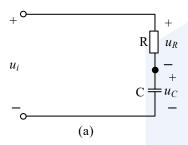
二、实验说明

1. RC 电路的矩形脉冲响应

为了观察图 4.2.1(a)所示 RC 电路过渡过程中的电压和电流的变化规律,采用如图 4.2.1(b)中 ui 所示的周期性变化的矩形脉冲序列作为 RC 电路的输入信号。此矩形脉冲的脉宽 。则 RC 电路的脉冲序列响应为:

$$u_c(t) = \begin{cases} U(1 - e^{-\frac{t}{\tau}}), & 0 \le t \le t_1; \\ Ue^{-\frac{(t-t_1)}{\tau}}, & t_1 \le t \le T. \end{cases}$$

$$u_{R}(t) = \begin{cases} Ue^{-\frac{t}{\tau}}, & 0 \le t \le t_{1}; \\ -Ue^{-\frac{(t-t_{1})}{\tau}}, & t_{1} \le t \le T. \end{cases}$$





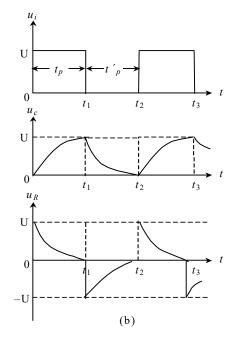


图 4.2.1 RC 电路的矩形脉冲响应

用普通示波器可以观察到如图 4.2.1 (b) 所示的 R、C 电路过渡过程中的两种响应 曲线。其一是电容电压初始值为零的零状态响应,其二是电容放电时的零输入响应,也 就是电容连续充电放电的动态过程。矩形脉冲电压 u_i 的脉宽 t_p 与 R、C 串联电路的时间 常数有十分重要的关系。当 t_p 不变而适当选取大小不同的 R、C 参数以改变时间常数 ,会使电路特性发生变化。

2. RC 电路的应用

(1) 微分电路与耦合电路

图 4.2.2 (a)所示的 RC 电路, 输入信号 u_i 为矩形脉冲, 脉冲宽度为 t_p , 脉冲间隙为 t_p 。 当 RC 电路的时间常数 $\tau = RC << t_p$ 和 t_p' 时,输出信号 u_0 将是正、负相间的尖脉冲, u_0 与 u_i 近似微分关系,如图 4.2.2(c)所示,这种电路称为微分电路。当 $\tau = RC << t_p$ 和 t_p' 时, u_0 的波形基本上和 u_i 相同,如图 4.2.2 (d) 所示。这种电路称为阻容耦合电路。



由图 4.2.2 (d) 可见,输出电压中不含直流分量,可见电容 C 能隔去 u_i 中的直流分量,仅使交流分量通过。因此,这种作用的电容称为隔直电容。这两种电路在电子技术中应用很广。

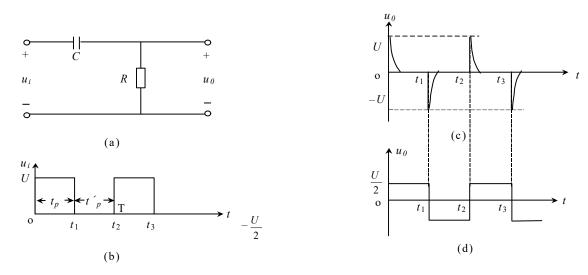


图 4.2.2 微分电路与耦合电路

(2) RC 积分电路

图 4.2.3 (a) 所示电路,只要满足电路时间常数 $\tau = RC >> t_p$ 的条件,就构成了 RC 积分电路。其输出电压 u_0 为锯齿波,近似地与输入电压 u_1 成积分关系。其输入、输出 波形如图 4.2.3(b)所示。

积分电路常用于自动控制系统之中。



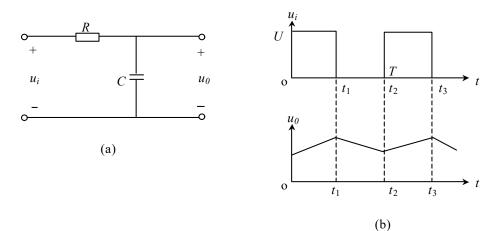
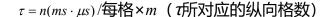


图 4.2.3 积分电路及其输入、输出波形

3. 用示波器测定 RC 电路的时间常数 τ

测试电路如图 4.2.4 (a) 所示。在输入端加上矩形脉冲序列,将示波器探极接在电容两端,调节示波器,使荧光屏上呈现一条稳定的指数曲线,如图 4.2.4 (a) 所示。当不使用光标测量时,可将指数曲线的幅值在屏幕上调成为 8 格,当 电压上升到其终了值(幅值)的 63.2%时(即 5 格处)所对应的时间即为电路的时间常数 7。



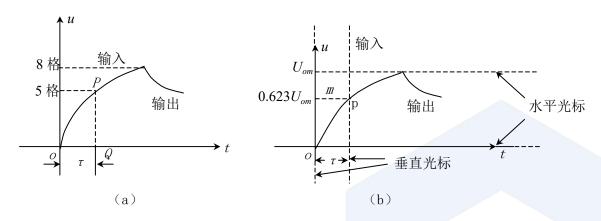


图 4.2.4 时间常数的测量方法

如果采用光标法测量 τ 值,可按压[$\Delta V - \Delta t - oFF$] 钮。先选择 ΔV (其值显示在荧屏下方倒数第二行),屏上出现两条水平光标。分别移动这两条水平光标到图 4.2.4 (b)



所示位置,读出此时的 ΔV 值即为 U_{om} 值。便于垂直光标与此点对齐,再移动上水平光标到 $0.632U_{om}$ 处,其与指数曲线的交点为 P,适当移动水平位移钮与垂直位移钮,使 P 点处于方格交点上。再按 $[\Delta V - \Delta t - oFF]$ 钮选择 Δt (其值显示处同 ΔV) 荧屏上出现两条垂直光标。移动两条垂直光标到图 4.2.4 (b) 所示位置,读出此时的 Δt 值即为该电路的时间常数 τ 。

三、实验仪器及设备

1. 双踪示波器 一台

2. 函数信号发生器 一台

3. 电路电子实验箱 一台

四、预习要求

1. 了解各项实验内容及实验原理、明确实验目的。

2. 阅读双踪示波器的使用方法,熟悉面板上各旋钮及按键的用途。

3. 若本实验所用矩形脉冲序列的频率为 1000Hz, 实验箱中可供选择的电路参数为:

电阻值: $10k\Omega$, $2k\Omega$, $50k\Omega$

电容值: 3300PF、5100PF、0.1 \(\mu\)F、0.01 \(\mu\)F

请选取适合各项实验内容[即图 4.2.1 (a) 、4.2.3 (a) 及 4.2.2 (a) [分别作为 微分电路和耦合电路时]的电路参数。并在预习报告中标示在各个实验电路图中。

4. 拟定各项实验内容的接线图。



五、思考题

- 1. 已知矩形脉冲序列的频率 f=1000Hz, 其周期 T=? 拟在示波器的荧光屏上得到周期宽度为 5cm 的脉冲, 试问"扫描时间"TIME/DIV 旋钮在哪一档位比较合适?
 - 2. RC 电路应满足什么条件才能近似构成微分电路或积分电路?

六、注意事项

- 1. 因双踪示波器两条输入线的黑夹子端经示波器外壳短接,故同时观察两个波形时,必须将黑夹子接在电路的同一点上,否则,黑夹子所接两点将被短路。
- 2. 当电路参数改变时,示波器"扫描时间 TIME/DIV"和"Y 轴衰减 VOLTS/DIV"要选择适当,否则不能观察到合适的波形。

七、实验内容与步骤

1. 观察 RC 电路的矩形脉冲序列响应及测 τ 值

将示波器进行预调,使其两条基线重合并调至屏幕下方适当位置。y 轴输入用直流耦合,调节函数发生器,使输出电压峰值 $U_{P-P}=5$ 伏,频率 f=1000Hz。

根据预习时设计的电路参数选择元件组装成如图 4.2.1 (a) 所示的实验电路,并按拟定的接线图接线(联接仪器等)。然后,用示波器观察输入电压 u_i 、电阻电压 u_R 和电容电压 u_c 的波形,将波形画在坐标纸上。适当调节示波器,使 u_c 的波形在屏幕上成为一条指数曲线,如图 4.2.4 所示。用本实验中介绍的方法测定此电路的时间常数 τ 。此实验值与根据电路参数算出的时间常数值是否相等?

按表 4.2.1 的要求记录各项数据。



2. 观测 RC 微分电路波形

按照预习时设计好的电阻 R 和电容 C 的参数选择元件,并将它们连接成如图 4.2.2 (a) 所示的微分电路。将与上步相同的矩形脉冲序列连接到此电路的输入端,用示波器观察电路的输入、输出电压波形 (注意:观察之前先将示波器两条基线调至屏幕中间位置),并将波形画在坐标纸上。求出此微分电路的时间常数,按表 4.2.1 的要求记录各项数据。

改变电路参数,逐渐增大 $R \subset 0$ 的数值,观察 u_0 波形的变化。

3. 观测 RC 耦合电路波形

按预习时设计的耦合电路 R、C 参数选择元件,替换微分电路中的电阻 R 和电容 C,构成 RC 耦合电路。将与上步相同的脉冲序列接入此电路输入端。用示波器观察 u_i 、 u_0 波形。注意观察 u_0 波形横轴位置的变化,观察矩形脉冲序列与方波的差别。将波形描在坐标纸上。求出此电路的时间常数,按表 4.2.1 的要求记录各项数据。

改变电路参数,逐渐减小 $R \setminus C$ 的数值,观察 u_0 波形的变化。

4. 观测 RC 积分电路波形

按照预习时设计好的电阻 R 和电容 C 的参数选择元件, 将它们连接成如图 4.2.3 (a) 所示的积分电路。将与前相同的矩形脉冲序列连接到此电路的输入端, 用示波器观察电路的输入、输出波形, 并描在坐标纸上。求出此积分电路的时间常数, τ=?

按表 4.2.1 的要求记录各项数据。改变电路参数,逐渐减小 R、C 的数值,观察 u_0 波形的变化。



表 4.2.1

	R	C	电路时间 常数τ (秒)		输.	入矩形脉		
电路类型	$(k\Omega)$	(μF)	计算值	测量值	幅值	脉宽	周期	τ与 t _p 的关系
					$U_m(v)$	$t_p(秒)$	T(秒)	
<i>τ</i> 值测定电路								
微分电路								
耦合电路								
积分电路								

八、实验报告及讨论

- 1. 将各实验内容中要求画出的波形描在坐标纸上,并整齐排列,标注清楚(注意 其与输入波形的对应关系)。
- 2. 试就步骤 1 描录的 RC 电路的矩形脉冲响应曲线分析该电路电流、电压变化的规律。
- 3. 电路参数既定的 RC 微分电路或积分电路,当输入信号脉冲频率改变时,输出信号波形是否变化? 为什么?
- 4. 根据表 4.2.1 中的数据,分析电路参数改变对微分电路,积分电路等的输出波形的影响。



实验三 交流串联电路

一、实验目的

- 1.研究 RLC 串联电路,验证 $U \neq U_R + U_L + U_C$
- 2.测绘 RLC 串联谐振电路的频率特性曲线
- 3.加深对串联谐振特点的了解
- 4.学习使用函数信号发生器、毫伏表和双踪示波器

二、实验说明

在 RLC 交流串联电路中,外施电压 \dot{U} 等于各元件上电压的相量和, \dot{U}_C 与 \dot{U}_R 的相位差为+90°。在 RLC 串联电路中,由于电源频率的变化,电感和电容所呈现的感抗和容抗也相应的变化。

当:
$$\omega L < \frac{1}{\omega C}$$
时, $U_L < U_C$, 电路呈容性;

$$\omega L > \frac{1}{\omega C}$$
 时, $U_L > U_C$,电路呈感性;

$$\omega L = \frac{1}{\omega C}$$
时, $U_{L} = U_{C}$, 电路呈电阻性。

我们把 $\omega L = \frac{1}{\omega C}$ 时的串联电路称为串联谐振电路或电压谐振电路。谐振频率为

$$f_{\circ} = \frac{1}{2\pi\sqrt{LC}}$$
 或 $\omega_{c} = \frac{1}{\sqrt{LC}}$ 。可见要使电路满足谐振条件,可以通过改变 L 、 C 或 f 来实

现。本实验采用改变外施正弦电压U的频率f来使电路达到谐振。谐振时电路的复阻抗



$$Z=R+j(\omega L-rac{1}{\omega C})=R$$
 , 阻抗角 $\phi=0$, 电路中电流的有效值: $I_o=I(\omega_o)=rac{U}{R}$ 。

如果保持外施电压的有效值 U 及电路参数 R、L、C 不变,改变电压源频率 f,便可得到电流与频率关系的幅频特性,如图 4.3.1 所示。图中 $I(\omega)$ 曲线也称为电流谐振曲线。在图中,串联电路中的电阻 R 愈小,曲线就愈尖锐。为了反映谐振电路这一般特性,在无线电技术中常采用电路的品质因数 Q 来表示。根据定义, $Q \approx \frac{\omega_0 L}{R} = \frac{1}{\omega_0 RC} = \frac{1}{R} \sqrt{\frac{L}{C}}$ 。

三、实验仪器及设备

1.电路电子实验箱 1 台

2.函数信号发生器 1 台

3.毫伏表 1 台

4.示波器 1 台

四、预习要求

1.复习有关串联谐振理论,掌握谐振电路的特征。

2.在实验原理电路图 4.3.2 中 a、b 端接一频率可调的正弦交流电压 U_i ,且使 U_i = 4V,设电路的 $C=0.1\mu F$;空心电感圈 L=2.5mH、 $r=10\Omega$;电阻 $R=100\Omega$ 。求此电路的谐振频率 f_0 及此时的电流有效值 I。

五、思考题

- 1.电路发生串联谐振的条件是什么?谐振时有哪些特征?
- 2.用双踪示波器同时观察两个波形时应如何选择公共点?



六、注意事项

- 1.使用毫伏表测电压时,每改变一次量程都应校零。
- 2.在每次改变函数信号发生器的频率时,要求保持其输出电压不变。

七、实验内容及步骤

- (1)调节函数信号发生器,使频率 f=10kHz, $U_i=4V$ (用毫伏表测)。按原理图 4.3.2 接线。
- (2)用双踪示波器分别观察 U_R 、 U_C 和 U_R 、 U_L 的波形,注意观察其相位关系 (注意:用双踪示波器观察两个信号,必须正确选择公共点),并将波形画入图 4.3.3 中。
- (3) 改变信号频率为 5kHz、10kHz,保持 U=4V,用毫伏表测量 U_R 、 U_L 、 U_C 的有效值,记入表 4.3.1。验证下式是否成立:

$$U_i = U_R + U_L + U_C$$

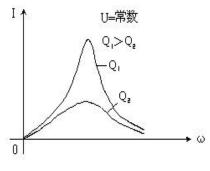


图 4.3.1 串联谐振曲线

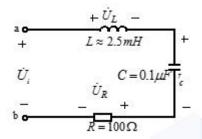


图 4.3.2 R L C 串联电路

(4) 寻找谐振点:将频率调至 10kHz 左右,用双踪示波器同时观察 \dot{U}_i 、 \dot{U}_R 的波形,调节函数发生器的频率(在调节过程中应注意保持函数发生器的输出电压 $U_i=4V$),当 \dot{U}_i 和 \dot{U}_R 的波形相位相同时,即可认为此时电路发生串联谐振,对应函数发生器的频率即为谐振频率 f_0 ,测出 U_R 、 U_L 、 U_C 并与 f_0 同时记入表 4.3.2 中。



表 4.3.1 Ui = 4V

f(kHz)	Ui(V)	UR(V)	UL(V)	UC(V)
5	4			
10	4			



图 4.3.3 uR、 uL、uc 相位关系

表 4.3.2 Ui = 4V C = 0.1μ F

f (kHz)	f1=	f2=	f3=	f0=	f4=	f5=	f6=
UR (V)							
UL (V)							
UC (V)							

表 4.3.3 Ui = 4V

	0.047µF	0.1µF	0.47µF
UR (V)			
UL (V)			
UC (V)			

(5)在 f_0 左右各选取三点(靠近 f_0 处密一点),分别测出不同频率时的 U_R 、 U_L 、 U_C ,将值记入表 4.3.2 中,并画出谐振曲线。

(6)保持信号频率为 f_0 和电压 U_i = 4V 不变,改变电容参数,分别测出对应的 U_L 、 U_C 和 U_R 值,并记入表 4.3.3 中。

八、实验报告要求

1.根据所测值判定 $U \neq U_R + U_L + U_C$ 。



- 2.画出 RLC 串联电路的谐振曲线并作分析。
- 3.分别画出表 4.3.3 中三个电容值情况下 $\dot{U}_{\scriptscriptstyle l}$ 与 $\dot{U}_{\scriptscriptstyle R}$ 、 $\dot{U}_{\scriptscriptstyle L}$ 和 $\dot{U}_{\scriptscriptstyle C}$ 的三个相应的相量图, 并说明电路的性质是电阻性, 电容性或电感性。



实验四 单相整流、滤波、稳压电路

一、实验目的

- 1. 学习使用数字万用表判别晶体二极管的方法;
- 2. 了解桥式整流电路的工作原理及滤波电容的作用;
- 3. 学习三端集成稳压器的使用方法;
- 4. 学习稳压电源主要技术指标的测试方法。

二、实验说明

- 1. 利用二极管的单向导电性,可以把交流电变为直流电,称为整流。整流后的直流电脉动太大,往往还需将脉动直流再经电阻器、电容器或电感组成的滤波器进行滤波,从而得到比较平稳的直流电压。
- 2. 为了得到更稳定的直流电压,在滤波之后还要采用稳压电路。本实验采用 W7800 系列集成三端稳压器稳压,使电路结构非常简单,而稳压效果却十分良好(有关集成三端稳压器请参阅附录四中"半导体集成电路"中的"集成三端稳压器")。
- 3. 本实验所用电路板元件排列如图 4.4.1 所示。桥式整流器、电容滤波器、集成三端稳压器及负载电阻等四部分电路分开设置,可根据实验内容用短导线连接成所需电路进行实验。
- 4. 本实验中使用的晶体管毫伏表是一种平均值检波的交流电压表,其刻度以正弦波有效值校准,在测试电容滤波电路输出电压的交流分量时,因其波形不是正弦波,故



测量值有一定误差。

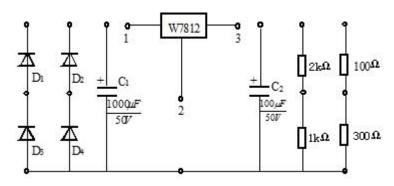


图 4.4.1 单相整流、滤波、稳压电路实验板

三、实验仪器及设备

双踪示波器	1台
数字万用表	1只
晶体管毫伏表	1台
电路电子实验箱	1台

四、预习要求

- 1.复习有关二极管、整流、滤波及稳压电路部分的内容。
- 2.查阅附录二中的"集成三端稳压器"。
- 3.仔细阅读实验指导书,了解实验目的、内容及步骤。

五、思考题

- 1.如果电容滤波电路的负载开路,用示波器观察其输出电压 U。,波形将会是什么形状?若用直流电压表测试 U。,将有什么样的读数?为什么?
- 2.如果用一个直流电压表去测量图 4.4.2 中 D₁ 管两端的管压降, 你认为读数会是多少伏?为什么?欲使测量值为正值, 电压表的正负表笔应如何连接?



六、注意事项

- 1.变压器副边电压取 17V。
- 2.变压器副边电压只能接在整流桥的进线端,即实验板上四个二极管中间的两个孔。
- 3.不能用双踪示波器同时观察变压器副边电压 U₂及整流输出电压 U₀, 否则示波器两个探头的黑夹子将使某个整流二极管短路。
- 4.集成三端稳压器"1"端电压应高于"3"端电压 2~3V 才能正常工作,故接线时不能将"1"、"3"端短接,否则将使三端稳压器发热损坏。
- 5.本实验中,示波器输入端应采用"直流耦合"方式,才能完整正确地观察被测试信号。当需仔细观察锯齿波波形时,应暂时采用交流耦合方式并将波形放大。

七、实验内容及步骤

1.用数字万用表测试二极管

将数字万用表转换开关置于"➡"挡,黑表笔插入"COM"插孔,红表笔插入"V、Ω"插孔,闭合万用表电源开关,用两表笔接触二极管两极,测试一次,读出液晶显示屏上的数字;然后两表笔交换,再测试一次,也读出液晶显示屏上的数字。对硅管而言,若一次读数为"1"(表示二极管反向电流为零),另一次读数为 500-800mV(表示二极管正向电压降数值),则表示被测晶体管完好,后一次测量时,红表笔所接的一端为二极管的正极。黑表笔所接的一端为二极管的负极。若两次测试均显示"1",则二极管断路,若两次测试均显示"0"或一很小数字,则表示二极管短路。

2.整流电路测试



按图 4.4.2 接线(注意交流 16V 电源进线所接的位置,若接在整流桥的出线端,将烧坏二极管)。经老师检查后才能接通电源。

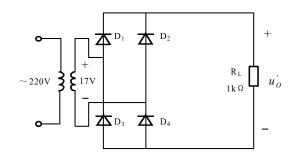


图 4.4.2 桥式整流电路

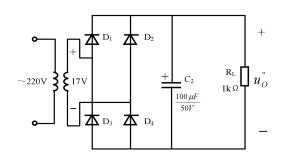


图 4.4.3 整流滤波电路

用示波器分别观察变压器输出电压 u_2 和桥式整流输出电压 u_3' 的波形(注意!此时不能用双踪示波器同时观察这两个波形)。用晶体管毫伏表测量变压器副边输出交流电压有效值 \tilde{U}_2 (V)和桥式整流输出电压的交流分量 \tilde{U}_3' (mV)。再用万用表直流电压挡测量桥式整流输出电压的直流分量 U_3' ,将以上测得的波形和数据记入表 4.4.1 内。

表 4.4.1

电路形式	 輸出直流电压 (V)	输出交流电压分量 (V)	输出电压波形
变压器副边		$\widetilde{U}_{_2}=$	
单相桥式整流	$U_0' =$	${\widetilde U}_o'=$	
电容滤波	$U_0^{\prime\prime}=$	${\widetilde U}_{_0}^{\prime\prime}=$	



3.滤波电路测试

按图 4.4.3 接线。用示波器观察滤波后输出电压的波形,再用晶体管毫伏表测量其交流分量有效值 $\tilde{U}_{o}^{"}$ (注意:因被测信号为非正弦波,毫伏表所测并非真有效值,桥式整流输出电压交流分量的测量与此相同。)或者用示波器的水平光标测交流分量峰峰值 U_{pp} ;用万用表直流电压挡测量其输出直流电压 $U_{o}^{"}$ 。将波形和数据记入表 4.4.1 中。画波形时一定要周期一致,并要在波形图中同时表现出被测信号中的直流分量和交流分量。

4.集成三端稳压器的测试

按图 4.4.4 接好电路, 再按表 4.4.2 要求测试。

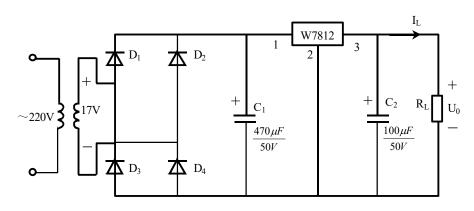


图 4.4.4 集成三端稳压器稳压电路

将表 4.4.2 中所列各 R_L 值依次接入直流电源输出端,测出相应的 U_0 和 I_L 值,记入表 4.4.2 中。测出 $R_L = \infty$ 与 $R_L = 200\Omega$ 时的电压增量 - ΔU_0 及电流增量 ΔI_L ,计算出三端稳压器的内阻 r_0 ,将其值记入表 4.4.2 中。



表 4.4.2

$\mathrm{RL}(\Omega)$	IL(mA)	U0(V)	$r_0 = \left \frac{\Delta U_0}{\Delta I_L} \right $
∞			
3k			
2k			
1k			
400			
200			

八、实验报告要求

- 1.按表 4.4.1、4.4.2 整理、计算实验数据,作出直流稳压电源的外特性曲线 $u_o = f(i_L)$ 。
- 2.根据实验中测得的数据和波形,总结电容滤波器的作用。
- 3.由测试数据分析三端稳压器的作用和性能。



实验五 单管电压放大电路

一、实验目的

- 1.测试放大电路的放大倍数, 观察负载电阻对输出电压的影响;
- 2.研究引起放大器失真的各种原因;
- 3.熟悉各种电子仪器的使用。

二、实验说明

- 1. 单管电压放大器是众多电子设备最基本的组成部分。对一个电压放大器的基本要求是,除了希望得到一定大小的电压放大倍数外,还要求放大后的波形不失真。放大器的作用是使其输出的能量按照输入信号变化的规律而变化。输出的能量来自于直流电源,放大器本身并不能将输入信号的能量放大。
 - 2. 单管电压放大器的放大倍数 Au 由下式决定:

$$A_{u} = \frac{u_{o}}{u_{i}} = -\frac{\beta R_{L}'}{r_{be}}$$
 (4.5.1)

式中
$$R'_L = R_C \parallel R_L$$
 (4.5.2)

$$r_{be} = 200 + (1 + \beta) \frac{26(mV)}{I_{r}(mA)}$$
(4.5.3)

由式(4.5.1)可知, A_{u} 与 R'_{L} 成正比,空载时 $R_{L}=\infty$, $R'_{L}=R_{c}$ 为最大值,故 A_{u} 最大。 带负载后,较 R_{c} 小, A_{u} 也随之减小, R_{c} 愈小, A_{u} 也愈小。

由式 (4.5.3) 可知, 当 β 值足够大时,



$$(1+\beta)\frac{26(mV)}{I_{E}(mA)} > 200\Omega$$

$$A_{u} \approx \frac{R'_{L}}{26(mV)} I_{E}(mA)$$
(4.5.4)

由此式可知, 此时 A_{ϵ} 近似与 β 值无关, 静态电流 I_{ϵ} 的大小对放大倍数却有很大影响。

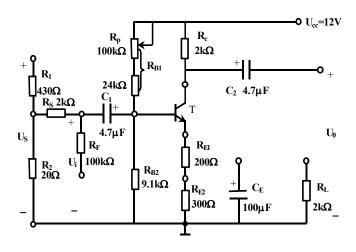


图 4.5.1 单管电压放大电路板

3.由于晶体管是一个非线性元件,如果静态电流设置过低,易产生截止失真。反之,如果静态电流设置过高,则易产生饱和失真。只有当静态工作点设置得合适,使之工作在其特性曲线的线性区时,才不容易产生非线性失真。为此,必须给放大器选择合适的静态工作点。

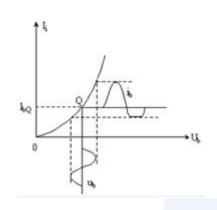


图 4.5.2 输入特性非线性引起的失真



对于小信号放大电路来说,由于输出交流信号的幅度很小,静态工作点可以有较大的变化范围,只要保证输出信号不失真就可以了。这时如果希望减小管子的功耗和噪声,静态电流可以选小一些,如果希望提高电压放大倍数,则静态电流可适当增大一些。

若输入信号幅度较大,由于晶体管特性的非线性(主要是晶体管输入特性的非线性),输出电压波形将有一定程度的失真。图 4.5.2 示出了由于输入特性的非线性引起失真的情况。

本实验采用图 4.5.1 所示的分压式偏置放大电

路(电阻 R_S 、 R_F 本次实验不用),改变 R_P 之值,即可调节静态工作点。电路板上的 R_1 、 R_2 网络使输入电路与信号源匹配并可以有效地削弱由输入端引线引入的干扰信号,使放大器能正常工作。

三、实验仪器及设备

1.双踪示波器	1台
2.函数信号发生器	1 台
3.晶体管毫伏表	1 台
4.数字万用表	1 只
5.电路电子实验箱	1 台

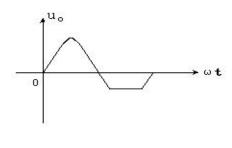
四、预习要求

- 1.认真阅读本实验全部内容及相关教材内容,弄清以下问题:
 - (1)电压放大器的放大倍数与哪些因素有关?

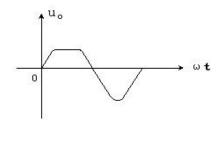


- (2)在哪几种情况下放大器的输出波形可能产生失真?应如何解决?
- 2.阅读第二章实验三中有关内容,弄清本实验所用示波器、函数信号发生器、晶体 管毫伏表等仪器的用途和使用方法。

五、思考题



(a)



(b)

图 4.5.3

- 1.测量放大器静态工作点应该用交流电表还是直流电表?
- 2.在本实验中,如在示波器上观察到如图 4.5.3 所示的波形,哪种波形是截止失真?哪种波形是饱和失真?各自应如何调节 Rp 才能使之不失真?
 - 3.如何用示波器观察放大器中交、直流共存现象?

六、注意事项

1.为了防止短路及避免引入干扰信号,接线时应注意将各仪器的接地端及实验电路的接地端连接在一起,如图 4.5.3 所示。



2.晶体管毫伏表在使用之前应预热并调零.晶体管毫伏表在低量程时(小于100mV),如果测试笔开路,外界干扰信号将使指针大幅度偏转,甚至打弯。因此,在暂时不使用时应将量程开关置于大于 3V 处,待测试端接入电路后,再切换到合适的量程。

七、实验内容及步骤

1.联接实验电路

各仪器置于待用状态: 毫伏表调零; 示波器调出双路扫描线; 函数信号发生器由"50 Ω "处输出,输出波形选"正弦波", 频率调节到 1000Hz 处, "输出幅度衰减"按下"20db"键, 逆时针调节输出调节旋钮"AMPL",使输出为零;按图 4.5.1 联接线路,稳压电源接 12V。各仪器的联接参考图 4.5.4(暂不接毫伏表和示波器。当需要使用毫伏表和示波器时,将其输入探头的黑夹子夹在实验电路的公共端上,红夹子夹在测试端上即可)。

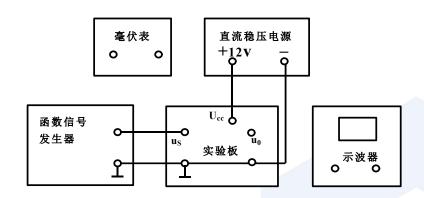


图 4.5.4 仪器联接图

2.调整和测试静态工作点

(1) 调整静态工作点: 适当调节 R_p , 初选晶体管集电极电压 U_c = 5-6V 左右。调节



函数信号发生器,使放大器输入信号 us 逐渐增大,同时用双踪示波器观察输出信号波形,仔细调节 R_P 和函数信号发生器,使输出信号波形无失真且有最大幅度。如此调节可获得最大动态范围。调节函数信号发生器 "AMPL" 输出调节旋钮,使 U_F =10mV,用示波器双踪同时观察输入、输出波形及其相位关系,将波形记入表 4.5.1 中。用毫伏表测量输出电压 U_O ,将结果记入表 4.5.2 中。

3.保持步骤 3 的状态不变,通过观察负载电阻 RL 了解负载电阻对放大倍数的影响 将 RL 接入放大器输出端,再测一次 Ui 与 Uo,将数据也记入表 4.5.2 中。

4.观察信号过大产生的失真保持 U_c 不变,逐渐增大输入信号 u_s ,直到输出波形同时出现饱和与截止失真。将输出波形记入表 4.5.1 中。

表 4.5.1

: 3中11/3	u0 波形	静态工作点				
ui 波形	u0 i及形	UCQ	UBQ	UEQ	IEQ	工作状态
						不失真
						大信号失真
						饱和失真
						截止失真

表 4.5.2

	Ui (mV)	U0 (mV)	$\left A_{u}\right = \frac{U_{o}}{U_{I}}$
不失真无负载			
不失真有负载			

6.观察静态工作点改变对输出波形的影响



- (1)逐浙减小 u_s ,待输出波形无失真时,减小 $R_{B1}(R_P)$ 右旋),观察饱和失真波形,将此波形及此时的静态工作点记入表 4.5.1 第三栏中。
- (2)增大 *R_{B1}(R_P*左旋),观察截止失真波形(由于晶体管特性曲线起始段非线性,在小信号放大范围内将看不到削顶,只是波形正半周变钝,此时可增大输入信号,使之出现削顶波形),将此失真波形及此时的静态工作点记入表 4.5.1 第四栏中。

八、实验报告要求

- 1.整理实验数据, 计算放大器不失真时的静态工作点及电压放大倍数。
- 2.说明负载电阻对电压放大倍数 Au 的影响。影响 Au 的因素还有哪些?
- 3.说明非线性失真与静态工作点之间的关系及静态工作点的调整方法。



实验六 负反馈放大电路

一、实验目的

- 1.研究负反馈对放大器性能的影响;
- 2.学习负反馈放大电路各项性能的测试。

二、实验说明

1."负反馈"是放大器中的一个重要概念。几乎所有的放大器中都引入了负反馈以改善放大器的性能。本实验研究负反馈对放大器性能的影响,通过实验对比,建立负反馈放大器的具体概念,加深印象,验证理论。

负反馈总是使放大器净输入减小,放大倍数减小。但是,引入负反馈却能改善放大器的性能。例如提高放大倍数的稳定性,改善非线性失真,展宽通频带以及改变输入、输出电阻等。根据负反馈引入的方式,可以将其分为串联负反馈及并联负反馈两种。串联负反馈能提高放大器的输入阻抗,并联负反馈能降低放大器的输入阻抗。若所取的反馈信号与放大器输出电流成比例,则称为电流负反馈。电流负反馈能提高放大器的输出阻抗,稳定输出电流;若所取的反馈信号与放大器输出电压成比例,则称为电压负反馈。电压负反馈能降低放大器的输出阻抗,稳定输出电压。

本实验采用的并联电压负反馈电路, 电路如图 4.6.1 所示。



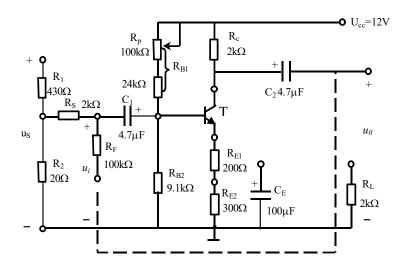


图 4.6.1 负反馈放大器电路板

此电路与单管放大电路不同的是引入了 R_S 与 R_F 两个电阻。 R_F 是反馈元件,而 R_S 作为信号源内阻串入输入回路中,以增加反馈效果。

在无负反馈时,

$$\mid A_{us} \mid = \frac{U_o}{U_s} \tag{4.6.1}$$

在有负反馈时,由于负反馈使净输入电压减小,为了保持晶体管的工作状态在有、无负反馈时基本不变,除维持静态工作点不变外,还应保持 U_i 不变,故应适当增大 U_s 。由于此时 U_i 不变,晶体管工作状态不变,故输出电压 U_o 基本不变,但因 U_s 已增大为 U_s ,故放大倍数

$$\mid A_{usF} \mid = \frac{U_o}{U_s'} \tag{4.6.2}$$

其值小于 $|A_{us}|$ 。

2.放大器输入电阻 r_i的实验测定



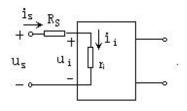


图 4.6.2 ri 的实验测定

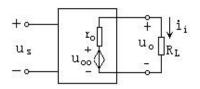


图 4.6.3 ro 的实验测定

由图 4.6.2 可知,由于电压、电流同相,则

$$r_i = \frac{U_i}{I_i} = \frac{U_i}{I_S} = \frac{U_i}{U_S - U_i} \cdot R_S$$
 (4.6.3)

$$r_{is} = \frac{U_S}{I_S} = \frac{U_S}{U_S - U_i} \cdot R_S$$
 (4.6.3')

式中 U_s 为信号源输出电压经分压后的电压值, U_i 为放大器净输入信号电压。

3.放大器输出电阻 r。的实验测定

 r_o 是把放大器视为信号源时,这个信号源的内阻。由图 4.6.3 得:

$$r_o = \frac{U_{OO} - U_O}{I_O} = \frac{U_{OO} - U_O}{U_O} \cdot R_L \tag{4.6.4}$$

式中 U_{α} 为放大器的开路输出电压, U_{α} 为有负载时的输出电压。

4.实验电路板简介

本实验电路板元件布置如图 4.6.1 所示。 R_F 、 R_L 一端悬空,当需要接入负载电阻 R_L 时,只要将 R_L 悬空端接至放大器输出端即可。当需要作负反馈实验时,只要如虚线所



示将 R_F 接入就行了。

三、实验仪器及设备

1.双踪示波器 1 台

2.函数信号发生器 1 台

3.晶体管毫伏表 1 台

4.数字万用表 1 台

5.电路电子实验箱 1 台

四、预习要求

1.仔细阅读本实验指导书,了解实验目的及内容,弄清每一实验步骤的作用。

2.复习有关负反馈的概念及其对放大器性能改善的作用。

五、思考题

1.如在实验电路中引入电压并联负反馈,放大器的输入电阻及输出电阻各应怎样变

化?如引入的是电流串联负反馈又应如何呢?

2.本实验中放大倍数 $A_{us} = \frac{U_o}{U_s}$,而不取 $A_u = \frac{U_o}{U_s}$,这是为什么?

六、注意事项

本实验注意事项同单管放大器实验。

七、实验内容及步骤

1.调试仪器

(1)将函数信号发生器的"频率"调到 1KHz 处,"AMPL"钮置于零,信号由"50 Ω "



端引出, 然后开启其电源开关, 待用。

- (2)毫伏表旋钮置 10V 档后, 开启其电源预热, 然后调零待用。
- (3)开启示波器电源,调出扫描线待用。
- 2.测试无反馈时放大器的性能
- (1)将实验板接成无负反馈的放大电路,接上12V稳压电源及函数信号发生器。
- (2)调节 R_P ,使 $Uc = 5 \sim 6$ V,逐渐增大函数信号发生器的输出电压,直至 $U_S = 30$ mV 为止。用毫伏表测量 U_i 与 U_{OO} 之值。然后,在输出端接上负载电阻 R_L , 再测 U_O 值。将测得的数据记入表 4.6.1 中,并计算电压放大倍数 A_{us} 、输入电阻 r_i 、及输出电阻 r_o 。

(3)测放大器的通频带 fbW

逐渐降低信号频率,同时保持 $U_s = 30 \text{mV}$,当测得 $U'_{oo} = U_{oo} \times 0.7$ 时,此时的信号 频率即为放大器的下限频率 f_L 。然后增高信号频率,仍保持 $U_S = 30 \text{mV}$,当测得 $U''_{oo} = U_{oo} \times 0.7$ 时,此时的信号频率即为放大器的上限频率 f_H 。将 f_L 与 f_H 值记入表 4.6.1 中,并计算其通频带

$$f_{bW} = f_H - f_L \tag{4.6.5}$$

表 4.6.1

		测量数据						由测量	数据计算	
	US	Ui	U00	U0	fL	fH	fbw	A	ri	r0
	(mV)	(mV)	(mV)	(mV)	(Hz)	(kHz)	(kHz)	Aus	$(k\Omega)$	(kΩ)
无负反馈										
有负反馈										

3.测电压并联负反馈放大电路的性能



连接图 4.6.1 虚线所示处,即组成电压并联负反馈电路。

- (1)首先测净输入电压 U_i 及输出电压 U_{oo} , 观察负反馈是否使其值减小。
- (2)增大函数信号发生器的输出电压,使此时放大器的无载输出 U_{oo} 等于无负反馈时的无载输出 U_{oo} 之值。测 U_i 、 U_s 及有载时的输出电压 U_o 值,再按步骤 2 之(3)测其通频带,但 U_s 应保持本步测得之值。测得的数据均记入表 4.6.1 中,并作相应计算。

4.观察负反馈对非线性失真的改善

仍取f = 1kHz, $U_c = 6V$, 断开 R_L 与 R_F ,逐渐增大输入信号电压。使输出信号波形出现正、负半周不对称但未发生"削顶"现象时,描下此波形并测量输出电压 U_{oo} 之值。然后引入电压并联负反馈,增大信号电压,使此时的输出电压仍为 U_{oo} 之值。观察此时输出信号波形的不对称程度是否有所改善。将波形记入表 4.6.2 中。

表 4.6.2

条件	输出波形
无负反馈	
有负反馈	

八、实验报告要求

- 1.整理实验数据及表格, 用实验数据说明电压并联负反馈是否稳定了输出电压(用有反馈及无反馈时, 放大器无载及有载时输出电压下降的百分比来比较)。
 - 2.根据实验结果, 说明电压并联负反馈对放大器性能产生的影响。



实验七 集成运算放大器的线性应用

一、实验目的

- 1.熟悉集成运算放大器的性能和使用方法;
- 2.通过实验测试验证集成运算放大器的线性应用电路的基本理论。

二、实验说明

1.集成运算放大器的基本性质:实际运算放大器的性能比较接近理想运算放大器的性能,故在一般分析中将实际运算放大器看成理想运算放大器,按理想运算放大器来分析不会引起明显的误差。在分析中,经常引用下述两条基本结论:

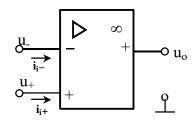


图 4.7.1 运放大器的输入电压和输入电流

(1) 运算放大器的输入电流为零。理想运算放大器的输入阻抗为无穷大,因而不会 从外部索取任何电流,即在运算放大器的同相输入端和反相输入端都不会有任何输入电 流。

因而: $i_{i+} = i_{i-} = 0$

(2) 运算放大器的差动输入电压为零。理想运算放大器的开环电压放大倍数 A_K 趋近于∞,而输出电压 u_o是一个有限的数值,所以差动输入电压



2.由于集成运放大器有极高的开环放大倍数,容易引入深度负反馈,其输出几乎与运算放大器的参数及环境温度无关,只需改变其电路形式及外部所接元件的数值,即可赋予电路不同的功能。集成运放的线性应用电路就是运放工作在线性区的具有深度负反馈的电路。

3.本实验所用集成运放为××741型(741是产品的代号, ××是不同厂家的代号), 这是一种通用型运放,引足排列如图 4.7.2 所示,典型性能参数如下:

开环增益 A_K: 10⁵

输入失调电压: $U_{IO}:0.8mV$

输入失调电流: *I*_{10:} 20*nA*

输入偏置电流 I_{IB}: 30nA

转换速度: $0.7V/\mu S$

单位增益带宽积: ≥1MHz

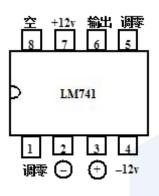


图 4.7.2 LM741 引脚排列

4.本实验电路板组成如图 4.7.3 所示。实验时可按需要选接元件,组成各种不同功能的电路。



5.集成运放在使用时应注意的问题

- (1)调零 集成运算放大器内部输入端电路采用的是差分电路结构,两输入端总有微弱的不平衡,使之存在输入失调电压和输入失调电流,致使由运放构成的直流放大器不能正常工作,交流放大器也会减小动态范围。因此一般运放外加调零电路以作补偿。调零时,首先要接好负反馈网络,并使用万用表直流电压的最小量程档监测运放输出端,再调节调零电位器进行仔细的调整,直至输出端电压为零。(在某些输出幅度不高的交流放大器和一些线性系统使用时,可以不调零。)
- (2) 保持输入端电路平衡 为避免产生误差,必须保持集成运放的两个输入端外接电路的平衡。即外接有效电阻相等。如图 4.7.6 中 $R' = R_F /\!/R_I$ 。

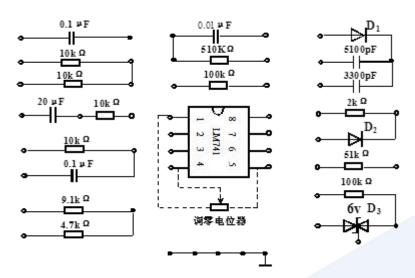


图 4.7.3 运放应用实验电路板元件排列图

(3)器件防损

a.除高压型等特殊品种外,集成运放的电源电压都不应超过 +15V,并正负电源不能接反,否则会造成器件损坏。



b.输出端不可对地短路,因为这将使运放的负载电流猛增,极可能在短时间内烧坏器件。

c.为了防止因电源电压不正确、输入输出端过载而损坏集成运放,必要时可加保护 电路。

d.在电源接通时,绝不能插拔集成块。因为产生的瞬间冲击电压和电流会造成器件的永久损坏。

e.在未接通电源时,不能加测试信号。

[注意: d、e 两条对一切集成电路都适用。]

6. 集成运放的选用

按照性能和应用场合的不同,集成运放一般可分为通用型和特殊型两大类。通用型集成运放性能全面,适应性很强。特殊型是其某项指标特别优越,适用于某些特殊要求的集成运放。主要有高精度型、高阻型、高速型、低功耗型、高压型、低噪声型、功率型等。附录二的附表 2.16 列出了部分集成运放主要的性能指标,供读者选用时参考。更多的内容可参阅集成运放手册。

7. 反相比例运算电路

反相比例运算电路原理图如图 4.7.5 所示。由于同相端接地,u+=0,故反相端电位 $u_-\approx u_-\approx 0$ 。其闭环放大倍数

$$A_F = \frac{u_o}{u_i} = -\frac{R_F}{R_1} \tag{4.7.1}$$

即输出电压与输入电压反相,其比例大小由反馈电阻与反相端外接电阻决定。电路



中 R'使运放输入端处于平衡状态,以减小失调及零点漂移。取 $R' = R_1 // R_F$,由于是电压并联反馈,输入电阻小,适合于信号源内阻较小的情况。由于反相输入 $u_- \approx u_+ = 0$,共模输入电压近似为零,此种电路对集成运放的共模抑制比要求不高。

8. 反相加法运算电路

电路原理图如图 4.7.6 所示,图中 $R = R_1 // R_2 // R_F$,是平衡电阻。其输出

$$u_o = -(\frac{u_{i1}}{R_1} + \frac{u_{i2}}{R_2})R_F \tag{4.7.2}$$

9. 同相比例运算电路

电路原理图如图 4.7.7 所示,图中 $R = R_1 // R_F$,也是平衡电阻。该电路的闭环放大倍数为:

$$A = \frac{R_1 + R_F}{R_1} = 1 + \frac{R_F}{R_1} \tag{4.7.3}$$

同相运算电路属于电压串联负反馈电路,所以输入电阻很高,适用于信号源内阻较大的情况。且因其 $u_-=u_+=u_i$,共模输入电压较高,故此种电路要选用共模输入电压范围大,共模抑制比高的集成运放。

10. 减法运算电路

电路原理图如图 4.7.8 所示。电路中同相输入电路参数与反相输入电路参数应严格 保持对称。电路的输出电压为:

$$u_o = (u_{i_2} - u_{i_1}) \frac{R_F}{R_1}$$
 (4.7.4)

11. 反相积分电路



电路原理图如图 4.7.9 所示。其基本关系式为:

$$u_o = -\frac{1}{R_1 C_F} \int u_i dt {(4.7.5)}$$

当输入信号为正、负对称的连续方波时,输出信号为连续的三角波。若方波中含有直流成分,积分器就会处于饱和状态。故本实验在积分器输入端加了一个隔直电容器。 图中 R₂ 的接入对直流信号构成负反馈,可减少输出端的直流漂移。

积分器中平衡电阻 $R' = R_1$ 。由于调零不可能很精确,未经补偿的失调电流及由失调电压在输入电路中产生的电流将对电容器 C_F 充电,使输出电压仍随时间作缓慢变化,形成"积分漂移"。因此,应采用失调和温漂都较小的集成运放来构成积分器。

12. 微分电路

电路原理图如图 4.7.10 所示。其基本关系式为:

$$u_o = -R_F C_1 \frac{du_i}{dt} \tag{4.7.6}$$

当输入电压 u_i 为矩形波时,微分器的输出电压 u_i 是正负相间的尖脉冲。

三、实验仪器及设备

 1.电路电子实验箱
 一台

 2.双踪示波器
 一台

 3.数字万用表
 一台

 4.函数信号发生器
 一台

四、预习要求

复习集成运放线性应用电路的基本原理。



查阅附录二的附表 2.16, 了解集成运放主要的性能指标。

- 3. 设计好数据表格,并预算各种运算电路的输出电压或预测其输出波形。
- 4. 设计出实验内容 "2" 的反相加法运算电路及测试数据表格。

五、思考题

- 1.为什么运放的线性应用电路必须在闭环状态下工作?运放输出电压的最大可能值约为多少?
 - 2.运放工作前是否都要调零?
 - 3.什么叫虚地?虚地点对地的电位是多少?

六、注意事项

- 1.正、负电源不能接错,正、负电源的公共端即是电路的接地端。
- 2.运放工作时应首先调零,以减少漂移产生的误差。
- 3.其余注意事项见前面二。
- 4.器件防损。

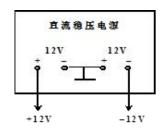
七、实验内容及步骤

熟悉实验板的结构及元件排列情况,将稳压电源的两路输出 $\pm 12V$ 与运放的正、负电源端接好。在改接各运算电路时, $\pm 12V$ 电源线不能拆掉。 $\pm 12V$ 电源内部接线如图 $4.7.4~\mathrm{M}$ 示。

- 1.反相比例运算电路
- (1)调零:按图 4.7.5 接好线路,再将输入端接"地",调节调零电位器,使 $u_0 = 0$ 。



(2)测直流放大倍数 使输入直流电压 u_i 为±0.5V、±1.0V,测出相应的 u_O 之值,填入表 4.7.1 内,计算闭环电压放大倍数 A_F 。



4.7.4 正负电源接法示意图

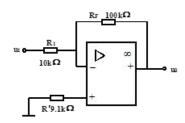


图 4.7.5 反相比例运算电路

(3)输入 $u_i = \pm 1.5V$, 测出其 u_0 值,填入表 4.7.1 内,分析此时运放处于什么状态?

2.反相加法运算电路设计反相加法运算电路如图 4.7.6 所示。设计一个反相加法器,使之能完成 $u_0 = -(5u_{i1} + 2u_{i2})$ 的运算。

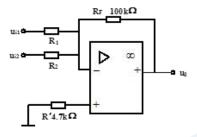


图 4.7.6 反相加法运算电路

表 4.7.1 反相比例运算表

ui(V)	+1.5V	+1.0V	0.5V	0.0V	-0.5V	-1.0V	-1.5V
Uo(V)							
AF							



给定条件: $R_F = 100$ KΩ $u_{i1} = -1.2V$ $u_{i2} = 2V$

要求: 1) 画出电路图并计算各参数;

- 2) 按设计好的电路图连接实验电路;
- 3) 以自拟表格记录输出电压 u。的数据,与理论计算值比较,并计算其误差。
- *3.同相比例运算电路
- (1)按图 4.7.7 接好线路,将输入端接地,调零。
- (2)在输入端分别加上 $\pm 0.5V$, $\pm 1V$ 的直流电压,测出相应的输出值,填入表 4.7.2 内,计算放大倍数 A_F 。根据表中之值作出其直流电压传输特性曲线 $u_o = f(u_i)$,测量此时的 u_+ 、 u_- ,并验证是否有 u_+ $\approx u_ = u_i$?

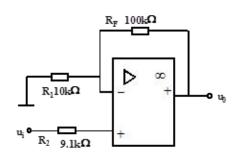


图 4.7.7 同相比例运算电路

表 4.7.2 同相比例运算电路

ui(V)	+1.0V	+0.5V	0.0V	-0.5V	-1.0V
ui(V)					
AF					



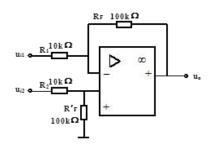


图 4.7.8 减法运算电路

*4.减法运算电路

- (1) 按图 4.7.8 接好线路,将两信号输入端接地,调零。
- (2) 使 $u_{i1} = +1V$; $u_{i2} = +0.5V$, 测出相

应的 u_0 之值,填入表 4.7.3 内,并与计算值比较。

表 4.7.3 减法运算电路

uI1 (V)	uI2 (V)	uO (V)	计算值 uO
1	0.5		

5.反相积分电路

- (1)按图 4.7.9 接好线路,从函数信号发生器输入频率为 1kHz、幅值 $0.5 \sim 1V$ 的方波信号(无函数信号发生器时,用双踪示波器的校验信号代替,其频率为 1kHz,幅值为 0.6V)。
 - (2)用双踪示波器观察 u_i 与 u_0 波形,并用坐标纸将其描下。说明它们的函数关系。
 - (3)去掉电阻 R_2 ,观察输出波形的变化。



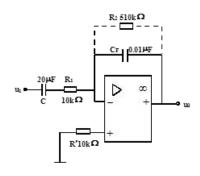


图 4.7.9 反相积分电路

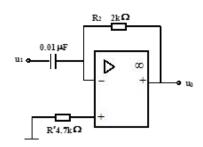


图 4.7.10 微分电路

*6.微分电路

- (1)按图 4.7.10 接好线路。
- (2)输入 1KHz、0.5V(或 1V)方波信号,用示波器观察 u_i 及 u_o 的波形并将其画在坐标纸上,标明 u_i 、 u_o 的幅值(用示波器测量)。

八、实验报告要求

- 1.用实测的 u_+ 、 u_- 值说明 "虚地" 现象(u_+ 、 u_- 为运放 3 脚、2 脚对地直流电压)。
- 2.分别整理每一个实验内容的数据,按要求作出各项计算,并用表格清晰地表示出来。积分电路与微分电路则要求画出其输入、输出信号波形。
 - 3.根据实验观察,说明图 4.7.9 中电阻 R_2 的作用。
 - 4.分析输入方波频率改变时积分电路输出波形的变化情况。



实验八 集成运算放大器的非线性应用

一、实验目的

熟悉采用集成运放组成的比较器、精密半波整流器、正弦波发生器、简易方波发生器等电路,并了解工作原理。

二、实验说明

1. 过零比较器 (图 4.8.1)

同相输入端接地(即参考电压 u_r 为零),反相输入端接输入电压 u_i ,当 u_i <0 时,输出 u_0 为运放的正饱和电压。当 u_i 增大到 u_i $\geq u_r = 0$ 时,输出 u_0 翻转为负饱和电压。因为输出端接有双向稳压管,故输出电压为双向稳压管正、负稳压值。当输入为正弦交流电压时,输出为正、负幅值为双向稳压管正、负稳压值的矩形波。

2. 精密半波整流器 (图 4.8.2)

此电路具有反相放大器结构,其特点是能把整流输出的死区电压降到接近于零。

由于普通二极管总存在一定的导通电压和正向电阻,因此普通二极管整流电路当输入信号较小时,将会产生较大误差;由于二极管的非线性特性,还会产生严重的非线性失真。利用集成运放组成的精密整流电路可以克服二极管导通电压 V_D的影响,实现十分精确的线性整流,并使整流特性近于理想。

图 4.8.2 所示为精密半波整流电路, 其传输特性为



$$u_0 = \begin{cases} 0 & u_i > 0 \\ -\frac{R_F}{R_i} u_i & u_i < 0 \end{cases}$$

当输入电压 u_i 为正时, u_{01} 为负, D_2 导通, D_1 截止,输出电压 u_0 为零。当输入电压 u_i 为负时, u_{01} 为正, D_1 导通, D_2 截止,电路处于反相放大器状态, $u_o = -\frac{R_s}{R_i}u_i$,故当输入为正弦交流电压时,输入信号负半周经反相放大输出,而输入信号的正半周不能通过,从而实现半波整流放大。由于集成运放的开环电压放大倍数 AO 极大,当最小输入电压值为 UD/A_o 时,二极管 D1 即能导通,可见此电路能克服二极管正向导通压降 UD 的影响,用于小信号整流和精密整流,故称为精密半波整流器。

3. 正弦波发生器 (图 4.8.3)

它实际上就是一个文氏电桥振荡器。它有一个 RC 串并联选频网络和一个具有正反馈的放大器。放大器的输出电压 u_o 经选频网络分压,对频率为选频频率 f_o 的信号来说, $\frac{1}{3}u_o$ 成为放大器的输入信号。因此,只要放大器的放大倍数 $A_e \geq 3$,就能维持放大器输出频率为 f_o 的正弦信号。但当 $A_e > 3$ 时输出幅度会愈来愈大,以至于产生饱和失真。当 $A_e < 3$ 时,输出幅度会愈来愈小,直至完全没有输出。为此,电路中设置了非线性元件 D_Z 作为稳幅环节。当输出幅度增大时, D_Z 内阻减小,负反馈增强,限制幅度继续增大;当输出幅度减小时, D_Z 内阻增大,负反馈减弱,阻止幅度继续减小,从而保持 $A_E = 3$,达到稳幅的目的。

*4. 矩形波发生器 (图 4.8.4)

这是一个由施密特电路与 RC 充放电回路组成的电路。其中 R_1 和 R_2 组成正反馈支



路,电阻 R_F 、电容 C 组成的充放电回路为负反馈支路。设通电时正反馈使输出电压 u。为+ U_{0m} ,则通过电位器 R_p 向电容 C 充电,使电容器电压 u_c 上升。当 u_c 上升到稍大于 $u_+ = \frac{R_2}{R_1 + R_2} U_{om}$ 时, u_o 跳变为 $-U_{om}$,电容 C 开始放电,使电容器电压 u_c 下降。当 u_c 下降 到稍小于 $u_0 = -\frac{R_2}{R_1 + R_2} U_{om}$ 时, u_0 又跳变为+ U_{0m} 。如此周而复始,便可在输出端得到一个矩形波电压。

5. 本实验所用运放集成块与前一实验相同,实验电路板的组成也如图 4.8.2 所示。 实验时可按需取用元件组成各种实验电路。

三、实验仪器及设备

1. 数字万用表 1 只

2. 双踪示波器 1 台

3. 函数信号发生器 1 台

4. 电路电子实验箱 1台

四、预习要求

- 1. 仔细阅读本实验指导书的内容及教材上有关的内容,弄清各电路的工作原理。
- 2. 认真思考思考题中各题,并作出简要回答。
- 3. 复习示波器的使用方法, 重点是用示波器测量信号幅值与周期的方法。

五、思考题

精密半波整流器为什么可称"精密"?

正弦波发生器电路中共有几个反馈支路? 各起什么作用?



在矩形波发生器电路中,哪些元件决定方波的频率?哪个元件决定方波的幅值?

六、注意事项

- 1. 本实验注意事项同实验七。
- 2. 在选择实验板上的元件连接成某一实验电路时,尽量利用各元件的已连接端(共有端),以减少连线。

七、实验内容及步骤

将实验箱上±121/电源接到运放的正负电源端

- 1. 电压比较器
 - (1) 按图 4.8.1 接好电路。 u_i 悬空时测出输出电压 u_o 。
- (2) 输入端接入正弦信号,用示波器观察输入电压 u_i 波形及输出电压 u_0 波形。改变 u_i 的幅值和频率,观察输出电压 u_0 波形的变化。用坐标纸描出 u_i 与 u_0 的波形
 - 2. 精密半波整流器
- (1) 按图 4.8.2 接线。函数信号发生器输出衰减开关置于 20dB 处,频率置 100Hz 处,使 u_i =0。
- (2) 用示波器观察输出端信号波形,逐渐增大 u_i , 观察 u_0 波形。在有半波整流波形出现时,测量此时的 u_i 电压值,它比二极管的死区电压 0.5V 小多少倍?
- (3) 增大 u_i 有效值 U_i 到 3V、6V,分别测出其输出电压平均值 U_0 ,计算 $\frac{U_0}{U_i}$ =?它们与普通二极管半波整流的 $\frac{U_0}{U_i}$ = 0.45 是否相同?



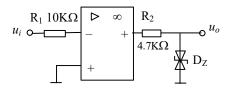


图 4.8.1 电压比较器

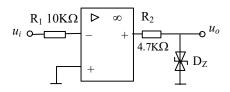


图 4.8.2 精密半波整流器

3. 正弦波发生器

- (1) 按图 4.8.3 选择元件并接好电路。
- (2) 用示波器观察 u_0 波形,若无输出电压波形或波形失真,可调节电位器 R_{Pl} 使 u_o 为无明显失真的正弦波。
- (3) 用示波器测量 u_0 的最大不失真幅值(用水平光标) U_{OM} 及 u_o 波形的周期(用垂直光标)。
 - (4) 用示波器测量 u_o 与 u_p 波形,看 u_p 的幅值是否是 u_o 幅值的 $\frac{1}{3}$?

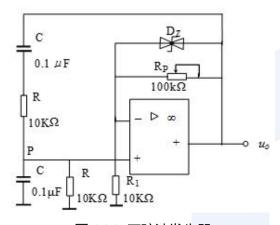


图 4.8.3 正弦波发生器



*4. 矩形波发生器

- (1) 按图 4.8.4 组接电路。
- (2) 用示波器观察并量测电容器上的电压 u_c 及输出电压 u_0 的波形和幅值,将其记录在自拟表格内。
 - (3) 调节 R_P 的大小,观察 u_0 周期变化的情况。

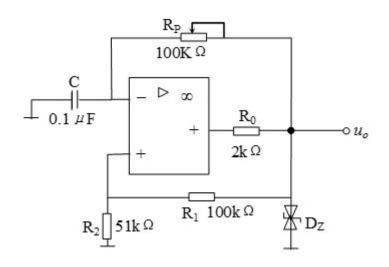


图 4.8.4 矩形波发生器

八、实验报告要求

- 1. 分别画出各实验电路及其相应的波形,标出波形的幅值和周期。
- 2. 在 "电压比较器" 实验中, 说明 u_0 随 u_r 变化的情况和原因。
- 3. 说明各电路集成运放工作在什么状态(线性或非线性)?
- 4. 精密半波整流电路的输出电压 u₀ 的均值是否为 0.45u_i?
- 5. 在过程中出现了哪些题? 你是怎样解决这些问题的?
- 6. 写出实验中测得的矩形波周期的最大值与最小值。



实验九 集成触发器

一、实验目的

- 1. 验证集成 D、JK 触发器的逻辑功能;
- 2. 熟悉集成 D、JK 触发器的应用。

二、实验说明

触发器是组成时序逻辑电路的基本单元,它具有两个稳定状态,即"0"、"1"状态。只有在触发信号作用下,才能从原来的稳定状态转变成新的稳定状态;无触发信号作用时,则维持原来的状态不变。触发器的输出状态(次态)Qn+1不仅与当前输入逻辑量有关,而且还与(现态)Qn有关,即具有记忆功能,这是触发器和组合逻辑电路的不同点。由于触发器具有记忆功能,因此可作为二进制存储单元使用。

触发器种类很多,按组成触发器所用集成门的不同,可分为 TTL 触发器和 MOS 触发器,又称双极型触发器和单极型触发器;按电路结构形式不同,可分为基本触发器、主从触发器、维持阻塞触发器和边沿触发器;按逻辑功能不同,又可分为 RS 触发器、JK 触发器、D 触发器、T 触发器和 T' 触发器等五种类型。

触发器的逻辑功能是指触发器的次态输出和现态以及输入信号之间的逻辑关系。JK 触发器功能最齐全,应用最广泛,但在某些场合使用只有一个输入端的 D 触发器则比较方便。故目前国内外生产的集成单元触发器产品中,双极型主要是主从 JK 和 D 维持阻塞触发器;单极型则以主从 D 和 JK 触发器为常见;边沿触发器常见的有 JK 和 D 触发



器。

触发器具有时序逻辑的特征,可以组成各种时序逻辑电路,例如:寄存器(数码寄存器、移位寄存器)、计数器等。

本实验采用的 D 触发器为 CC4013(CMOS 型主从-双 D 触发器),组件包含两个独立的 D 触发器,图 4.9.1 为 CC4013 的逻辑符号和引脚功能图。

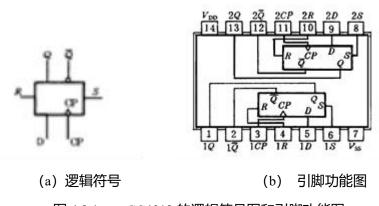
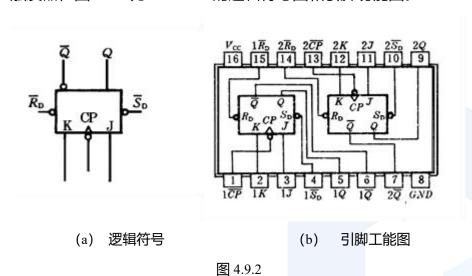


图 4.9.1 CC4013 的逻辑符号图和引脚功能图

本实验采用的 JK 触发器为 74LS112(TTL 型主从-双 JK 触发器),组件包含两个独立的 JK 触发器,图 4.9.2 为 74LS112 的逻辑符号图和引脚功能图。



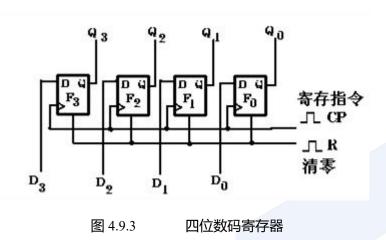
1. 数码寄存器



寄存器用来暂时存放参与运算的数据和运算结果,一个触发器只能寄存一位二进制数。

寄存器存放数码的方式有并行和串行两种。并行方式是数码各位从各对应位输入端同时输入到寄存器中;串行方式是数码从一个输入端逐位输入到寄存器中。从寄存器取出数码的方式有并行和串行两种。并行输出是被取出的数码各位在各对应位的输出端上同时出现;串行输出是被取出的数码在一个输出端逐位出现。

图 4.9.3 为两片 CC4013 构成的四位数码寄存器,时钟端并联,D 端作为数据输入端,Q 端作为数据输出端。这种寄存器只有寄存数码和清除原有数码的功能。在"寄存指令" (CP 时钟脉冲的上升沿)来到之前,给 R_D 以清零负脉冲,则清除原有数码。"寄存指令"到达时,输入数据被同时送到输出端,即 $Q_3Q_2Q_1Q_0=D_3D_2D_1D_0$,输出端的状态被保持到下一个脉冲到来为止。



2. 计数器

计数器是计算机和数字逻辑系统的基本部件之一,它能累计输入脉冲的数目。计数器主要用作计数,也广泛用作分频、定时等。



根据计数器中数值增减的不同,计数器可以分为加法计数、减法计数以及两者兼有的可逆计数;根据进位制不同,可分为二进制计数器、十进制计数器、八进制计数器等多种;根据计数器中各触发器状态的更新所受时钟脉冲控制的相同与否,可分为同步计数器和异步计数器。

图 4.9.4 为一片 74LS112 构成的异步两位二进制加法计数器。

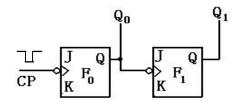


图 4.9.4 两位异步二进制加法计数器

三、实验仪器和设备

- 1. 电路电子实验箱 1 个
- 2. 双踪示波器 1台

四、预习要求

- 1. 复习触发器的分类、逻辑功能等有关知识。
- 2. 熟悉被测集成触发器的引线排列和引出端功能。
- 3. 熟悉实验仪器的使用方法。
- 4. 分析触发器的逻辑功能,填写表 4.9.1、4.9.2、4.9.3。

五、思考题

1. 图 4.9.3、图 4.9.4 中,集成电路的多余端 (如 F₁ 中的 J、K、R_D、S_D端) 应如何处理?



2. 图 4.9.4 中输出 Q₁ 的脉冲频率与 CP 的脉冲频率有何关系?

六、注意事项

- 1. 主从型触发器存在一次变化问题,即在 CP=1 期间 D(J、K)端若有干扰信号,触发器可能产生误动作,会降低其抗干扰能力。要求在 CP=1 期间保持输入端的信号不变,避免导致触发器错误输出。
 - 2. 改变电路接线或插拨电路器件时, 务必关断电源。

七、实验内容及步骤

1. D 触发器的功能测试:

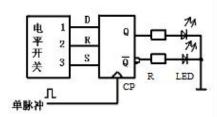


图 4.9.5 功能测试图

表 4.9.1 功能测试表

	CP	D	R	S	Q	\overline{Q}
1	L	0	0	0		
2	Ц	1	0	0		
3	0	0	0	0		
4	1	0	0	0		
5	Ф	Ф	1	0		
6	Ф	Ф	1	1		
7	Ф	Ф	0	1		
8	Ф	Ф	1	1		



注: (1) 表 4.9.1 中步骤 1、2 的 "几" 是正单脉冲, 步骤 3、4 中 CP 的 0 或 1 状态由按钮实现;

- (2) 表 4.9.1 中 "Φ" 指输入电平为任意状态 (0 或 1) 。
- (2) 将 D 触发器的 \overline{Q} 端与 D 端相连, R=S=0 (接低电平), CP 端接连续脉冲信号(1Hz), Q 和 \overline{Q} 端接发光二极管。观察 Q 和 \overline{Q} 端的发光状况与 CP 之间的关系,并解释该现象。CP 端改接连续脉冲信号(1kHz),用示波器观察 Q 与 CP 之间的对应波形,绘于图 4.9.6 中。

Q

图 4.9.6 Q 与 CP 的波形图

2. 数码寄存器

选用两片 CC4013 按图 4.9.3 接线,S=0 (接低电平),输入 D 端接电平开关,输出 Q 端接发光二极管。触发器清零(给 R 以 " Γ " 单脉冲)后,将 D₃D₂D₁D₀ 设置为任意 二进制数。给 CP 端加 " Γ " 单脉冲,观察 Q₃Q₂Q₁Q₀ 是否等于 D₃D₂D₁D₀ 所置之数。 再给 R 以 " Γ " 单脉冲,观察输出 Q₃Q₂Q₁Q₀ 的变化,并记录于自拟表格中。

3. JK 触发器的功能测试:

(1) 选用 74LS112 双 JK 触发器中的一个触发器,按图 4.9.7 接线。按表 4.9.2 要求改变 J、K、 R_D 、 S_D 端的输入信号,再给 CP 以相应的控制信号,观察 Q 和 Q 输出状态的变化,结果填写入表 4.9.2 中。



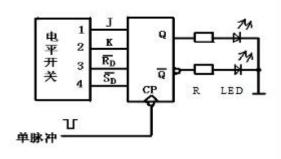


图 4.9.7 功能测试图

表 4.9.2 功能测试表

СР	J	K	$\overline{S_D}$	$\overline{R_{D}}$	Q	Q
т	0	1	1	1		
т	1	1	1	1		
Т	1	1	1	1		
т	1	0	1	1		
Т	0	0	1	1		
т	0	1	1	1		
т	1	1	1	1		
ф	ф	ф	1	0		
ф	ф	ф	0	1		
ф	ф	ф	0	0		

注: (1) 表 4.9.1 中步骤 1、2 的 " \mathbb{T} " 是负单脉冲,步骤 3、4 中 \mathbb{CP} 的 0 或 1 状态由按钮实

- (2) 表 4.9.1 中 "Φ" 指输入电平为任意状态 (0 或 1)
- (2) 令 JK 触发器的 J=K=1, $\overline{R_D}=\overline{S_D}=1$ (接高电平), CP 端接连续脉冲信号(1Hz), Q 和 \overline{Q} 端接发光二极管。观察 Q 和 \overline{Q} 端的发光状况与 CP 之间的关系,并解释该现象。 CP 端改接连续脉冲信号(1kHz),用示波器观察 Q 与 CP 之间对应的波形,并绘于图 4.9.8 中。
 - 4.两位二进制计数器



CP _______

Q

图 4.9.8 Q与 CP 的波形图

选用一片 74LS112 按图 4.9.4 接线,输出 Q 端接发光二极管,J=K=1 (接电源 U_{CC}),令两个触发器的输出初态 Q_1Q_0 为 00 (如何实现?多余输入端如何处理?)。CP 端加连续脉冲信号(1Hz),观察 Q_1Q_0 的发光状况与 CP 的关系,并填写入计数顺序表 4.9.3。

表 4.9.3 计数顺序表

СР	Q1	Q0
0	0	0
1		
2		
3		
4		

八、实验报告要求

- 1. 用实验数据分析 D 触发器、JK 触发器的逻辑功能和特点。
- 2. 分析图 4.9.4 计数器的工作过程。



实验十 集成与非门及其应用

一、实验目的

- 1. 验证与非门的逻辑功能;
- 2. 掌握基本门电路的逻辑功能;
- 3. 熟悉与非门的应用。

二、实验说明

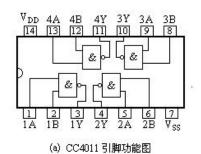
- 1. 目前数字集成电路主要有 TTL、ECL 及 CMOS (包括高速 CMOS) 三类产品。 ECL 速度快,但功耗较大; CMOS 功耗低,但速度较慢; TTL 的速度与功耗介于两者 之间。它们各有优缺点,在构成具体数字电路时,可以通过接口电路相互补充,发挥各 自所长,获得最佳效果。
 - 2. COMS 器件的使用规则
 - (1) 电源: C4000系列: V_{DD}=3~18V

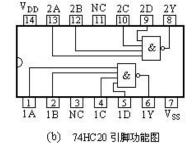
74HC××系列: V_{DD}=2~6V

- (2) 未使用输入端的处理: COMS 集成电路中未使用的输入端不能悬空, 应根据要求接电源或地, 工作速度不高时,可与使用端并联。
 - (3) 输出端的处理: 输出端不允许直接与电源正、负极相连, 也不能接入输入信号。
 - 3. TTL 器件的使用规则
 - (1) 电源: V_{CC}=+5V±10%



- (2) 多余输入端的处理:对于输入端接有长线、触发器和中、大规模集成器件以及使用集成块较多的复杂电路,多余输入端必须按逻辑要求接电源或地,不得悬空处理,否则易受干扰。
 - (3) 输出端的处理: 输出端不允许直接与电源正、负极相连, 也不能接入输入信号。
 - 4. 本实验选用 CC4011、74HC20 集成块, 引脚功能如图 4.10.1 所示。





夕 1

图 4.10.1

三、实验设备

1. 电路电子实验箱 1 台

2. 双踪示波器 1 台

四、预习要求

- 1. 复习教材中关于门电路和组合逻辑电路的内容。
- 2. 完成表 4.10.1 中要求的逻辑电路图。
- 3. 按实验内容 4 的要求,画出三人表决电路的逻辑图。
- 4. 了解附录二介绍的数字电路实验箱的功能和使用方法。

五、思考题

把一个 COMS 多输入端与非门作非门使用时,输入端有哪些连接方法?



六、注意事项

- 1. 使用集成电路时,电源端必须接入相应数值的直流电压。电源电压极性不能接反,否则无论是保护电路或是内部电路都可能因电流过大而损坏。
- 2. 输入端的信号电压不能超过电源电压。未接通电源前,不得输入信号,否则将损坏输入端保护电路中的二极管。
 - 3. 关机时应先切断输入信号,后断开电源电压。插拔集成块时务必关闭电源。

表 4.10.1

		10			
电路名称	逻辑图(标出管脚号)	Ţ	真值え	Ę	与非表达式
		A	В	F	
		0	0		
与非门		0	1		
		1	0		
		1	1		
		A	В	F	
		0	0		
与门		0	1		
		1	0		
		1	1		
		A	В	F	
		0	0		
或 门		0	1		
		1	0		
		1	1		
		A	В	F	
		0	0		
异或门		0	1		
		1	0		
		1	1		



七、实验内容及步骤

1. 与非门逻辑功能测试

任选 CC4011 中一个与非门,按图 4.10.2 接线,当输入端 A、B 分别为表 4.10.1 中各值时,观察发光二极管显示的状态: 亮表示输出为高电平 "1"; 不亮表示输出为低电平 "0",结果记入表 4.10.1 中。

2. 用与非门构成其它逻辑门

用与非门分别构成与门、或门和异或门, 改变输入电平,根据发光二极管显示状态,记录输出端对应电平。

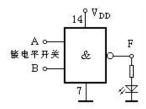


图 4.10.2 与非门逻辑功能测试

3. 观察与非门的门控作用

按图 4.10.3(a)接线,信号输入端 u_i 接 $1KH_z$ 连续脉冲,控制端 Q 接电平开关,当电平开关分别置 H 和 L 时,用示波器观察相应输入、输出端波形并记入图 4.10.3 (b)中。

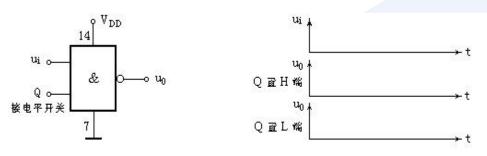


图 4.10.3 与非门的门控作用



4. 双稳态电路

图 4.10.4 为与非门组成的双稳态电路。R (复位端)和 S (置位端)分别输入高、低电平时, 观察输出端对应电平, 结果记入表 4.10.2 中。

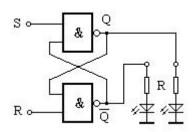


图 4.10.4 双稳态电路图

表 4.10.2

A	В	С	F
0	0	0	
0	0	1	
0	1	0	
1	0	0	
1	1	0	
1	0	1	
0	1	1	
1	1	1	

5. 三人表决器电路设计

- (1) 设计一个逻辑电路供三人(A、B、C)表决使用。每人有一按键,如果他赞成,就按按键表示"1";如果不赞成,不按电键,表示"0"。表决结果用指示灯来表示,如果多数赞成,则指示灯亮,F=1;反之则不亮,F=0。(要求用与非门实现)。
 - (2) 按设计要求列出逻辑状态表。



- (3) 写出逻辑表达式并化简。
- (4) 画出逻辑电路图。
- (5) 按自己设计的逻辑电路连线,测试其功能,结果记入表 4.10.3 中。

表 4.10.3

S	R	Q	Q	状态说明
0	1			
1	1			
1	0			
1	1			
0	0			
1	1			

八、实验报告要求

- 1.完成表 4.10.1、4.10.2、4.10.3 中各项值。
- 2.按图 4.10.3(b) 要求画出波形。
- 3.根据实验中观察到的现象, 总结与非门的作用和基本 RS 触发器的功能。
- 4.根据实验内容4要求的逻辑功能列出状态表,写出与非表达式,画出逻辑图。



实验十一 基本 TTL 逻辑门电路功能测试

一、实验目的

- 1. 掌握了解几种 TTL 系列门电路芯片的外形及逻辑功能。
- 2. 熟悉各种门电路参数的测试方法; 熟练芯片的识别和接线方法。
- 3. 加深对了解逻辑代数的物理意义的理解。

二、预习思考题

- 1、预习要求:
- 1) 复习门电路工作原理及相应逻辑表达式。
- 2) 常用 TTL 系列门电路的特点。
- 3) 三态门的功能特点。
- 4) 熟悉所用集成电路的引线位置、各引线用途和注意事项。
- 2、思考题:
- 1) TTL 门电路和 CMOS 门电路相比有什么区别?
- 2) 用与非门电路可实现哪些其他门电路的逻辑功能?

三、实验仪器及材料

- 1、数字电路实验箱、双踪示波器、数字万用表。
- 2、芯片:

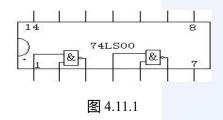


逻辑电平	型 号	功能 (门数)	数量
	74LS32	或门 (4个)	1片
	74LS86	二输入端异或门 (4个)	1 片
TTI	74LS00	二输入端与非门 (4 个)	1片
TTL	74LS02	二输入端或非门 (4 个)	1片
	74LS125	三态门 (4个)	1 片
	74LS04	反向器 (6 个)	1 片

表 4.11.1

四、实验原理

- 1、逻辑门电路是数字电路中最基本的逻辑元件。它能按照一定的条件去控制<u>信号</u>的通过或不通过。门电路的输入和输出之间存在一定的逻辑关系(因果<u>关系</u>),所以门电路又称为逻辑门电路。基本<u>逻辑</u>关系为"与"、"或"、"非"三种。在此基础上还有异或,与非,或非等逻辑关系。
- 2、本实验主要验证几种 TTL 逻辑门电路的逻辑功能。TTL 系列逻辑门电路具有工作速度高,驱动能力强的特点。
- 3、实验中使用的 TTL 集成门电路是双列直插型的集成电路,其管脚识别方法是:将 TTL 集成门电路正面(印有集成门电路型号标记)正对自己,有缺口或有圆点的一端置向左方,左下方第一管脚即为管脚"1",按逆时针方向数,依次为 1、2、3、4…。(以 74ls00 为例)如图 4.11.1 所示。试验中各门电路引脚功能见实验内容。





- 4、使用 TTL 电路时应注意如下问题:
- 1) TTL 电路的电源均采用 "5V±10%", 使用时, 不能将电源与地颠倒接错, 也不能接高于 5.5V 的电源。否则会损坏器件。
- 2) 电路的输入端不能直接与高于 + 5.5V 或低于 0.5V 的低内阻电源连接, 因为低内阻电源供给较大电流而烧坏器件。
- 3)输出端不允许与电源或地短接,必须通过电阻与电源连接,以提高输出电平
 - 4)插入或拔出集成电路时, 务必切断电源, 否则会因电源冲击而造成永久损坏

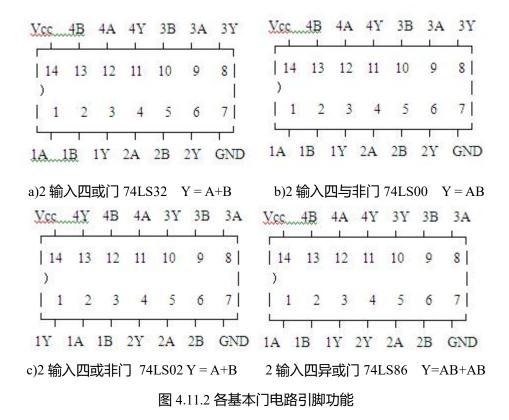
五、实验内容及步骤

选择实验用的集成电路,按自己设计的实验接线图接好连线,特别注意 Vcc 及 GND 不能连接错。线连接好后经检查无误方可通电实验。

TTL 几种门电路的功能测试。

TTL 或门 74LS32,与非门 74LS00、异或门 74LS86 和或非门 74LS02 的引脚功能图分别如图 4.11.2 中所示:每个集成电路都包含四组逻辑门电路。A、B表示输入端,Y为输出端,由前置数字进行分组。(注:本书所有芯片除在具体实验中介绍,另均收录在附录中以供参考)





1.选择数字代码相同的一组输入和输出(如 1A, 1B, 1Y)。输入端 A、 B接逻辑 开关,相应的输出端 Y接发光二极管。改变输入状态的高低电平,观察二极管的亮灭, 并将输出状态填入表 4.11.2 中:

表 4.11.2

输入	输 出 Y1	输 出Y2	输 出Y3	输 出 Y4
A B	74LS32	74LS00	74LS02	74LS86
0 0				
0 1				
1 0				
1 1				
逻辑表达式				
逻辑功能				

2.TTL 门电路多余输入端的处理方法:



将 74LS00 和 74LS02 按图示 4.11.3 连线后, A 输入端分别接地、高电平、悬空、与 B 端并接, 观察当 B 端输入信号分别为高、低电平时, 相应输出端的状态, 并填表 4.11.3.

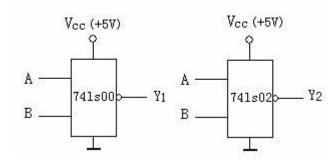


图 4.11.3 TTL 逻辑门电路多余端的处理方法

表 4.11.3

输	入	输	出
	n	74LS00Y	74LS02Y
A	В	1	2
1 0 116	0		
接地	1		
<u> </u>	0		
高电平	1		
	0		
悬空	1		
A D } + + +	0		
A、B并接	1		



实验十二 组合逻辑电路的设计

一、实验目的

- 1.掌握组合逻辑电路的设计方法及功能测试方法。
- 2.熟悉组合电路的特点。

二、预习要求及思考题

- 1. 预习要求:
- 1) 所用中规模集成组件的功能、外部引线排列及使用方法。
- 2) 组合逻辑电路的功能特点和结构特点.
- 3) 中规模集成组件一般分析及设计方法.
- 2.思考题
- 1) 在进行组合逻辑电路设计时, 什么是最佳设计方案?
- 2) 考虑实验步骤 2 中的问题,得出自己的设计方案,并在实验中得到验证。

三、实验仪器及材料

- 1、电路电子实验箱、双踪示波器、数字万用表。
- 2、芯片: 74LS86、74LS00。

四、实验原理

1、组合逻辑电路:在任何时刻的输出状态只取决于这一时刻的输入状态,而与电路的原来状态无关的电路。生活中电子密码锁,银行取款机等都是组合电路的实例。电



路结构: 由逻辑门电路组成。电路特点: 没有记忆单元, 没有从输出反馈到输入的回路。

- 2、本实验所用到的集成电路的引脚功能图参考实验一中图 4.12.2。
- 3、组合逻辑电路的设计步骤可分为:
- 1) 根据电路功能的文字描述,将其输入与输出的逻辑关系用真值表的形式列出;
- 2) 通过逻辑化简,将真值表写出最简的逻辑函数表达式;
- 3) 选择合适的门器件, 把最简的表达式转换为相应的表达式;
- 4) 根据表达式画出该电路的逻辑电路图;
- 5) 最后一步进行实物安装调试,这是最终验证设计是否正确的手段。

设计流程图如下。

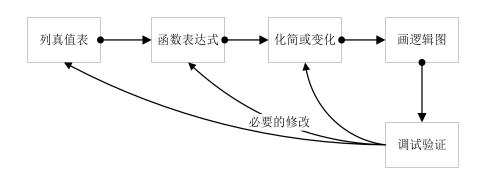


图 4.12.1 设计流程图

五、实验内容

- 1. 用四 2 输入异或门 (74LS86) 和四 2 输入与非门 (74LS00) 设计一个一位全加器。
- 1)列出真值表,如下表 2-1。其中 Ai、Bi、Ci 分别为一个加数、另一个加数、低位 向本位的进位; Si、Ci+1 分别为本位和、本位向高位的进位。



Ai	Bi	Ci	Si	Ci+1
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

表 4.12.1 全加器真值表

2) 由表 4.12.1 全加器真值表写出函数表达式。

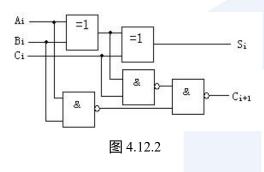
$$C_{\mathbf{i}+\mathbf{l}} = \mathbb{A}_{\mathbf{i}} \overline{B}_{\mathbf{i}} C_{\mathbf{i}} \; + \; \overline{\mathbb{A}}_{\mathbf{i}} B_{\mathbf{i}} C_{\mathbf{i}} \; + \; \mathbb{A}_{\mathbf{i}} B_{\mathbf{i}} \overline{C}_{\mathbf{i}} \; + \; \mathbb{A}_{\mathbf{i}} B_{\mathbf{i}} C_{\mathbf{i}}$$

$$S_i = \overline{A}_i \overline{B}_i C_i + \overline{A}_i B_i \overline{C}_i + A_i \overline{B}_i \overline{C}_i + A_i B_i C_i$$

3) 将上面两逻辑表达式转换为能用四 2 输入异或门 (74LS86) 和四 2 输入与非门 (74LS00) 实现的表达式。

$$C_{i+1} = \overline{(A_i \oplus B_i) C_i} \overline{A_i B_i} \qquad \qquad S_i = A_i \oplus B_i \oplus C_i$$

4) 画出逻辑电路图如图 4.12.2, 并在图中标明芯片引脚号。按图选择需要的集成块 及门电路连线,将 Ai、Bi、Ci 接逻辑开关,输出 Si、Ci+1 接发光二极管。改变输入信号 的状态验证真值表。



100



- 2.要求只使用与非门 (74LS00), 实现以下功能(任做两题):
- 1、用二输入"与非"门组成"或"门(Y=A+B)
- 2、用二输入"与非"门组成"与"门(Y=AB)
- 3、用二输入"与非"门组成"同或"门(Y=A⊙B)
- 4、用二输入"与非"门组成"异或"门 (Y=A⊕B)

六、实验报告要求

- 1. 画出实验电路连线示意图,整理实验数据,分析实验结果与理论值是否相等。
- 2. 写出设计实验步骤 2 电路时的步骤,写出电路逻辑表达式,逻辑电路图,以及测试真值表。
 - 3. 总结中规模集成电路的使用方法及功能。



实验十三 数据选择器及应用

一、实验目的

熟悉中规模集成数据选择器的逻辑功能及测试方法。

学习用集成数据选择器进行逻辑设计。

二、实验预习要求及思考题

- 1. 预习要求:
 - 1) 熟悉 74LS153 的工作原理及使用方法。
 - 2) 练习画真值表,写出逻辑表达式,和构建逻辑电路的方法。

2.思考题

- 1) 用双四选一数据选择器 74LS153 怎样连接成八选一数据选择器?
- 2) 数据选择器 74LS153 的使能端有什么有好处?
- 3) 考虑并得出实验内容 2、3 的设计方案,并在试验中验证。

三、实验仪器及材料

- 1) 电路电子实验箱、双踪示波器、数字万用表。
- 2) 参考元件: 数据选择器 74LS153 一片。

四、实验原理

1.数据选择器

数据选择器是常用的组合逻辑部件之一,它可以实现从多路数据传输中选择任何一



路信号输出,选择的控制由专列的端口编码决定,称为地址码,数据选择器可以完成很多的逻辑功能,例如函数发生器、波形产生器等。

用数据选择器实现组合逻辑函数。选择器输出为标准与或式,含地址变量的全部最小项。例如四选一数据选择器

输出如下:

$$Q = \overline{A}_1 \overline{A}_0 D_0 + \overline{A}_1 A_0 D_1 + A_1 \overline{A}_0 D_2 + A_1 A_0 D_3$$

而任何组合逻辑函数都可以表示成为最小项之和的形式,故可用数据选择器实现。 N 个地址变量的数据选择器,不需要增加门电路最多可实现 N+1 个变量的逻辑函数。

2) 步骤:

- ①写出函数的表准与或式,和数据选择器输出信号表达式。
- ②对照比较确定选择器各输入变量的表达式。
- ③根据采用的数据选择器和求出的表达式画出连线图。

2. 74LS153

74LS153 为双四选一数据选择器,其引脚功能图如图 1.13.1。其中 D0、D1、D2、D3 为四个数据输入端,Q 为输出端,A1、A0 为控制输入端(或称地址端)同时控制两个四选一数据选择器的工作, \bar{s} 为工作状态选择端(或称使能端)。74LS153 的逻辑功能如表 1.13.1 所示,当 $1\bar{s}$ (= $2\bar{s}$)=1 时电路不工作,此时无论 A1、A0 处于什么状态,输出 Y 总为零。即禁止所有数据输出,当 $1\bar{s}$ (= $2\bar{s}$)=0 时,电路正常工作,被选择的



数据送到输出端,如 A1A0=01,则选中数据 D1 输出。

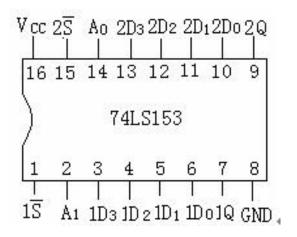
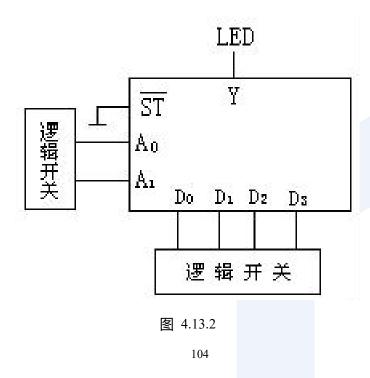


图 4.13.1 双 4 选 1 数据选择器 74LS153

五、实验内容

1. 验证 74LS153 的逻辑功能

将双四选一多路数据选择器 74LS153 接成的电路如图 1.13.2 所示,将 A1、A0 接逻辑开关,数据输入端 D0~D3 接逻辑开关,输出端 Q 接发光二极管。观察输出状态并填表 4.13.1。





输入 输出 ST A0D3 D2 D1 D0 **A**1 Q 0 0

0 0

表 4.13.1

2. 用 4 选 1 数据选择器 74LS153 设计三输入多数表决电路

- 1)写出设计过程。
- 2)画出接线图并在 74LS153 上连接好电路。
- 3)验证逻辑功能。
- 3. 试用双 4 选 1 数据选择器 74LS15 实现函数 F=ĀBC+ABC+ABC+ABC

六、实验报告要求

实验内容 1 要求填写表 4.13.1; 实验内容 2、3 要求用数据选择器对实验内容进行设

计、写出设计全过程、画出接线图、进行逻辑功能测试;总结实验收获、体会。



实验十四 译码器

一、实验目的

- 1、掌握中规模集成译码器的逻辑功能和使用方法
- 2、熟悉数码管的使用

二、实验预习要求及思考题

- 1. 预习要求:
- 1)复习有关译码器的原理。
- 2)根据实验任务, 画出所需的实验线路及记录表格。
- 2.思考题
- 1)译码器分哪几类?
- 2)分析将 2-4 译码器级联为 3-8 译码器的设计实现过程。

三、实验设备与器件

- 1)电路电子实验箱、双踪示波器、数字万用表。
- 2)芯片: 译码器 74ls139、74LS138、74LS20 各一片。

四、实验原理

1、译码器是一个多输入、多输出的组合逻辑电路。它的作用是把给定的代码进行"翻译",变成相应的状态,使输出通道中相应的一路有信号输出。译码器在数字系统中有广泛的用途,不仅用于代码的转换、终端的数字显示,还用于数据分配,存贮器寻



址和组合控制信号等。不同的功能可选用不同种类的译码器。

- 2、译码器可分为通用译码器和显示译码器两大类。前者又分为变量译码器和代码变换译码器。变量译码器(又称二进制译码器),用以表示输入变量的状态,本实验主要学习这种二进制译码器,如 2 线 4 线(74LS139)、3 线 8 线(74LS138)和 4 线 16 线译码器。若有 n 个输入变量,则有 2n 个不同的组合状态,就有 2n 个输出端供其使用。而每一个输出所代表的函数对应于 n 个输入变量的最小项。
 - 3、数据选择器 74ls138、74LS139 各引脚功能如图 4.14.1 所示。

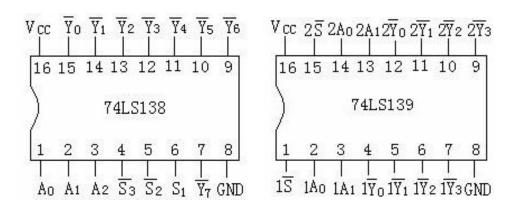


图 4.14.1 74ls138、74LS139 各引脚功能图

以 3 线—8 线译码器 74LS138 为例进行分析,图 4.11.1 左为其逻辑图及脚排列。其中 A1、A2、A0 为地址输入端, Y0~Y7 为译码输出端,S1、S2、S3 为使能端。表 4.11.1 为 74LS138 功能表当 S1=1, 52-53= 0 时,器件使能,地址码所指定的输出端有信号(为 0)输出,其它所有输出端均无信号(全为 1)输出。当 S1=0, 52+53= X 时,或 S1=X 时, 译码器被禁止,所有输出同时为 1。



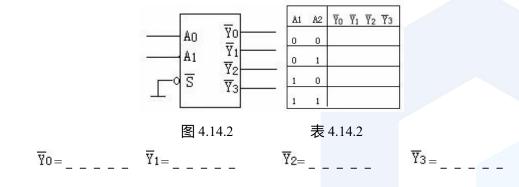
表 4.14.1

	Ė	輸入			输出									
S1	- \$2+\$3	A2	Al	A0	_ Y0	Ϋ́l	<u>7</u> 2	<u></u>	<u></u>	_ YS	<u>-</u> ¥6	_ ¥7		
1	0	0	0	0	0	1	1	1	1	1	1	1		
1	0	0	0	1	1	0	1	1	1	1	1	1		
1	0	0	1	0	1	1	0	1	1	1	1	1		
1	0	0	1	1	1	1	1	0	1	1	1	1		
1	0	1	0	0	1	1	1	1	0	1	1	1		
1	0	1	0	1	1	1	1	1	1	0	1	1		
1	0	1	1	0	1	1	1	1	1	1	0	1		
1	0	1	1	ì	1	1	1	1	1	1	1	0		
0	х	Х	Х	Х	1	1	1	1	1	1	1	1		
х	1	Х	х	х	1	1	1	1	1	1	1	1		

五、实验内容

1. 译码器功能测试

将 74LS139 双 2 线—4 线译码器按图 4.14.2 所示连接。输入端 A1、A0 接逻辑开关,输出 $Y0\sim Y3$ 接发光二极管。改变逻辑开关的状态,观察输出,写出 $Y0\sim Y3$ 的数值 (完成表 4.14.2) 及其表达式。



2. 译码器的级联应用:



用 2-4 线译码器 74LS139 组成的电路如图 4.14.3 所示,按图连接,输入 D0 ~ D2 接逻辑开关,输出 Y0 ~ Y7 接发光二极管,改变输入信号的状态,观察输出,写出 Y0 ~ Y7 的表达式,并填表 4.14.3。

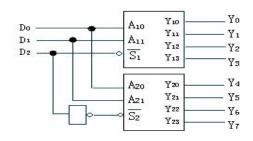


图 4.14.3

表 4.14.3

D2 D1 D0	$\overline{Y_7}$ $\overline{Y_6}$ $\overline{Y_5}$ $\overline{Y_4}$ $\overline{Y_3}$ $\overline{Y_2}$ $\overline{Y_1}$ $\overline{Y_0}$

3.74LS138 的应用:

用一片 74LS138 的 3-8 译码器及一片 74LS20 双四输入与非门组成一位全加器的电路图,全加器的三个输入端为被加数 X、加数 Y、低位向高位的进位 Ci-1,输出 Si 及本位进位输出为 Ci。

1).写出真值表.



- 2).写出逻辑表达式.
- 3).画出电路图.
- 4).通过实验分析验证所设计的电路是否正确.

六、实验报告要求

- 1、画出实验电路连线示意图,整理实验数据,分析实验结果与理论值是否相等。
- 2、给出实验内容 2 中将 2-4 译码器级联为 3-8 译码器的设计实现过程。
- 3、实验内容3的设计过程及结果。



实验十五 触发器逻辑功能测试

一、实验目的

- 1、掌握基本 RS 触发器、D 触发器和 JK 触发器的逻辑功能及测试方法。
- 2、掌握触发器之间的功能转换方法。
- 3、了解触发器之间的功能转换方法(选作)。

二、预习要求和思考题

- 1、预习要求:
- 1) 各类触发器逻辑功能及其表示方法与触发方式。
- 2) 复习触发器的功能转换方法。
- 3) 熟悉实验有关芯片的功能及引脚图。
- 2、思考题
- 1) RS 触发器为什么不允许出现两个输入同时为零的情况?
- 2) JK 触发器若 $\overline{S_4} = \overline{R_4} = 1$, J=K=1, 问此时时钟信号频率与输出端 Q 的输出频率之间存在什么关系?

三、实验仪器及材料

- 1) 电路电子实验箱、双踪示波器、数字万用表。
- 2) 参考元件: 四与非门 74LS00、双 D 触发器 74LS74、双 JK 触发器 74LS112。



四、实验原理

触发器具有两个稳定状态,在一定的外加信号作用下可以由一种稳定状态转变为另一稳定态,无外加信号作用时,将维持原状态不变。因为触发器是一种具有记忆功能的二进制存贮单元,所以是构成各种时序电路的基本逻辑单元。

1. D 触发器的原理图如图 4.15.1 所示。

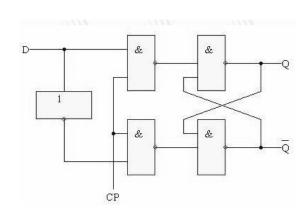


图 4.15.1 D 触发器原理图

- 2. 在输入信号为单端的情况下,D 触发器用来最为方便,其状态方程为 $Q^{n+1} = D$, \overline{R}_D 为异步置"0"端, \overline{S}_D 为异步置"1"端,D 为数据输入端,CP 为时钟脉冲端,Q 和 \overline{Q} 为输出端。其输出状态的更新发生在 CP 脉冲的上升沿,故又称为上升沿触发的边沿触发器,触发器的状态只取决于时钟到来前 D 端的状态,D 触发器的应用很广,可用作数信号的寄存,位移寄存,分频和波形发生等。使用时,查清所用集成块的型号、外型及引线排列。
 - 3. JK 触发器的原理图如图 4.15.2 所示。



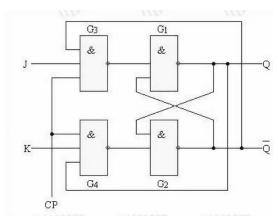


图 4.15.2 JK 触发器原理图

在输入信号为双端的情况下,JK 触发器是功能完善、使用灵活和通用性较强的一种触发器。本实验采用 74LS112 双 JK 触发器,是下降边沿除法的边沿触发器。如图所示功能引脚图,其中 R_D 为异步置 "0" 端, \overline{S}_D 为异步置 "1" 端,J、K 为控制输入端,CP 为时钟脉冲端,Q 和 \overline{Q} 为输出端。J-K 触发器使用时要查清引线排列,其特征方程为 $Q^{n+1}=\overline{D}^{n+\overline{N}D^n}$

4. 在集成触发器的产品中,每一种触发器都有自己固定的逻辑功能。但可以利用转换的方法获得其它功能的触发器。

五、实验内容及步骤

1. 基本 RS 触发器

按图 4.15.3 连线接成基本 RS 触发器, 承、予为输入信号,输出Q和Q分别接发光二极管,改变输入,观察输出Q和 端状态,并填表 4.15.1



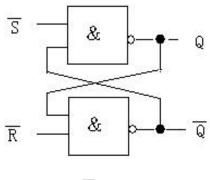


图 4.15.3

表 4.15.1

R	S	Q	Q
0	0		
0	1		
1	0		
1	1		

2.D 触发器:

1)验证 D 触发器逻辑功能。

将双 D 触发器 74LS74(引脚功能图 4.15.4)中的一个触发器的፳ , ፳ 和 D 输入端分别接逻辑开关, CP 端接单次脉冲, 输出端 ℚ 和 □ 分别接发光二极管, 根据输出端状态,填表 4.15.2:

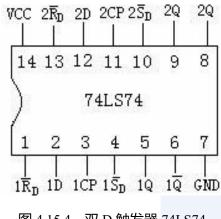


图 4.15.4 双 D 触发器 74LS74



输	Ì	入		输	出	
Sa	Ra	СР	D	Q	Q	
0	1	×	×			
1	0	×	×			
1	1	1	1			
1	1	1	0			

表 4.15.2

2)观察 D 触发器的计数状态。

将 D 触发器的 Rad , Sad 端接高电平, Q 端与 D 端相连, 这时 D 触发器处于计数状态,

CP 端加入 1KHz 连续脉冲,用示波器双踪观察并记录 CP、Q 端的波形,注意 Q 及 CP 端的频率关系和触发器翻转时间。

3. JK 触发器:

在

1) 验证 JK 触发器的逻辑功能。

将双 JK 触发器 74LS112 (如图 4.15.5) 中的一个触发器的 ka a sa 、J、K 输入端分别接实验箱的逻辑开关,CP 端接单次脉冲,Q、 a 端接发光二极管,观察输出并填表4.15.3。

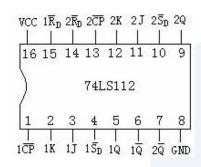


图 4.15.5 双 JK 触发器 74LS112



2)观察 JK 触发器的计数状态

将 JK 触发器的 毫、 毫和 J、K 输入端都接高电平这时触发器工作于计数状态, CP 端加入频率为 1KHz 的连续脉冲,用示波器双踪观察输出 CP 和输出 Q 端的波形并记录。 观察 Q 与 CP 之间频率关系和触发器的状态和翻转的时间。

4. JK 触发器的应用。 (选作)

将 JK 触发器转换成 T 触发器并测试其功能。

1) 触发器、T 触发器各输入变量和输出变量之间的关系,再将两触发器分析对比看有何联系。

表 4.15.3

	输		入		输	出
Sa	\overline{Ra}	СР	J	K	Qn+1	Qn+1
0	1	×	×	×		
1	0	×	×	×		
1	1	1	0	0		
1	1	1	1	0		
1	1	1	0	1		
1	1	1	1	1		
1	1	1	×	×		

J--K 触发器的特征方程为: $Q^{n+1}=J\overline{Q}^n+\overline{K}Q^n$

T 触发器的特征方程为: $Q^{n+1} = T\overline{Q}^n + \overline{T}Q^n$

2) 由上可得将 JK 触发器的 J 和 K 两输入变量做为一个输入变量就可成为 T 触发器。原理如下图 4.15.6。



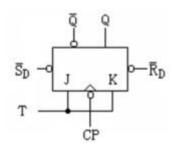


图 4.15.6 JK 触发器转换为 T 触发器

3) 通过实验列出真值表来验证所设计的电路是否将 J-K 触发器转换成 T 触发器。

六、实验报告要求

- 1、画出各实验电路图,整理实验数据,记录 JK 触发器和 D 触发器逻辑功能的验证结果,列出它们的功能表。
 - 2、分析实验结果,与理论值比较是否相符。
 - 3、触发器计数状态的连接方式,输入与输出的波形,并画出波形图。
 - 4、回答思考题。



实验十六 计数器及其应用 (设计型)

一、实验目的

- 1、熟悉中规模集成电路计数器的功能及应用。
- 2、掌握利用中规模集成电路计数器构成任意进制计数器的方法.
- 3、学会综合测试的方法。

二、预习要求和思考题

- 1、预习要求:
 - 1) 预习实验中所使用的芯片引脚功能。
 - 2)根据实验内容中的任务和要求设计电路, 画出逻辑图及理论分析的工作波形。
 - 3) 定实验方法、步骤。
- 2、思考题:
 - 1)同步计数器与异步计数器有何不同?
 - 2) 用两片 74LS161 及门电路怎样连接可组成 M=256 异步计数器?

三、实验仪器及材料

- 1) 电路电子实验箱、双踪示波器、数字万用表。
- 2) 参考元件:与非门 74LS00、74LS161 各一片;选用:74LS48 一片,七段数码管一个。



四、实验原理

计数器是一个用以实现计数功能的时序部件,能对输入的时钟脉冲进行计数,来一个 CP 脉冲计数器状态变化一次。根据计数器计数循环长度 M,称之为模 M 计数器 (M 进制计数器)。通常,计数器状态编码按二进制数的递增或递减规律来编码,对应地称之为加法计数器或减法计数器。

计数器种类很多。根据构成计数器中各触发器的时钟脉冲引入方式,可分为同步计数器和异步计数器。根据计数制的不同,可分为二进制计数器和非二进制计数器。通用的计数器是二进制和十进制计数器。按计数长度、有效时钟、控制信号、置位和复位信号的不同有不同的型号。74LS161 是集成 TTL 四位二进制加法计数器,其符号和管脚分布分别如图 4.16.1 所示:

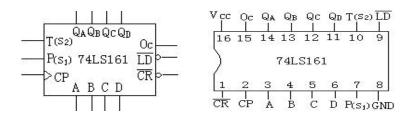


图 4.16.1 74LS161 的符号和管脚分布

表 4.16.1 为 74LS161 的功能表:

CP CR $P(S_1)$ $T(S_2)$ ABCD QA QB QC QD $\overline{\mathrm{LD}}$ 0 0 0 0 0 XXXX × X X A B C D 1 ABCD X 1 × 保持 1 0 $\times \times \times \times$ × 保持 1 1 0 X $\times \times \times \times$ 1 1 1 1 计数 1 $\times \times \times \times$

表 4.16.1 功能表



从表 4.16.1 可以知道 74LS161 在 \overline{CR} 为低电平时实现异步复位(清零 \overline{CR})功能,即复位不需要时钟信号。在复位端高电平条件下,预置端 \overline{LD} 为低电平时实现同步预置功能,即需要有效时钟信号才能使输出状态 QDQCQBQA 等于并行输入预置数 A、B、C、D。在复位和预置端都为无效电平时,两计数使能端输入使能信号T(S2)•P(S1)=1,74LS161 实现模 16 加法计数功能, $Q_{L}^{n+1}Q_{B}^{n+1}Q_{C}^{n+1}Q_{B}^{n+1}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}+1$; 两计数使能端输入禁止信号, T(S2)•P(S1)=0,集成计数器实现状态保持功能, $Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{B}^{n}Q_{C}^{n}Q_{D}^{n}Q_{D}^{n}Q_{C}^{n}Q_{D}^{n}=Q_{L}^{n}Q_{D}^{n}Q_{C}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q_{D}^{n}Q$

在数字集成电路中有许多型号的计数器产品,可以用这些数字集成电路来实现所需要的计数功能和时序逻辑功能。在设计时序逻辑电路时有两种方法,一种为反馈清零法,另一种为反馈置数法。

(1) 反馈清零法

反馈清零法是利用反馈电路产生一个给集成计数器的复位信号,使计数器各输出端为零(清零)。反馈电路一般是组合逻辑电路,计数器输出部分或全部作为其输入,在计数器一定的输出状态下即时产生复位信号,使计数电路同步或异步地复位。反馈清零法的逻辑框图见图 4.16.2。



(2) 反馈置数法



反馈置数法将反馈逻辑电路产生的信号送到计数电路的置位端,在滿足条件时,计数电路输出状态为给定的二进制码。反馈置数法的逻辑框图如图 4.16.3 所示。

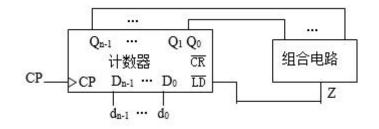


图 4.16.3 反馈置数法框图

在时序电路设计中,以上两种方法有时可以并用。

五、实验内容及步骤

1、用74LS161四位二进制同步加法计数器组成一个同步十二进制计数器,cp端送入单次脉冲,输出Q依次与发光二极管相连,送入脉冲的同时观察二极管的亮灭并记录分析其计数状态(利用反馈清零法设计)。

分析提示: 74LS161 从 $Q_DQ_CQ_BQ_A=0000$ 开始计数,经 M-1 个时钟脉冲(M 为模,本例为 12)状态对应二进制数最大,下一个 CP 后计数器应复位,开始新一轮模 M 计数。因为是异步清零,所以复位信号不应在 M-1 个 CP 时产生,而应在 M 个 CP 时产生。 所以复位信号在 $Q_DQ_CQ_BQ_A=1100$ 时,使计数器复位 $Q_DQ_CQ_BQ_A=0000$ 。状态从 $1100 \rightarrow 0000$ 是异步变化的,不受时钟 CP 控制,所示状态 1100 持续的时间很短暂,仅几级门的传输延迟而已。由状态 1100 产生低电平复位信号可用与非门实现。

- 1) 画出电路连接图。
- 2) 画出状态转移图。



- 3) 按照电路图连线,通过发光二极管观察所设计电路的计数状态是否为十二进制。
- 2、用 74LS161 组成十进制计数器, cp 端送入 100KHz 的脉 冲, 用示波器双踪观察并记录计数的时序波形图 (利用反馈置数法设计)。

分析提示: 反馈置数法是通过反馈产生置数信号 \overline{LD} , 將预置数 ABCD 预置到输出端。74LS161 是同步置数的,需 \overline{CP} 和 \overline{LD} 都有效才能置数,因此 \overline{LD} 应先于 \overline{CP} 出现。所以 M-1 个 \overline{CP} 后就应产生有效 \overline{LD} 信号。若用四位二进制数前 10 个数作为计数状态,预置数 $\overline{QDQCQBQA}$ 0000,应在 $\overline{QDQCQBQA}$ 1001 时预置端变为低电平。

- 1) 画出用 74LS161 所设计的十进制计数器的电路连接图。
- 2) 画出状态转移图。
- 3) 按照电路图连线,通过示波器观察所设计电路的输出波形。
- 3、(选作)使用一片 BCD 七段显示器译码器 74LS48 (引脚分布及功能表见附录),将第 2 步 74LS161 的输出 QpQcQpQA 作为其输入,接入七段数码管,显示计数。

六、实验报告

- 1、按照实验内容及步骤中的要求详细填写实验报告。
- 2、总结利用计数器实现任意进制计数器的方法。



实验十七 移位寄存器及其应用

一、实验目的

- 1、掌握中规模 4 位双向移位寄存器逻辑功能及使用方法。
- 2、熟悉移位寄存器的应用:实现数据的串行、并行转换和构成环形计数器。

二、预习要求和思考题

- 1、预习要求:
 - 1) 复习有关寄存器有关内容。
 - 2) 熟悉 74LS194 逻辑功能及引脚排列。
 - 3) 理解环形 (和扭环形) 计数器的实现原理。

2、思考题:

- 1) 使寄存器 清零,除采用^{CR}输入低电平外,可否采用右移或左移的方法?可 否使用并行送数法?若可行,如何进行操作?
 - 2) 环行计数器的最大优点和缺点是什么?
 - 3) 得出实验内容 3 的实现方案。

三、实验仪器及设备

- 1、数字电路实验箱、双踪示波器、数字万用表。
- 2、元器件: 4 位双向通用移位寄存器 74LS194、与非器 74LS00 各 1 片,导线若

干。



四、实验原理

1、移位寄存器

移位寄存器是一个具有移位功能的寄存器,是指寄存器中所存的代码能够在移位脉冲的作用下依次左移或右移。既能左移又能右移的称为双向移位寄存器,只需要改变左、右移的控制信号便可实现双向移位要求。根据移位寄存器存取信息的方式不同分为: 串入串出、串入并出、并入串出、并入并出四种形式。

本实验选用的 4 位双向通用移位寄存器 74LSI94, 其逻辑符号及引脚排列如图 4.17.1 所示。

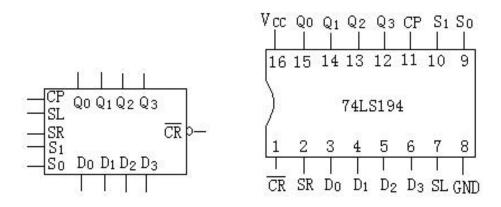


图 4.17.1 74LSI94 逻辑符号及引脚排列图

其中 D_0 、 D_1 、 D_2 、 D_3 为并行输入端 Q_0 、 Q_1 、 Q_2 、 Q_3 为并行输出端,SR 为右移串行输入端,SL 为左移串行输入端; S_0 、 S_1 为操作模式控制端,CR 为直接异步清零端,CP 为时钟脉冲输入端。74LS194 有 5 种不同操作模式:即并行送数寄存,右移(方向由 Q_0 --> Q_3),左移(方向由 Q_3 → Q_0),保持及清零。 S_0 、 S_1 和 CR 端的控制作用如表 4.17.1 所示。



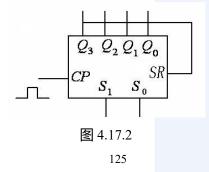
TH 설년	输							λ				输	ŀ	出
功能	СР	$\overline{\mathbb{C}_R}$	S_1	S_0	S_R	S_L	D_0	D_1	D_2	D_3	Q_0	Q ₁	Q ₂	Q ₃
清零	×	0	×	×	×	×	×	×	×	×	0	0	0	0
送数	1	1	1	1	×	×	a	b	c	d	a	b	c	d
右移	1	1	0	1	D _{SR}	×	×	×	×	×	D_{SR}	Q ₀	Q ₁	Q ₂
左移	1	1	1	0	×	D_{SL}	×	×	×	×	Q_1	Q_2	Q ₃	D _{SL}
保持	1	1	0	0	×	×	×	×	×	×	Qn ₀	Qı ⁿ	Q ₂ ⁿ	Q ₃ ⁿ
保持	1	1	×	×	×	×	×	×	×	×	Q_0^n	Qı ⁿ	Q_2^n	Q ₃ ⁿ

表 4.17.1

2、移位寄存器的应用(环形计数器)

移位寄存器应用很广,可构成移位寄存器型计数器、顺序脉冲发生器、串行累加器、可用作数据转换即把串行数据转换为并行数据,或把并行数据转换为串行数据等。本实验主要讨论移位寄存器用作环形计数器和数据的串、并行转换。

把移位寄存器的输出反馈到它的串行输入端,就可以进行循环移位,如图 4.17.2 所示,把输出端 Q_3 和右移串行输入端 SR 相连接,设初始状态 $Q_0Q_1Q_2Q_3 = 1000$,则在时钟脉冲作用下 $Q_0Q_1Q_2Q_3$ 将依次变为 $0100\rightarrow0010\rightarrow0001\rightarrow1000\rightarrow...$,如表 4.17.2 所示,可见它是一个具有四个有效状态的计数器,这种类型的计数器通常称为环形计数器。图 4.17.2 电路可以由各个输出端输出在时间上有先后顺序的脉冲,因此也可作为顺序脉冲发生器。如果将输出 Q_0 与左移串行输入端 SL 相连接,即可达左移循环移位。





		•		
СР	Q0	Q1	Q2	Q3
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1

表 4.17.2

五、实验内容

1. 测试 74LS194 的逻辑功能

2)送数: 令 $\overline{\mathbb{CR}}$ =S1=S0=1,送入任意 4 位二进制数,如 D0D1D2D3 = abcd,加 CP 单脉冲,观察 CP = 0、CP 由 $0 \rightarrow 1$ 、CP 由 $1 \rightarrow 0$ 三种情况下寄存器输出状态的变化,观察寄存器输出状态变化是否发生在 CP 脉冲的上升沿。

3) 右移: 清零后, 令 [T] 1, S1=0 S0=1, 由右移输入端 SR 送入二进制数码如 0100, 由 CP 端连续加 4 个脉冲, 观察输出情况, 记录之。

- (4) 左移: 先清零或予至, 再令 CR=1 S1=1, S0=0, 由左移输入端 SL 送入二进制数码如 1111, 连续加四个 CP 脉冲, 观察输出端情况, 记录之。
- (5) <u>保持</u>: 寄存器予置任意 4 位二进制数码 abcd, 令 (元=1, S1=S0=0, 加 CP 脉冲, 观察寄存器输出状态, 记录之。



表 4.17.3

清除	模	式	时钟	串	行	输			λ	斩	Ì		出	功能总
C_R	S1	S0	CP	S_R	S_L	D_0	\mathbf{D}_1	D_2	D ₃	Q_0	Qı	Q ₂	Q ₃	结
0	×	×	×	×	×	×	×	×	×					
1	1	1	1	×	×	a	В	c	d					
1	0	1	1	0	×	×	×	×	×					
1	0	1	1	1	×	×	×	×	×					
1	0	1	1	0	×	×	×	×	×					
1	0	1	1	0	×	×	×	×	×					
1	1	0	1	×	1	×	×	×	×					
1	1	0	1	×	1	×	×	×	×					
1	1	0	1	×	1	×	×	×	×					
1	1	0	1	×	1	×	×	×	×					
1	0	0	1	×	×	×	×	×	×					

2、环形计数器

参考实验原理中的电路图 4.17.2, 预置寄存器为其他二进制数码(如 0100), 然后进行右移 (左移)循环, 观察寄存器输出端状态的变化, 记录之, 并与表 4.17.2 进行对比。

表 4.17.4

CP	Q_0	Q_1	Q_2	Q_3
0	0	1	0	0
1				
2				
3				
4				

3、扭环形计数器 (选作):

提示: 将单向移位寄存器的串行输入端和串行反向输出端连接在一起即构成扭环形



计数器。

画出电路原理图,自拟实验线路用并行送数法预置寄存器为某二进制数码,然后进 行右移 (左移) 循环,观察寄存器输出端状态的变化,自拟表格,记录之。

六、实验报告

- 1、总结移位寄存器 74LSI94 的逻辑功能。填写各实验数据表格。
- 2、画出 4 位扭环形计数器的接线线路图及状态转换图 (选作)。



实验十八 555 时基电路及其应用

一、实验目的

- 1、熟悉 555 型集成时基电路结构、工作原理及其特点
- 2、掌握 555 型集成时基电路的基本应用

二、预习要求和思考题

- 1、预习要求
 - 1) 复习有关 555 定时器的工作原理及其应用,了解 555 的外引线排列和功能。
- 2) 复习用 555 定时器构成施密特触发器和多谢振荡器的电路结构、工作原理和工作波形。
 - 3) 拟定实验中所需的数据、表格等。
- 2、思考题
 - 1) 如何用示波器测定施密特触发器的电压传输特性曲线?
 - 2) 拟定各次实验的步骤和方法。

三、实验设备与器件

- 1)电路电子实验箱、双踪示波器、数字万用表。
- 2)参考元件: 555 定时器; 电容、电阻若干

四、实验原理

集成时基电路又称为集成定时器或 555 电路, 是一种数字、模拟混合型的中规模集



成电路,应用十分广泛,它是一种产生时间延迟和多种脉冲信号的电路,由于内部电压标准使用了三个 5K 电阻,故取名 555 电路。

1、555 电路的工作原理

555 电路的内部电路方框图如图 4.18.1 所示、其功能见表 8-1。它含有两个电压比较器,一个基本 RS 触发器,一个放电开关管 T,比较器的参考电压由三只 $5K\Omega$ 的电阻器构成的分压器提供。它们分别使高电平比较器 A_1 的同相输入端和低电平比较器 A_2 的反相输入端的参考电平为 $\frac{2}{3}$ V_{cc} 和 $\frac{1}{3}$ V_{cc} 。 A_1 与 A_2 的输出端控制 RS 触发器状态和放电管开关状态。当输入信号自 6 脚,即高电平触发输入并超过参考电平 $\frac{2}{3}$ V_{cc} 时,触发器复位,555 的输出端 3 脚输出低电平,同时放电开关管导通;当输入信号自 2 脚输入并低于 $\frac{1}{3}$ V_{cc} 时,触发器置位,555 的 3 脚输出高电平,同时放电开关管截止。

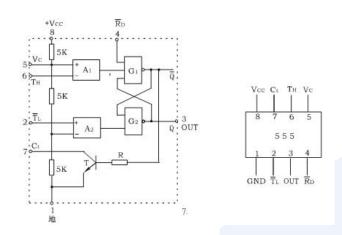


图 4.18.1 555 定时器内部框图及引脚排列

 \bar{R}_D 是复位端(4 脚),当 \bar{R}_D = 0,555 输出低电平。平时 \bar{R}_D 端开路或接 V_{CC} , V_C 是控制电压端(5 脚),平时输出 $\frac{2}{3}V_{CC}$ 作为比较器 A_1 的参考电平,当 5 脚外接一个输入



电压,即改变了比较器的参考电平,从而实现对输出的另一种控制,在不接外加电压时,通常接一个 0.01 µf 的电容器到地,起滤波作用,以消除外来的干扰,以确保参考电平的稳定。

T 为放电管, 当 T 导通时, 将给接于脚 7 的电容器提供低阻放电通路。

出 放电管T⑦ 阀值输入® 触发输入② 复位④ 输出③ X 导通 截止 <2/3Vcc <1/3Vcc 1 >1/3Vcc 导通 >2/3Vcc 1 <2/3Vcc >1/3Vcc 不变 不变 1

表 4.18.1 555 定时器的功能表

2、555 定时器的典型应用

555 定时器主要是与电阻、电容构成充放电电路,并由两个比较器来检测电容器上的电压,以确定输出电平的高低和放电开关管的通断。这就很方便地构成从微秒到数十分钟的延时电路,可方便地构成单稳态触发器,多谐振荡器,施密特触发器等脉冲产生或波形变换电路。

1) 构成单稳态触发器

图 4.18.2(a)为由 555 定时器和外接定时元件 R、C 构成的单稳态触发器。触发电路 由 C_1 、 R_1 、D 构成,其中 D 为钳位二极管,稳态时 555 电路输入端处于电源电平,内 部放电开关管 T 导通,输出端 F 输出低电平,当有一个外部负脉冲触发信号经 C_1 加到 2 端。并使 2 端电位瞬时低于 $\frac{1}{3}$ V_{cc} ,低电平比较器动作,单稳态电路即开始一个暂态过



程,电容 C 开始充电, V_C 按指数规律增长。当 V_C 充电到 $\frac{2}{3}$ V_{CC} 时,高电平比较器动作,比较器 A_1 翻转,输出 V_0 从高电平返回低电平,放电开关管 T 重新导通,电容 C 上的电荷很快经放电开关管放电,暂态结束,恢复稳态,为下个触发脉冲的来到作好准备。波形图如图 4.18.2(b)所示。

暂稳态的持续时间 t_{*}(即为延时时间)决定于外接元件 R、C 值的大小 t_{*} = 1.1RC 通过改变 R、C 的大小,可使延时时间在几个微秒到几十分钟之间变化。当这种单稳态电路作为计时器时,可直接驱动小型继电器,并可以使用复位端(4 脚)接地的方法来中止暂态,重新计时。此外尚须用一个续流二极管与继电器线圈并接,以防继电器线圈反电势损坏内部功率管

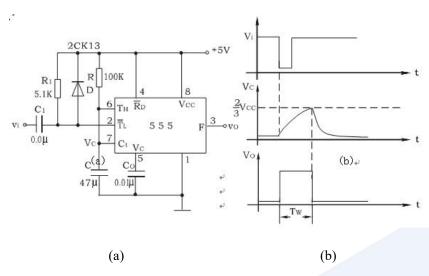


图 4.18.2 单稳态触发器

2) 构成多谐振荡器

如图 4.18.3(a),由 555 定时器和外接元件 R₁、R₂、C构成多谐振荡器,脚 2 与脚 6 直接相连。电路没有稳态,仅存在两个暂稳态,电路亦不需要外加触发信号,利用电源通



过 R_1 、 R_2 向 C 充电,以及 C 通过 R_2 向放电端 C_t 放电,使电路产生振荡。电容 C 在 $\frac{1}{3}$ V_{CC} 和 $\frac{2}{3}$ V_{CC} 之间充电和放电,其波形如图 4.18.3 (b)所示。输出信号的时间参数是:

$$T = t_{w1} + t_{w2}$$
, $t_{w1} = 0.7(R_1 + R_2)C$, $t_{w2} = 0.7R_2C$

555 电路要求 R_1 与 R_2 均应大于或等于 $1K\Omega$,但 $R_1 + R_2$ 应小于或等于 $3.3M\Omega$ 。

外部元件的稳定性决定了多谐振荡器的稳定性,555 定时器配以少量的元件即可获得较高精度的振荡频率和具有较强的功率输出能力。因此这种形式的多谐振荡器应用很广。

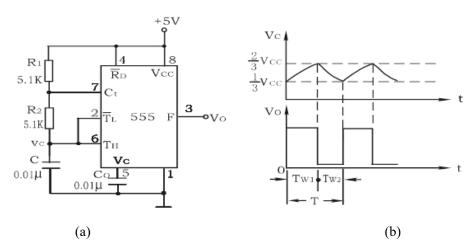


图 4.18.3 多谐振荡器

3) 组成占空比可调的多谐振荡器

电路如图 4.18.4,它比图 4.18.3 所示电路增加了一个电位器和两个导引二极管。 D_1 、 D_2 用来决定电容充、放电电流流经电阻的途径(充电时 D_1 导通, D_2 截止;放电时 D_2 导通, D_1 截止)。

占空比
$$P = \frac{t_{w1}}{t_{w1} + t_{w2}} \approx \frac{0.7R \text{ AC}}{0.7C(R \text{ A} + R_B)} = \frac{R_A}{R_A + R_B}$$



可见, 若取 RA = RB 电路即可输出占空比为 50%的方波信号。

4) 组成占空比连续可调并能调节振荡频率的多谐振荡器

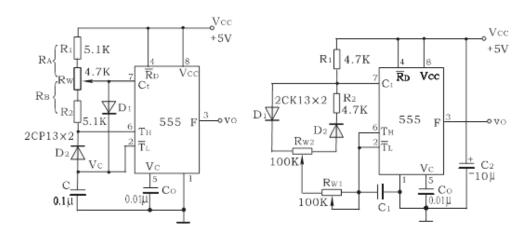


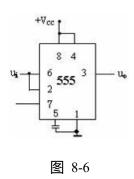
图 4.18.4 占空比可调的多谐振荡器 图 4.18.5 占空比与频率均可调的多谐振荡器

电路如图 4.18.5 所示。对 C_1 充电时,充电电流通过 R_1 、 D_1 、 R_{w2} 和 R_{w1} ; 放电时通过 R_{w1} 、 R_{w2} 、 D_2 、 R_2 。当 R_1 = R_2 、 R_{w2} 调至中心点,因充放电时间基本相等,其占空比约为 50%,此时调节 R_{w1} 仅改变频率,占空比不变。如 R_{w2} 调至偏离中心点,再调节 R_{w1} ,不仅振荡频率改变,而且对占空比也有影响。 R_{w1} 不变,调节 R_{w2} ,仅改变占空比,对频率无影响。因此,当接通电源后,应首先调节 R_{w1} 使频率至规定值,再调节 R_{w2} ,以获得需要的占空比。若频率调节的范围比较大,还可以用波段开关改变 C_1 的值。

施密特电路

1. 电路结构:将 TH(6 脚)和/TR(2 脚)相连作为信号输入端即可构成施密特触发器,如图 8-6。





2.工作原理:

- 1) 当 Ui 由 0 上升至 ≤ Ucc*1/3 时, Uc1=1, Uc2=0, 触发器低电平置位, Q=U0=1
- 2) 当 Ui 上升, 在 Ucc*1/3 至 Ucc*2/3 之间, Uc1=1, Uc2=1, 触发器保持, Q=U0=1。
- 3) 当 Ui≥Ucc*2/3 时, Uc1=1, Uc2=0, 触发器低电平复位, Q=U0=0。
- 4) 当 Ui 由 Ucc*下降至≤Ucc*1/3 时, Uc1=1, Uc2=0, 触发器低电平置位, Q=U0=1。 若输入电压的波形是个三角波, 在输入端外接三角波 ui, 当 ui 上升到 2Vcc/3 时, 输出 uo 从高电平翻转为低电平; 当 ui 下降到 Vcc/3 时, 输出 uo 从低电平翻转为高电平。 施密特触发器将输入的三角波整形为矩形波输出。电路的工作波形如图 8-7 所示。

回差电压: $\triangle u = \frac{2}{3} V_{CC} - \frac{1}{3} V_{CC} = \frac{1}{3} V_{CC}$.

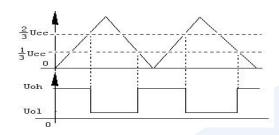


图 8-7 施密特触发器波形图

五、实验内容

- 1、单稳态触发器
- (1) 按图 6 2 连线,取 R = 100K, $C = 47\mu f$,输入信号 v_i 由单次脉冲源提供,用双



踪示波器观测 v_i, v_c, v_o, 比较它们的时序关系, 绘出波形, 并在图中标出周期、幅值、脉宽等。

(2) 将 R 改为 1K, C 改为 0.1 µf, 输入端加 1KHz 的连续脉冲, 观测 v_i, v_C, v_O, 比较它们的时序关系, 绘出波形, 并在图中标出周期、幅值、脉宽等。

2、多谐振荡器

- 1) 按图 4.18.3 接线,用双踪示波器观测 v。与 v。的波形,测定频率。
- 2) 按图 4.18.4 接线,组成占空比为 50%的方波信号发生器。观测 vc,vo 波形,测定波形参数(选作)。
 - 3) 按图 4.18.5 接线, 通过调节 Rw1和 Rw2 来观测输出波形 (选作)。
 - 3、施密特触发器

按图 4.18.6 接线,输入信号由音频信号源提供,预先调好 vs 的频率为 1KHz,接通电源,逐渐加大 vs 的幅度,观测输出波形,测绘电压传输特性,算出回差电压 \(^2\)U。

4、按照实验原理中的叙述,做占空比可调的多谐振荡器和占空比连续可调并能调 节振荡频率的多谐振荡器实验(选作)。

六、实验报告

- 1、整理并填写实验数据与实验结果(含波形图),自行设计必须的实验数据表格并填写数据。
 - 2、分析、总结实验结果。



第五章 综合应用及设计性实验

实验一 计数译码显示电路

一、实验目的

- 1. 熟悉集成计数器、译码器和显示器的功能;
- 2. 了解集成计数器、译码器和显示器的应用。

二、实验内容说明

1. 集成计数器

计数器是计算机和数字逻辑系统的基本部件之一,它不仅能计脉冲数,还能用作数字系统的分频器、定时器和运算器等。

根据计数器中数值增减的不同,计数器可以分为加法计数器、减法计数器以及两者兼有的可逆计数器;根据进位制不同,可分为二进制计数器、十进制计数器、八进制计数器等多种;根据计数器中各触发器状态的更新所受时钟脉冲控制的相同与否,可分为同步计数器和异步计数器。

本实验中采用的 74LS90 计数器是由二进制及五进制电路构成的中规模集成电路, 引脚图如图 5.1.1 所示。74LS90 可以构成十进制计数器:

a.将 Q_A 接到 $\overline{CP_B}$,计数脉冲由 $\overline{CP_A}$ 输入,则输出为 8421 码;

b.将 Q_D 接到 $\overline{CP_A}$,计数脉冲由 $\overline{CP_B}$ 输入,则输出为 5421 码。74LS90 计数器的工作电压 $U_{CC}=5V$,表 5.1.1 是其功能表。



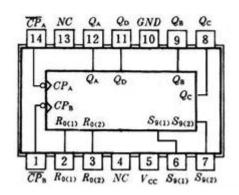


图 5.1.1 74LS90 引脚图

表 5.1.1 74LS90 功能表

CP	复位	输入	置位	输入		输	出	
СР	R ₀₍₁₎	R ₀₍₂₎	S ₉₍₁₎	S ₉₍₂₎	QD	Qc	QB	QA
ф	1	1	0	ф	0	0	0	0
ф	1	1	ф	0	0	0	0	0
ф	ф	ф	1	1	1	0	0	1
ъ	ф	0	ф	0				
ъ	0	ф	0	ф		<u>ST</u>	₩ -	
ъ	0	ф	ф	0		计	数	
ъ	ф	0	0	ф				

为便于将计数器预置成"0" (0000) 或"9" (1001), 74LS90 还设置了两个置 0 输入端 $R_{0(1)}$ 、 $R_{0(2)}$ 和两个置 9 输入端 $S_{9(1)}$ 、 $S_{9(2)}$ 。由表 5.1.1 可知, 74LS90 有三种工作方式: 直接置 0、直接置 9 和计数,并且置 9 优先于置 0。

通过复位法和置位法可以得到 $M \le 10$ 的 M 进制计数。计数器初态为 0000,复位法是将第 M 个时钟脉冲作用下产生的 "1" 电平输出 \mathbf{Q} 端去控制置 0 输入端 $\mathbf{R}_{0(1)}$ 、 $\mathbf{R}_{0(2)}$,使计数器复位为 0000 状态而构成 M 进制计数的方法;置位法是将第 M-1 个时钟脉冲作用下产生的 "1" 电平输出 \mathbf{Q} 端去控制置 9 输入端 $\mathbf{S}_{9(1)}$ 、 $\mathbf{S}_{9(2)}$,使计数器状态跳到 "9" (即 1001 状态),第 M 个脉冲到达时计数器复位为 0000 状态而构成 M 进制计数的方



法。以六进制异步计数器的复位法设计为例,见图 5.1.2: Q_A 接到 $\overline{CP_B}$,计数脉冲由 $\overline{CP_A}$ 输入,则输出为 8421 码。将 Q_C 、 Q_B 输出端分别接至置零输入端 $R_{0(1)}$ 、 $R_{0(2)}$,且计数器 初态为 0000。当第 5 个脉冲到来时, $Q_DQ_CQ_BQ_A$ 从 0000 计数至 0101;第 6 个脉冲到来后, $Q_DQ_CQ_BQ_A$ 的 0110 状态成为过渡状态,使 $R_{0(1)}$ 、 $R_{0(2)}$ 置零,即 $Q_DQ_CQ_BQ_A$ 复位为 0000 状态。六进制异步计数器的置位法设计由同学们自行完成。

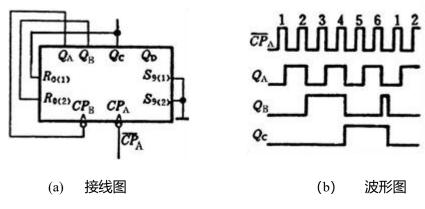


图 5.1.2 六进制异步计数器 (复位法)

2. 译码显示

译码是将二进制代码所表示的特定含义翻译出来的过程,完成译码操作的电路就是译码器。译码器分两大类,即通用译码器和显示译码器。前者如 3 线-8 线译码器、4 线-16 线译码器等属于 n 线-2 "线译码器的范畴,表示 n 个输入变量有 2 "个不同的组合状态,相应有 2 "个输出端供译码输出使用。后者常用于数字仪表、计算机和其它数字系统中,本实验采用的 BCD- 七段译码器即显示译码器中的一种。当需要把测量数据和运算结果用十进制数以 0、1、……、9 字形直观地显示出来时,就要用译码器和显示器分别完成二-十进制译码和数字显示。

(1) LED 显示器



目前数字仪器中广泛采用的是七段显示器件,常见的有荧光数码管、液晶显示器和 发光二极管显示器(也称 LED 显示器)。

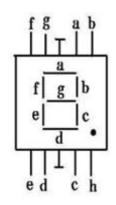


图 5.1.3 LED 显示器的外形图

LED 显示器的外形图和各段编号如图 5.1.3 所示, "h" 脚控制小数点的发光与否, 在多位数显示时有意义。发光二极管 (LED) 是由特殊半导体材料 (磷化镓、砷化镓等) 制成的二极管,基本特性与普通二极管相同。工作电压是 1.5~3V, 工作电流为几毫安到十几毫安,寿命较长。当外加正向电压时,能发出清晰的光线,有红、黄、绿等多种颜色。LED 显示器又分为共阴极式和共阳极式两种,其二极管连接方式如

图 5.1.4 所示。前者各字段接高电平发光;后者各字段接低电平发光。

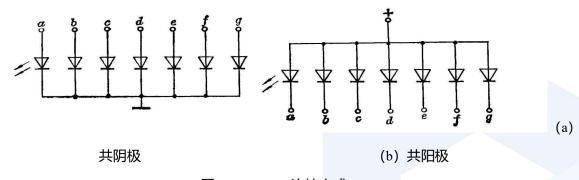


图 5.1.4 LED 连接方式

(2) BCD-七段译码器

本实验选用的 74LS48 是 BCD-七段译码器,后接共阴极 LED 显示器,其引脚图如



图 5.1.5 所示。其中:工作电压 Vcc=5V; D、C、B、A 为四位二进制数的输入端; a~g 为译码输出端;三个控制端(低电平有效)分别为灯测试输入端 LT、串行消隐输入端 RBI、消隐输入端 BI 和串行消隐输出端 RBO。它们的控制功能如表 5.1.2 所示。

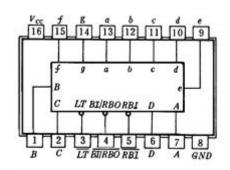


图 5.1.5 74LS48 的引脚图

表 5.1.2 74LS48 的功能表

功能		斩	<u> </u>			输		出						
-7J BC	LT	RBI	D	C	В	A	BI / RBO	a	b	c	d	e	f	g
试 灯	0	ф	ф	ф	ф	ф	1/	1	1	1	1	1	1	1
灭 灯	ф	ф	ф	ф	ф	ф	0/	0	0	0	0	0	0	0
灭 零	1	0	0	0	0	0	/0	0	0	0	0	0	0	0
译码显示	1	ф	四	<u> </u> 立 二 注	进制 数	数码	1/		对应	的译	¥码5	显示:	字形	

由表 5.1.2 可知: (1) 当灯测试输入端 \overline{LT} 有效而消隐输入端 \overline{BI} 无效时,无论输入 DCBA 的状态如何,输出 $a\sim g$ 全为 "1",即七段全亮,显示 "8" 字形。可见,使 $\overline{LT}=0$ 可以检查显示器各发光段能否正常发光。

- (2) 当消隐输入端 BI 有效, 而其它输入端和控制端为任意态时, 输出 a~g 全为 "0", 即七段全灭。故消隐输入端 BI 也称为灭灯输入端。
- (3) 设置串行消隐输入端 \overline{RBI} 的目的是将多位数字中不希望显示的"0"(称无效零)熄灭。当输入 $D\sim A$ 全为"0"时,本应显示"0"字形,但如果此时加入 $\overline{RBI}=0$ 的



信号,就不会显示"0"而为熄灭状态,此时从*RBO*输出低电平信号,将前(后)位的无效零消隐。例如电路的读数为005.010(需六个译码显示器),如果采用了正确的灭0连接,则于分位、十位和百位的无效零被消隐,译码显示器将显示5.01。

三、预习要求

- 1. 复习十进制计数器、译码器和显示器的工作原理。
- 2. 熟悉实验中计数器、译码器的引线排列和引出端功能。
- 3. 预习实验内容、方法、步骤以及实验连接图。
- 4. 熟悉实验仪器的使用方法。
- 5. 设计一个由 74LS90 构成的 8421 十进制加法计数器,画出外引线连接图和计数顺序表。
- 6. 应用复位法或置位法,设计一个由 74LS90 构成的九进制计数器,并画出外引线连接图和波形图。

四、思考题

- 1. 如何预置 74LS90 的输出 Q_DQ_CQ_BQ_A=0000 或者 1001?
- 2. 8421 和 5421 的编码方式有何不同? 试画出计数顺序表。

五、实验仪器和设备

- 1. 电子技术电路实验箱 1 个
- 2. 双踪示波器 1台



六、实验内容及步骤

按预习要求 5 中设计好的电路自行完成外引线连接,并设置各输入电平和控制端电平,用 74LS90 完成 8421 十进制加法计数器的功能。

- (1) 计数器输出 Q_DQ_CQ_BQ_A 接发光二极管, CP 接连续脉冲信号 (1Hz)。观察随着 CP 脉冲数目的增加,输出 Q_DQ_CQ_BQ_A 状态的变化。
- (2) CP 接连续脉冲 (1kHz) , 用示波器观察 Q_D, Q_C, Q_B, Q_A与 CP 之间的对应 波形, 并作波形于图 5.1.6。

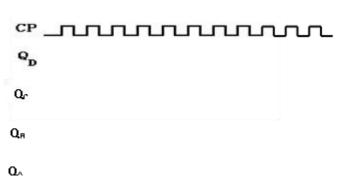


图 5.1.6 波形图

- 2. 按预习要求 6 中设计好的电路自行完成外引线连接,并设置各输入电平和控制端电平,用 74LS90 完成 8421 九进制加法计数器的功能。
- (1) 计数器输出 Q_DQ_CQ_BQ_A 接发光二极管, CP 接连续脉冲信号 (1Hz)。观察随着 CP 脉冲数目的增加,输出 Q_DQ_CQ_BQ_A状态的变化。
- (2) CP 接连续脉冲 (1kHz) ,用示波器观察 Q_D 与 CP, Q_A 与 CP 之间的对应波形,并作波形于图 5.1.6。
 - 3. 按图 5.1.7 所示,构成译码显示电路。
 - (1) 按照表 5.1.3 的要求, 用电平开关设置译码器控制端和输入端 D~A 的输入电



- 平,观察显示器各字段的亮灭状态,并在表 5.1.3 中填写输出电平值。
- (2) 将 74LS48 的输入端 D~A 改接计数器 74LS90 的输出端 Q_D~Q_A, 并将 74LS90 接为十进制计数器。从 74LS90 的 CP_A 输入 1Hz 连续脉冲,观察计数-译码显示器的工作情况

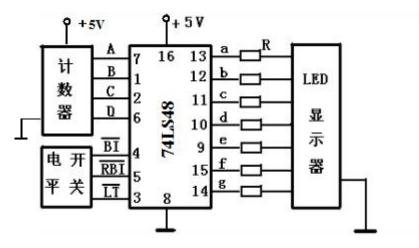


图 5.1.7 译码显示电路

表 5.1.3 状态表

<u> </u>		4	俞	λ			=	44 III E W
序号	$\overline{\mathrm{LT}}$	RBI	D	C	В	A	BI / RBo	输出图形
1	0	ф	ф	ф	ф	ф	1/	
2	ф	ф	ф	ф	ф	ф	0/	
3	1	0	0	0	0	0	/0	
4			0	0	0	0		
5			0	0	0	1		
6			0	0	11	0		
7			0	0	1	1		
8	1	ф	0	1	0	0	1/	
9	1	Ψ	0	11	0	1	1,	
10			0	1	1	0		
11			0	1	1	1		
12			1	0	0	0		
13			1	0	0	1		



七、实验报告要求

- 1. 总结复位法和置位法设计 M 进制计数器的规律;
- 2. 在表 5.1.3 中画出与输入 DCBA 的变化相对应的各字段发光图形。



实验二 四人抢答电路

一、实验目的

- 1. 熟悉数字系统的分析和设计方法;
- 2. 掌握抢答电路的组装和调试方法;
- 3. 提高检查故障和排除故障的能力。

二、任务要求

- 1. 安装调试一个四人参加智力竞赛的抢答电路。
- 2. 抢答前按钮 S₁~S₄ (用电平开关代替)均未按下,1D~4D 均为"0",数码显示为零,蜂鸣器不响。抢答开始,S₁~S₄中任一按钮按下,则数码管显示相应的数字,蜂鸣器发出响声。抢答判决完毕,主持人按 S 清零,准备下次抢答用。

三、器件

双 4 输入与非门 74HC20 或 74LS20 四 D 触发器 74HC175 或 74LS175

四 2 输入与非门 CC4011 4 线七段译码器 74LS48 或 74LS47

电平开关、按钮、面包板、电阻、三极管、蜂鸣器、数码管(共阴或共阳)。

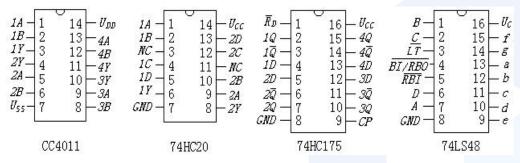


图 5.2.1 管脚功能图



注: 74HC××系列为高速 CMOS 集成电路, 电源电压为 2~6V。

四、预习要求

- 1. 根据任务要求和所提供器件的功能,分析图 5.2.2 所示抢答电路的工作原理,要求按逻辑功能列出编码器编码表,写出逻辑函数式并变换为与非表达式,画出逻辑图,完成虚线框内编码器的设计。
 - 2. 将电路各集成管脚编号标出,以便连线。

五、实验内容及步骤

1. D 触发器逻辑功能测试

实验采用 74LS175 组件,它是上升沿触发的四 D 触发器,它的清零端 R_D和时钟脉冲端 CP 是四个 D 触发器共用的。

2. 任选其中一个 D 触发器进行测试,接线图如图 5.2.3 所示。输入端接电平开关,输出端接发光二极管指示电平,按表 5.2.1 要求,观察 Q 端状态的变化,将结果记录于表 5.2.1 中。

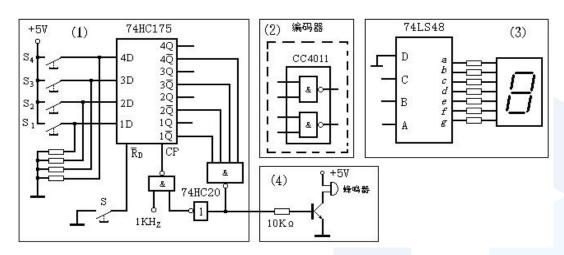


图 5.2.2 四人抢答器电路原理图



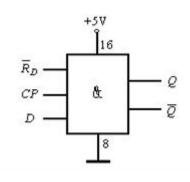


图 5.2.3 D 触发器逻辑功能测试图

表 5.2.1 D 触发器逻辑功能

RD	СР	D	Q
0	×	×	
1	1	1	
1	1	0	
1	0	×	

- 3. 按设计好的抢答电路接线, 电路安装完毕, 即可进行调试。
- 4. 一般调试步骤如下:
- (1) 通电前检查: 首先仔细检查电路各部分接线是否正确, 检查电源、地线、信号线元器件引脚之间有无短路, 器件有无接错。
- (2) 通电检查: 经老师复查许可后,接入电路所要求的电源电压,通电调试。观察电路中各部分器件有无异常现象,如果出现异常现象,应立即关断电源,待排除故障后方可重新通电。
- (3) 单元电路调试:调试顺序按信号的流向进行,这样可以把前面调试过的输出信号作为后一级的输入信号,为最后的整机联调创造条件。通过调试掌握必要的数据、波形、现象,然后对电路进行分析、判断,排除故障,完成调试要求。



(4) 整机联调:整机联调时主要观察动态结果,检查电路的性能和参数,分析测量 的数据和波形是否符合设计要求,对发现的故障和问题及时采取处理措施。

提示: 调试要点及顺序(也可逆向)。

为避免因电路失控, 蜂鸣器长鸣扰人, 无论采取哪种调试顺序, 都把音响电路的调 试放到最后,即其它电路调试完成后,再将其接入进行调试。

任一S置"1", 输出端对应输出

二进制数码。

(1) 抢答控制电路 (2) 编码电路 (3) 译码显示电路

(4) 音响电路

1. S 全置 "0"时, Q端全为"0"。

- 2. 任意个S 置"1"时, 只有一个Q为"1"。
- 3.能够清零。

- 1. [T端置 "0", 检 查数码管。
 - 2. 将订端置"1"。
 - 3. 任一S置"1",数 码管显示对应数字。
- 1.将其接入电路。
- 2. 清零后基极电位为 "0",蜂鸣器不响。
- 3.有人抢答,基极电位 为"1",蜂鸣器响。

图 5.2.4

六、报告要求

- 1. 写出编码器设计过程(编码表、逻辑式、逻辑图)。
- 2. 画出完整的电路原理图。
- 3. 写出电路的工作原理。
- 4. 分析故障原因。



实验三 电子秒表 (选作)

一、实验目的

- 1、学习数字电路中基本 RS 触发器、单稳态触发器、时钟发生器及计数、译码显元电路的综合应用。
 - 2、学习电子秒表的调试方法。
 - 3、对数字电路的实用性的理解。

二、预习要求和思考题

- 1、复习数字电路中基本 RS 触发器, 单稳态触发器、时钟发生器及计数器等部分内容。
 - 2、列出电子秒表各单元电路的测试表格。
 - 3、用 multisim 软件对实验进行仿真并分析实验是否成功。

三、实验仪器及材料

- 1、数电实验箱,示波器
- 2、74LS00两片, 555一片, 74LS196三片
- 3、电阻电容若干

四、实验原理

如图 5.3.1 为电子秒表的电原理图。按功能分成四个单元电路进行分析。



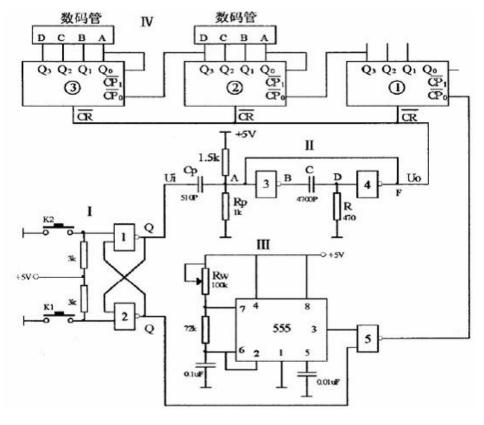


图 5.3.1

1、基本 RS 触发器

图 5.3.1 中单元 I 为用集成与非门构成的基本 RS 触发器,属低电平直接触发的触发器,有直接置位、复位的功能。基本 RS 触发器电电子秒表中的职能是启动和停止秒表的工作:它的一路输出 Q作为单稳态触发器的输入,另一路输出 Q作为与非门 5 的输入控制信号。按动按钮开关 K_2 (接地),则门 1 输出 Q=1;门 2 输出 Q=0; K_2 复位后 Q、Q状态保持不变。再按动按钮开关 K_1 ,则 Q 由 0 变为 1,门 5 开启,为计数器启动作好准备。Q 由 1 变 0,送出负脉冲,启动单稳态触发器工作。

2. 单稳态触发器

图 5.3.1 中单元Ⅱ为用集成与非门构成的微分型单稳态触发器, 图 5.3.2 为各点波形



图。单稳态触发器在电子秒表中的职能是为计数器提供清零信号。单稳态触发器的输入触发负脉冲信号 \mathbf{u}_i 由基本 \mathbf{RS} 触发器 \mathbf{Q} 端提供;输出负脉部 \mathbf{u}_o 则加到计数器的消除端 \mathbf{CR} 。静态时,门 4 应处二截止状态,故电阻 \mathbf{R} 必须小于门的关门电阻 \mathbf{R}_{off} 。定时元件 \mathbf{RC} 取值不同,输出脉部宽度也不同。当触发触冲宽度小于输出脉冲宽度时,可以省去输入微分电路的 \mathbf{R}_{o} 和 \mathbf{C}_{o} 。

3. 时钟发生器

图 5.3.1 中单元皿为用 555 定时器构成的多谐振荡器,是一种性能较好的钟源。

调节电位器 R_w ,使在输出端 3 获得频率为 50Hz 的矩形波信号,当基本 RS 触发器 Q=1 时,门 5 开启,此 50Hz 脉冲信号通过门 5 作为计数脉冲加于计数器①的计数输入 CP。

4. 计数及译码显示

二—五—十进制加法计数据 74LS196 构成电子秒表的计数单元,如图 5.3.1 中单元 IV所示。其中计烽器①接成五进制形式,对频率为 50Hz 的时钟脉冲进行五分频,在输出端 Q_8 取得周期为 0.1S 的矩形脉冲,作为计数器②的时钟输入计数器②及计数器⑧接成 0421 码十进制形式,其输出端与实验台上译码显示单元的相应输入端连接,可显示 $0.1\sim0.9$ 秒; $1\sim9.9$ 秒计量。

图 5.3.3 为 74LS196 引脚排列,表 5.3.1 为其功能表。



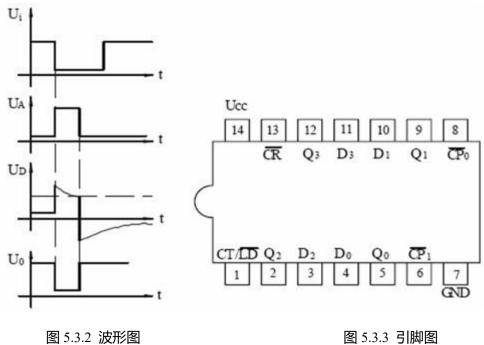


表 5.3.1

图 5.3.3 引脚图

							•						
			输	j	λ						输	出	
CR	CT/ L	D	CP	D3		D2	D1		D0	Q3	Q2	Q1	Q0
	0	×	:	×	×	×	×	×			0 0	0	0
1	0		×	d3		d2	d1		d0	d3	d2	d 1	d0
	1	1		1	×	×	×	×			加计	上数	

异步清除 \overline{CR} 为低电平时,可完成清除功能,与时钟脉冲 $\overline{CP0}$ 、 $\overline{CP1}$ 状态无关。清除功能完成 后,应置高电平。

计数 / 置数控制端 CT/ \overline{LD} 为低电平时 , 输出端 Q $_{\!_{3}}\!\!\sim\!\!Q_{\!_{0}}$ 可预置成与数据输入端 D $_{\!_{3}}\!\!\sim\!\!D_{\!_{0}}$ 相一致状态,而与 CPO 、 CPI 状态无关。预置后置高电平。

计数时, CR、CT/LD 置高电平, 在CPO\CP1下降沿作用下进行计数。



①十进制数 (8421 码)

 $\overline{CP1}$ 与 Q_0 连接,计数脉冲由 $\overline{CP0}$ 输入。

②二——五混合进制计数

 $\overline{CP0}$ 与 Q_3 连接,计数脉冲由 $\overline{CP1}$ 输入。

③二分频、五分频计数

 $\overline{\text{CP0}}$ 输入,在 Q_0 得二分频输出; $\overline{\text{CP1}}$ 输入,在 $Q_1 \sim Q_3$ 得五分频输出。

五、实验内容

1. 基本 RS 触发器测试

测试方法参考实验五

- 2. 单稳态触发器的测试
- ①静态测试

用数字电压表测量 A、E、D、F 各点电位值。记录之。

②动态测试

输入端接 1KHz 连续脉冲源,用示波器观察并描绘 D 点(u_D)、F 点(u_o)波形,如兼单稳输出脉冲持续时间太短,难以观察,可适当加大微分电容 C(如改为 0.1μ),待测试完毕后,再恢复 4700P。

3. 时钟发生器的测试

用示波器观察输出电压波形并测量其频率,调节 R_w ,使输出短形波频率为 50 Hz。



- 4. 计数器的测试
- 1) 计数器①接成五进制形式,CR、CT/LD、 $D_8\sim D_0$ 接逻辑开关,CP 接单次脉冲源, $Q_8\sim Q_1$ 接实验台上译码显示输入端 C、B、A,按表 5.3.1 逐项测试其逻辑功能。记录之。
- 2) 计数器②及时数器③接成 8421 码十进制形式,同内容①进行逻辑功能测试。记录之。
 - 3) 将计数器①、②、③级连,进行逻辑功能测试。记录之。
 - 5. 电子秒表的整体测试

各单元电路测试正常后,按图 5.3.1 把几个单元电路连接起来,进行电子秒表的总体测试。

先按一下按钮开关 K_2 ,此时电子秒表不工作,再按一下按钮开关 K_1 ,则计数器清零后便开如计时,观察数码管显示计数情况是否正常。如不需要计时或暂停时,按一下开关 K_3 ,计划立即停止,但数码管保留所计时之值。

6. 电子秒表准确度的测试

利用实验台上电子钟的秒计时对电子秒表进行校准。

六、实验报告

- 1. 总结电子秒表整个调试过程。
- 2. 分析调试中发现的问题及故障排除方法。



实验四 数字电压表

一、实验目的

- 1. 了解 A/D 转换器的基本工作原理;
- 2. 熟悉 CC14433A/D 转换器各引出端功能;
- 3. 利用 CC14433A/D 转换器组装成一个量程为 2V 的简易三位半直流数字电压表。

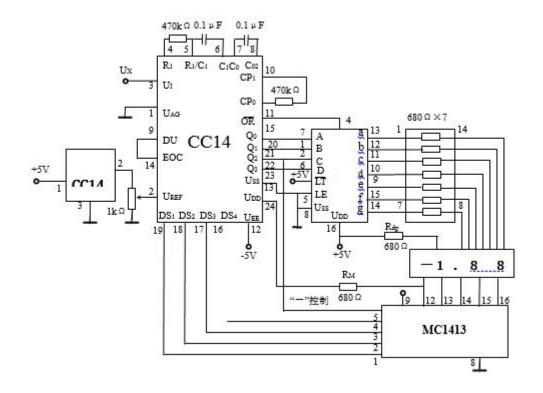
二、实验说明

1. 直流数字电压表是采用数字化方法测量直流电压的仪表。如果被测量不是直流电压而是交流电压或者非电量,如温度、压力、重量、频率等。则可通过交直流变换、频压变换或各种传感器将其转换成直流电压后再进行测量。如数字压力表、数字电子秤、数字频率计等数字仪表,都可用数字电压表与相应的传感器构成。

本实验介绍 CMOS 大规模集成电路 $3\frac{1}{2}$ 位 A/D 转换器 CC14433 的工作原理及用其构成直流电压表的方法。

2. 用 CC14433 集成 A/D 转换器组成的 $3\frac{1}{2}$ 位数字电压表电路如图 5.4.1 所示。图中各部分的功能如下:





 $3\frac{1}{2}$ 图 5.4.1 简易 $\frac{1}{2}$ 位数字电压表电路图

 $3\frac{1}{2}$ 位 A/D 位转换器 CC14433: 将输入的模拟信号转换成数字信号。

基准电源 CC1403: 提供精密电压,供 A/D 转换器作参考电压。

译码/驱动器 CC4511: 将二-十进制 (BCD) 码转换成七段信号, 并驱动显示器的 a、b、c、d、e、f、g 七个发光段, 推动数码管 (LED) 进行显示。

显示器:将译码器输出的七段信号进行数字显示,读出 A/D 转换结果。

 $3\frac{1}{2}$ 位是指十进制数 $0000\sim1999$,所谓三位是指个位、十位、百位,其数字范围为 $0\sim9$ 。而所谓半位是指干位,它不能从 0 变化到 9,而只能由 0 变到 1,即为二值状态,所以称为半位。



(1) CC14433 电路是一个低功耗的 $3\frac{1}{2}$ 位双积分式 A/D 转换器。它的内部逻辑电路组成框图如图 5.4.2 (a) 所示,其引脚图如图 5.4.2 (b) 所示,时钟频率 f_{cp} 与 CP $_0$ 端所接电阻 R_c 有关,当 R_c =470K Ω 时, f_{cp} ≈66KHz。

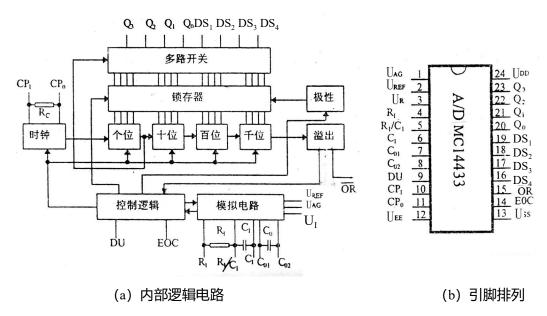


图 5.4.2 CC14433 的内部逻辑电路

A/D 转换器 CC14433 将模拟部分和数字部分的电路集成在同一芯片内。使用时仅需外接两只电阻和两只电容,就可以组成一个具有自动调零和自动极性转换功能的 A/D 转换系统。作数字电压表用时,CC14433 有两个基本电压量程,即满刻度为 1.999V 和 199.9mV。

各引脚功能如下:

UDD——正电源端,一般为+5V。

UEE——负电源端,一般为-5V。

Uss——接地端,正负电源的公共端。

UAG——模拟地,作为输入电压和基准电压的公共地端。



UREF——基准电压输入端。

Ui——被测模拟电压输入端。

 R_1 、 R_1/C_1 、 C_1 — 积分电阻、电容连接端。

 C_{01} 、 C_{02} ——外接补偿电容端, 电容典型值为 $0.1 \mu F$ 。

CP₁、CP₂——时钟脉冲输入,输出端。

DU——控制转换结果的输出。DU 端输入正脉冲时,数据送入锁存器,反之锁存器保持原来的数据。

EOC——转换结束信号输出端, A/D 转换周期结束时, 此端输出正脉冲信号。

 \overline{OR} ——溢出信号输出端,当 $|U_x|>U_{REF}$ 时, \overline{OR} 输出低电平,正常量程内 \overline{OR} 为高电平。

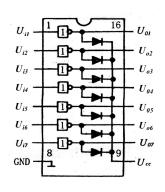
DS₁、DS₂、DS₃、DS₄——輸出位选通端,分别为干位、百位、十位和个位的选通信号。

Q₀、Q₁、Q₂、Q₃——转换结果 BCD 码输出端,接显示译码器的 BCD 数据输入端。

(2) 七路达林顿驱动器阵列 MC1413

MC1413 采用 NPN 达林顿复合晶体管的结构,因此具有很高的电流增益和很高的输入阻抗,可直接接受 CMOS 集成电路的输出信号,并把电压信号转换成足够大的电流信号驱动各种负载。该电路内含有 7 个集电极开路反相器(也称 OC 门)。MC1413电路结构和引脚如图 5.4.3 所示。





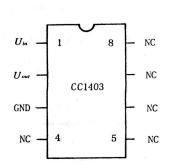


图 5.4.3 MC1413 引脚和结构图

图 5.4.4 CC1403 引脚图

(3) 高精度低漂移基准电源 CC1403

CC1403 的特点是: ①温度系数小; ②噪声小; ③输出电压范围大, 稳定性能好, 当输入电压从+4.5V 变化到+15V 时, 输出电压

值变化量 $\Delta U_0 < 3mV$; ④输出电压值准确度较高。

CC1403 的管脚图如图 5.4.4 所示。

(4) 七段锁存/译码/驱动器 CC4511

CC4511 是专用于将二-十进制代码(BCD)转换成七段显示信号的专用标准译码器。

图 5.4.5 是它的引脚图, 各引脚功能如下:

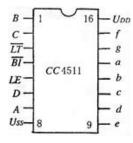


图 3.4.5 CC4511 引脚图

A、B、C、D: 4位二进制数码输入端。

 \overline{LT} : 灯测试端。当 \overline{LT} =0 时,七段译码器输出全为 1,发光数码管各段全亮显示; 当 \overline{LT} =1 时,译码器输出状态由 \overline{BI} 端控制。



 \overline{BI} : 消隐端。当 \overline{BI} =0 时或输入端超过十进制数 9(1001),译码器输出全为 0,数码管各段熄灭; \overline{BI} =1 时,译码器正常输出。

LE: 锁存端。当 LE=1 时,输入数据不能传到输出端,此时它的输出为前一次 LE=0 时输入的 BCD 码;当 LE=0 时,输出即为输入的代码。

CC4511 以反相器作为输出级,可以直接驱动 LED 和荧光数码管。

(5) 三位七段共阴极数码管 E30561

E30561 的引脚功能如图 5.4.6 所示。三位七段数码管各位的 $a\sim g$ 字段及小数点 dp 的阳极已分别接通。三位数码管各位的公共阴极分别为 GND_1 、 GND_2 、 GND_3 。 GND_1 对应高位即数字表的百位,数字表的干位用一片单个的 7 段显示器 LTS547。

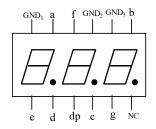


图 5.4.6 E30561 引脚图

图 5.4.1 电路工作过程如下:

CC14433A/D 转换器是双斜积分,采用电压—时间间隔(U/T)方式,通过先后对被测电压模拟量 U_x 和基准电压 U_{REF} 的两次积分,将输入的被测电压转换成与其平均值成正比的时间间隔,用计数器测出这个时间间隔内的脉冲数目,即可得到被测电压的数字值。CC14433 电路的 A/D 转换结果以 BCD 码的形式从 $Q_0 \sim Q_3$ 输出,分别与 BCD 七段译码驱动器 CC4511 的输入端相连。输出位选信号 $DS_1 \sim DS_4$ (高电平有效)经四位反相



驱动器反相后与七段发光二极管的阴极(接地端)相连接,实现动态扫描逐位显示工作方式。即当 $DS_1 \sim DS_4$ 依次轮流为高电平时,相应地选通干位、百位、十位和个位的七段显示器。为满足动态扫描逐位显示的要求,各数码管的各同笔画段与译码驱动器 CC4511 相应输出端应连在一起,但最高位数码仅 b、c 两段接入电路,以满足显示 1 和 0(灭 0)的要求。 DS 与转换结束脉冲 EOC 的时序关系是在 EOC 脉冲结束后,紧接着是 DS_1 输出正脉冲。以下依次为 DS_2 、 DS_3 和 DS_4 。其中 DS_1 对应最高位, DS_4 对应最低位。在 DS_2 、 DS_3 和 DS_4 选通期间, $Q_0 \sim Q_3$ 以 8421 码方式输出对应的 $0 \sim 9$ 。在干位显示器的选通信号 $DS_1 = 1$ 期间, $Q_0 \sim Q_3$ 输出干位的半位数 0(灭 0)或 1 及过量程和极性标志符等。本实验极性标志取干位的 g 段。如 $Q_2 = "0"$ 时,表示输入电压为负极性,则 "-"(即 g 段)通过电阻 R_M 点亮;若输入为正电压时, $Q_2 = "1"$,使该段 (-) 灭。 Q_3 表示干位数, $Q_3 = 0$,干位数值显 1, $Q_3 = 1$,干位数数值显示为 0(灭 0)。小数点通过 R_{4p} 点亮。

若输入电压 U_x 大于 1.999V 时, \overline{OR} 端输出为低电平, 控制 CC4511 的灭灯端 \overline{BI} = 0 使数字熄灭,只有小数点和负号仍点亮。

三、实验设备及器件

1. 电路电子实验箱1台2. 数字万用表1只3. 双踪示波器1台4. 双路直流稳压电源1台

5. 集成电路 CC14433、CC4511、CC1403、MC1413、E3056、LDD680 (680Ω×7) 网络电阻各一只。

四、预习要求

1. 认真阅读本实验的"实验说明",理解电路原理。



2. 弄清图 5.4.1 中各元件的作用及电路的工作过程。

五、思考题

如何使这款直流数字电压表成为多量程的直流数字电压表?如何使它成为一只交流数字电压表?

六、注意事项

- 1. 各电源必须正确连接。
- 2. 在连接 MC1413 时, 各对输入输出必须正确连接。
- 3.图 5.4.1 中 LED 数码管未给出足号、连接时参考图 5.4.3,并应特别注意与 MC1413 的关系,并非顺序连接。

七、实验内容及步骤

- 1. 根据图 5.4.1 选择所需元器件,插入实验箱中,同时对元器件布局和连线应作周密考虑,以元器件布局疏密合理且方便就近连线为原则。
 - 2. 按图 5.4.1 连接电路, 并仔细检查接线是否正确。然后调节稳压电源为±5V 输出。
 - 3. 确定接线正确后,接通±5V 电源并调节 1K 电位器,使基准电源 UREF=1.999V。
- 4. 检查自动调零功能。当输入端 U_X 与 U_{AG} 短路或 U_X 没有输入时,显示器应显示 0000。
- 5. 测试线性度误差。加入被测电压 U_x ,调试被测电压 U_x 为表中所示各值(即从 0~1.999),与 LED 显示值比较,显示值误差的最大值即为线性度误差。
 - 6. 测试极性转换误差。当 Ux 从+1.990 变到-1.990 时, LED 两次显示值之差即为极



性转换误差。

7. 检查超量程溢出功能。调节 $U_X \ge +2.000$ 、 $U_X \le -2.000$, 观察 LED 显示情况。

将 4、5、6、7 各项实验结果记入表 5.4.1 中。若测量误差较大,可再精细调节 $U_{x}=1.999V$,然后调节 U_{REF} ,使 LED 显示为 1.999V,再重作以上各项内容。

输入电 误差 检 测 状 显 示 态 项 目 负 号 千 位 小数点 百 位 十 位 个 位 (%) 压Ux (V) 自动调 0.000零 +0.500线性度 +1.000误差 +1.500+1.990极性转 -1.990 换误差 正溢出 ≥+2.000 负溢出 **≤-**2.000

表 5.4.1 直流电压表功能析测项目

八、实验报告要求

的?

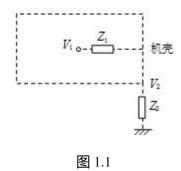
- 1. 总结电压表组装及调试过程,特别是在出现故障时是如何分析问题、解决问题
 - 2. 根据测试数据计算该电压表的线性度误差和极性转换误差。
 - 3. 对这款直流电压表的测量误差作出评价。



附录一 实验中的"接地"问题

在电路及电子技术实验中,电路、仪器是否接地、接地是否正确,不仅关系到工作是否正常,实验结果是否正确可靠,同时还关系到仪器设备和人身的安全。一般所说的地或地线,有两种含义。第一种含义是指真正的大地;第二种含义是指测量仪器、设备、实验板等的公共接点。这个接点通常与机壳直接连在一起。

接地的目的有两个:一是将电气设备接地以后,可防止由于设备上电荷积累,电压升高而造成人身不安全或引起火花放电,二是将仪器设备外壳或导线屏蔽层等接地,给高频干扰电压提供低阻抗通路,防止对电子设备的干扰。前者称为保护接地,后者称为技术接地。



一、保护接地

为了保护人身安全,通常要将电气设备在正常情况下不带电的金属外壳接地(与大地相连)。如图 1.1 所示,图中 Z_1 是电路与机壳间的杂散阻抗,若机壳未接地,机壳与地之间就有较大的杂散阻抗 Z_2 , V_1 为电子设备中电路与地之间的电压, V_2 为机壳与地之间的电压,则有 $V_2 = \frac{Z_2}{Z_1 + Z_2} \cdot V_1$,因机壳与地绝缘,故此时 V_2 较高。特别是当 Z_1 很小



或绝缘击穿时, $V_2 \approx V_1$,如果人体接触机壳,就有触电危险。如果将机壳接地,即 $Z_2=0$,则机壳上电压为零,可保证人身安全。实验室中的仪器采用三眼插座即属这种接地。这时,仪器外壳经插座上等腰三角形顶点的插孔与地线相接。

二、技术接地

技术接地亦称工作接地或信号接地。接地点是所有电路及测量装置的公共参考点。 正确设计和选择这种接地点,就是要尽可能地减少级间耦合干扰,抑制外界电磁干扰。

电子设备中的电路都需要直流供电才能工作,而电路中所有各点的电位都是相对于参考零电位来度量的。通常将直流电源的某一极作为这个参考零电位点,称之为"公共端",它虽未与大地相连,也被称之为"接地"点。与此点连接的线就是"地线"。任何电路的电流都必须经过地线形成回路,应该使流经地线的各电路的电流互不影响。而交流电源因三相负载难以平衡。中线两端有电位差,其上有中线电流流过,对低电平的信号就会形成干扰。因此,为了有效抑制噪声和防止外界干扰,绝不能以中线作为信号的地线。

在电子测量中,通常要求将电子仪器的输入或输出线的黑色端子与被测电路的公共端相连,这种接法也称为"接地",这样连接可以防止外界干扰。这是因为在交流电路中存在电磁感应现象。空间的各种电磁波经过各种途径窜扰到电子仪器的线路中,影响仪器正常工作。生产厂家将电子仪器的金属外壳与仪器的黑色端子相连,黑色端子也称为接地端子。这样,当外界存在电磁干扰时,干扰信号被金属外壳短接到地,不会对测量系统产生影响。



三、实验中与接地有关的几个问题

1. 接地不当引起短路

(1) 对于采用三端电源插头的仪器,其外壳和黑色端子已经与电网的地连接在一起了,实验中应随时提高警惕,当被测电路有直接地端时,仪器的黑色端子只能接在被测电路的接地端上而不能随意乱接,否则会造成被测电路短路。例如在用示波器测试未接隔离变压器的晶闸管电路时,常发生烧毁晶闸管的情况即是由此引起的。如图 1.2 所示。

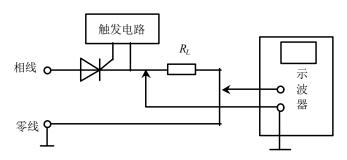


图 1.2 负载被短路、烧毁晶闸管

(2) 在使用双踪示波器时要注意,它的两路信号输入端子中的黑色端子已通过机 壳连通,当我们同时观察两路信号时,必须将两根输入线的黑端子连接在被测电路的同 一点上,或者只接一个黑色端子,另外一个黑色端子悬空(此时相当于两个黑色端子接 在一起)。连接不当也会造成被测电路短路,如图 1.3 所示。 此图是观察 R、L、C 串 联电路总电压与总电流的相位关系的电路图。因双踪示波器的两个黑色端子接在电阻 R 的两端,造成电阻 R 短路。只要将 CH₂ 的两个接线端子位置互换就可以了。



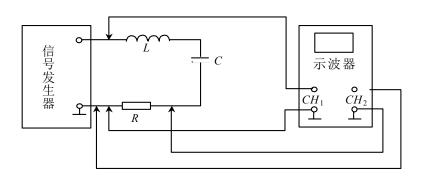


图 1.3 接地不当将被测电路短路

2. 输入端开路或接地不良引起干扰

图 1.4(a)是用晶体管毫伏表测量交流电压时,因未接地或接地不良引入干扰的示意 图。

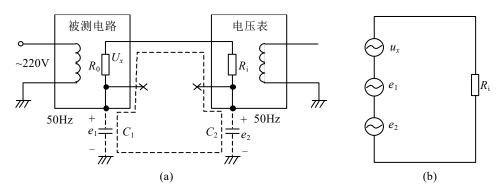


图 1.4 未接地 (或接地不良) 引入干扰

如图 1.4(a)所示,如果测量时未接地或接地不良,被测电路对大地分别有分布电容 C_1 、 C_2 ,在 C_1 和 C_2 上就感应有 50Hz 的干扰电压 e_1 、 e_2 。这样电压表输入端所加的实际 电压除被测电压 u_x 外,还有 e_1 和 e_2 ,如图 1.4(b)等效电路所示。这样会造成测量误差。 如将图 1.4 中的晶体管毫伏表换为示波器,则会在示波器的荧光屏上看到如图 1.5 所示的叠加了 50Hz 低频干扰信号的一个信号波形。尤其对于晶体管毫伏表,示波器等具有 高输入阻抗(兆欧级)的仪器来说,小量程时灵敏度很高,如不先接地,很容易造成仪器过荷,轻则打弯指针,重则会损坏仪器。人体在电网电场中也会感应出较大的 50Hz



干扰电压, 因此, 在测量中不能用手去触摸这类仪器的输入端, 特别是在小量程时更要 注意。

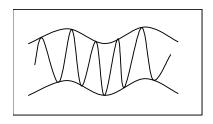


图 1.5 示波器上出现 50Hz 干扰信号波形



附录二 常用电子元器件资料

一、电阻、电位器

1. 电阻器和电位器的型号命名法 (附表 2.1)

附表 2.1 电阻器和电位器的型号命名法

	115.7					
Ś	第一部分	第	三部分	第	三部分	第四部分
	用字母	J	用字母	用数	效字或字	用数字
₹	長示主称	表	示材料	母表示分类		表示序号
符号	意义	符号	意义	符号	意义	
R	电阻器	T	碳膜	1	普通	
W	电位器	P	硼碳膜	2	普通	
		U	硅碳膜	3	超高频	
		Н	合成膜	4	高阻	
			玻璃釉膜	5	高温	
		J	金属膜(箔)	6		
示例:精	密金属膜电阻器	Y	氧化膜	7	精密	
R J	7 1	S	左切分せ	8	高压或特	
TT	ŤΤ	3	有机实芯	8	殊函数	
		N	无机实芯	9	特殊	
	└──分类 ──材料	X	线绕	G	高功率	
	——主称	R	热敏	Т	可调	
			光敏	X	小型	
			压敏	L	测量用	
				W	微调	
				D	多圈	

2. 电阻器和电位器数值表示法



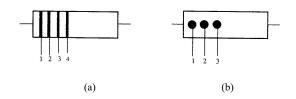
附表 2.2 电阻标称阻值

系列代号	允许偏置					杤	称阻	值系?	列				
E24	1.50/	1.0	1.1	1.2	1.3	1.5	1.6	1.8	2.0	2.2	2.4	2.7	3.0
E2 4	±5%	3.3	3.6	3.9	4.3	4.7	5.1	5.6	6.2	6.8	7.5	8.2	9.1
E12	±10%	1.0	1.2	1.5	1.8	2.2	2.7	3.3	3.9	4.7	5.6	6.8	8.2
E6	±20%				1.0	1.5	2.2	3.3	4.7	6.8			

注: 标称电阻值应为表中系列值之一乘以 10n、n 可为正、负数

电阻值还可以用色标来表示,如附图 2.1 所示。

电位器的型号、标称阻值、功率等都标印在电位器的外壳上。



(a) 环带色标法

(b) 三点色标法

1—有效数字高位; 2—有效数字低位; 3—乘数; 4—允许偏差

附图 2.1 电阻器阻值的色标法

附表 2.3 色标法中颜色代表的数值

颜色 位置	银	金	黑	棕	红	橙	黄	绿	蓝	紫	灰	白	无
有效数字	/	/	0	1	2	3	4	5	6	7	8	9	/
乘 数	10-2	10-1	100	101	102	10 ³	104	105	106	107	108	109	/
允许偏差%	± 10	± 5	/	± 1	± 2	/	/	±0.5	±02	±0.1	/	+50 -20	±20

3. 电阻器的型号及特点 (附表 2.4)



附表 2.4 电阻器的型号及特点

名 称	型号	阻值范围	主 要 特 点
碳膜电阻	RT	几欧~几 十兆欧	一般为草绿色、阻值和误差等级直接印在电阻 上。电阻的瓦数也大,常用的有 $\frac{1}{16}$ W、 $\frac{1}{8}$ W、 $\frac{1}{4}$ W、 $\frac{1}{2}$ W、 1 W、 2 W 等。
金属膜电阻	RJ	30 欧~10 兆欧	外型、结构和碳膜电阻相似,但为红色或蓝色,性能比碳膜电阻好,阻值范围宽,体积小,精密度较碳膜电阻高,稳定性与耐热性更好,阻值也标在电阻上,瓦数也根据体积大小区别。常用电阻的瓦数与碳膜电阻相同。
金属氧化膜电阻	RY	1 欧~1 干欧	制造简单、成本低、性能与金属膜电阻相同,但耐热性更好,工作温度可达 140~235℃,且容易制成低阻产品。
线绕电阻	RX	几欧~几 十干欧	一般为黑色,有固定和可变电阻两种,工作稳定可靠,耐热性好,体积大,瓦数也大,适用于大功率场合。额定功率在1瓦~几百瓦。阻值、瓦数、误差等都印在电阻上。但不适用于高频电路。



二、电容器

固定电容器的型号命名法如附表 2.5 所示。

附表 2.5 电容器的型号组成及意义

<u>*</u>	—————— 第一部分				第三部分	第四部分
	主 称 		材 料	特	征	序 号
符	意义	符	意义))符号	意义	
号	78.52	号	75. 7	13 5	75. 7	
		С	高频瓷	T	铁电	
		Т	低频瓷	W	微调	
		Т	玻璃釉	J	金属化	
		Y	云 母	X	小 型	
		V	云母纸	D	低 压	
		Z	纸介	N	密封	
		J	金属化纸	Y	高 压	
		В	聚苯乙烯等有机	C	 ☆小士	
		Б	薄膜		穿心式	
C	电容器	T	涤纶等极性有机	C	х ь. 7-	
		L	薄膜	S	独石	
		Q	漆 膜	G	高功率	
		Н	纸膜复合			
		D	铝电解		示	·例:
		A	钽电解	<u> </u>	G 1-63V-0.0	 T
		G	金属电解	主称		──允许误差 ───标称容量
		N	铌电解	电容器		耐压 63V 序号 一
		Е	其他材料电解	НН		
		О	玻璃膜			

常用固定电容器的型号及特点等见附表 2.5。常用的误差等级可分为±5% (用 I 表



示)、±10% (用Ⅱ表示)、±20% (用Ⅲ表示)。不同误差度的电容器标称电容量系列 值如附表 2.6 所示。

附表 2.6 电容器的名称、型号及特点

名称	型号	电容量范围	额定工作电压(V)	主 要 特 点
纸介电 容器	CZ	1000pF~0.1μF	160~400	价格低,损耗较大,体积也较大
云母电容器	CY	4.7pF~30000p F	250~7000	耐高压、高温,性能稳定,体积小,漏电小,电容量小
油愛暖	CZM	0.1μF~16μF	250~1600	电容量大,耐高压,体积大
陶瓷电容器	CC(高频瓷) CT(低频瓷)	2pF~0.047μF	160~500	耐压高,体积小,性能稳定,漏电小,电容量小
涤纶电 容器	CL	1000pF~0.5μF	63~630	体积小,漏电小,重量轻
金属膜电容器	СЈ	0.01μF~100μ F	400以下	体积小,电容量较大,击穿后有自愈能力
铝电解 电容器	CD	1μF~20000μF	3~450	电容量大,有极性,漏电大,损耗大



附表 2.7 固定式电容器的容量标称系列值

类型	允许偏差				容	量	示 称	、 值	Ī			
纸介、金属化纸	±5%	100PF	'~1μF		-	1.0	1.5 2	2.2	3.3	4.7	6.8	
介、低频极性有	±10%	 1μF~1	.00μF		1 2	4	6 8	10	15	20	30	50
机薄膜介质电容器	±20%	(只取表中值)			60 80 100							
		1.0	1.1	1.2	1.3	1.5	1.6	1.8	2.0	2.2	2.4	
无极性高频有机	±5%	2.7	3.0	3.3	3.6	3.9	4.3	4.7	5.1	5.6	6.2	
薄膜介质、瓷介、					6.8	7.5	8.2	9.1				
云母介质等无机	1.100/	1.0	1.2	1.5	1.8	2.2	2.7	3.3	3.9	4.7	5.6	
介质电容器	±10%					6.8	8.2					
	±20%			1.0	1.5	2.2	3.3	4.7	6.8			
	±10% ±											
	20%											
铝、铌、钛等电	-20%~+50			1.0	1.5	2.2	3.3	47	6 9			
解电容	%			1.0	1.3	2.2	3.3	4./	0.8			
	-10%~+100											
	%											

注: 标称电容值应为表列系列值之一乘以 10n。其中 n 可为正、负整数。



三、国产半导体分立器件

1. 型号的组成及意义

附表 2.8 型号的组成及意义

第	一部分		第二部分		第三部分	第四部分	第五部分
用阿扎	立伯数字表	用汉	语拼音字母表	用汉语拼音字母表示器件			用汉语拼
示器件	牛的电极数	示器	件的材料和极	用汉语拼音字母表示器件 的类别		用阿拉伯	音字母表
	目		性		נית	数字表示	示规格号
符号	意义	符 号	意义	符号	意义	序号	
2	二极管	A	N型,锗材料	P	小信号管		
3	三极管	В	P型,锗材料	V	混频检波器		
		С	N型,硅材料	W	电压调整管和电 压基准管		
		D	P型,硅材料			m+===	
		A	PNP 型,锗材 料	С	变容管	用来区别 同类型、但	
		В	NPN 型,锗 材料	Z	整流管	不同规格 (参数不同 的管子)	
		С	PNP 型, 硅材 料	L	整流堆	10000000000000000000000000000000000000	
		D	NPN 型,硅 材料	S	隧道管		
		Е	化合材料	K	开关管		



续 表

示例:	X	低频小功率晶体管(截止频率<3MHz 耗散功率<1W)高频小功率晶体	
1. 3 A G 1 B 规格号 规格号 完号	G	管(截止频率≥ 3MHz 耗散功率 <1W) 低频大功率晶体	
2· BT 31 B 规格号 原号 ** E/+ ## W/+	D	管(截止频率 <3MHz 耗散功率 ≥1W)	
半导体特殊器件	A	高频大功率晶体 管(截止频率≥ 3MHz 耗散功率≥ 1W)	
	Т	闸流管	



2. 常用半导体器件简介

1) 普通二极管及开关二极管

部分普通二极管及开关二极管主要参数见附表 2.9

附表 2.9 部分普通二极管及开关二极管主要参数

类型	参数名称型号	量大整	最大正	最大反向	反向击	最高工	反向恢
		流电流	向电流	工作电压	穿电击	作效率	复时间
		$I_{FM}(mA)$	$I_{FM}(mA)$	$U_{RM}\!({ m V})$	$U_{B}(V)$	f _M (MHz)	$t_r(ns)$
一 普 通 二 极 管	2AP1	16	20	40	150	150	
	2AP7	12	100	150		150	
	2AP11	25	10			40	
	2CP1	500	100			3kHz	
	2CP10	100	25			50kHz	
	2CP20	100	600			50kHz	
开	2CK70A~E		10	A-20	A-30		≤3
关				B-30	B-45		
=	2CK72A∼E			C-40	C-60		≤4
极				D-50	D-75		
管	2CK2A~E			E-60	E-90		≤5



2) 整流二极管

附表 2.10 部分整流二极管参数

型号	最高反 向峰值 电压 <i>U_{RM}</i> (V)	额定正 向整流 电流 $I_F(A)$	正向电 压降 <i>U_F</i> (v)	不重复 正向浪 涌电流 (A)	频率 f (kHz)	额定结 温 <i>T_M</i> (℃)	备注
2CP41 ~2CP50	50~500	0.1	≤1.0		50		
2CZ53A ~2CZ53X	25~300 0	0.3	≤1.0	≤6	3	150	
2CZ84A ~2CZ84X	25~300 0	0.5	≤1.0	10	3	130	塑料封装
2CZ55A ~2CZ55X	25~300 0	1	≤1.0	20	3	150	
2CZ85A ~2CZ85X	25~300 0	1	≤1.0	20	3	130	塑料封装
2CZ56A ~2CZ56X	25~300 0	3	≤0.8	65	3	140	
2CZ57A ~2CZ57X	25~300 0	5	≤0.8	100	3	140	
1N4001~1N4007	50~100 0	1	≤1.1	30			塑料封装
1N5391~1N5399	50~100	1.5	≤1.1	50			



3) 稳压管

表 2.11 部分稳压管主要参数

	最大耗	最大工		动态	======================================	 电压温度系数
型 号	散功率	作电流	稳定电压			
	$P_{ZM}(W)$	$J_{ZM}(mA)$		$R_Z(\mathbf{\Omega})$	$I_Z(mA)$	$C_{TU}(10^{-4})^{\circ}\text{C})$
2CW50	0.25	33	1~2.8	≤50	10	≤–9
2CW51	0.25	71	2.5~3.5	≤60	10	≤-9
2CW52	0.25	55	3.2~4.5	≤70	10	≤-8
2CW53	0.25	41	4~5.8	≤50	10	-6~4
2CW54	0.25	38	5.5~6.5	≤30	10	-3~5
2CW55	0.25	33	6.2~5.7	≤15	10	≤6
2CW56	0.25	27	7~8.8	≤15	10	≤7
2CW57	0.25	26	8.5~9.5	≤20	5	≤8
2CW58	0.25	23	9.2~10.5	≤25	5	≤8
2CW59	0.25	20	10~11.8	≤30	5	≤9
2CW60	0.25	19	11.5~12.5	≤40	5	≤9
2CW61	0.25	16	12.2~14	≤50	3	≤9.5
2CW62	0.25	14	13.5~17	≤60	3	≤9.5
2CW103	1	165	4~5.8	≤20		-0.06~0.04
2CW110	1	76	11.5~12.5	≤20		≤0.09
2CW113	1	52	10~19	≤40		≤0.11
2CW1A	1	240	5	≤20		-0.06~0.04
2CW6C	1	70	15	≤8		≤0.1
2CW232	0.3	30	6.1~6.5	≤10		0.05



4) 三极管

附表 2.12 部分三极管的主要参数

				集电极	最大允	集一射	
	全数权物	电流放	穿透	最大	许耗散	击穿电	截止效
类型	参数名称型号	大系数	电流	允许电	功率	压	率
	空亏	$oldsymbol{eta}$ 或 h_{fe}	$I_{CEO}(\mu A)$	流	P_{CM} (mW	$U_{(BR)ICEO}($	$f_r(MHz)$
				$I_{CM}(mA)$)	V)	
低	3AX51A	40~150	≤500	100	100	≥12	≥0.5
频	3AX55A	30~150	≤1200	500	500	≥20	≥0.2
小	3AX81A	30~250	≤1000	200	200	≥10	≥6Khz
功	3AX81B	40~200	≤700	200	200	≥15	≥6kHz
率	3CX200B	50~450	≤0.5	300	300	≥18	
管	3DX200B	55~400	≤2	300	300	≥18	
	3AG54A	≥30	≤300	30	100	≥15	≥30
<u> </u>	3AG80A	≥8	≤50	10	50	≥15	≥300
高	3AG87A	≥10	≤50	50	300	≥15	≥500
频	3CG100B	≥25	≤0.1	30	100	≥25	≥100
小	3CG110B	≥25	≤0.1	50	300	≥30	≥100
功	3CG120A	≥25	≤0.2	100	500	≥15	≥200
率	3DG81A	≥30	≤0.1	50	300	≥12	≥1000
管	3DG110A	≥30	≤0.1	50	300	≥20	≥150
	3DG120A	≥30	≤0.01	100	500	≥30	≥150
开	3DK8A	≥20		200	500	≥15	≥80
关	3DK10A	≥20		1500	1500	≥20	≥100
管	3DK28A	≥25		50	300	≥25	≥500
大功	3DD11A	≥10	≤3000	30A	300W	≥30	
率管	3DD15A	≥30	≤2000	5A	50W	≥60	



四、半导体集成电路

1. 国产半导体集成电路型号组成及其意义

附表 2.13 集成电路国家标准型号命名规则

	第一部分	â	第二部分	第三部分	第	四部分	角	第五部分
	字母表示器 符合国家标 准	用字 l	母表示器件类 型	用阿拉伯数字表示器件的系列和品种代号	件的	母表示器 工作温度 范围		母表示器件 的封装
符号	意 义	符号	意 义		符号	意义	符号	意义
С	中国制造	Т	TTL		С	0~70°C	W	陶瓷扁平
		Н	HTL	-	Е	-40~85 °C	В	塑料扁平
		Е	ECL		R	-55~85 °C	F	全密封扁平
		С	CMOS		М	-55~125 °C	D	陶瓷直插
		F	线性放大器				P	塑料直插
		D	音响、电视 电路				J	黑陶瓷直插
		W	稳压器				L	金属菱形
		J	接口电路				Т	金属圆形
		В	非线性电路				Н	黑瓷低熔点玻璃扁平
								· ·



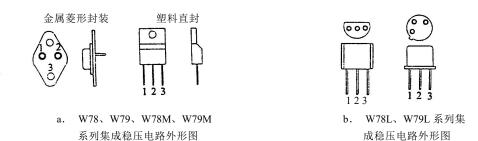
续 表

М	存储器	示例				
μ	微型机电路	<u>Ç F 741 C T</u>				
AD	模拟数字转					
AD	换器	□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□□				
DA	数字模拟转	通用型运算放大器(第二部分) 线性放大器(第一部分) 符合国家标准(第 0 部分)				
DA	换器					
S	特殊电路					

2. 常用集成电路简介

1) 三端稳压器

W78、W79系列集成稳压器外形图见附图 2.2。



附图 2.2 集成稳压电路外形图

W78、W79系列集成稳压器外引脚排列见附表 2.14

附表 2.14 W78、W79 系列集成稳压器外引脚排列

封装形式		金属封装			塑料封装	
型 号	输入	公共端	输出	输入	公共端	输出
W78	1	3	2	1	2	3
W78M	1	3	2	1	2	3
W78L	1	3	2	3	2	1
W79	3	1	2	2	1	3
W79M	3	1	2	2	1	3
W79L	3	1	2	2	1	3



附表 2.15 部分三端稳压器的主要参数

型号	输出电 压 (V)	电压调整 率 (%/V)	电流调整率	噪声 电压 (µV)	最小 压差 (V)	输出 电阻 (mΩ)	最大 输入 电压	最大輸出电流	输出温漂
W7805	5	0.0076	40	10	2	17	35	1.5	1.0
W7809	9	0.0098	50	10	2	18	35	1.5	1.2
W7812	12	0.008	52	10	2	18	35	1.5	1.2
W7815	15	0.0066	52	10	2	19	35	1.5	1.5
W7824	24	0.011	60	10	2	20	35	1.5	2.4
W7905	-5	0.0076	11	40	2	16	-35	1.5	1.0
W7909	-9	0.0091	30	52	2	26	-35	1.5	1.2
W7912	-12	0.0069	46	75	2	33	-35	1.5	1.2
W7915	-15	0.0073	68	90	2	40	-35	1.5	1.5
W7924	-24	0.011	150	170	2	60	-35	1.5	2.4
W78L05	5	0.084	11	40	1.7	85	30	0.1	1.0
W78L15	15	0.066	125	90	1.7	250	35	0.1	1.5
W79L05	-5		60	40	1.7	85	-30	0.1	1.0
W79L15	-15		150	90	1.7	250	-35	0.1	1.5
W78M05	5	0.0032	20	40	2	40	35	0.5	1.0
W78M15	15	0.0053	25	90	2	120	35	0.5	1.5
W79M05	-5	0.0076	7.5	25	2	40	-35	0.5	1.0
W79M15	-15	0.0032	65	375	2	120	-35	0.5	1.5



2) 运算放大器

附表 2.16 部分集成运算放大器的主要参数

	_		通)	用型	高精度型	高阻型	高速	低功耗
	*型		~_ ,		1-3113/2	1-5/1111	型	型
参数名称	型等		CF741 (F007)	F324 (四运放)	CF7650	CF3140	CF715	CF253
电源电压	U	V	≤ ± 22	3~30 或± 1.5~±15	±5	≤ ± 18	±15	±3~18
差模开环电压 放大倍数	A_{u0}	dB	≥94	≥87	120	≥86	90	≥90
輸入失调电压	U_{IO}	mV	≤5	≤7	5×10 ⁻³	≤15	2	≤5
输入失调电流	I_{IO}	nA	≤200	≤50		≤0.01	70	≤50
输入偏置电流	I_{iB}	nA	≤500	≤250		<0.05	400	≤100
共模输入电压 范围	U _{icM}	V	≤ ± 15			+12.5 -14.5	±12	≤ ± 15
差模输入电压 范围	U _{idM}	V	≤ ± 30			≤ ± 8	±15	< ± 30
 共模抑制比	K _{CMR}	dB	≥70	65	120	≥70	92	≥80
差模输入电阻	r_{id}	МΩ	2		10^{6}	1.5×10 ⁶	1	6
最大输出电压	U _{OPP}	V	±13		±4.8	+13 -14.4	±13	
静态功耗	P_{D}	mW	50			120	165	
U _{i0} 温漂	$\frac{dU_{i0}}{dT}$	μ V/°C	20~30		0.01	8		



3. 常用数字集成电路型号汇编

TTL 数字集成电路

部分 TTL 电路型号见附表 2.17

附表 2.17 部分 TTL 电路型号汇编

 类 别	型号	- - 7 / 		
—	_			
	74LS04(CT4004)	六反相器		
反相器	74LS05(CT4005)	六反相器(OC) ^①		
	74LS14(CT4014)	六施密特反相器		
	74LS00(CT4000)	四2输入与非门		
与非门	74LS20(CT4020)	双 4 输入与非门		
	74LS26(CT4026)	四 2 输入与非门(OC)		
与门	74LS11(CT4011)	三3输入与门		
∃ 11	74LS15(CT4015)	三 3 输入与门(OC)		
或非门	74LS27(CT4027)	三 3 输入或非门		
异或门	74LS86(CT4086)	四 2 输入异或门		
三态驱动器	74LS240(CT4240)	八反相三态输出缓冲器		
	74LS244(CT4244)	八同相三态输出缓冲器		
触发器	74LS74(CT4074)	双D上升沿触发器		
胜汉台	74LS112(CT4112)	双 JK 下降沿触发器		
单 稳	74LS221(CT4221)	双单稳态触发器		
	74LS290(CT4290)	2/5 十进制计数器		
计数器	74LS293(CT4293)	4 位二进制计数器		
	74LS190(CT4190)	可预置的 BCD 同步加/减计数器		
	NE555	555 定时器		
时基电路	ICM556	556 双定时器		



续 表

	74LS138	3线—8线译码器
译码器	74LS42、74145	4 线—10 线译码器
	5448、7448	4线—七段译码器/驱动器
*/+1只2个+又只	74251(CT1251)	8 选 1 数据选择器
数据选择器	74153(CT1153)	双 4 选 1 数据选择器
字右吧	74195(CT1195)	4 位移位寄存器
寄存器	74199(CT1199)	8 位移位寄存器
夕 比卡共思	74121(CT1121)	单稳态触发器(有施密特触发器)
多谐振荡器	74122(CT1122)	可触发单稳态触发器(有清除端)

① "OC" 表示这种器件的输出级为集电极开路形式,余同。



2) CMOS 集成电路 附表 2.18 部分 CMOS 集成电路型号汇编

类 别	型号	名 称		
	CD4012(CC4012)	双 4 输入与非门		
	CD4011(CC4011)	四 2 输入与非门		
	CD4002(CC4002)	双 4 输入或非门		
逻辑门	CD4001(CC4001)	四 2 输入或非门		
	CD4072(CC4072)	双 4 输入或门		
	CD4082(CC4082)	双 4 输入与门		
	CD4085(CC4085)	双 2—2 输入与或非门		
	CD4013(CC4013)	双主一从 D 型触发器		
ራ ሐ // > □□	CD4027(CC4027)	双 J—K 触发器		
触发器	MC14528(CC14528)	双单稳态触发器		
	CD4093(CC4093)	四2输入端施密特触发器		
二、	CD4070(CC4070)	四异或门		
运算电路	CD14560(CC14560)	"N" BCD 加法器		
	CD4511(CC4511)	BCD—锁存门/7 段译码/驱动器		
	CD4028(CC4028)	BCD 码—十进制译码器		
译码器	CD4026(CC4026)	十进制计数/7 段译码器		
	CD40110(CC40110)	十进制加/减计数器/锁存/7段		
	CD40110(CC40110)	译码/驱动器		
	CD4024(CC4024)	7 位二进制步行计数器/分频器		
计数器	CD4518(CC4518)	双 BCD 同步加计数器		
	CD4510(CC4510)	可预置 BCD 加/减计数器(单时钟)		
实方型	CD4015(CC4015)	双 4 位输入一并出移位寄存器		
寄存器	CD4034(CC4034)	B 位通用总线寄存器		



3) TTL, CMOS 电路输入,输出参数

附表 2.19 TTL、CMOS 电路的输入、输出参数

类型	TTL		CMOS	高速 CMOS
参数名称	74H 系列	74LS 系列	CC4000 系列	54/74HC 系列
输出高电平 $U_{OH(\min)}(V)$	2.4	2.7	4.95	4.95
输出低电平 $U_{OL(\max)}(V)$	0.4	0.5	0.05	0.05
输出高电平电流 $I_{OH(max)}(mA)$	0.4	0.4	0.51	4
输出低电平电流 $I_{OL(max)}(mA)$	-1.6	-8	-0.51	-4
输入高电平 U _{IH(min)} /(V)	2	2	3.5	3.5
输入低电平 $U_{IL(max)}(V)$	0.8	0.8	1.5	1
输入高电平电流 $I_{IH(max)}(\mu A)$	40	20	0.1	1
输入低电平电流 $I_{IL(max)}(mA)$	-1.6	-0.4	-0.1×10^{-3}	-1×10^{-3}

注: (1)表中未注明测试条件。

 $(2)I_{OL}$ 的"-"号表示电流从器件的输出端流入; I_{IL} 的"-"号表示电流从器件的输入端流出。



五、硅单相桥式整流器、散热器

1) 硅单相桥式整流器

附表 2.20 几种硅单相桥式整流器的参数

参数型号	不重复正向浪 涌电流 (A)	整流电 流 (A)	正向电压 降 (V)	反向漏电 流 (µA)	反向工作电 压 (V)	最高工作 结温 (℃)	外形图
QL1	1	0.05			常见的分档		
QL2	2	0.1			为:		
QL4	6	0.3		≤10	25, 50, 100,		
QL5	10	0.5	≤1.2		200, 400,	130	0000
QL6	20	1			500, 600,		
QL7	40	2		-15	700, 800,		
QL8	60	3		≤15	900, 1000		

附表 2.21 铝型材散热器的参数

#II E	热阻	尺 寸	△T _{fā} =60°C时的 P _C	重量
型号	(°C/W)	(mm ³)	(W)	(g)
XC761	11	35×35×15.5	5.2	17.2
XC761	10	35×50×15.5	6.6	24.6
XC766-1	6	52×40×25	10	40
XC766-1	5	52×60×25	12	60
XC766-1	4	52×80×25	14.5	79.1
XC766-2	3.4	60×60×40	17.5	100
XC765-1	2.6	75×60×50	22	160
XC765-1	2	75×100×50	29	268
XC765-2	1.8	89×100×40	33	295
XC765-2	1.6	89×120×40	36	355



附表 2.22 叉指型散热器的参数

型号	热 阻 (℃/W)	尺 寸 (A×B×H) (mm³)	△T _{fa} =60°C时的 P _C (W)	重 量 (g)
SRZ101	14.5	28×28×20	4	6.6
SRZ102	7.5	42×42×25	8	16.8
SRZ103	5.5	55×55×30	11	39.2
SRZ104	4.5	64×64×30	13.4	48.6
SRZ105	3.7	71×71×30	16	62.1
SRZ106	3	82×82×30	20	71
SRZ201	7.5	38×54×25	8	26.1
SRZ202	4.5	56×72×30	13	50.1
SRZ203	2.5	64×100×35	22	83.3
SRZ301	15	27×34×15	3.5	69.3