# รายงานวิชาปฏิบัติการ

## ภาควิชาวิศวกรรมคอมพิวเตอร์

## คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสงขลานครินทร์

รหัสวิชา ____242-301____ ตอน __01__ วัน__**อังคาร**__

**รหัสหัวข้อปฏิบัติการ** _____2HA06_____

**ชื่อหัวข้อปฏิบัติการ**____ Creating sound using FPGA _____

วันที่ลงปฏิบัติการ ____24 ตุลาคม 2560_____

อาจารย์ผู้สอน _____**อาจารย์สุธาสินีย์ เสน่ห์เสาวรส**_____

กลุ่มที่ ___8____

ผู้จัดทำรายงานชื่อ ___**นายปณิธาน ดวงขวัญ** _____ รหัส __5735512036_____

ผู้ร่วมงาน ชื่อ ___**นางสาวรัตนาพร ไทยเกิด**_____ รหัส __5735512047_____

ชื่อ _____รหัส _____

**สำหรับเจ้าหน้าที่**

วันที่ตรวจรับ _____

ลงชื่อ _____

# การทดลองที่ 3HA06

# Creating sound using FPGA

## เครื่องมือและอุปกรณ์

1. โปรแกรม Xilinx
2. บอร์ด FPGA รุ่น XC3S200-TQ144C
3. คอมพิวเตอร์

## การทดลองที่ 1

แนะนำการสร้างวงจร Buzzer อย่างง่ายโดยใช้ switch เป็นตัว on-off และขับโลจิก “1” ไปที่ Buzzer (speaker = 1)

```
`timescale 1ns / 1ps
//////////////////////////////////////////////////////////////////////////////////
// Company:
// Engineer:
//
// Create Date:    09:55:53 10/24/2017
// Design Name:
// Module Name:    buzzer1
// Project Name:
// Target Devices:
// Tool versions:
// Description:
//
// Dependencies:
//
// Revision:
// Revision 0.01 - File Created
// Additional Comments:
//
//////////////////////////////////////////////////////////////////////////////////
module buzzer1(
    input clk,
    input onoff,
    output reg sp
    );

    always@(onoff)
      if(onoff == 1)
         sp <= 1;
      else
         sp <= 0;

    //assign sp = (onoff ? 1:0);


endmodule
```

buzzer1.v | Design Summary (Programming File Generated) | buzzer1.ucf

### สรุปผลการทดลอง

จากโค้ดในรูปภาพประกอบแล้วโดยจะสั่งให้บอร์ด FPGA นั้นส่งเสียงสัญญาณโดยขึ้นกับขาที่เรากำหนดจากโปรแกรมโดยสามรถเปิดและปิดเสียงได้ตามที่เราต้องการโดยสับสวิตซ์บนบอร์ด FPGA

## การทดลองที่ 2

**2** ต่อเนื่องจาก Code การทดลองที่ 1 ให้สร้างวงจรหารความถี่จาก 25MHz(clock) ให้เหลือ 440 Hz สังเกตเสียงระหว่างการทดลองที่ 1 และ 2

```
`timescale 1ns / 1ps
//////////////////////////////////////////////////////////////////////////////////
// Company:
// Engineer:
//
// Create Date:    10:07:34 10/24/2017
// Design Name:
// Module Name:    buzzer2
// Project Name:
// Target Devices:
// Tool versions:
// Description:
//
// Dependencies:
//
// Revision:
// Revision 0.01 - File Created
// Additional Comments:
//
//////////////////////////////////////////////////////////////////////////////////
module buzzer2(
    input clk,
    input onoff,
    output reg sp
    );

   parameter clk440 = ((25000000/440)/2);

   reg [31:0] cnt;

   always@(posedge clk)
      if(onoff == 0)
         sp <= 0;
      else begin
         if(cnt == clk440) begin sp<= ~sp; cnt <=0; end
         else begin cnt <= cnt + 1; end
      end

endmodule
```

## สรุปผลการทดลอง

จากภาพประกอบด้านบนนั้นเป็นการเขียนโปรแกรมเพื่อให้บอร์ด FPGA นั้นส่งเสียงคามคลื่นความถี่ที่เราต้องการโดยใช้สัญญาณนาฬิกาเข้าช่วยในการขับคลื่นความถี่โดยเราใช้คลื่นความถี่เป็น 440Hz โดยเราจะได้ยินเสียง buzzer จากบอร์ดทดลองเป็นเสียงคลื่นเล็กๆแหลมๆ

## การทดลองที่ 3

ต่อเนื่องจาก Code การทดลองที่ 2 สร้างวงจร Siren “ปี่ป่อ” ใช้ 2 ความถี่จากเดิม 440 Hz และ 220 Hz

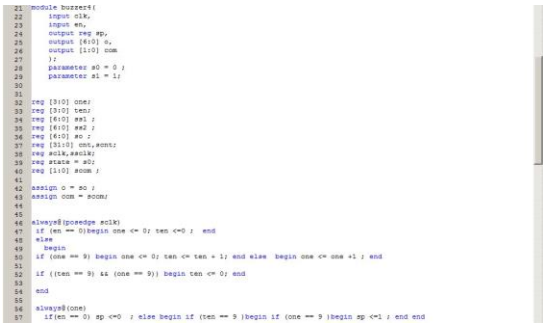
```
// Revision 0.01 - File Created
// Additional Comments:
//
//////////////////////////////////////////////////////////////////////////////////
module buzzer3(
    input clk,
    input onoff,
    output reg sp
    );

   parameter clk440= (25000000/440/2);
   parameter clk220= (25000000/220/2);

   reg speed;
   reg sp1;
   reg sp2;

   always@(onoff)
      if(onoff == 0) sp<=0;
      else sp <= (speed ? sp1:sp2);

   reg [31:0] cnt1;
   always@(posedge clk)
        if (cnt1 == clk440) begin sp1 <= ~sp1; cnt1 <= 0; end
        else begin cnt1 <= cnt1 + 1; end

   reg [31:0] cnt2;
    always@(posedge clk)
        if (cnt2 == clk220) begin sp2 <= ~sp2; cnt2 <= 0; end
        else begin cnt2 <= cnt2 + 1; end

   reg [31:0] cnt;
   always@(posedge clk)
      if(cnt == 25000000)
      begin speed = ~speed; cnt <= 0; end
      else cnt <= cnt + 1;

endmodule

```

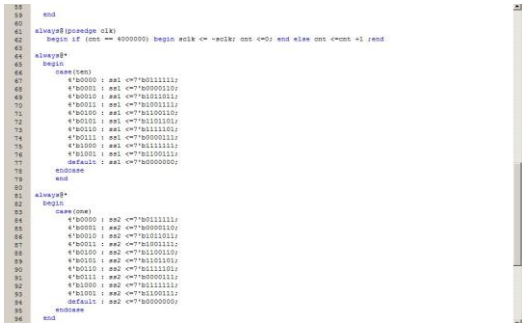
## สรุปผลการทดลอง

จากการทดลองนั้นโดยเราจะทำการเพิ่มโค้ดโดยใช้คลื่นความถี่สองชุดในการทำงานโดยความถี่ทั้งสองชุดนั้นจะมีค่าความพี่ที่แตกต่างกันโดยความถี่แรกจะเท่ากับ 440 และความถี่ที่สองจะเท่ากับ 220 โดยหลังจากนั้นนำทั้งสองคลื่นความถี่นั้นมาเข้าสัญญาณนาฬิกาเพื่อทำให้เกิดการสลับกันของคลื่นความถี่นั้นเอง โดยทั้งสองความถี่นั้นจะเสียงที่แตกต่างกันนั่นเองโดยจะดัง ปี่ป่อ ตามโจทย์ที่อาจารย์ให้มา

## การทดลองที่ 4

สร้างวงจรนับ 2 หลัก แสดงบน 7 Segment ( หลักสิบ(ten) และ หลักหน่วย (one)) ให้ถูกต้อง





## สรุปผลการทดลอง

จากโค้ดโปรแกรมในการทดลองนั้นเราได้แบ่งการทำงานเป็นขั้นตอนโดยโค้ดชุดแรกนั้นเป็นการทำงานให้บอร์ด FPGA นั้นนับเลข 0 – 9 เพื่อให้ทำงานได้ตามปกติโดยใช้สัญญาณนาฬิกามาช่วยหลังจากนั้นได้ทำการเพิ่มหลักสิบเพิ่มเพื่อให้นับ 0 – 99 โดยเราได้ทำเป็น state ทั้งหมด 2 state โดยจากโค้ดนั้นเราได้มีเงื่อนไขต่างๆในการเช็ค ดังนี้

1. ถ้าหลักหน่วยเป็น 9 จะให้เพิ่มหลัก 10 อีก 1 ค่า
2. ถ้าทั้งสองหลักเป็นเลข 9 ทั้งคู่ให้กลับมากลายเป็นเลข 0

จากเงื่อนไขนี้หลังจากนั้นจะทำการเข้า state ทั้งสอง state ดังนี้

1. ถ้าหลักหน่วยทำงานครบแล้วให้เพิ่มหลักสิบ 1 ค่า
2. หลังจากทำงานที่หลักสิบให้กลับไปทำงานที่หลักหน่วย

ทั้งสอง state นี้ทำงานร่วมกันสลับทำไปเรื่อยๆจนถึง 99 และหลังจากนั้นจะมีเสียงของ buzzer ดังขึ้นและดังต่อไปเรื่อยๆนั่นเอง