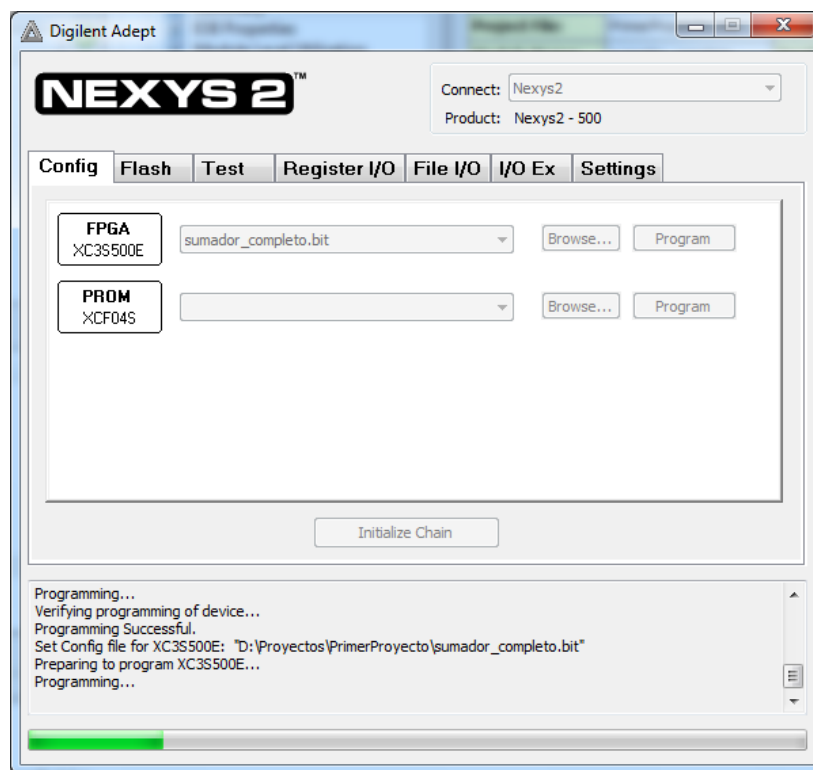




КОРИСНИЧКО УПАТСТВО ЗА АПЛИКАЦИЈАТА DIGILENT ADEPT





Вовед

Апликацијата Adept е PC интерфејс наменет за интеракција со Digilent програмабилните развојни плочи. Adept овозможува конфигурација на компонентите кои се наоѓаат на плочата, вчитување или исчитување на податоци, проширување на влезно-излезните капацитети и спроведување на тестови со цел проверка на функционалноста на развојната плоча.

По приклучувањето на Digilent развојна плоча на вашиот персонален компјутер, апликацијата Adept автоматски ги прикажува опциите кои се понудени за истата.

Adept нуди поддршка за следните програмабилни компоненти:

FPGA Фамилии

- Spartan 2E - XC2SE
- Spartan 3 - XC3S
- Spartan 3E - XC3SE
- Spartan 3A - XC3SA
- Spartan 3AN - XC3SAN
- Virtex 2 - XC2V
- Virtex 2 Pro - XC2VP
- Virtex 5 - XC5V
- Spartan 6 - XC6S

CPLD Фамилии

- CoolRunner 2 - XC2CA
- CoolRunner 2 - XC2C

PROM Фамилии

- Platform Flash PROM - XCFS (освен XCFP серијата)

Инсталирање и повикување на Adept

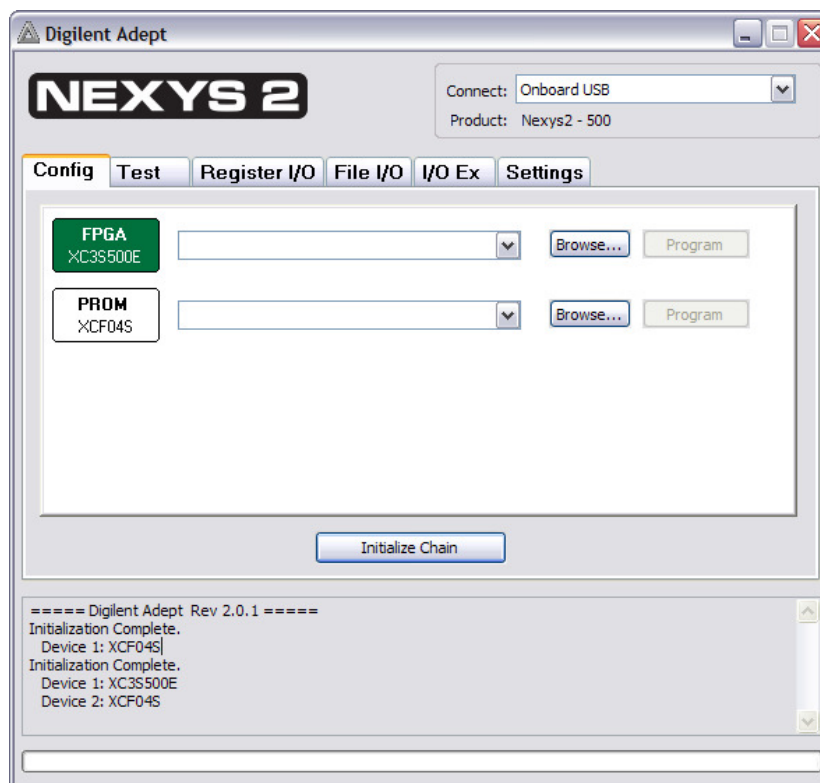
Пред да ја инсталирате апликацијата Adept на персоналниот компјутер, осигурајте се дека Digilent развојната плоча не е приклучена на истиот.

За да го инсталирате Adept, отворете ја Adept System Setup датотеката и следете ги понатамошните инструкции.

Откако е инсталирана, апликацијата Adept може да биде повикана преку кратенка во менито Start.



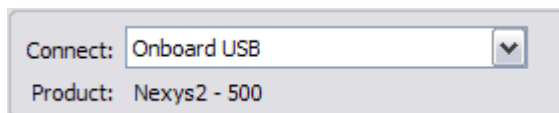
Преглед на менито Config



При повикувањето на апликацијата Adept, таа се поврзува на првата Digilent развојна плоча која ќе ја детектира (или последно користената) и ќе се обиде да се иницијализира самата за конфигурирање на истата. Повеќето Digilent развојни плочи можат да бидат конфигурирани, па оттука менито Config (Configuration) се прикажува по дефиниција. Сите присутни компоненти кои можат да бидат конфигурирани се прикажани во Config менито.

Иницијализација на Adept за програмирање на Digilent развојна плоча:

1. Изберете ја соодветната разв.плоча од Connect паѓачкото мени.



2. Adept ќе се обиде да се иницијализира за конфигурирање на FPGA компонентата. Истото може да се направи и рачно со притискање на копчето Initialize.
3. По иницијализацијата, во паѓачкото мени што се наоѓа веднаш до иконата на FPGA компонентата, Adept интерфејсот ги прикажува можните опции за конфигурирање.



4. Ако Adept не може да воспостави врска со развојната плоча, или не може да ја иницијализира, на прозорецот ќе се прикаже „No devices identified“. Ако се случи ова пробајте да ја исклучите и повторно вклучите развојната плоча.

За програмирање на FPGA компонентата:

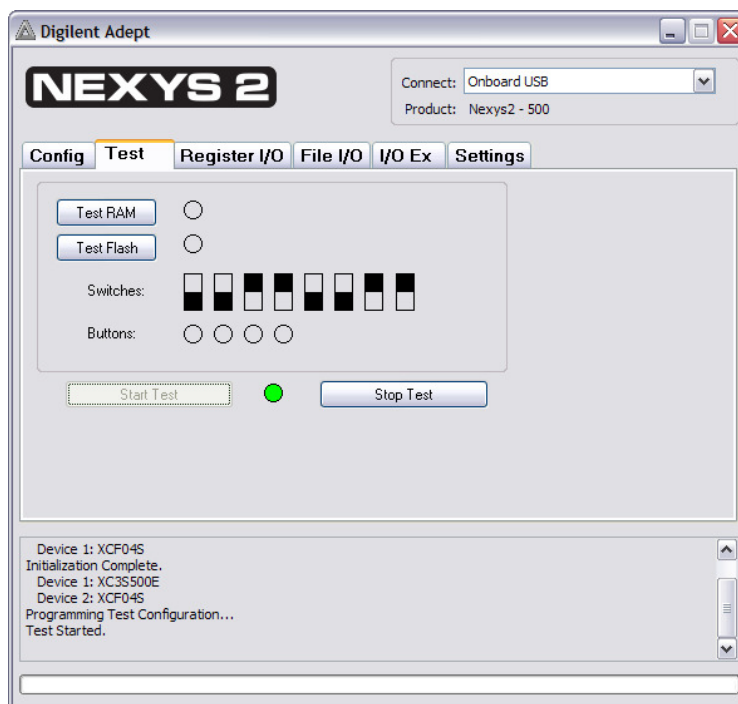
1. Притиснете на копчето Browse кое се наоѓа во линија со иконата за самата FPGA компонента. Потоа ќе се прикаже прозорецот Open.
2. Одберете ја соодветната (.bit) конфигурациска датотека и притиснете на копчето Open. Adept прикажува историјат на претходно користените конфигурациски датотеки во паѓачкото мени.
3. Кликнете на копчето Program или десен-клик на иконата на FPGA компонентата и изберете Program Device.

Избирање на други опции за конфигурирање на FPGA компонентата

Некои компоненти можат да бидат избришани, верифицирани или да го имаат поврзано во јамка нивниот JTAG идентификациски код за испитување на доверливоста на конекцијата. Овие опции можат да се изберат со притискање на десен-клик на иконата на компонентата.



Преглед на менито Test



Adept може да врши едноставни дијагностички тестови на некои од развојните плочи, за да може корисникот да провери дека плочата работи исправно.

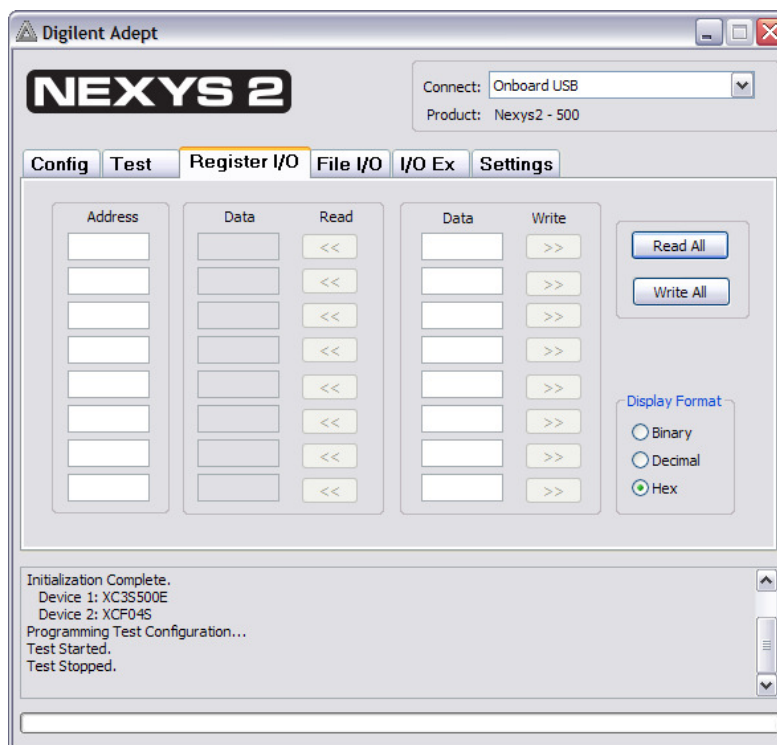
За да започнете со тестирање на плочата, кликнете на копчето Start Test. Со ова автоматски се впишува предефинирана конфигурација за тестирање во FPGA компонентата (или друга присутна логичка компонента).

Додека е активна тест процедурата, на екранот се прикажани состојбите на прекинувачите и тастерите чија состојба корисникот може да ја менува по желба, со цел да се лоцира нефункционална влезно-излезна компонента доколку има таква. За некои развојни плочи (како што е Nexys2), тестирањето на меморијата се врши на самата плоча.

Тестирањето може да се прекине во било кој момент со притискање на копчето Stop Test, префрлање во друго мени или со приклучување на друга развојна плоча.



Преглед на менито Register I/O



Комуникацијата на апликацијата Adept од персоналниот копјутер со развојната плоча се одвива преку регистарски-базиран трансфер систем, под претпоставка дека FPGA (или друга присутна логичка компонента) имаат EPP-style интерфејс. Со помош на Register I/O менито, можете да читате или да запишувате вредности во регистрите на плочата со задавање на соодветни адреси.

За да исчитате податок од регистар, внесете ја 8-битната адреса, и кликнете на соодветното копче Read. Податокот исчитан од тој регистар ќе се појави во Data рамката која се наоѓа лево од копчето.

За да запишете податок во некој регистар, внесете ја 8-битната адреса, внесете го бајтот што сакате да биде запишан во регистарот во Data рамката и притиснете го соодветното копче Write.

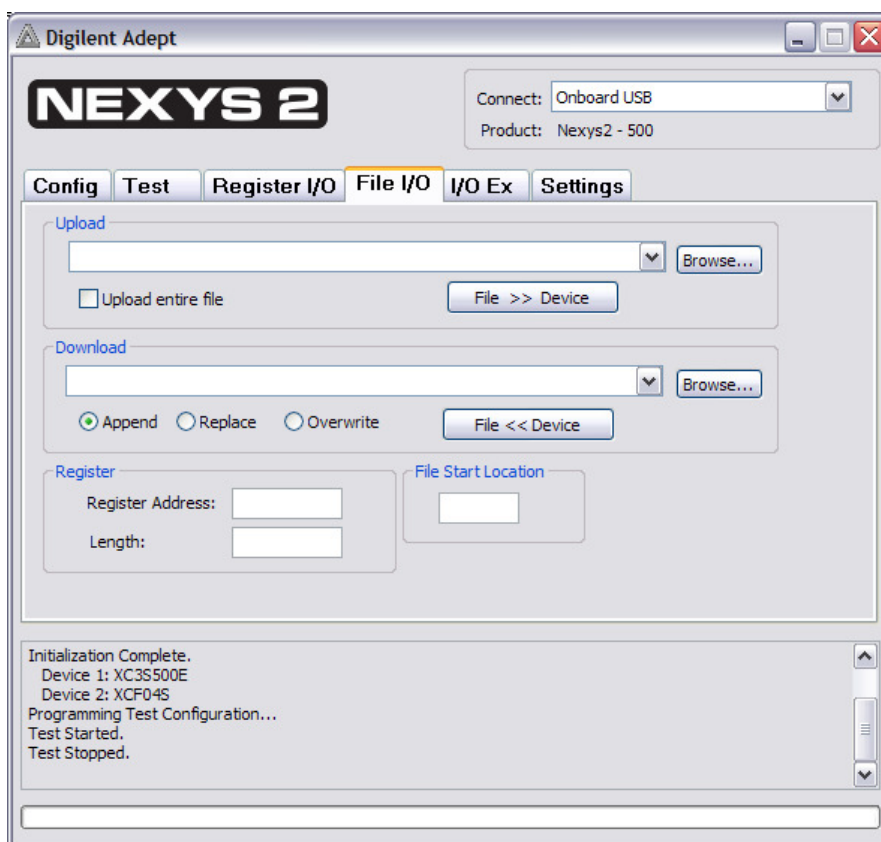
За да исчитате или запишете податоци на група од адреси, внесете ги сите потребни информации и кликнете Read All или Write All.

Сите вредности можат да се внесат како бинарни, децимални или хексадецимални:

- бајт претставен во бинарен облик: *10101010*
- бајт претставен во децимален облик: *170*
- бајт претставен во хексадецимален облик: *0xAA*.



Преглед на менито File I/O



Можете да пренесувате датотеки делумно или целосно кон или од развојната плоча со помош на менито File I/O, под претпоставка дека FPGA компонентата (или друг соодветен логички уред) имаат EPP-style интерфејс.

За да запишете датотека во регистар:

1. Изберете датотека заедно со почетната локација од која сакате да почне исчитувањето на датотеката.
2. Внесете ја адресата на регистарот на која треба да се запише датотеката, и должината во бајти што треба да се исчита од датотеката (целата датотека може да се запише со потврдување во квадратчето под Upload).
3. Притиснете на копчето File>>Device за да започнете со преносот.

За да исчитате податок од регистар:

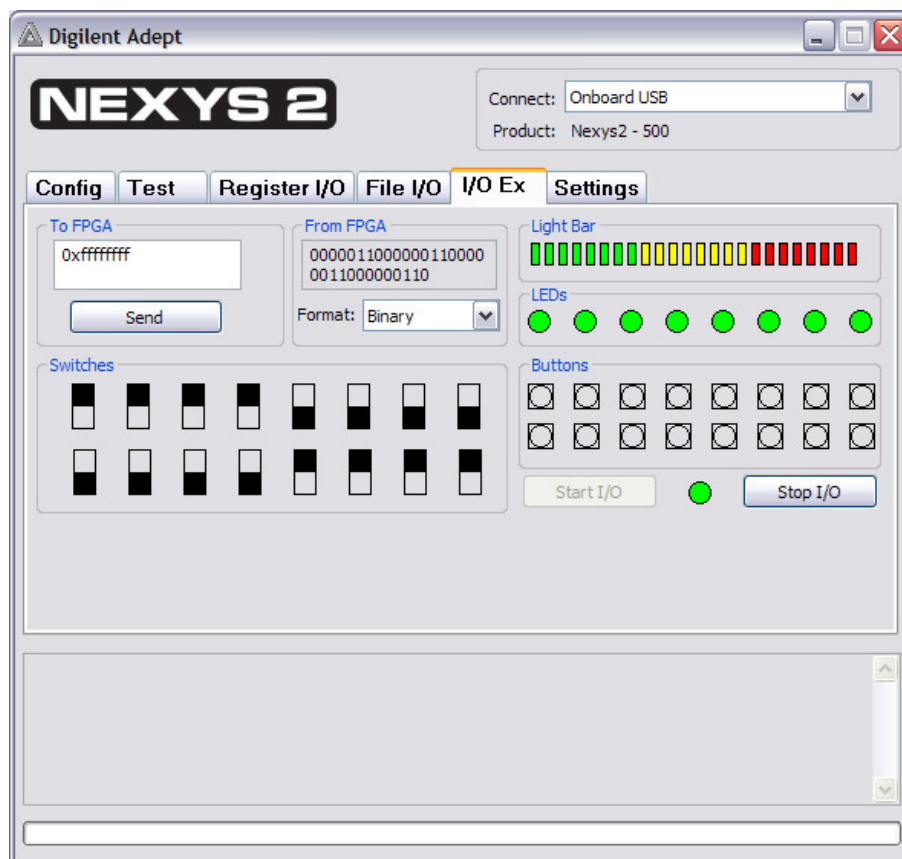
1. Изберете ја датотеката во која сакате да бидат запишани податоците исчитани од регистарот. Во оваа датотека може да се запишува на три начини:



- Со додавање на податоците на крајот од веќе постоечка датотека
 - Со бришење на сите постоечките податоци и нивна замена со новите податоци
 - Со презапишување на податоците во датотеката почнувајќи од назначената локација.
2. Изберете го регистарот од кој треба да се исчитуваат податоци, и должината во бајти што треба да се исчита.
 3. Притиснете на копчето File<<Device за да започнете со преносот.



Преглед на менито I/O Ex



Можете да управувате со развојната плоча преку додатните виртуелни влезно-излезни контроли дадени во I/O Ex менито под претпоставка дека FPGA компонентата (или друг соодветен логички уред) имаат EPP-style интерфејс.

Како додатни влезно-излезни контроли достапни се 16 прекинувачи, 16 тастери, 8 LED диоди, 24 индивидуални светлечки ленти, како и можност да се праќаат или примаат 32-битни податоци.

Апликацијата Adept се поврзува со I/O Ex конфигурацијата кога ќе притиснете на копчето Start I/O. Во тој случај се проверува специјален протоколен регистар за да се потврди дека I/O Ex дизајнот е активен во самата FPGA компонента. Ако информацијата во тој регистар е валидна, I/O Ex статусниот индикатор ќе свети зелено. Во спротивно истиот индикатор ќе свети жолто, но влезно-излезните регистри сеуште се исчитуваат.

I/O Ex конекцијата може да се запре со притискање на копчето Stop I/O, со префрлување во друго мени или со промена на веќе приклучената развојна плоча.



Состојбата на прекинувачите и тастерите прикажани во прозорецот може да менува со нивно притиснување на самиот графички прозорец. Ако настане било каква грешка при читањето на состојбите на овие контроли, истите ќе бидат исклучени додека трае I/O Ex конекцијата.

Внесување на податоци во FPGA компонентата

Користејќи го I/O Ex менито 32-битен податок може да биде внесен во FPGA компонентата како децимална, децимална со знак, хексадецимална или како бинарна вредност преку полето To FPGA. Притиснете на копчето Send за да ја испратите вредноста до FPGA компонентата (или друга присутна логичка компонента).

Сите вредности можат да бидат внесени во бинарен, децимален или хексадецимален облик користејќи го следниот формат:

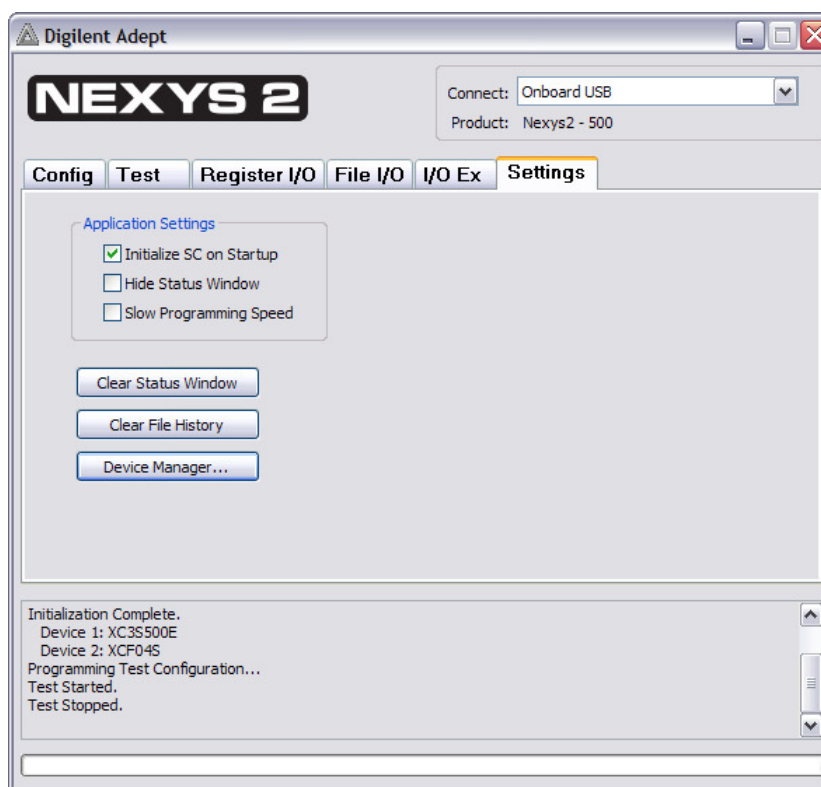
- бајт претставен во бинарен облик: *0b101010101010101010101010101010*
- бајт претставен во децимален облик: *2863311530*
- бајт претставен во децимален облик со знак: *-1*
- бајт претставен во хексадецимален облик: *0хaaaaaaa*

Исчитување на вредности од FPGA компонентата

Постои можност постојано да се исчитува 32-битна вредност од FPGA компонентата (или друга присутна логичка компонента).

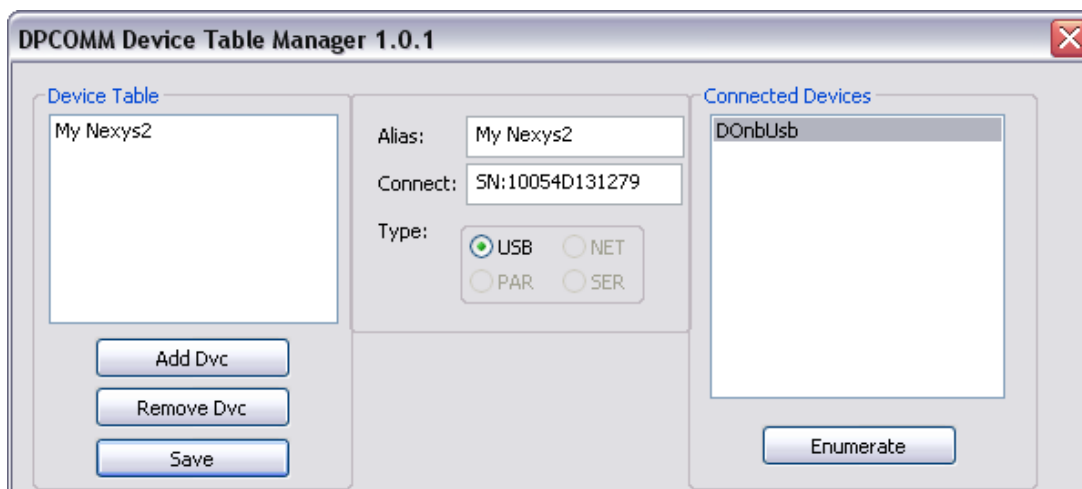


Преглед на менито Settings



Ова мени ви овозможува да менувате различни опции. На пример, можете да ја поставите апликацијата Adept во Slow Programming Speed мод на работа. Ова мени истотака ви овозможува да пристапите до Device Table Manager.

Device Table Manager





Device Table Manager секцијата ви овозможува да додадете или отстраните Digilent уреди (развојни плочи) во и од табелата т.н. Device Table. Можете да ја повикате со притиснување на копчето Device Table Manager во менито Settings.

За преглед на поврзаните уреди притиснете на копчето Enumerate. Со одбирање на еден од наброените уреди во табелата, нивниот сериски број автоматски ќе се појави во полето Connect. Во полето Alias можете да зададете свое име за поврзаниот уред кое ќе служи како асоцијација за истиот. Ова име потоа се прикажува во Connect паѓачкото мени во апликацијата Adept.

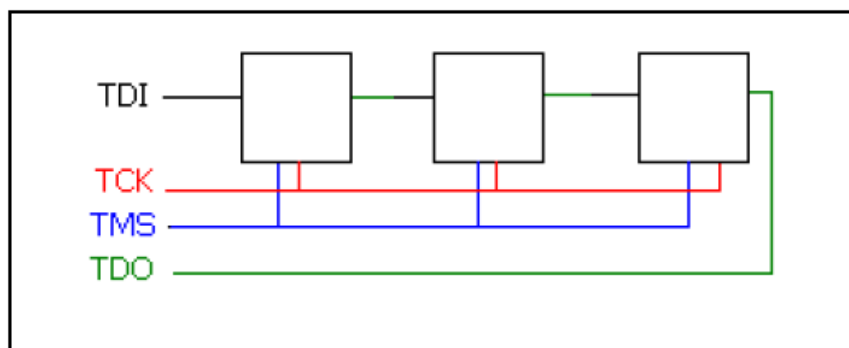
По доделувањето на асоцијативно име (alias), притиснете на копчето Add Dvc за да го додадете уредот во табелата на познати уреди (Device Table). Ако сакате да отстраните некој од уредите внесени во табелата можете да го направите тоа со помош на копчето Remove Dvc.

За да ја зачувате моменталната состојба на табелата на познати уреди (Device table) притиснете на копчето Save пред да ја затворите секцијата Device Table Manager.

Додаток: Што претставува JTAG скенирачката низа (JTAG Scan Chain)?

JTAG (Joint Test Action Group) стандардот е користен од страна на голем број на производители на чипови за програмирање на мемориските компоненти. JTAG е специфициран од IEEE 1149.1. За да биде еден уред JTAG компатибилен, потребно е да содржи JTAG TAP контролер како и TDI, TDO, TMS и TCK пинови. Линијата TDI внесува податоци во JTAG TAP контролерот додека TDO обезбедува излез на податоците. Секоја FPGA, CPLD или PROM компонента која е JTAG компатибилна може да биде избришана, програмирана и верифицирана користејќи го овој стандард.

TDI и TDO пиновите на некои JTAG уреди можат да бидат врзани заедно за да формираат т.н. JTAG скенирачка низа (scan chain). Во овој случај за програмирање на една од компонентите во ланецот останатите компоненти се поставуваат во режим на заобиколување (bypass) така што оваа конфигурациска низа за програмирање само минува низ нив без да бидат програмирани. Одбраната компонента се конфигурира со внесување на сериска низа од битови (преку TDI) во скенирачката низа (scan chain).



Пример на минување на JTAG скенирачка низа низ повеќе програмабилни компоненти