Řízení sedmisegmentových displejů

A. Statický displej - přímé řízení

- připojení displeje přímo k pinům Arduina
- hodnoty ochranných rezistorů se liší v závislosti na použitém sedmisegmentovém displeji

Výhoda:

- jednoduchost zapojení

Nevýhody:

- značné množství pinů (osm pro každý sedmisegmentový displej)
- omezit proudové zatížení výstupů (posílení tranzistorem)

B. Dynamický displej - multiplexní řízení

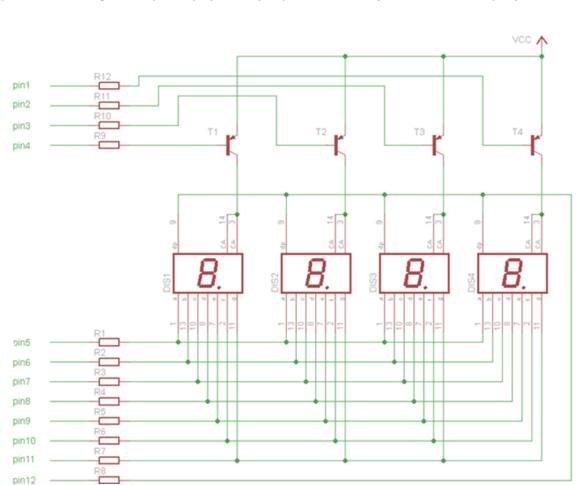
- dostatečná rychlost přepínání mezi zobrazenými znaky (frekvence cca 50 Hz pro všechny displeje)
- pocit, že jsou všechny vývody rozsvíceny, protože lidské oko není schopné tak rychlé změny vnímat

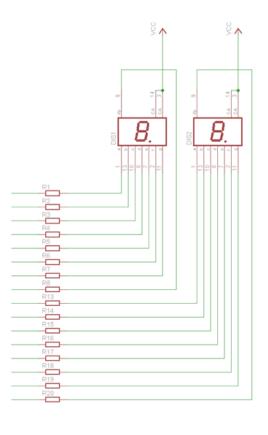
Výhoda:

- poměrně malý počet vývodů

Nevýhoda:

- musíme programově neustále obnovovat zobrazené znaky v nekonečné smyčce
- s počtem sedmisegmentových displejů klesá jas, protože se snižuje střída rozsvícení pro jednotlivé displeje





C. Použití posuvného registru 74HCT595

- 74HCT595 osmibitový posuvný registr
- výstupy Q0 Q7 max. výstupní proud ± 35 mA
 výstup Q7S max. výstupní proud ± 25 mA
- výstup Q7S max. výstupnícelkový proud obvodem < 70 mA
- maximální ztrátový výkon obvodu je 500 mW

Obvod se skládá ze tří částí:

- 1. Posuvný registr
- 2. Záchytný registr
- 3. Třístavové výstupy

Činnost:

- 1. Zápis do posuvného registru
- na pin SDI (DS serial data input) pomocí náběžné hrany na pinu SFTCLK (SHCP shift register clock input) - hodinový signál
- první nastavíme bit, který chceme umístit na pozici Q7
- celkem 8 hodinových taktů na pinu SHCP
- Po zápisu dat do posuvného registru nahrajeme data do záchytného registru pomocí náběžné hrany na pinu STCP (storage register clock input)

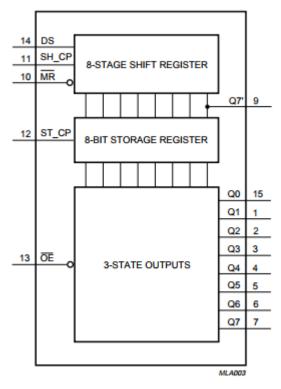
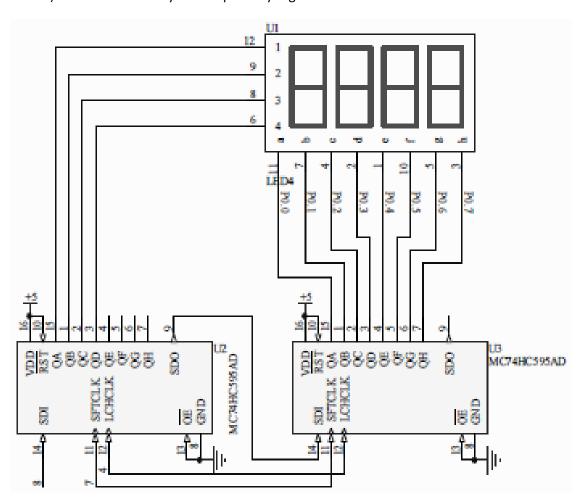


Fig.5 Functional diagram.

- 3. **OE** (output enable input) povolí přesun dat ze záchytného registru pomocí třístavových výstupů
- Log. 0 nahrání dat na výstupy Q0 Q7

SDO (Q7 serial data output) - k propojení s dalším obvodem 74HCT595. s pinem **DS** druhého obvodu. **MR** (Master Reset) lze nízkou úrovní vynulovat posuvný registr.



FUNCTION TABLE

See note 1.

		INPUT			ОИТРИТ		FUNCTION
SH_CP	ST_CP	ŌĒ	MR	DS	Q7'	Qn	FUNCTION
X	X	L	L	X	L	n.c.	a LOW level on MR only affects the shift registers
X	1	L	L	X	L	L	empty shift register loaded into storage register
X	Х	Н	L	Х	L	Z	shift register clear; parallel outputs in high-impedance OFF-state
1	х	L	н	н	Q6'	n.c.	logic high level shifted into shift register stage 0; contents of all shift register stages shifted through, e.g. previous state of stage 6 (internal Q6') appears on the serial output (Q7')
Х	1	L	Н	Х	n.c.	Qn'	contents of shift register stages (internal Qn') are transferred to the storage register and parallel output stages
1	1	L	Н	Х	Q6'	Qn'	contents of shift register shifted through; previous contents of the shift register is transferred to the storage register and the parallel output stages

Note

1. H = HIGH voltage level;

L = LOW voltage level;

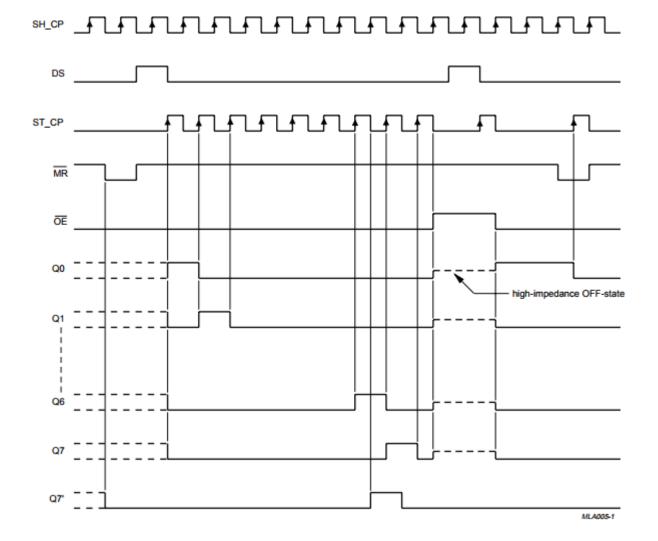
↑ = LOW-to-HIGH transition;

↓ = HIGH-to-LOW transition;

Z = high-impedance OFF-state;

n.c. = no change;

X = don't care.



Řídící	Řídící piny		Vstup	p Výstupní piny		Funkce	
SHCP	STCP	/OE	/MR	DS	Q7S	Qn	
X	X	L	L	X	L	NC	díky log. 0 na MR posuvný registr nereaguje
X	1	L	L	X	L	L	prázdný posuvný registr je nahrán do záchytného registru
X	X	Н	L	X	L	Z	posuvný registr je prázdný, výstupy jsou ve stavu vysoké impedance
1	X	L	Н	Н	Q6S	NC	log. 1 na DS je zapsána na pozici 0, dále je proveden posun celého registru a na výstupu Q7S se objeví předchozí stav z pozice Q6S
X	1	L	Н	X	NC	QnS	obsah posuvného registru je zkopírován do záchytného registru a na výstup
1	1	L	Н	X	Q6S	QnS	obsah posuvného registru je posunut a předchozí obsah posuvného registru je zkopírován do záchytného registru a výstupů

