

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ НАЦІОНАЛЬНИЙ  
УНІВЕРСИТЕТ "ЛЬВІВСЬКА ПОЛІТЕХНІКА"**

**ІКНІ**  
**Кафедра ПЗ**



**ЗВІТ**

До лабораторної роботи №3

**на тему:** "СИНТЕЗ ТА МОДЕЛЮВАННЯ ОСНОВНИХ ТИПІВ РЕГІСТРІВ ТА  
ЛІЧИЛЬНИКІВ В СИСТЕМІ PROTEUS"  
**з дисципліни:** "Архітектура комп'ютера"

**Лектор:**  
доцент кафедри ПЗ  
Крук О.Г.

**Виконав:**  
студент групи ПЗ-24  
Губик А. С.

**Прийняв:**  
доцент кафедри ПЗ  
Задорожний І. М.

**Тема роботи:** синтез та моделювання основних типів регістрів та лічильників в системі Proteus

**Мета роботи:** поглибити знання про будову та функціонування основних типів регістрів та лічильників; синтезувати їх схеми та виконати моделювання в системі програм Proteus; дослідити на основі отриманих часових діаграм їх роботу.

## Індивідуальне завдання

Варіант	n	$a_1 \dots a_n$	$M_a$	$M_c$	$f_0$ , КГц
3	5	28, 17, 63, 42, 88	26	22	190

## Теоретичні відомості

Регістр - це типовий функціональний вузол комп'ютера, призначений для приймання, тимчасового зберігання, перетворення і видавання n-розрядного двійкового слова. Регістр містить регулярний набір однотипових тригерів, в кожному з яких зберігається значення одного двійкового розряду машинного слова. Найчастіше використовують тригери типів D, RS та JK. Регістри, призначені тільки для приймання (записування), зберігання і видавання інформації, називаються елементарними або регістрами пам'яті, або ж фіксаторами. Регістри пам'яті - це пристрої з паралельним записуванням та зчитуванням інформації, яка подана в паралельному коді. Записана у тригери інформація може зчитуватись у прямому коді, інверсному або одночасно в прямому та інверсному кодах. Вони можуть бути синхронізовані рівнем або фронтом тактового сигналу залежно від типу застосовуваних тригерів. Елементарні регістри будують на одноступеневих тригерах. Логічна функція регістра позначається буквами RG Лічильник - це типовий функціональний вузол комп'ютера, призначений для лічби та фіксації входних імпульсів. Лічильник складається із послідовно зв'язаних Т-тригерів, які утворюють пам'ять із заданим числом сталих станів (register).

## Хід роботи

### 1. x

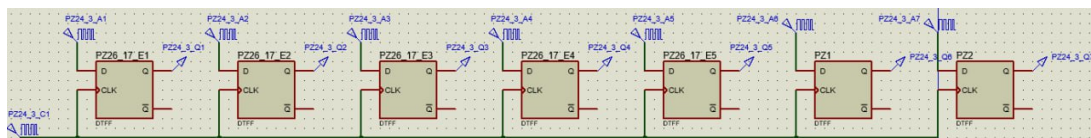


Рис. 1: Регістр

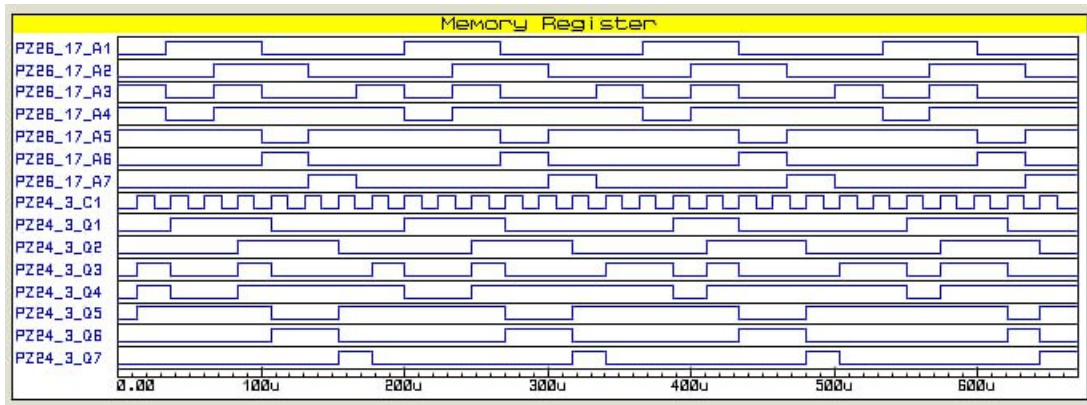


Рис. 2: Графік

2. x

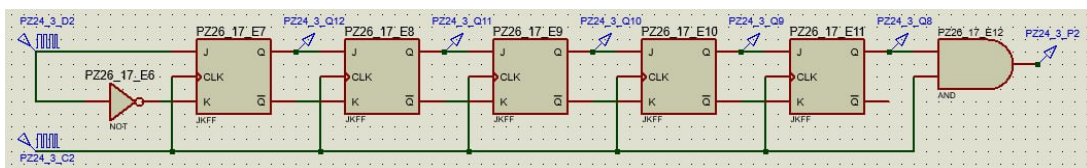


Рис. 3: Регістр зсуву

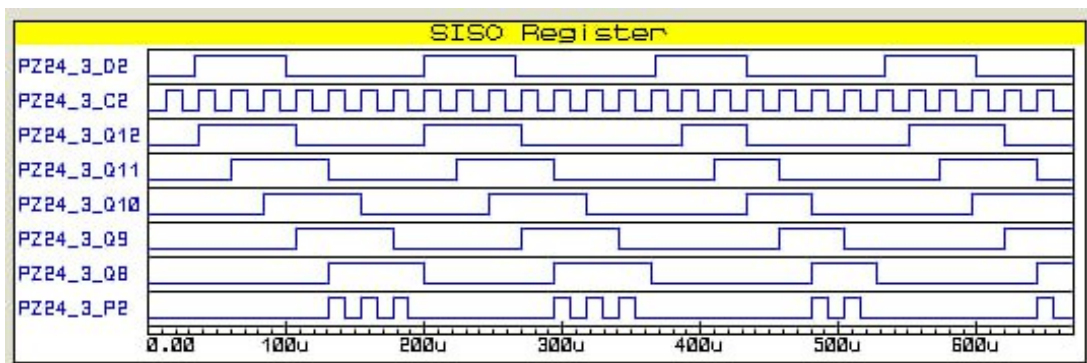


Рис. 4: Графік

3. x

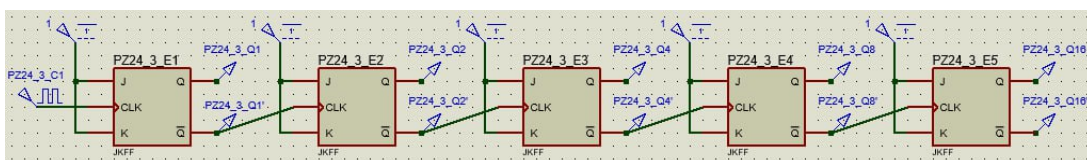


Рис. 5: Асинхронний лічильник

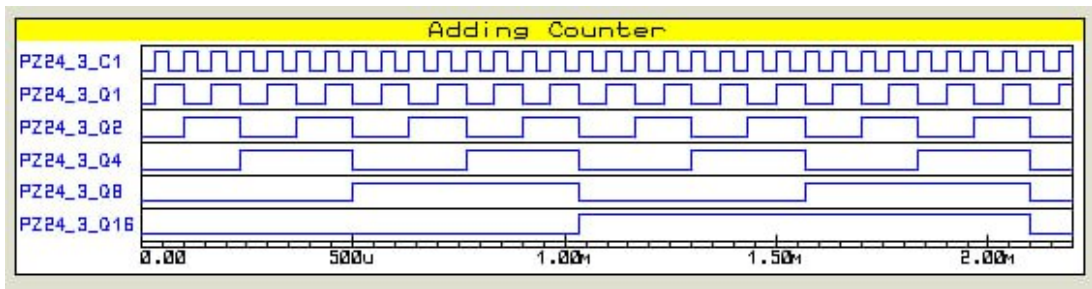


Рис. 6: Графік прямих виходів

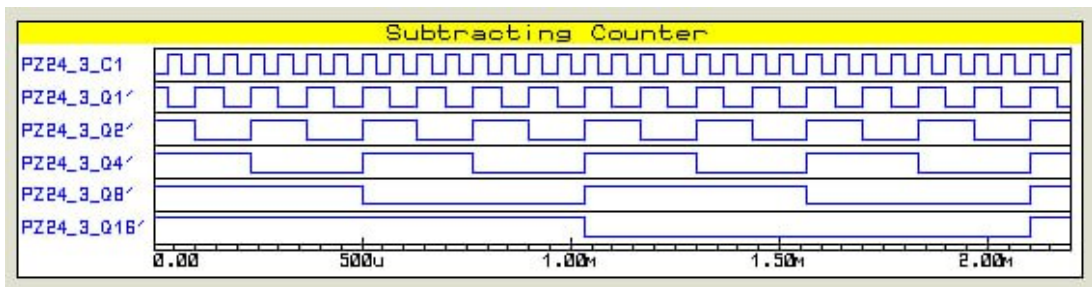


Рис. 7: Графік непрямих виходів

4. x

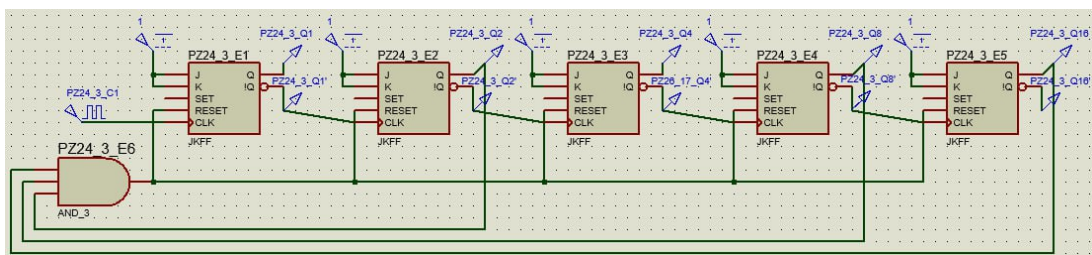


Рис. 8: Синхронний лічильник по модулю 26

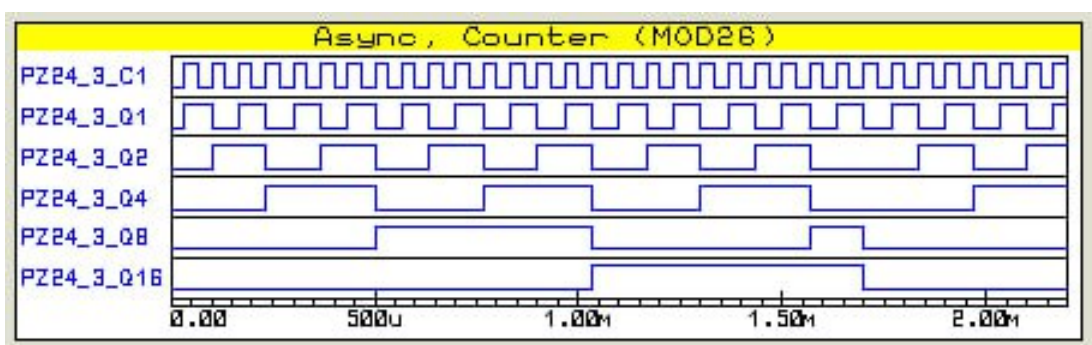


Рис. 9: Графік

5. x

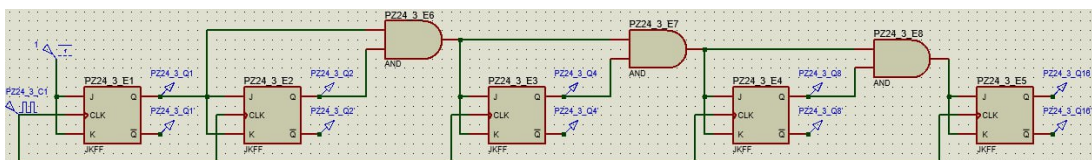


Рис. 10: Синхронний лічильник



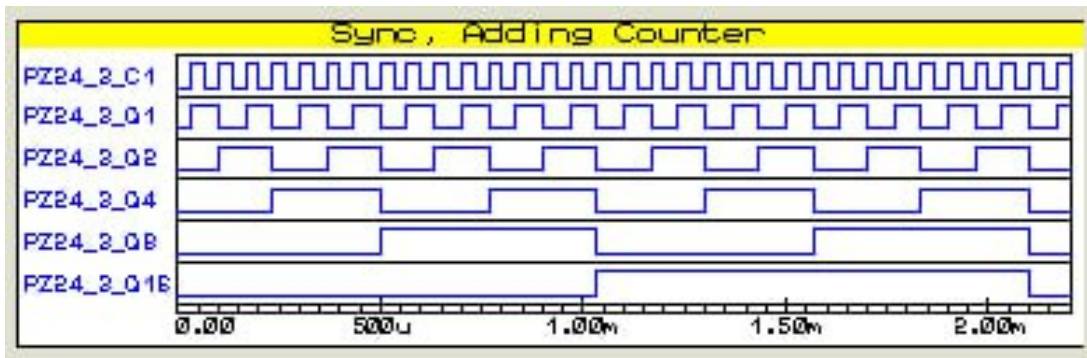


Рис. 11: Графік прямих виходів

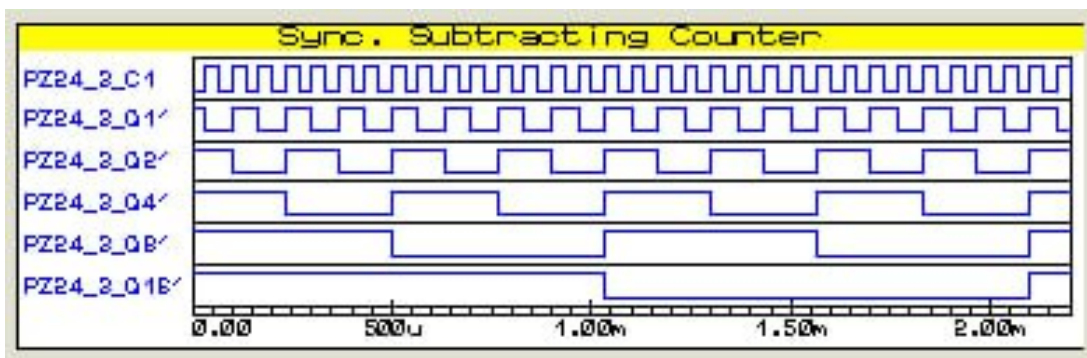


Рис. 12: Графік непрямих виходів

6. x

