

ADDA 课程项目

组员：冯俊杰、贾梓越、陈江华、陈畅

1 设计目标

研究内容：

通过 matlab 建模或者 cadence (MOS 管级/verilogA 级, 工艺不限) 构建一个时钟交织 Pipelined-SAR ADC, pipelined 级数不限, 时钟校准通道数 4 条, 精度 12 位, TI-ADC 总采样率 2GS/s, 自己手动添加以下误差和失配, 例如采样时钟 jitter 范围 100fs 5ps, timing skew 范围 200fs 5ps, inter-stage gain error ± 10 数仅供参考), 通过静态分析方法和动态分析方法分析: TI mismatch (gain mismatch, offset mismatch and timing skew), pipelined-SAR ADC 级间增益误差 (inter-stage gain error), 第一级 SAR ADC 电容失配 (capacitor-DAC mismatch), 比较器失调, 时钟 jitter 等的影响。选择一种 time skew 校准方法进行 timing skew 误差检测并分析。建模、仿真验证、撰写完整分析报告, 在 cadence 里面完成仿真验证的有额外 bonus 分数。

分析方法：

静态特性分析：转移特性曲线/统计方法；动态特性分析：FFT

2 电路结构及原理

2.1 Pipeline SAR ADC 建模原理

基本架构：如图2.1所示，两级 SAR 级间插入一个冗余放大器。

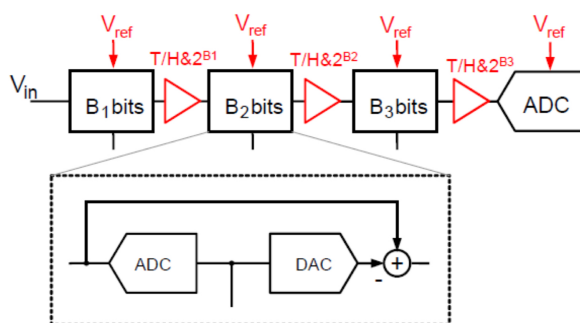


图 2.1: pipeline 级联原理图

总位数为

$$N = N_1 + N_2 + \dots - R \quad (2.1)$$

N 为总位数, 其中 R 为冗余位。

在设计时需要注意以下几点：

- **时序设计基本原则：** $f_s = 1/T_s$, 其中 $T_s = \min\{T_{s1}, T_{s2}, \dots\}$, 由于采样率取决于最慢的周期, 设计时尽量让每级周期近似相等, 避免时序浪费。
- **余量传输：**如图2.2所示, 正常需要将数字量经过 DAC 转回模拟域, 但考虑 SAR 采用电容开关阵列, 可以加一位电容, 利用 SAR 本身开关阵列实现 DAC, 得到余差。即纯 SAR ADC 的开关阵列正常需要 N-2 位电容, 但若利用电容开关阵列实现 DAC 功能, 应当考虑 N-1 位电容, 这就造成了前后级的结构不同, 因为最后一级只需实现纯 SAR ADC, 无需再转换回模拟域。

图 2.2: 余量放大传输原理图

- 放大倍数:

M1 为前级 ADC 的位数。

k 为两级间的缩减系数——例如第一级量化范围为 $[0, V_{ref}]$ ，第二级量化范围就可以表示为 $[0, 2^{-k} \cdot V_{ref}]$ ，可以转化为两级参考电压之比。

具体实现：余量放大器倍数减半并保持第二级 SAR ADC 量化范围不变，就可以实现 1 位冗余校正。

- **运放误差：**运放非理想，实际情况需要考虑以下几方面的误差

- 有限带宽误差
- 噪声和失调

2.2 Time-Interleaved ADC 建模原理

基本架构：如图2.3所示，多路时间交织可以将等效采样率提高到但通道的 m 倍。

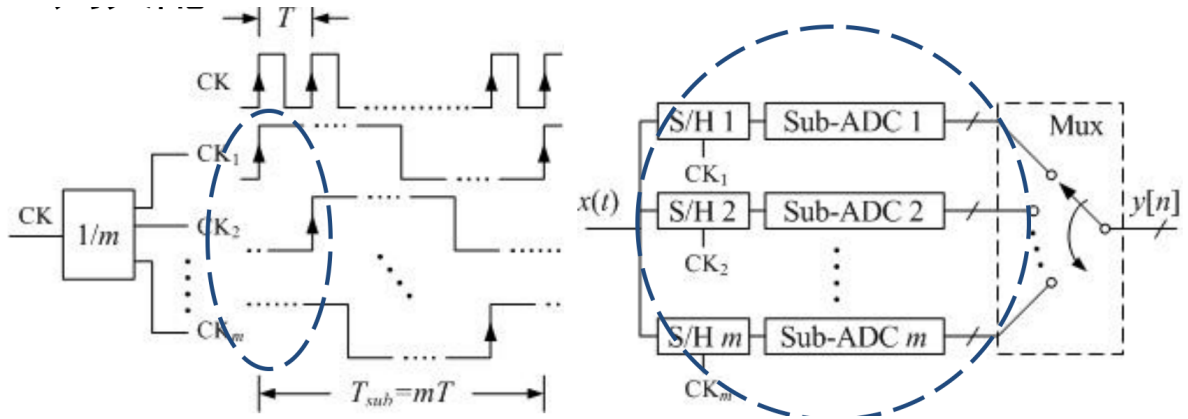


图 2.3: 时间交织原理及时序图

同样，注意建模设计要点：不同的通道间误差及其各自与频谱的对应关系在此，我们会首先回顾课上以两通道为例的失配，再将其推广到多通道，并研究不同通道间误差与频谱各自的对应关系。

2.2.1 失调失配

以 2 通道为例，输入为 $x(t) = \cos(\omega t + \phi)$

- 失调失配： $x(t) = \cos(\omega t + \phi) + OS$

- 存在失调失配， $\Delta OS = OS_A - OS_B \neq 0$
- 量化结果：

$$y[n] = \cos(\omega nT + \phi) + OS + \frac{\Delta OS}{2} \cos\left(\frac{\omega_s}{2} nT\right)$$

接下来，推广到多通道失调失配：

$$\begin{aligned} x_s(t) &= x(t) + O(t) \\ f_{IL} &= kf_s/M \quad \text{where } k = 0, 1, 2, 3, \dots, M-1 \\ P_N &= \frac{1}{M} \sum_{i=0}^{M-1} |O_i|^2 \end{aligned} \tag{2.3}$$

2.2.2 增益失配

增益失配: $x(t) = G \cdot \cos(\omega t + \phi)$

- 存在增益失配, $\Delta G = G_A - G_B \neq 0$

- 量化结果:

$$y[n] = G \cos(\omega nT + \phi) + \frac{\Delta G}{2} \cos \left[\left(\omega - \frac{\omega_s}{2} \right) nT + \phi \right]$$

接下来, 推广到多通道增益失配:

$$\begin{aligned} x_s(t) &= x(t) \times G(t) \\ f_{\text{Gain}} &= k f_s / M \\ f_{\text{IL}} &= f_{\text{Gain}} \pm f_{\text{in}} = \pm f_{\text{in}} + \frac{k}{M} f_s \\ P_{\text{Total}} &= \frac{1}{2M} \sum_{i=0}^{M-1} |G_i|^2 \end{aligned} \quad (2.4)$$

2.2.3 时钟偏差

采样时刻偏差: $x(t) = \cos(\omega t + \phi + \Delta T)$

- 存在采样时刻偏差, ΔT

- 量化结果:

$$y[n] = \cos \left(\frac{\omega \Delta T}{2} \right) \cos(\omega nT + \phi) + \sin \left(\frac{\omega \Delta T}{2} \right) \sin \left[\left(\omega - \frac{\omega_s}{2} \right) nT + \phi \right]$$

接下来, 推广到多通道采样时刻偏差:

$$\begin{aligned} x_s(t) &= x(t - \delta t) & x_s(t) &= \sin(2\pi f_{\text{in}} t) \cos(2\pi f_{\text{in}} \delta t) - \cos(2\pi f_{\text{in}} t) \sin(2\pi f_{\text{in}} \delta t) \\ x(t) &= \sin(2\pi f_{\text{in}} t) & x_s(t) &\cong \sin(2\pi f_{\text{in}} t) - (2\pi f_{\text{in}} \delta t) \cos(2\pi f_{\text{in}} t) \\ x_s(t) &= \sin(2\pi f_{\text{in}} t - 2\pi f_{\text{in}} \delta t) & f_{\text{IL}} &= \pm f_{\text{in}} + f_{\delta t} = \pm f_{\text{in}} + \frac{k}{M} f_s \end{aligned}$$

$$P_N = \frac{(2\pi f_{\text{in}})^2}{2M} \sum_{i=0}^{M-1} |\delta t_i|^2 \quad (2.5)$$

2.2.4 带宽失配 (但这个在本模型中未体现)

带宽失配: $x(t) = H(\omega) \cdot \cos(\omega t + \phi)$

- 存在带宽失配, $\Delta H(\omega) = H_A(\omega) - H_B(\omega) \neq 0$

- 量化结果:

$$y[n] = H(\omega) \cos(\omega nT + \phi) + \frac{\Delta H(\omega)}{2} \cos \left[\left(\omega - \frac{\omega_s}{2} \right) nT + \phi \right]$$

带宽失配未在本模型中加以考虑, 只是在此做一个简单的说明

2.3 时间交织失配误差总结

表 2.1: 时间交织失配误差总结

Type of mismatch	Effect on input	Spur location
Offset mismatch	Additive effect	$f_{IL} = \frac{k}{M} f_s$
Gain mismatch	Amplitude modulation	$f_{IL} = \pm f_{in} + \frac{k}{M} f_s$
Timing mismatch	Phase modulation	$f_{IL} = \pm f_{in} + \frac{k}{M} f_s$
Bandwidth mismatch	Freq.-dependent amplitude and phase modulation	$f_{IL} = \pm f_{in} + \frac{k}{M} f_s$

2.4 关于电荷重分配

如图2.4所示，采用电荷重分配结构。图中得到的参考电压可以表示为

$$V_{out} = \frac{\sum_{i=0}^{B-1} b_i 2^i C}{2^B C + C_P} V_{ref} \quad (2.6)$$

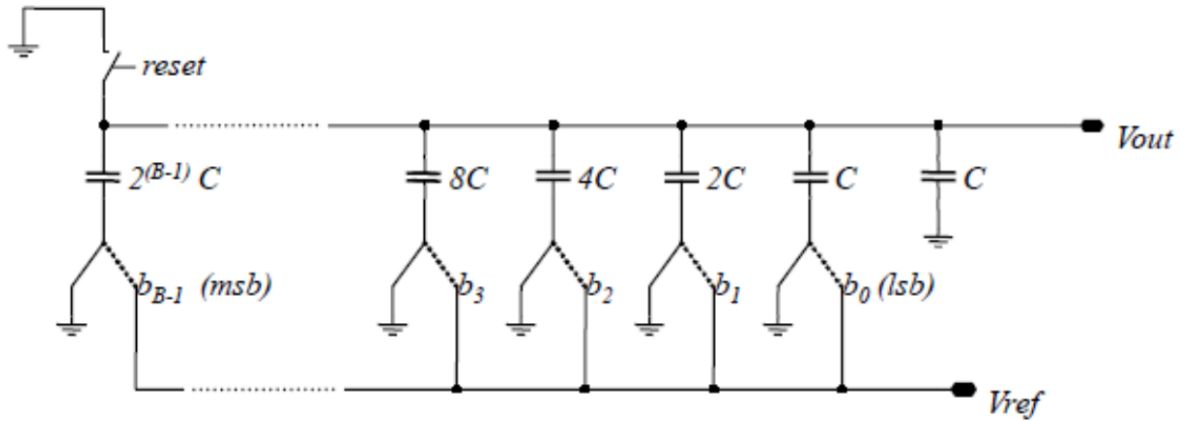


图 2.4: 电荷重分配基本结构

2.4.1 基本原理

- 电荷重分配是逐次逼近型 ADC 中常用的 DAC 实现方式。
- 利用一组按二进制权重排列的电容阵列，通过切换其下极板的连接（Vref/GND）来实现数字码控制下的输出电压。
- 工作过程基于电荷守恒定律，上极板节点浮空，依赖电荷转移来建立目标电压。

2.4.2 工作阶段

1. 采样阶段 (Sampling):

- 所有电容上下极板接地，或使用顶极板采样 (Flip-around 结构)。
- 输入信号通过开关加载到电容阵列上。

2. 保持阶段 (Hold):

- 上极板节点浮空，下极板根据比较结果逐位切换。
- 每一次切换后输出电压会逼近目标值的一半。

2.4.3 设计注意事项

- 上极板寄生电容 C_p 影响输出精度，若与输出电压有关会造成非线性。
- 使用桥接电容可减小电容总数（但本次课程设计中未采用）。
- 可引入冗余设计以修正高位误差。

2.5 关于差分结构

注意：本课程设计采用差分结构，如图2.5所示。

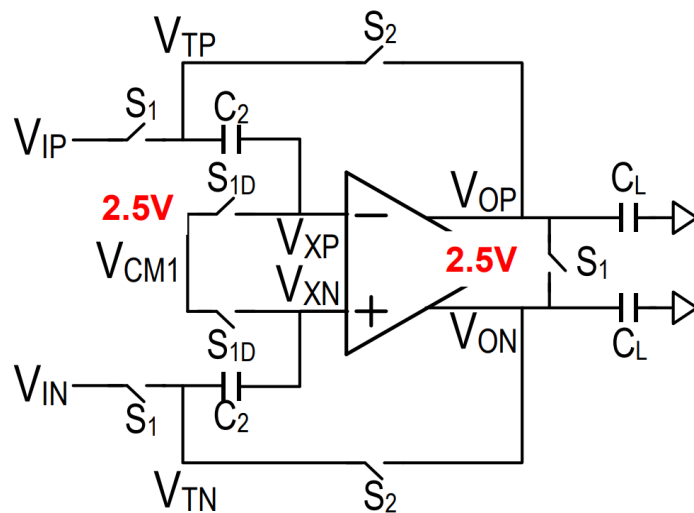


图 2.5: 差分结构 flip-around 图

2.5.1 结构特点

- 利用一对对称电路分别处理正负输入信号，输出差分信号。
- 能有效抑制共模干扰、offset 电压、时钟跳变电荷注入等问题。

2.5.2 在 Flip-Around T/H 中的应用

- 差分结构配合电荷翻转采样（Flip-Around）结构，能抵消底极板开关注入误差。
- 差分结构中反馈因子为 1，增益为 1，简化了运放需求。
- 若采用开环复位，需注意信号共模在跟踪与保持相位的一致性。

2.5.3 非理想性考虑

- 开环增益：有限增益造成误差 $V_{OUT} = \frac{V_{IN}}{1+A^{-1}}$ 。
- 失调电压 V_{OS} ：导致输出恒定偏移 $V_{OUT} = V_{IN} + V_{OS}$ 。
- 寄生电容 C_P ：若恒定，可视为增益误差；若非恒定则引入非线性。

2.5.4 扩展应用

- T/H + 放大：通过电荷重分配结构实现电压增益，增益由电容比 C_1/C_2 决定。
- T/H + 求差或求和：通过多个电容节点在跟踪和保持相位切换实现差分计算。
- 差分结构能推广至所有上述电路，并可通过精密电容匹配提高精度。

3 MATLAB 建模和仿真

3.1 模型介绍

整体模型仿照硬件的结构进行搭建，主要包括以下几个部分：

- 顶层模型：实现整个时钟交织流水线 SAR ADC 的功能仿真。定义了 ADC 的整体参数和可能的噪声和失配，并生成测试用的正弦信号。ADC 整体采用差分结构，因此需要生成两个共模相同，差模相反的正弦信号。模型首先对信号进行时钟交织的采样，采样时考虑了多通道间的时钟失配、增益失配、偏移量和 kT/C 噪声，将这些非理想因素叠加到输入信号中；接着调用多个流水线 SAR ADC 对多路采样数据进行并行化处理，考虑到了流水线 ADC 的各种噪声和失配，具体的因素会在每个模块中介绍；最后使用多路选择器将各个通道的量化结果整合得到更高采样率的量化结果。
- 流水线 SAR ADC 模型函数：实现流水线 SAR ADC 的功能仿真，以函数的形式被顶层模型调用。采用了两级流水的结构，并设置 1 位冗余位。考虑到噪声和失真的影响，采用了 6 位/8 位的分布，使得最终的 ENOB 可以达到 12 位的设计要求。

模型内部首先根据两级 SAR ADC 的位数求出两级所需要的电容值，并生成相应的电容阵列，电容阵列考虑到了寄生电容和电容大小失配。需要注意的是，第一级的余差在比较完成后还需要进一步缩小余差传递到第二级，而第二级的最后的余差在比较完成后不需要进一步处理，因此两级 SAR ADC 的实现方式有所不同，需要的电容数量也有所不同。具体而言，如果两级 SAR ADC 分别为 N_1 位和 N_2 位，则第一级 SAR ADC 的电容阵列需要 N_1+1 个电容，而第二级 SAR ADC 的电容阵列只需要 N_2 个电容。

两级 SAR ADC 之间由一个余差放大器连接，使用反馈的形式控制余差的放大，将放大后的结果作为第二级 SAR ADC 的输入。

最终的结果由两级 SAR ADC 的输出拼接得到。计算时将两级的冗余位重叠相加，并减去固定的偏移量得到最终的量化结果，输出到顶层模块进行多路整合。

- SAR ADC 模型函数：模型的工作过程仿照 SAR ADC 的工作原理，使用循环模拟逐次逼近的过程，每次循环对输入的差分信号进行比较，并进行相应调整，考虑了比较器的失调和噪声。两级 SAR ADC 由于之前提到的原因，存在一些差别，需要分别设计。第一级 ADC 的电容阵列需要 N_1+1 个电容，第二级 ADC 的电容阵列只需要 N_2 个电容，并且第一级对输出余差电压的调整次数也比第二级多一次。其余部分两级完全相同。
- ResAmp 模型函数：余差放大器将两个输入信号按照闭环增益进行放大，根据放大器的增益带宽积进行滤波后输出到第二级 SAR ADC 进行处理。输入的信号叠加了放大器的噪声和失调，闭环增益的计算也包含了有限增益带来的非线性因素。
- 静态参数测试函数实现对 ADC 静态参数的测试，包括 DNL、INL 指标的计算。由于输入是正弦信号，理想的 histogram 并不是均匀分布，而是呈“浴盆状”的分布曲线。函数通过使用大量数据模拟得到理想的概率分布，再用实际得到的概率分布与理想分布相减得到 DNL，对 DNL 积分得到 INL。
- 动态参数测试函数实现对 ADC 动态参数的测试，包括 SNR、SFDR、THD、SNDR 和 ENOB 指标的计算。函数通过对输入的正弦信号进行 FFT 变换，得到频谱图，去除 DC 分量后找到能量最大的频率作为主频，将主频乘以整数倍的频率作为谐波，取 2-5 次谐波进行计算。计算主频和谐波的功率比得到 THD，将 2 次谐波功率与主频功率的比得到 SFDR。去除 DC、主频和谐波后，计算剩余部分的功率就是噪声功率，主频功率与噪声功率之比就是 SNR。主频功率比上噪声功率与谐波功率之和就是 SNDR，由此可以计算出 ENOB。由于各种噪声和失真，ENOB 小于最初设计的 13 位，但仍然满足 12 位的要求。

3.2 仿真参数

在本节中，我们将对上述模型进行仿真，主要关注以下几个方面的参数设置：

3.2.1 模型参数

- 采样频率： $f_s = 2\text{GHz}$
- 参考电压幅度： $V_{ref} = 1.8\text{V}$
- 共模电压： $V_{cm} = 0.9\text{V}$
- ADC 位数： $N = 13$ ，这是 ADC 的理想位数。
- 通道数： $M = 4$ ，这是时间交织 ADC 的通道数。
- 非理想指标：包括时钟 jitter、增益失配、偏移失调等，这些参数将在仿真中逐步调整。

3.2.2 采样与输入信号参数

- 采样点数： $num = 2^{15}$ ，这是整个 ADC 的采样点数。由于理想位数为 13 位，为了完整测量，采样了 2^{15} ，无法采样更多是因为 matlab 内存不允许。
- 输入信号频率： $f_{in} = \frac{1517}{num} * f_s$ ，未超过奈奎斯特频率，且与采样频率 f_s 互质，以免 DNL 测量出现-1。同时采样 num 点正好是整周期，可以不进行加窗。
- 输入信号幅度： $V_{in} = 1.0$ ，这是输入正弦信号的幅度。

3.3 仿真结果

在本节中，我们将展示基于上述模型和参数在不同情况下的仿真结果，包括静态参数和动态参数的测试结果。

3.3.1 理想情况

在没有任何失配、失调等情况下，我们可以得到理想的 ADC 性能。可以看到最差 DNL 为 0.59LSB，最差 INL 为 0.78LSB，SNR 为 80.01dB，SNDR 为 80.01dB，SFDR 为 82dB，THD 为 105.12dB，ENOB 为 13bit。

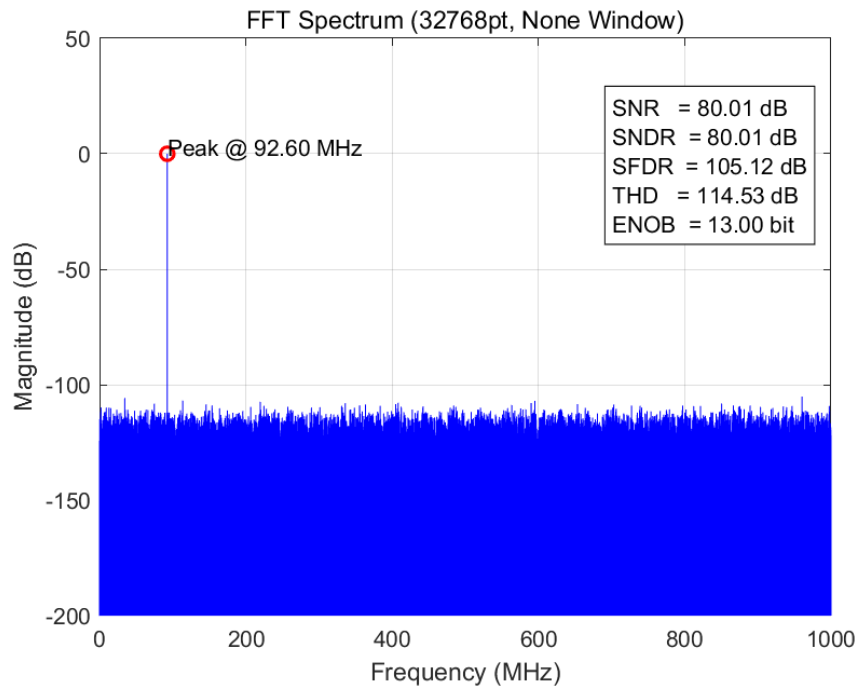


图 3.1: 理想情况下的动态特性

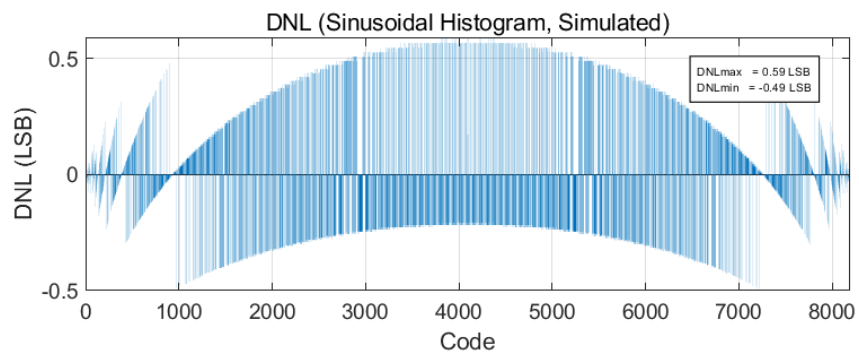


图 3.2: 理想情况下的 DNL

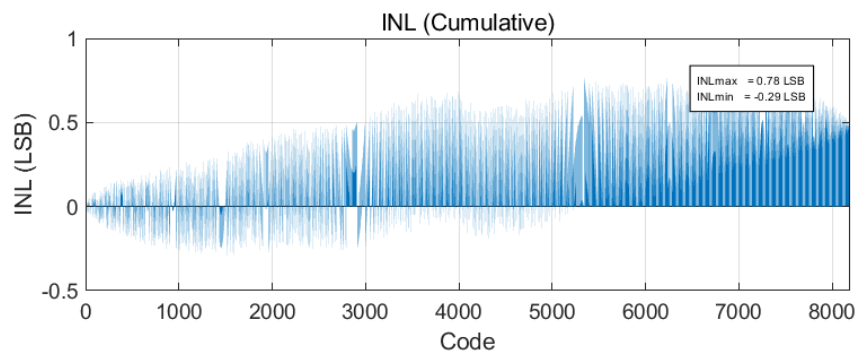


图 3.3: 理想情况下的 INL

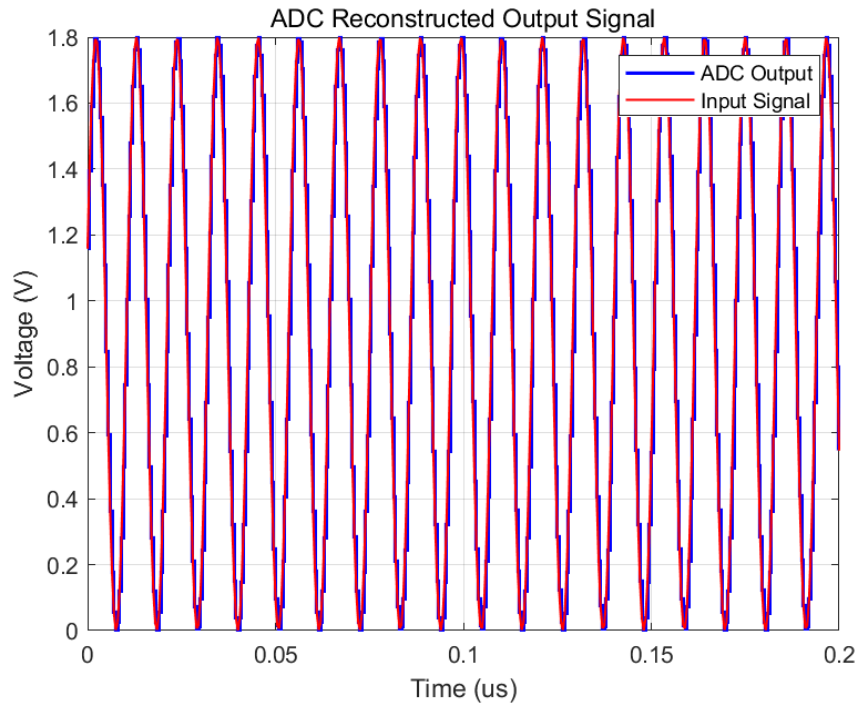


图 3.4: 理想情况下的输入输出对比

3.3.2 TI mismatch

- 失调失配设置四个通道各自有 $Mis_{OS} = 0.5 * LSB * randn()$ ；此时 ADC 性能。可以看到最差 DNL 为 1LSB，最差 INL 为 1.2LSB，SNR 为 78.52dB，SNDR 为 78.52dB，SFDR 为 83.9dB，THD 为 126.97dB，ENOB 为 12.75bit。

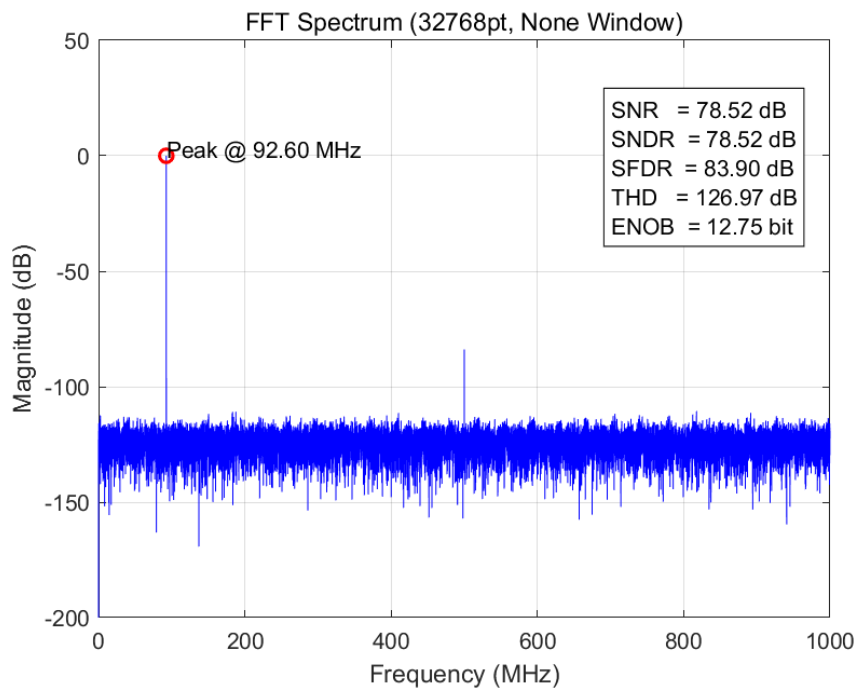


图 3.5: 通道内存在失调失配下的动态特性

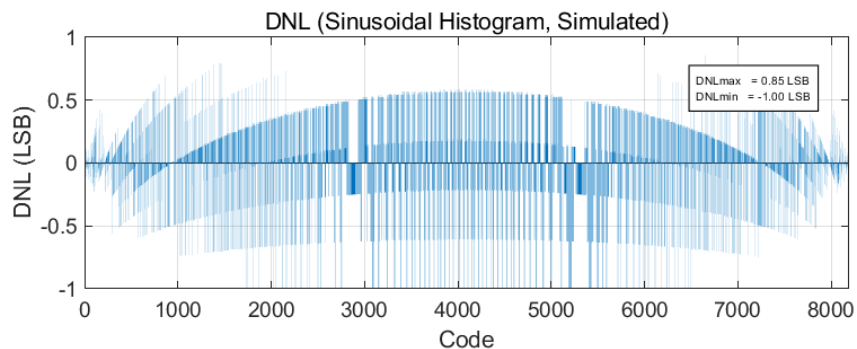


图 3.6: 通道内存在失调失配下的 DNL

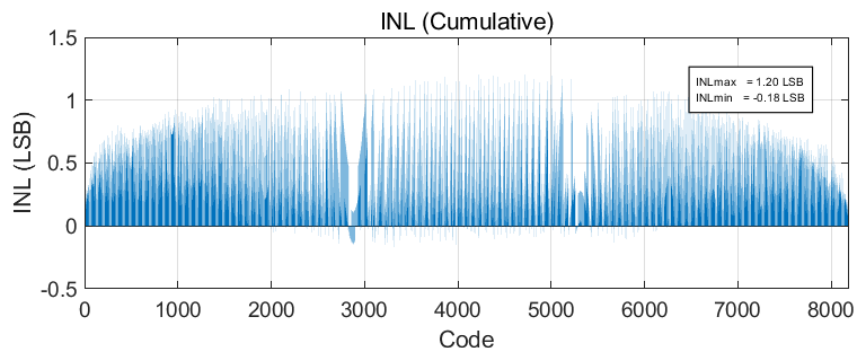


图 3.7: 通道内存在失调失配下的 INL

- 增益失配设置四个通道各自有 $Mis_{Gain} = 1 + 0.2 * randn()$;

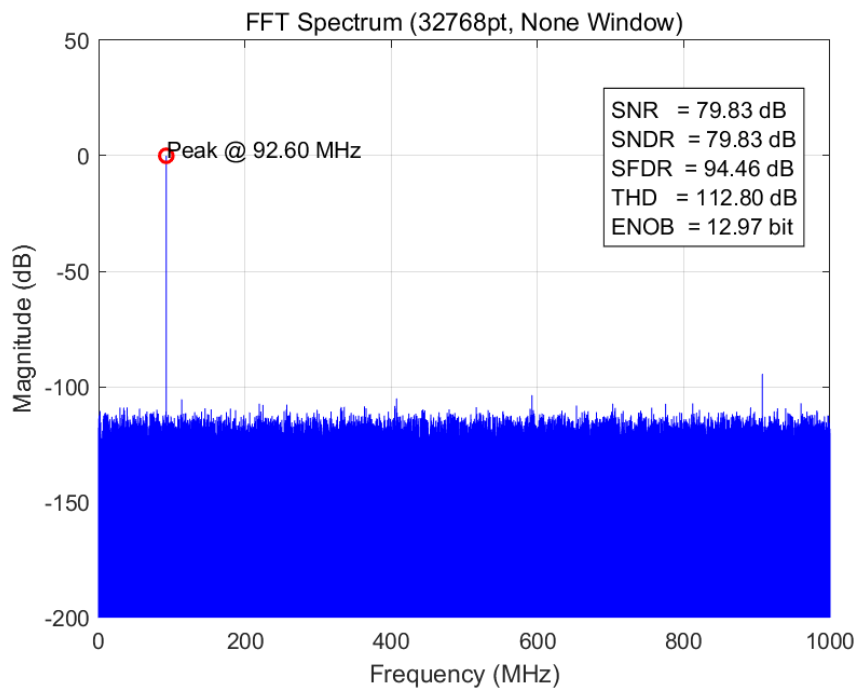


图 3.8: 通道内存在增益失配下的动态特性

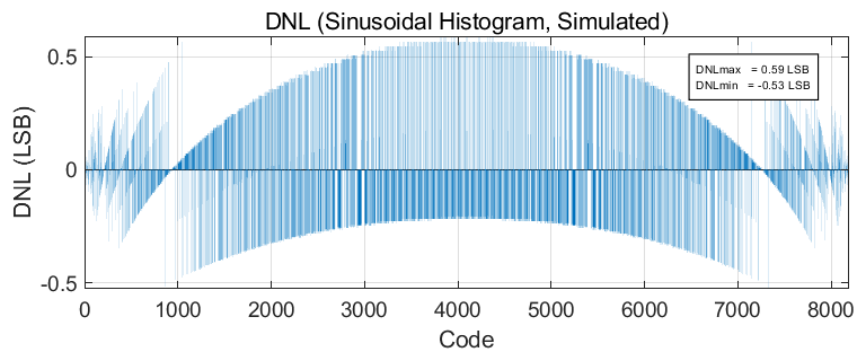


图 3.9: 通道内存在增益失配下的 DNL

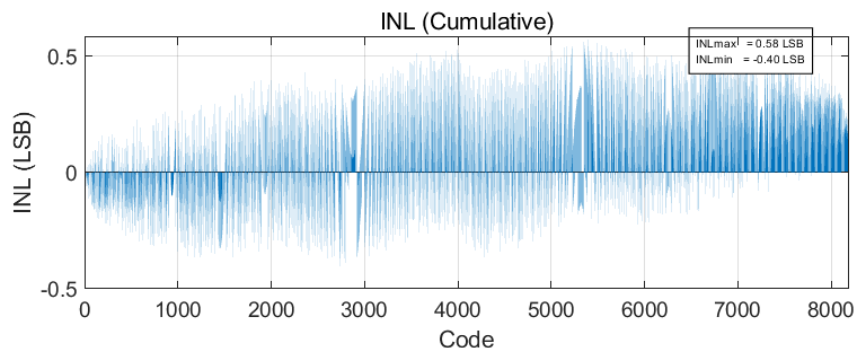


图 3.10: 通道内存在增益失配下的 INL

- 时钟偏差设置四个通道各自有 $Mis_{Clk} = 0.005 * 1/f_s * randn()$;

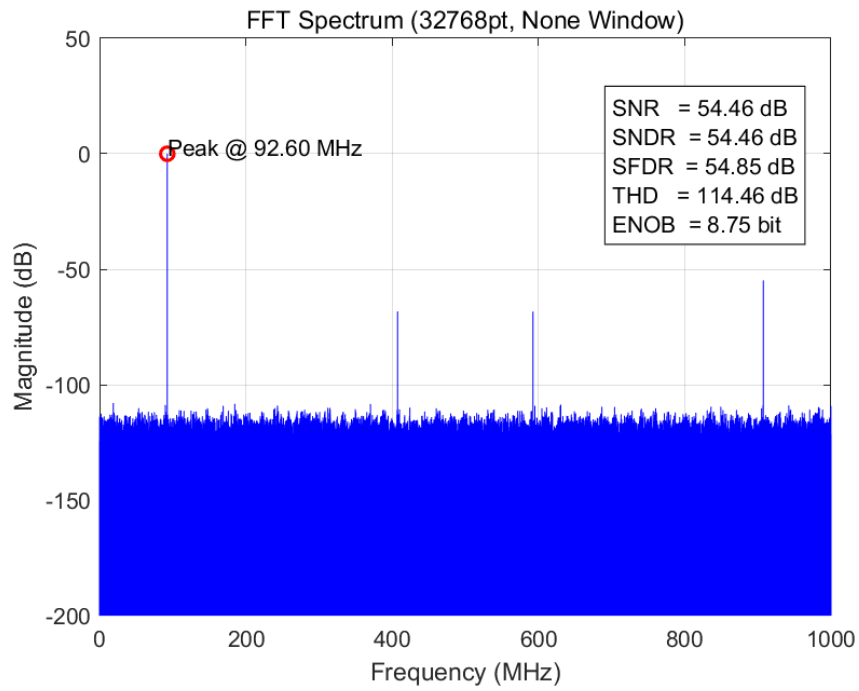


图 3.11: 通道间存在时钟偏差下的动态特性

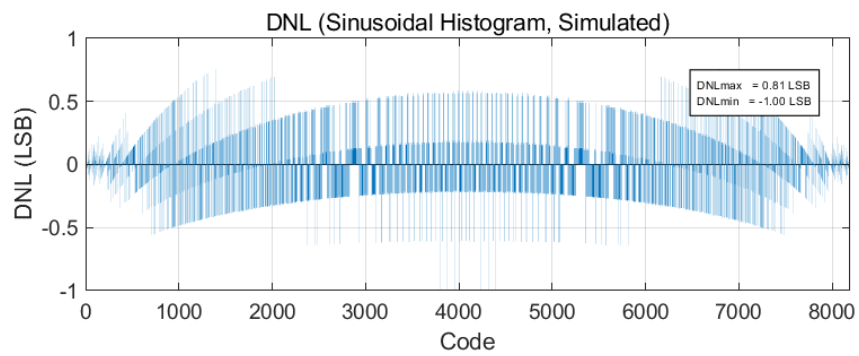


图 3.12: 通道间存在时钟偏差下的 DNL

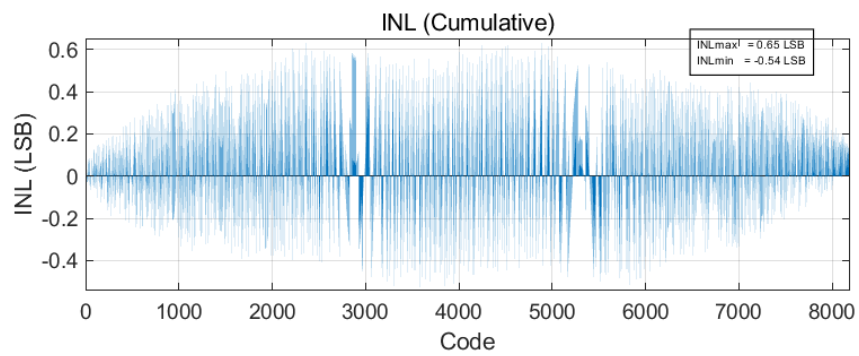


图 3.13: 通道间存在时钟偏差下的 INL

3.3.3 pipelined-SAR ADC 级间运放误差

- 有限增益误差（级间增益误差）级间增益误差可以通过改变级间增益放大器的开环增益来实现，当开环增益非正无穷时，级间增益为理想的 $2^6 = 64$ 。将开环增益改为 60dB，实际级间增益为 $\frac{1000}{1+1000*\frac{1}{2^6}} = 60.15$ 。

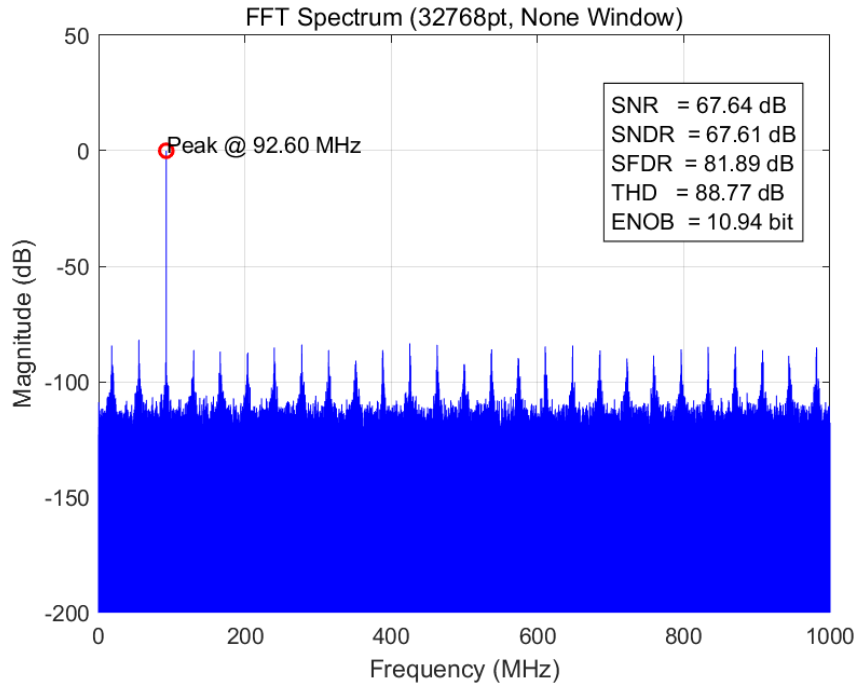


图 3.14: 有限增益误差下的动态特性

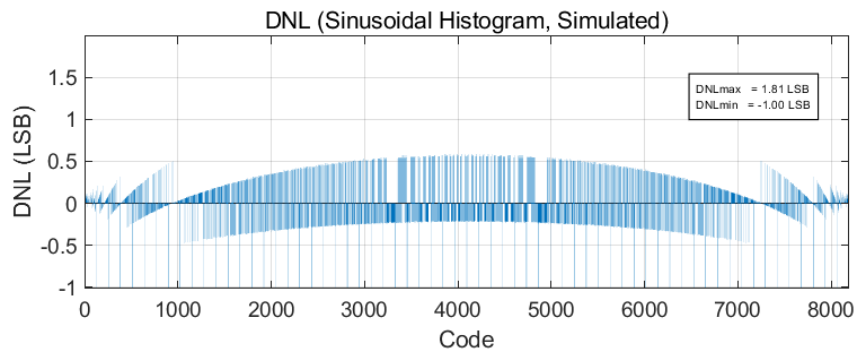


图 3.15: 有限增益误差下的 DNL

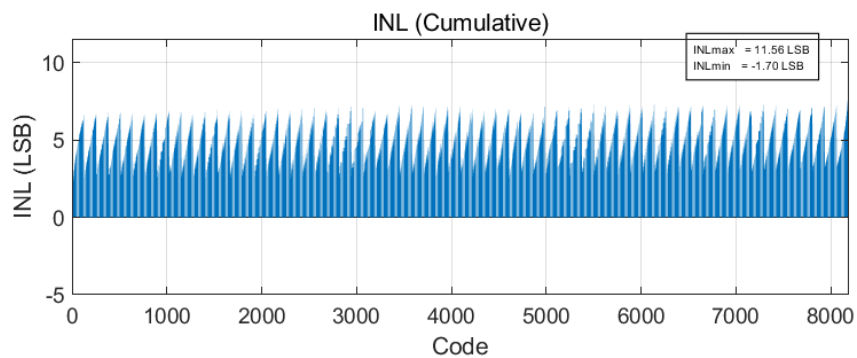


图 3.16: 有限增益误差下的 INL

- 有限带宽误差理想情况时级间增益放大器的带宽为 $10GHz$ ，现将带宽设置为为 $2GHz$ 。

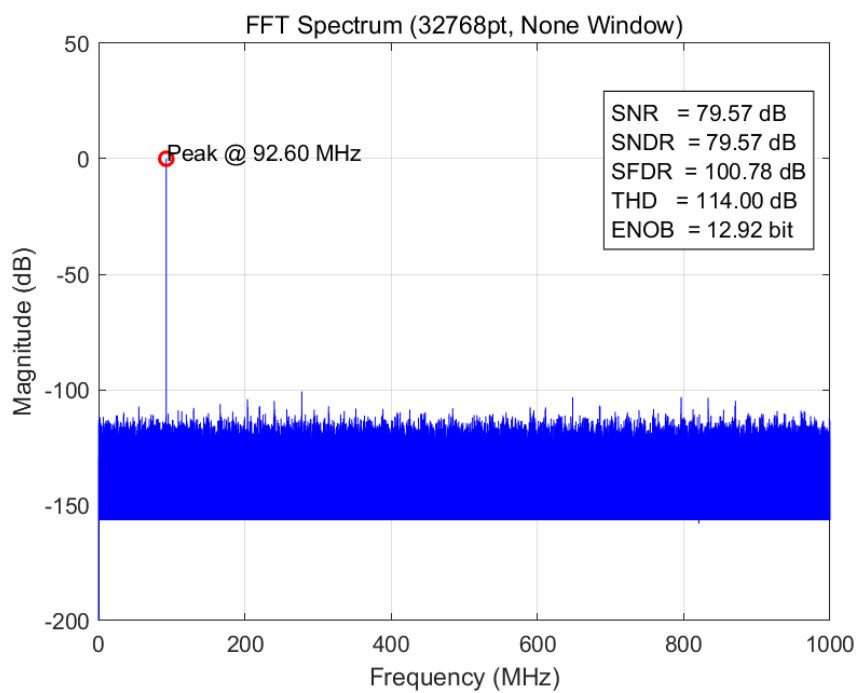


图 3.17: 有限带宽误差下的动态特性

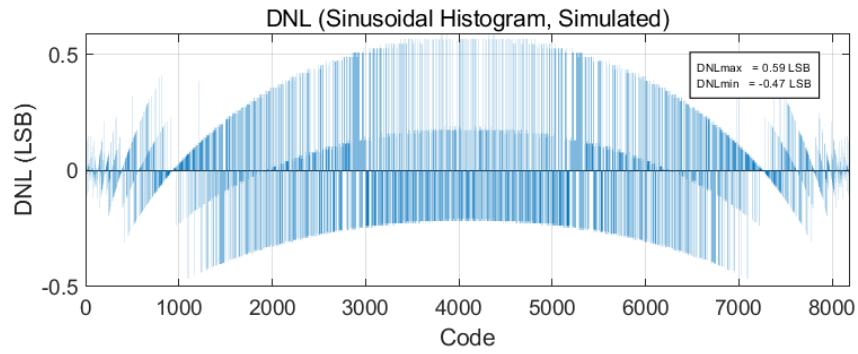


图 3.18: 有限带宽误差下的 DNL

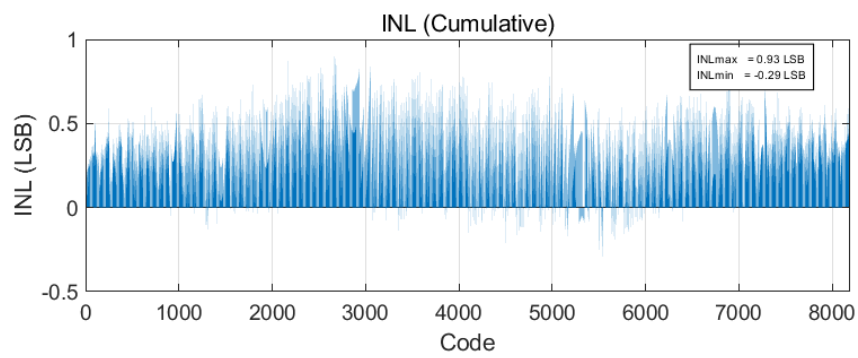


图 3.19: 有限带宽误差下的 INL

- 运放噪声与失调将失调调为 $0.001V$ ，噪声设置为 $0.001V * randn()$ 。??? 理论来说如此小的失调应该会被冗余遮盖

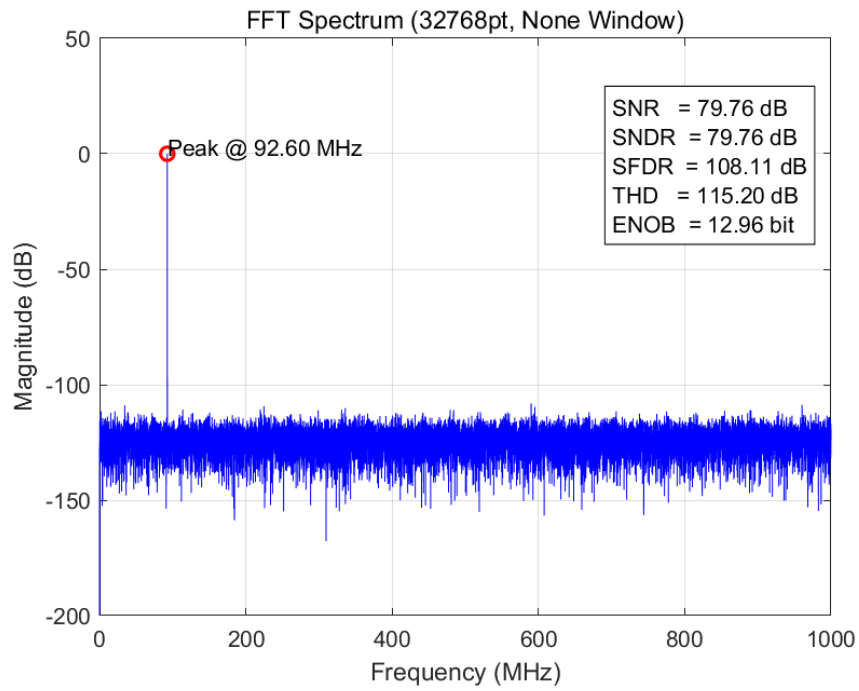


图 3.20: 存在运放噪声与失调时的动态特性

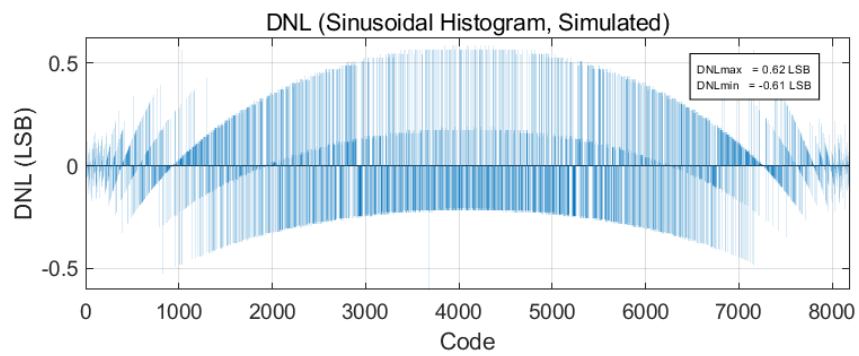


图 3.21: 存在运放噪声与失调时的 DNL

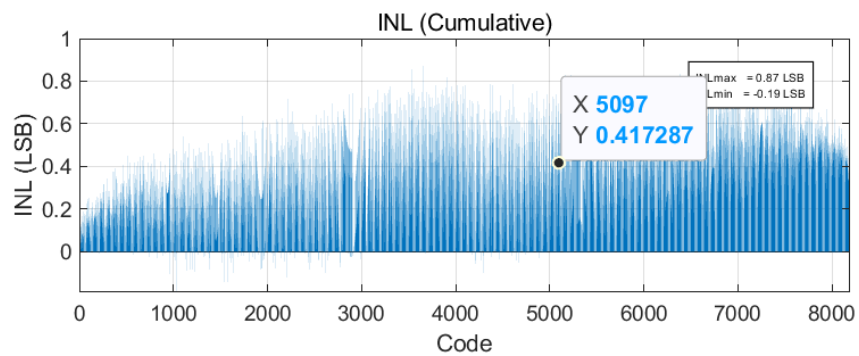


图 3.22: 存在运放噪声与失调时的 INL

3.3.4 SAR ADC 非理想

- 比较器失调与噪声将失调调为 $0.005V$ ，噪声设置为 $0.005V * randn()$ 。

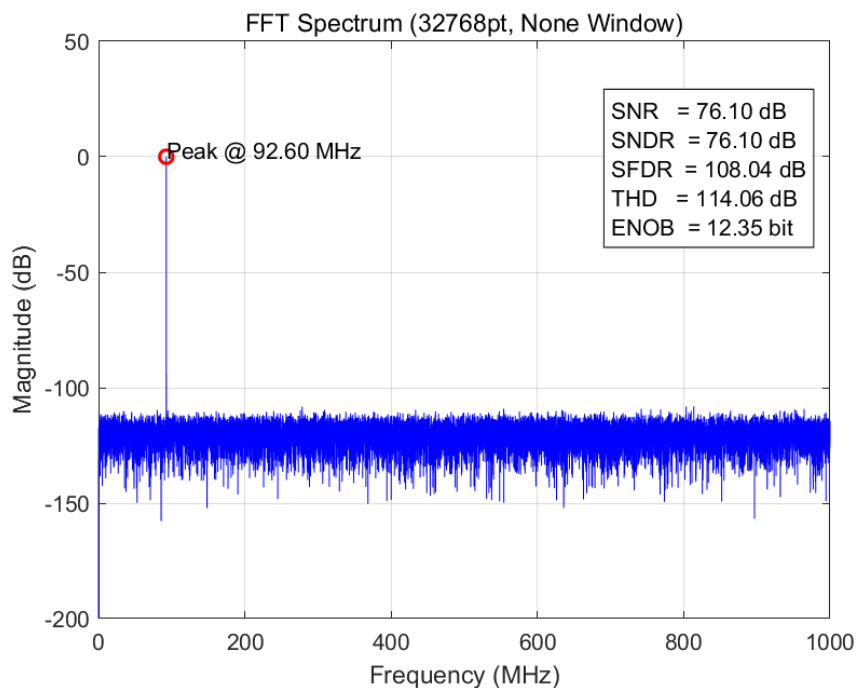


图 3.23: 存在比较器失调与噪声的动态特性

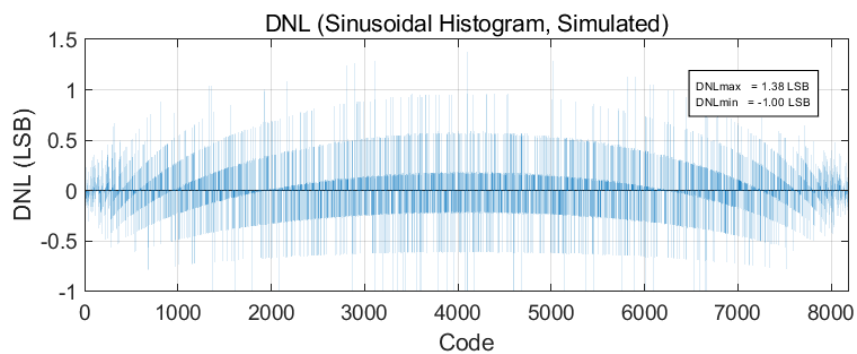


图 3.24: 存在比较器失调与噪声的 DNL

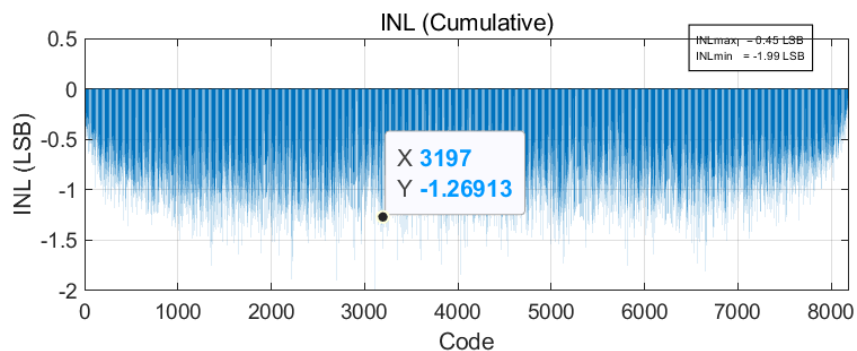


图 3.25: 存在比较器失调与噪声的 INL

- 寄生电容先将第一级的寄生电容调为 $C_{p_{p1}} = 5fF$ 、 $C_{p_{n1}} = 5fF$;

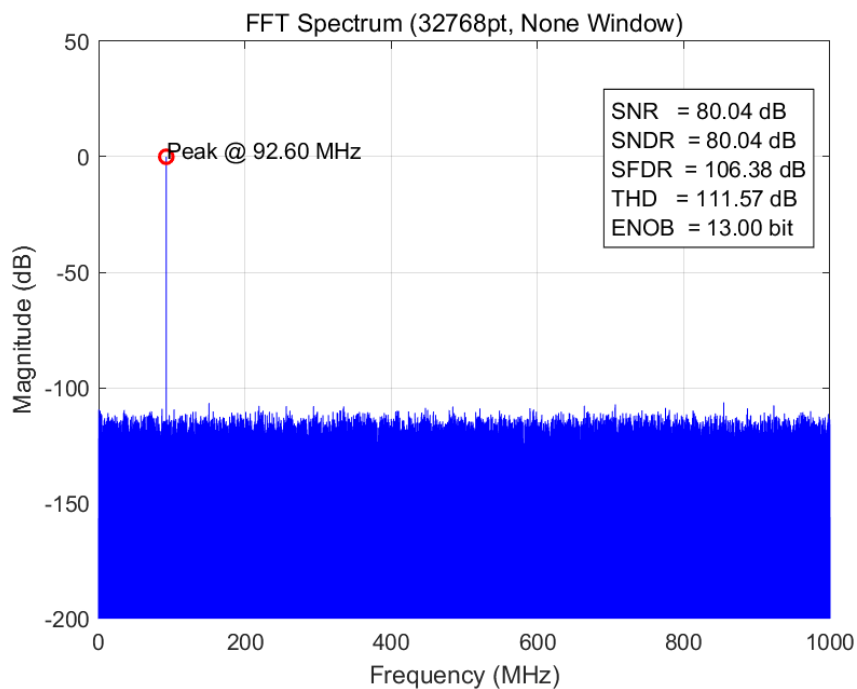


图 3.26: 第一级寄生电容的动态特性

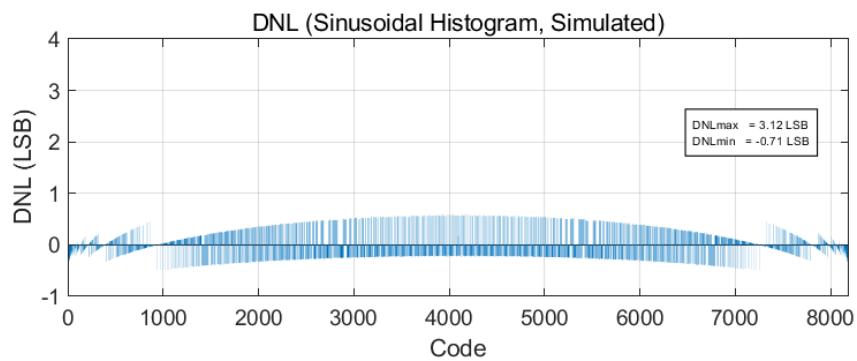


图 3.27: 第一级寄生电容的 DNL

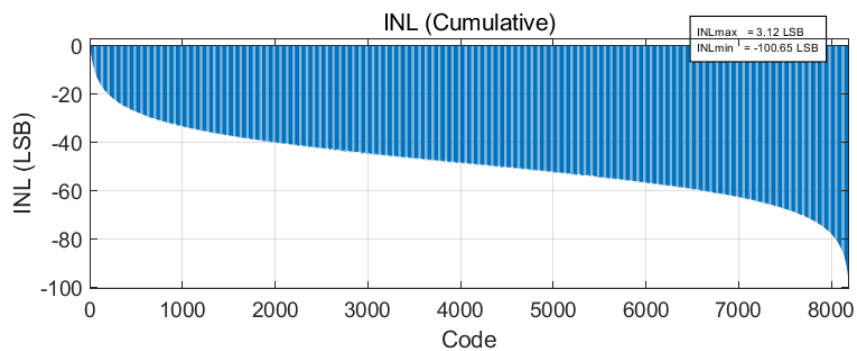


图 3.28: 第一级寄生电容的 INL

再将第二级的寄生电容调为 $C_{p_{p2}} = 5fF$ 、 $C_{p_{n2}} = 5fF$;

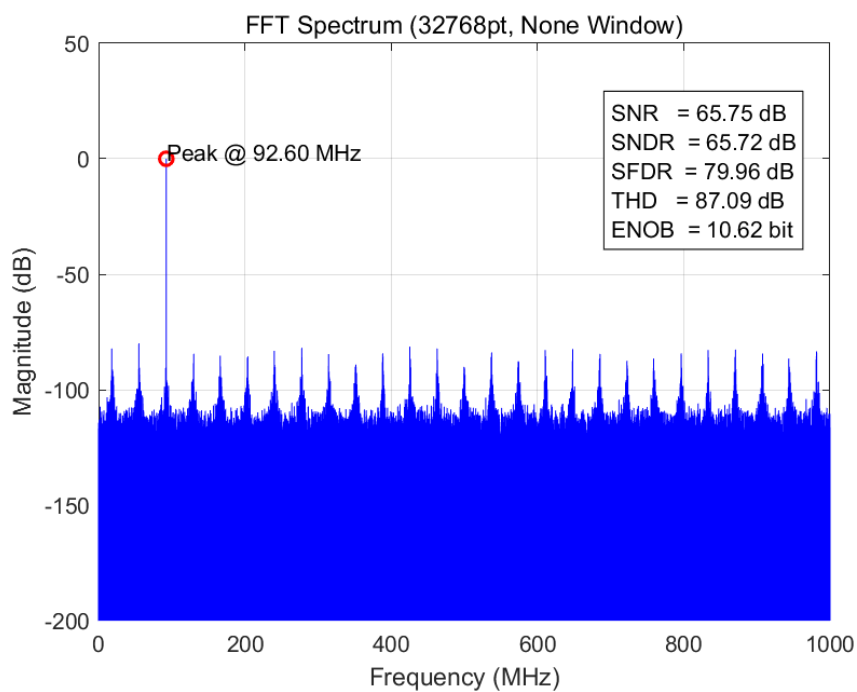


图 3.29: 第二级寄生电容的动态特性

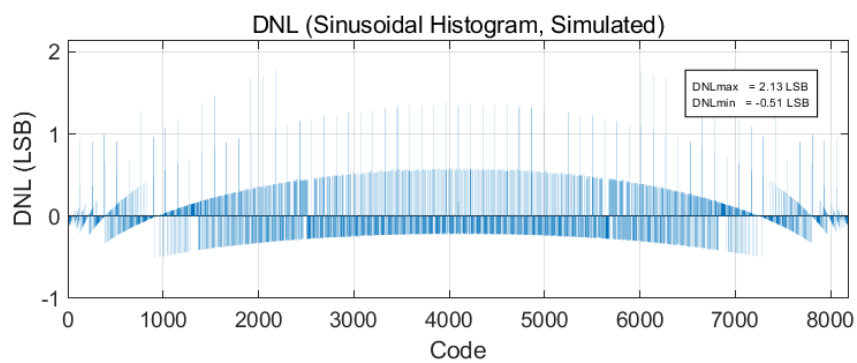


图 3.30: 第二级寄生电容的 DNL

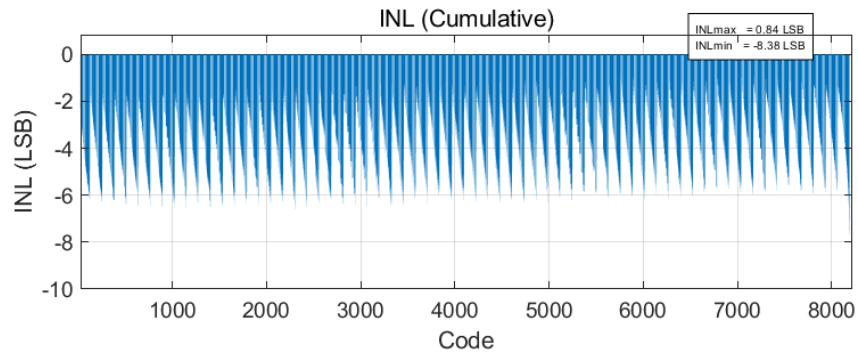


图 3.31: 第二级寄生电容的 INL

- 电阻热噪声测量 $T=300\text{k}$ 时的电阻热噪声

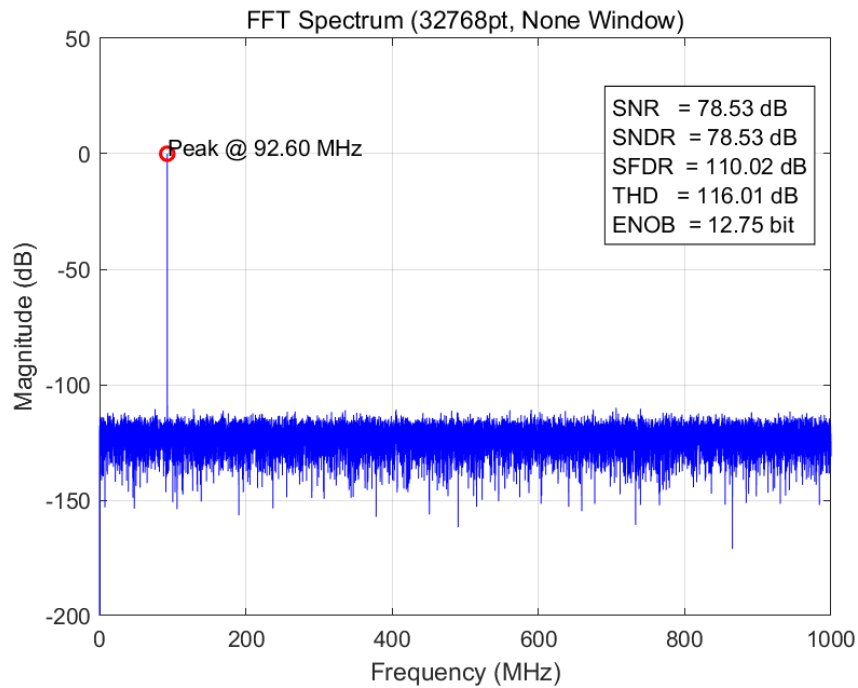


图 3.32: 电阻热噪声的动态特性

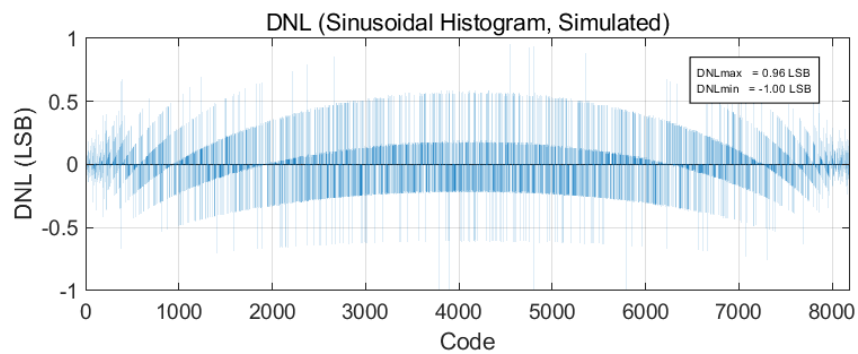


图 3.33: 电阻热噪声的 DNL

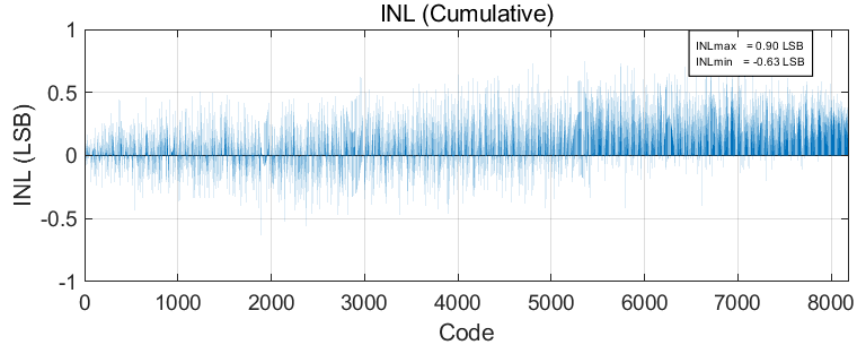


图 3.34: 电阻热噪声的 INL

3.3.5 所有非理想叠加

$$Mis_{OS} = 0.5 * LSB * randn();$$

$$Mis_{Gain} = 1 + 0.2 * randn();$$

$$Mis_{Clk} = 0.005 * 1/fs * randn();$$

实际级间增益为 60.15;

带宽设置为为 2GHz;

运放失调调为 0.001V, 噪声设置为 $0.001V * randn()$;

比较器失调调为 0.005V, 噪声设置为 $0.005V * randn()$;

第一级的寄生电容调为 $C_{p_{p1}} = 5fF$ 、 $C_{p_{n1}} = 5fF$;

第二级的寄生电容调为 $C_{p_{p2}} = 5fF$ 、 $C_{p_{n2}} = 5fF$;

T=300k 时的电阻热噪声。

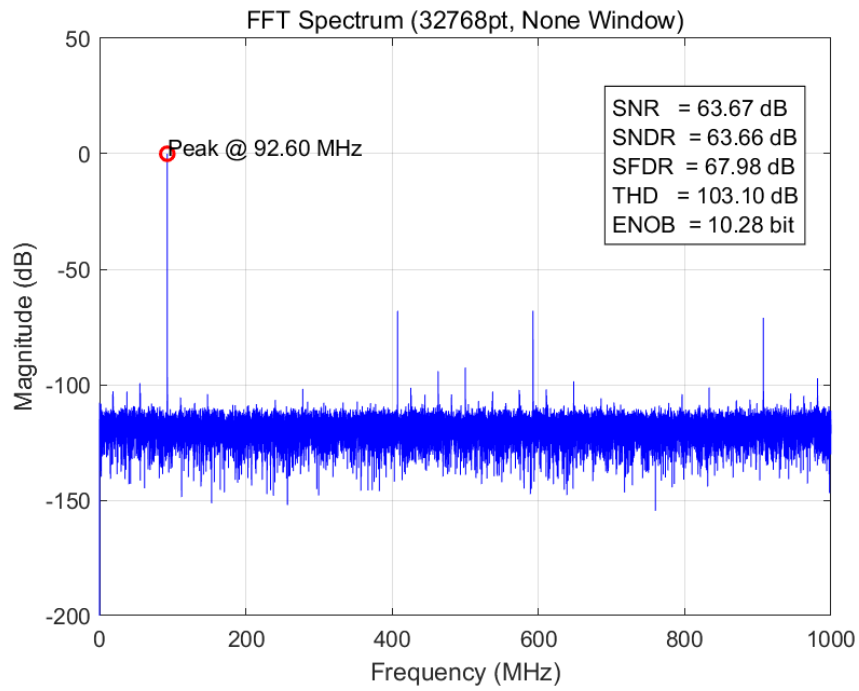


图 3.35: 全都非理想时的动态特性

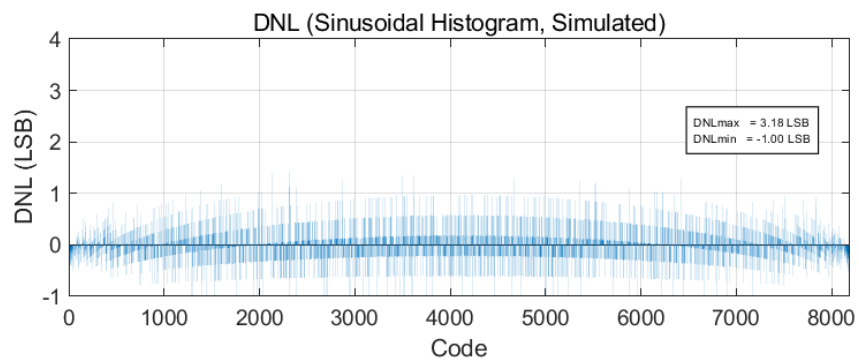


图 3.36: 全都非理想时的 DNL

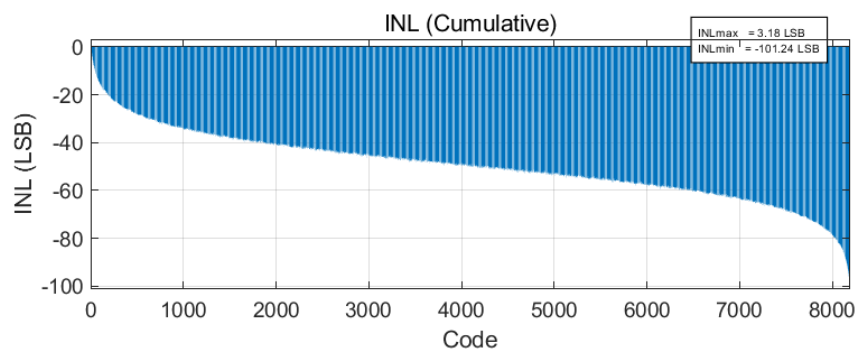


图 3.37: 全都非理想时的 INL