

叶晓艺 (YE, XIAOYI)

邮箱: yexiaoyi@stu.xjtu.edu.cn ◇ 主页: <https://bossye.github.io> ◇ 电话/微信: +86-19942868590

教育背景

- 西安交通大学 (清华大学联合培养)** 2023.9 - 至今
硕士研究生, 计算机科学与技术专业。导师: 清华大学交叉信息研究院姚期智教授、高鸣宇教授
获一等学业奖学金 (2024)
- 武汉理工大学** 2019.9 - 2023.6
工学学士, 计算机与人工智能学院。人工智能专业
排名: 6/69; 获国家励志奖学金, 校三好学生 (2019-2023), 优秀毕业生、优秀毕业论文 (2023)

研究兴趣

计算机体系结构: 零知识证明 (zkSTARK), 同态加密算法 (TFHE), 后量子密钥交换 (Kyber) 的算子优化及其 FPGA/ASIC 硬件加速

科研经历

[研究中] 一种更快、资源更少的 TFHE Programmable Bootstrapping 硬件架构

[审稿中] HyFI: A Bitwidth-Flexible Integer Multiplier Using Hybrid Decomposition

- 研究问题: 在多种密码学应用中, 如何用同一个硬件灵活支持不同位宽的乘法, 并保持较高的资源利用和计算吞吐?
- 权衡: 不同位宽不同分解算法的时延 vs 带来的资源开销
- 提出混合分解方案, 建立帕累托优化模型为不同位宽乘法选出最佳计算路径并设计对应的硬件单元和在线调度策略, 实现乘法器高效且可变吞吐

[专利] 基于 FPGA 的基因序列组装算法计算加速方法 2022

- 解决问题: CPU 上执行基因双序列比对 Smith-Waterman 算法难以快速处理大量基因数据。我们对 Smith-Waterman 算法进行改进, 降低数据间的依赖并设计其多级流水的 FPGA 加速器, 最终计算速度比 CPU 快 1000 倍
- 合作作者 (排名第四), 专利号: CN202011484784.1

项目经历

基于 FPGA 的零知识证明哈希算法加速 2023.1-2023.4

- 将 Poseidon 哈希算法部署至 U250 加速卡, 最终吞吐比 CPU 高 54 倍, 能耗比 GPU 节省 20 倍

华为鲲鹏 HMPP 加速库开发 2021.8-2021.9

- 使用 Arm-neon 移植和加速 ippi 库中的图像双线性插函数 (x86)

学科竞赛

- 第 15 届中国大学生计算机设计大赛国家级二等奖 (大数据赛道), 省级一等奖 (物联网赛道)
- 第十二、十三届中国大学生服务外包创新创业大赛中部赛区三等奖, 国家级三等奖
- 第六届全国大学生集成电路创新创业大赛华中赛区三等奖

实习经历

宁波中软卓越有限公司 2022.7-2022.8

人工智能算法设计与应用开发实习生

- 基于改进 UNet 的文本图像超分辨率方案