Meus Cursos (/index/index) Serviços Online ▼ (/notificacao/index)

Apoio ao Estudo ▼ Oportunidades ▼

des ▼ Ajuda ▼

Area do Usuário

Sair

Início (/) > Superior de Tecnologia em Análise e Desenv... > Arquitetura e Organização de Computadore... > Av2 - Arquitetura e Organização de Comput...

# Av2 - Arquitetura e Organização de Computadores

# Informações Adicionais

Período: 06/02/2023 00:00 à 13/03/2023 23:59

Situação: Confirmado Tentativas: 2 / 3 Pontuação: 2000 Protocolo: 833227774

A atividade está fora do período do cadastro

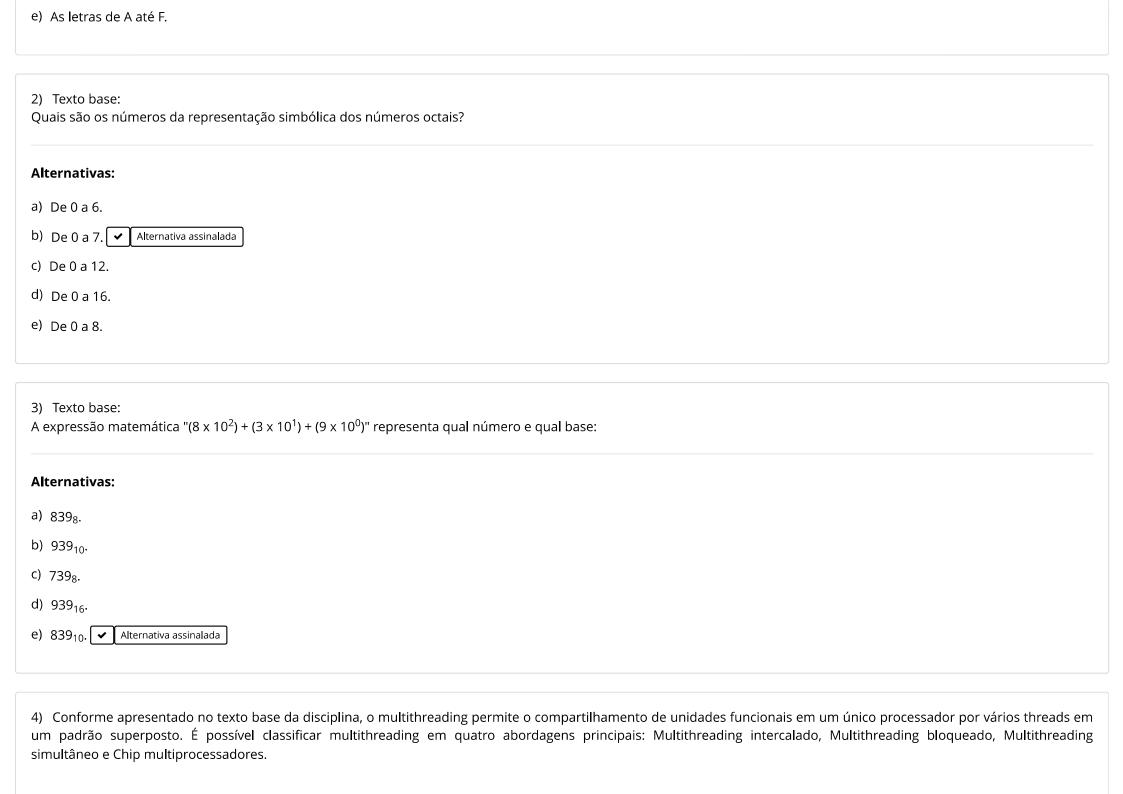
**Avaliar Material** 

1) Texto base:

Os resultados (ou restos) de uma conversão de decimal para binário sempre serão:

### **Alternativas:**

- a) De 0 a 15.
- b) De 0 a 9.
- c) 0 e 1. 🗸 Alternativa assinalada
- d) De 0 a 9 e as letras de A até F.



De acordo com as informações apresentadas na tabela a seguir, faça a associação dos feitos contidos na Coluna A com seus respectivos autores, apresentados na Coluna B.

#### **COLUNA A**

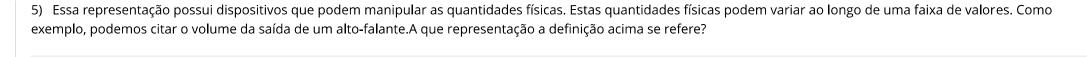
#### **COLUNA B**

- I. Multithreading intercalado
- 1. ou multithreading de granularidade grossa. As instruções de uma thread são executadas sucessivamente até a ocorrência de um evento que possa causar atraso, como uma falha de cache. Este evento induz uma troca para outra thread.
- II. Multithreading bloqueado par blo
- 2. ou multithreading de granularidade fina. O processador trabalha com dois ou mais contextos de thread ao mesmo tempo, realizando a troca de uma thread para outra a cada ciclo de clock. Se uma thread é bloqueada por causa das dependências de dados ou latências de memória, uma thread no estado pronta para execução é executada.
- III. Multithreading simultâneo
- 3. todo o processador é replicado em um único chip e cada processador lida com threads separadas.
- IV. Chip multiprocessadores
- 4. ou *Simultaneous Multithreading* (SMT). As instruções são enviadas simultaneamente a partir de múltiplas threads para unidades de execução de um processador superescalar. Isto combina a capacidade de envio de instruções superescalares com o uso de múltiplos contextos de threads.

Assinale a alternativa que apresenta a associação CORRETA entre as colunas.

#### **Alternativas:**

- a) I 4; II 3; III 2; IV 1.
- c) I 4; II 1; III 2; IV 3.
- d) | 3; || 4; ||| 1; |V 2.
- e) I 1; II 3; III 2; IV 4.



## **Al**ternativas:

- a) Representação Binária.
- b) Representação Digital.
- c) Representação Decimal.
- d) Representação Analógica. 🗸 Alternativa assinalada
- e) Representação Hexadecimal.