

简单组合逻辑电路的设计·预习报告

计01 容逸朗 2020010869

1 实验内容

1. **基本要求：**实现两位全加运算
2. **提高要求一：**实现两位减法运算
 - (a) 当 $A \geq B$ 时，数码管显示出相减的差值；
 - (b) 当 $A < B$ 时，数码管显示出用补码表示的差值，借位信息用发光二极管指示
3. **提高要求二：**改进的两位减法运算
 - (a) 当 $A \geq B$ 时显示所得的差；
 - (b) 当 $A < B$ 时显示出负号及用原码表示的差值

2 实验电路图

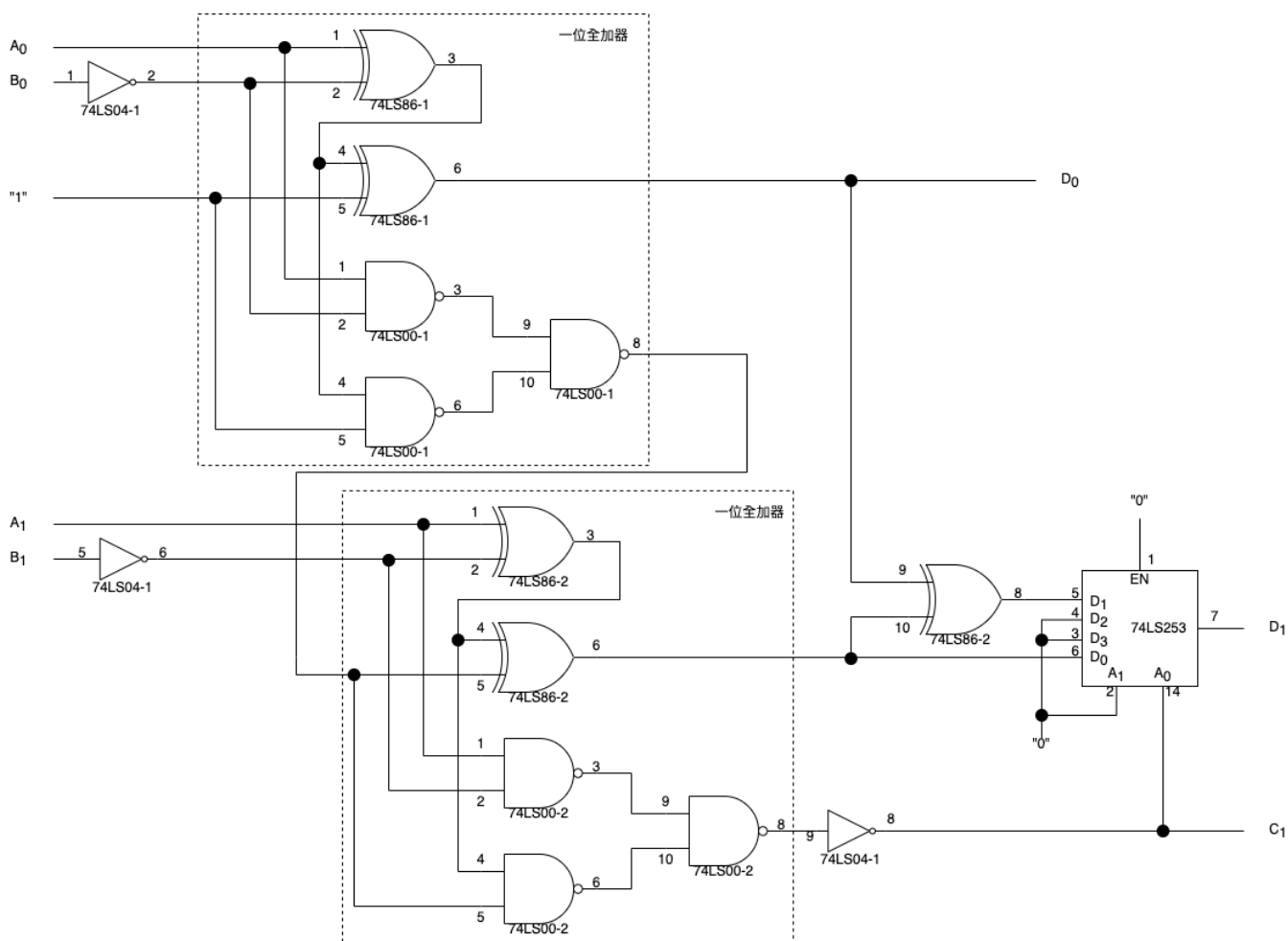


图1 2位全减器 (原码显示)

1. 若为补码全减器, 则去掉右侧的 74LS86 和 74LS253。
2. 若为全加器, 则在 1 的基础上, 将初始进位置为 1, 并且去掉所有的非门。