







Jan Genoe jan.genoe@kuleuven.be

## **IEDM 2023 Hoogtepunten**

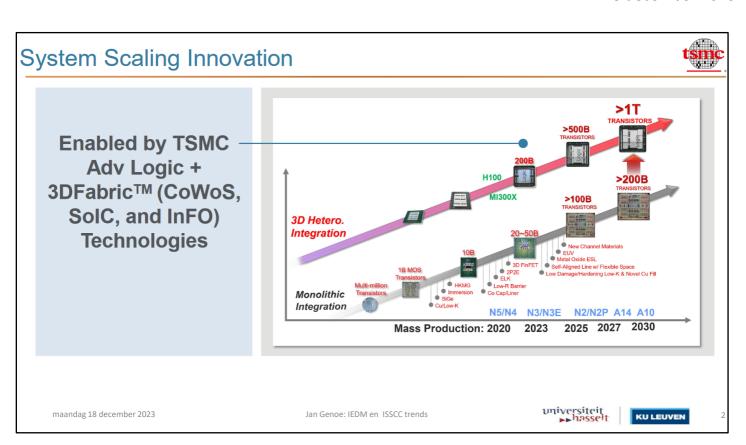
Jaarlijkse momentopname van de technologische evolutie

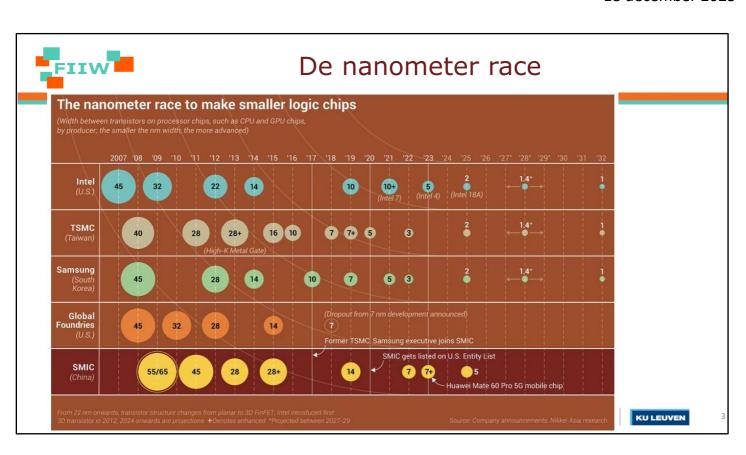
maandag 18 december 2023

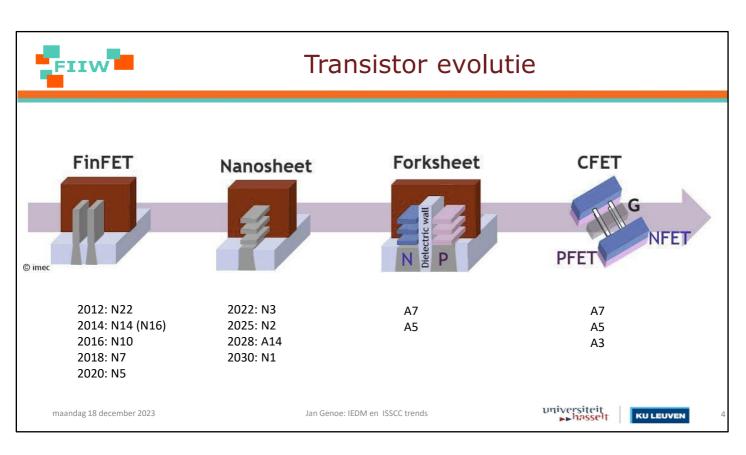
Jan Genoe: IEDM en ISSCC trends

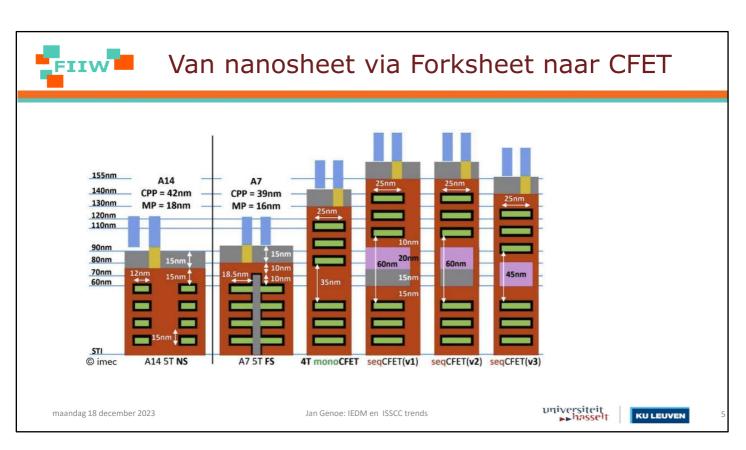
Elk jaar opnieuw is de IEDM conferentie een goed moment om de trends in de microelektronica technologie waar te nemen.

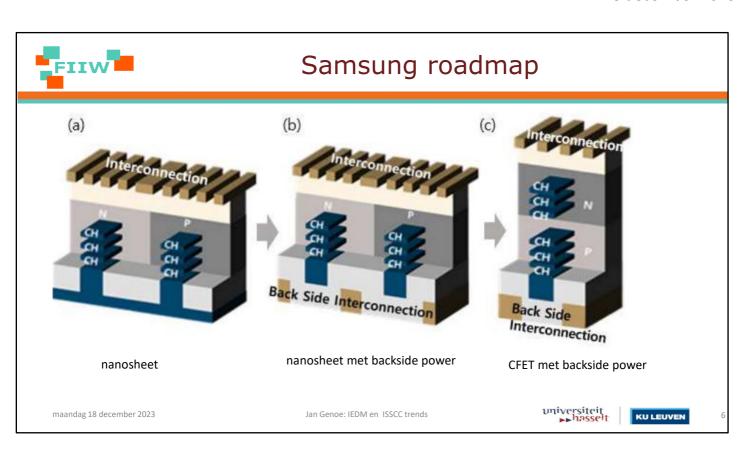
Jan Genoe: ISSCC hoogtepunten



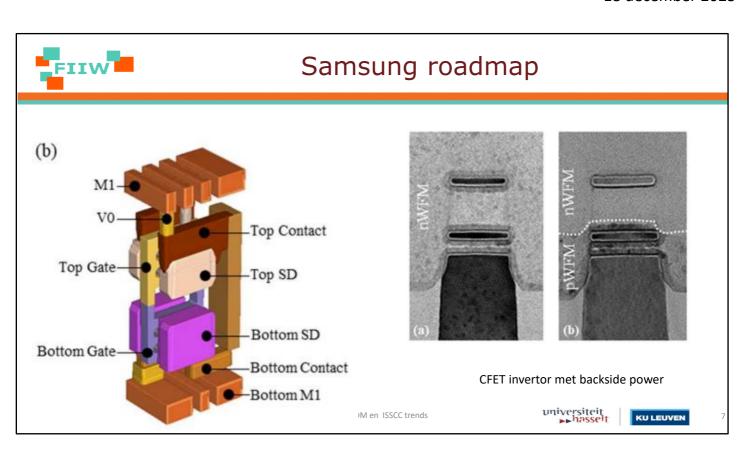




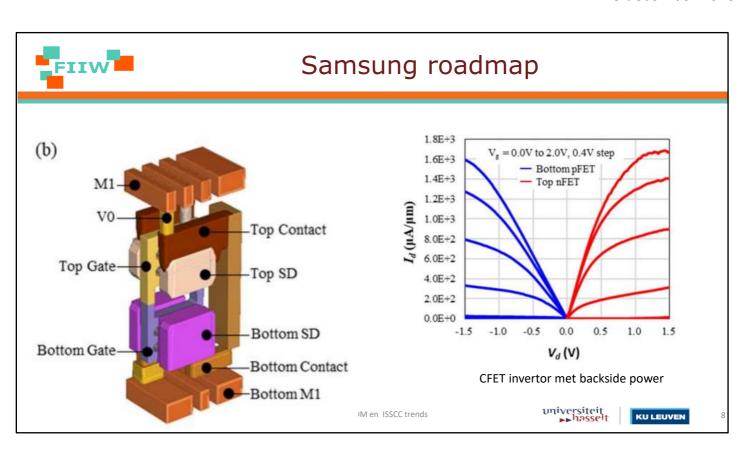




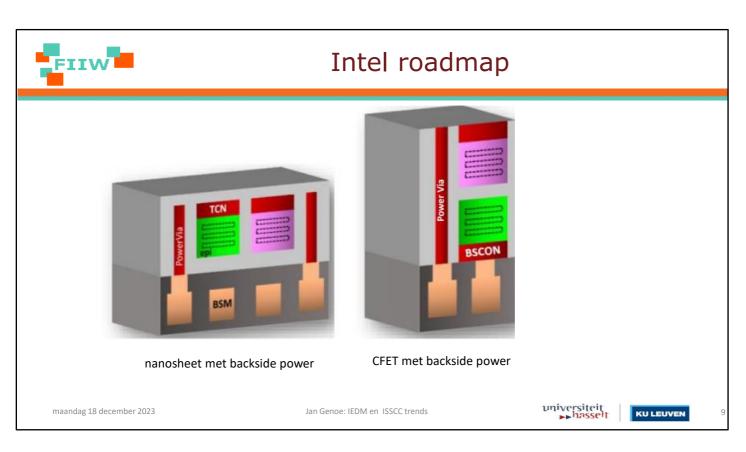
[1] IEDM 2023, talk 1.1



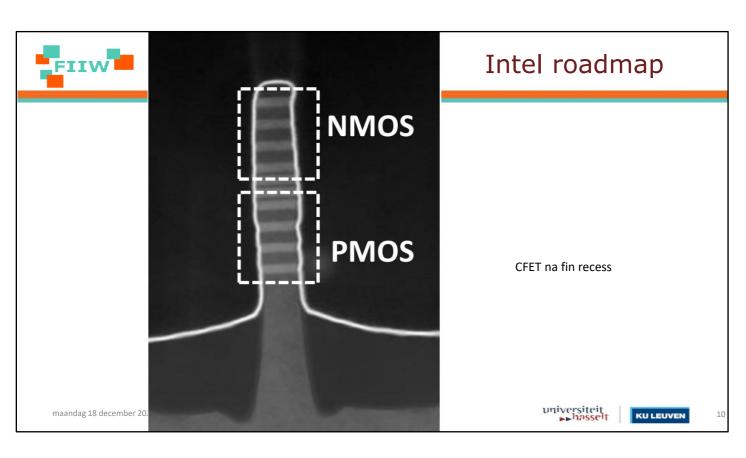
[1] IEDM 2023, talk 1.1 + talk 29.4



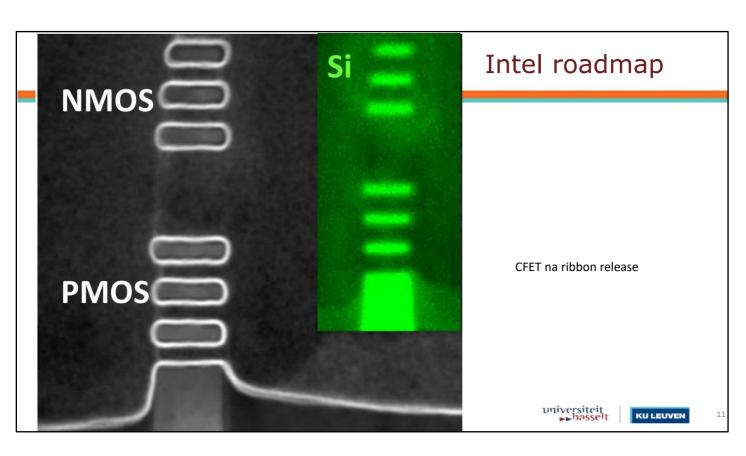
[1] IEDM 2023, talk 1.1 + talk 29.4



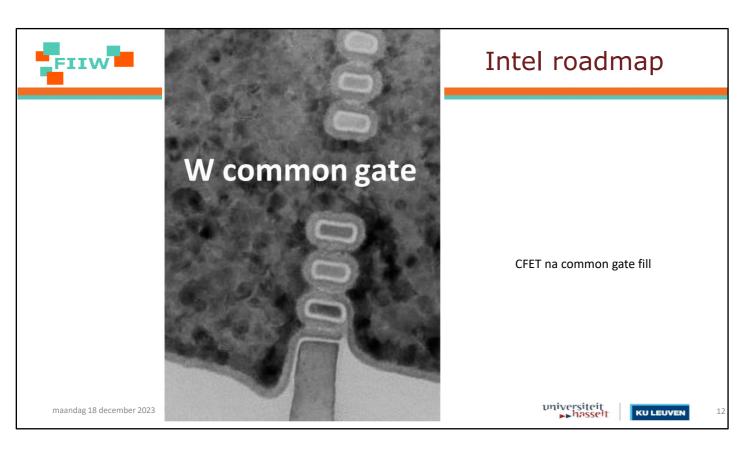
[1] IEDM 2023, talk 29.2



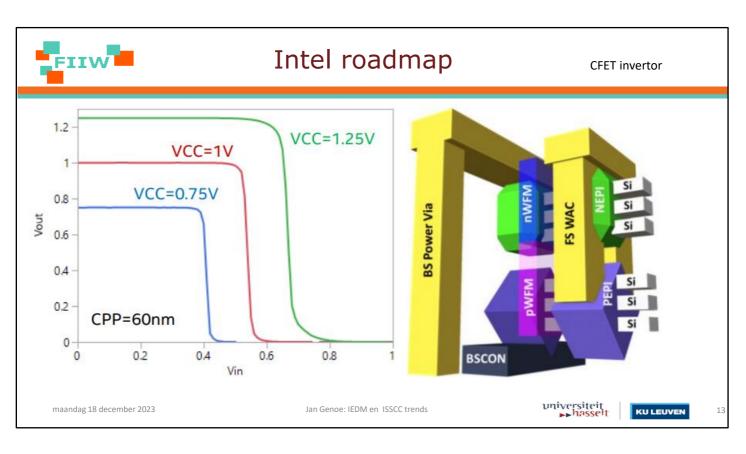
[1] IEDM 2023, talk 29.2



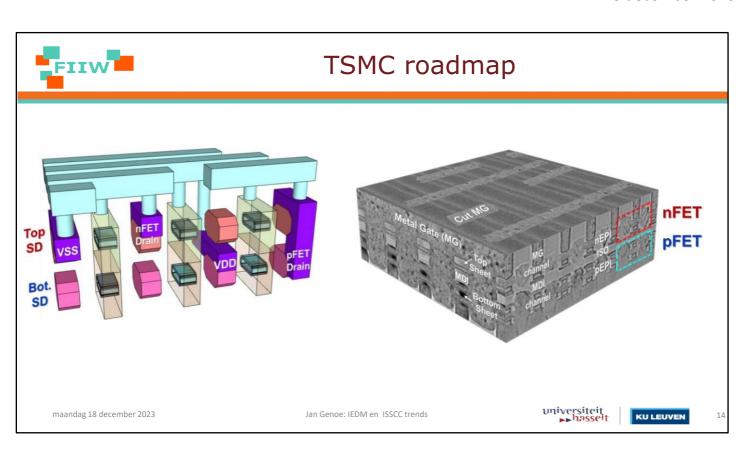
[1] IEDM 2023, talk 29.2



[1] IEDM 2023, talk 29.2



[1] IEDM 2023, talk 29.2



[1] IEDM 2023, talk 29.6









Jan Genoe jan.genoe@kuleuven.be

## **ISSCC 2020 Hoogtepunten**

Jaarlijkse momentopname van de technologische evolutie

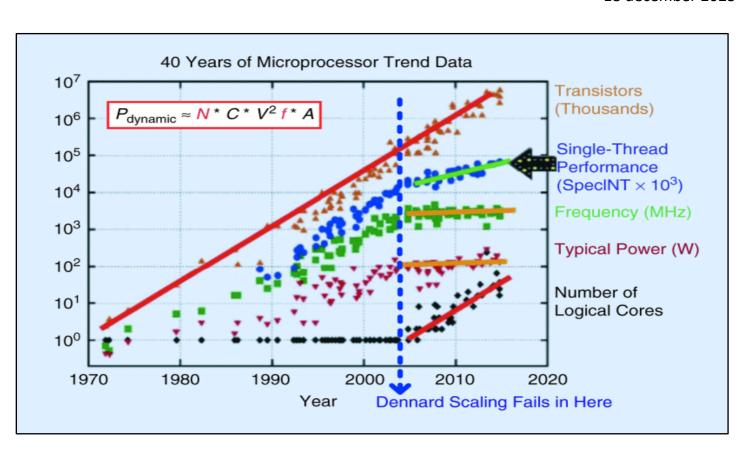
maandag 18 december 2023

Jan Genoe: IEDIVI en ISSCC trends

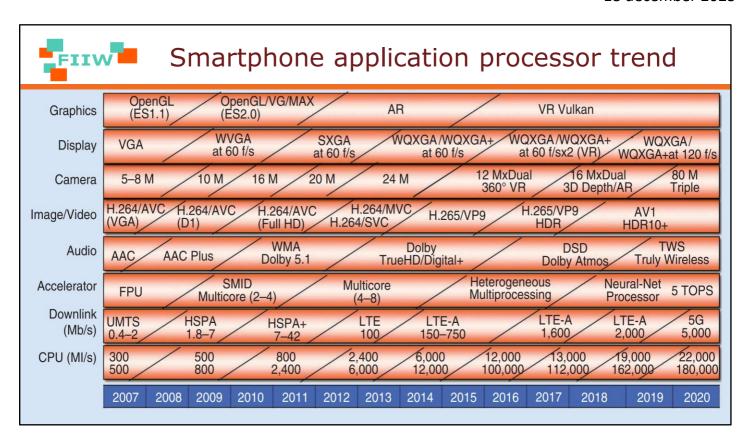
Elk jaar opnieuw is de ISSCC conferentie een goed moment om de trends in de microelektronica waar te nemen. Alle figuren in dit overzicht komen dan ook uit de onderstaande documenten. Hierin kan je dan ook alle verdere details terugvinden.

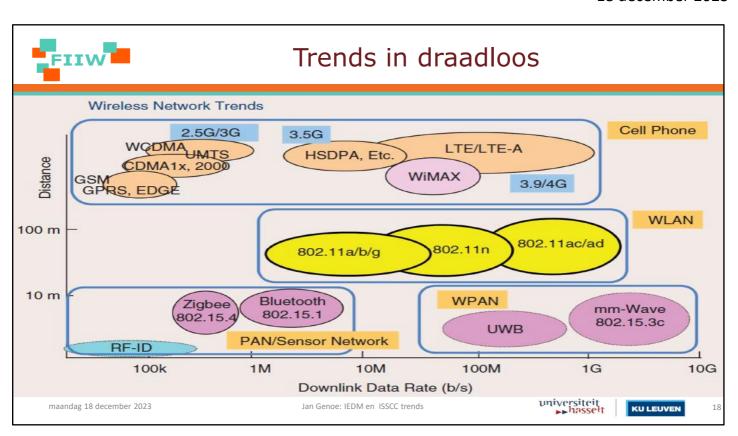
- [1] K. C. Smith, A. Wang, and L. C. Fujino, "Through the Looking Glass: Trend Tracking for ISSCC 2012," IEEE Solid-State Circuits Mag. 4, pp. 4–20, Mar. 2012.
- [2] S. Narenda, L. Fujino, and K. Smith, "Through the Looking Glass Continued (III): Update to Trends in Solid-State Circuits and Systems from ISSCC 2014 [ISSCC Trends]," IEEE Solid-State Circuits Mag., pp. 49–53, Mar. 2014.
- [3] S. Narendra, L. Fujino, and K. Smith, "Through the Looking Glass? The 2015 Edition: Trends in Solid-State Circuits from ISSCC," IEEE Solid-State Circuits Magazine, vol. 7, no. 1, pp. 14–24, winter 2015.
- [4] http://isscc.org/doc/2016/ISSCC2016\_TechTrends.pdf
- [5] http://isscc.org/wp-content/uploads/2018/06/2018\_Looking\_Glass.pdf
- [6] D. C. Daly, L. C. Fujino, and K. C. Smith, "Through the Looking Glass-2020 Edition: Trends in Solid-State Circuits From ISSCC," *IEEE Solid-State Circuits Magazine*, vol. 12, no. 1, pp. 8–24, winter 2020, doi: 10.1109/MSSC.2019.2952282.

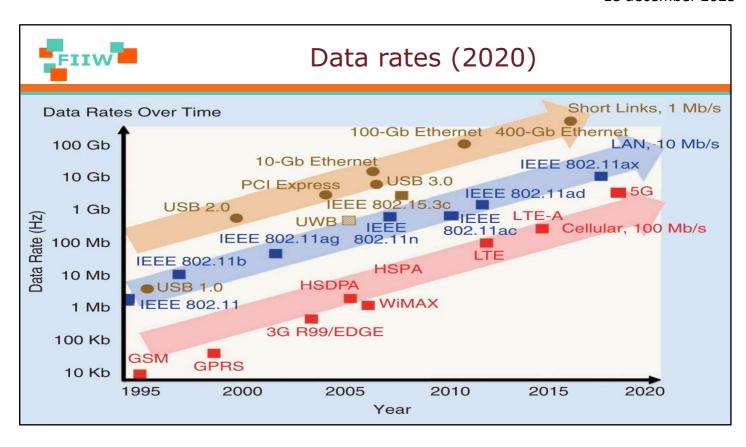
Jan Genoe: ISSCC hoogtepunten



1. Xiu, L. Time Moore: Exploiting Moore's Law From The Perspective of Time. *IEEE Solid-State Circuits Magazine* **11**, 39–55 (2019).



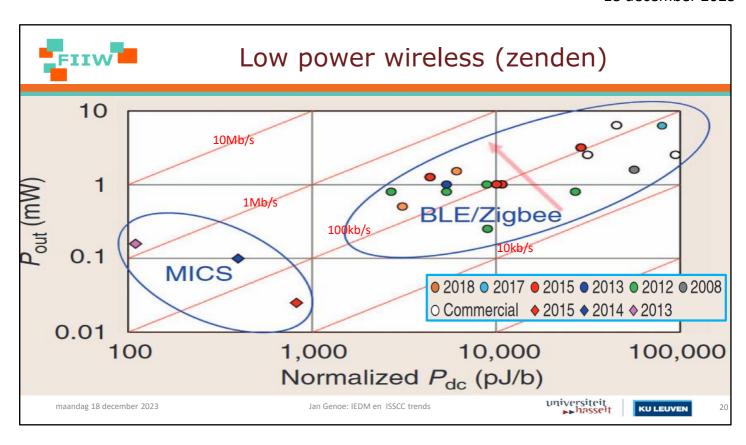




Op deze grafiek vinden we dezelfde draadloze protocols terug (vierkantjes) als functie van de datum van introductie.

De bedraade protocollen zijn ook weergegeven als bolletjes.

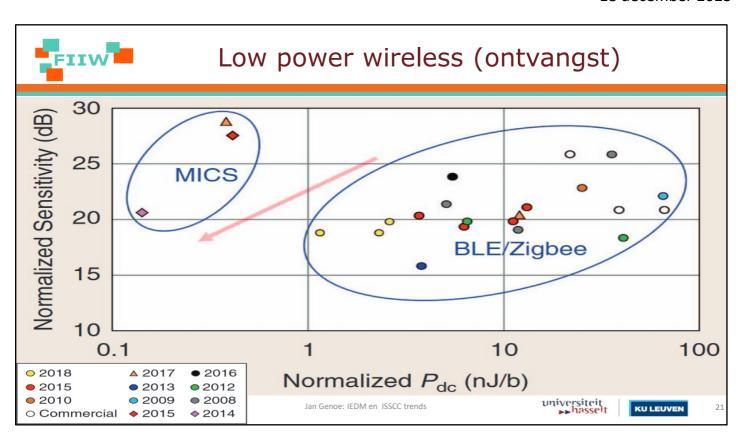
Bluetooth en Zigbee komen hier niet in voor, omdat hier niet de maximale data rate belangrijk is, maar wel de lage energie (zie volgende slides).

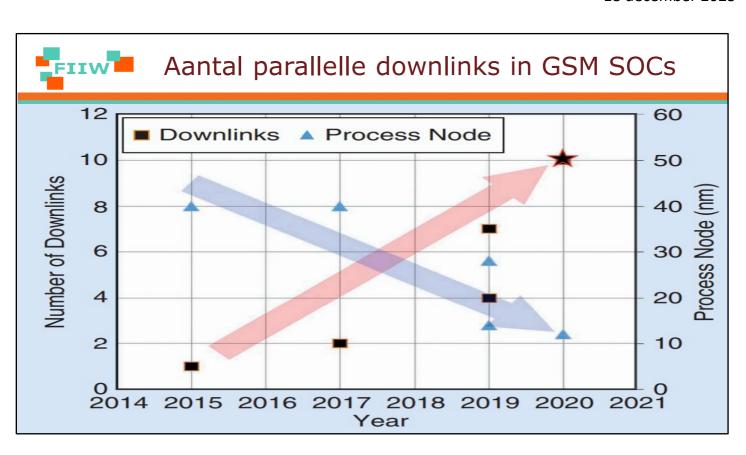


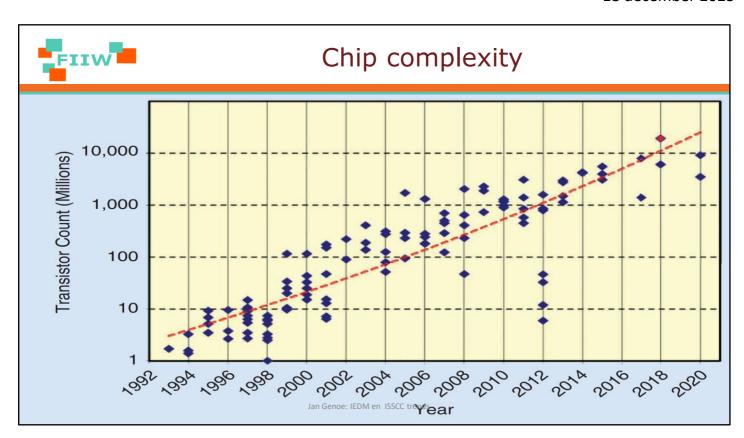
Er zijn heel wat technologieën in de ontwikkeling om draadloos met zo weinig mogelijk energie per bit te communiceren.

- Bluetooth Low energy (BLE) op 2.4 GHz
- · Zigbee op 2.4 GHz
- · Medical Ics in de ISM band

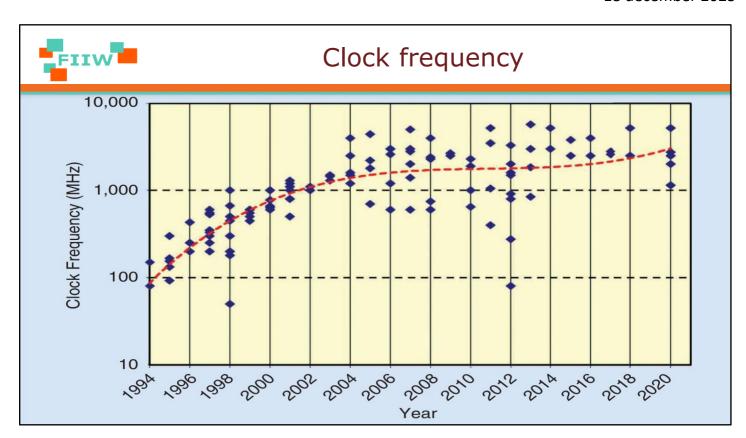
De diagonale lijnen geven de data rate aan. Volgens de pijl is de data rate telkens een factor 10 hoger.



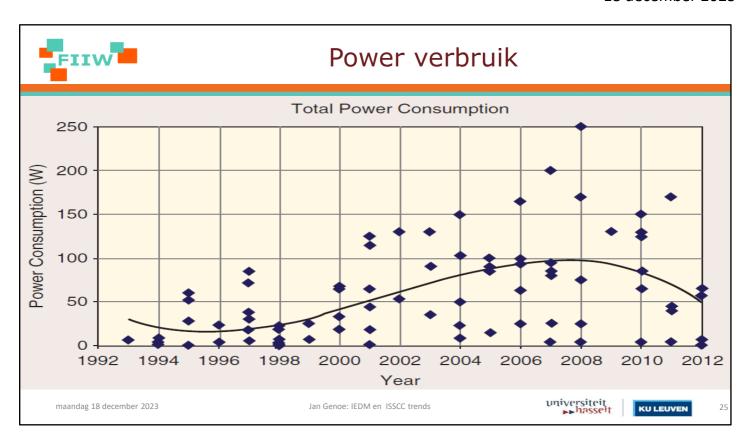




Deze grafiek toont het aantal transistors per chip. De rode ruit geeft een multi-chip module aan.

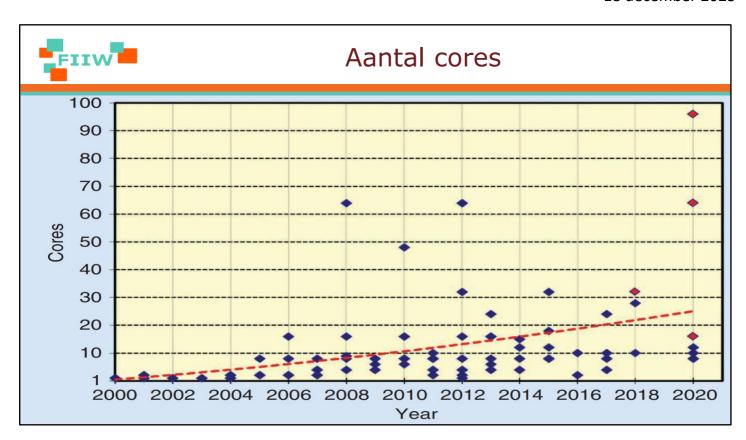


We merken dat vanaf 2002 de klokfrequentie niet meer zo sterk stijgt. De reden hiervoor is dat het vermogen verbruik bij steeds hogere kloksnelheid veel te hoog zou worden. Vanaf 2015 zien we terug een mogelijke stijging. De vraag is of de trend aanhoudt.

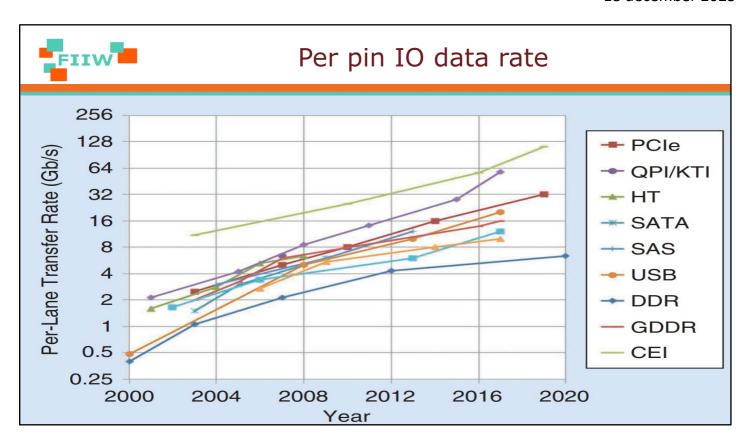


In deze grafiek zien we het vermogen verbruik als een functie van de tijd. De stijging is problematisch omwille van de problemen en de kost de chips gekoeld te krijgen. Dit is de reden waarom men vanaf 2002 de klokfrequentie niet meer laat stijgen. Vanaf 2010 is er echt aandacht voor andere technieken om het vermogen verbruik van de chips te reduceren.

Wanneer dat goed is doorgevoerd, kan er misschien lokaal we aan hogere kloksnelheden gewerkt worden.



De prestaties van de systemen blijven echter nog wel stijgen. Dit gebeurt onder andere door een toenemend aantal cores op de Silicon die.



Als we bedraade verbindingen bekijken, is de data rate natuurlijk afhankelijk vaan het aantal draden en dus ook van het aantal IO pinnen. Het is het meest logisch van te kijken naar de datarate/ het aantal IO pinnen.

PCIe: peripheral component interconnect express;

QPI/KTI: QuickPath Interconnect/Keizer Technology Interconnect;

[https://en.wikipedia.org/wiki/Intel QuickPath Interconnect]

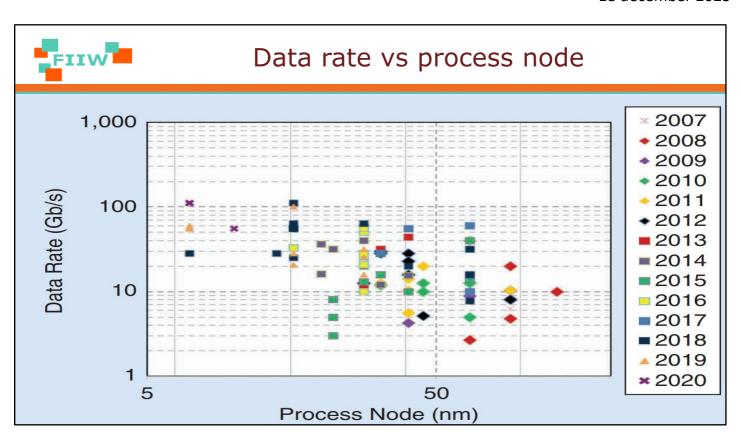
HT: HyperTransport; [https://en.wikipedia.org/wiki/HyperTransport]

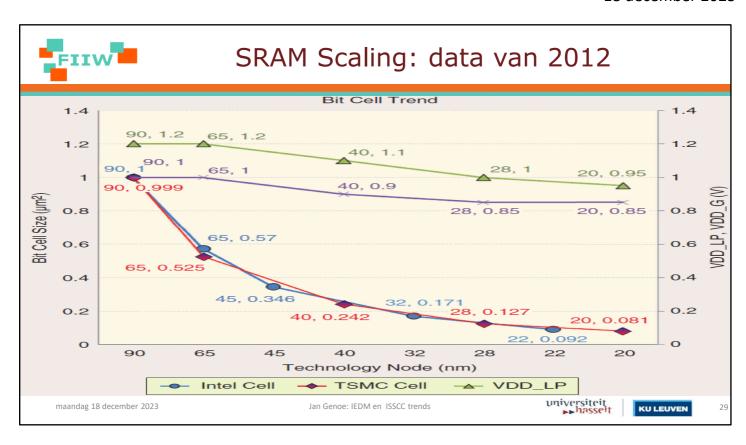
SATA: serial advanced technology attachment;

SAS: serial attached small computer system interface;

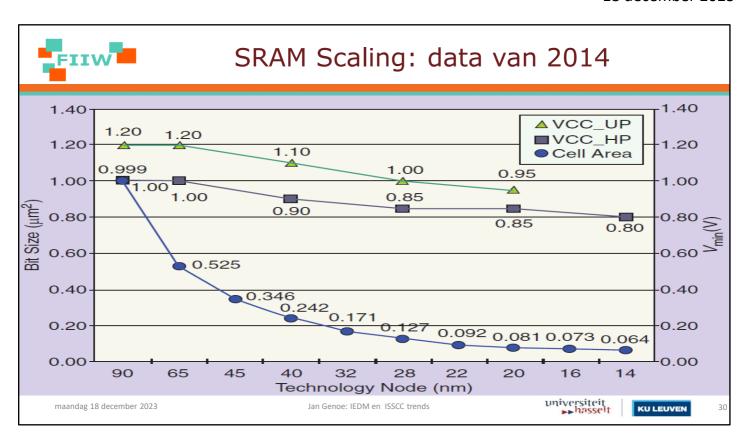
GDDR: graphics DDR;

CEI: comparably efficient interconnection.

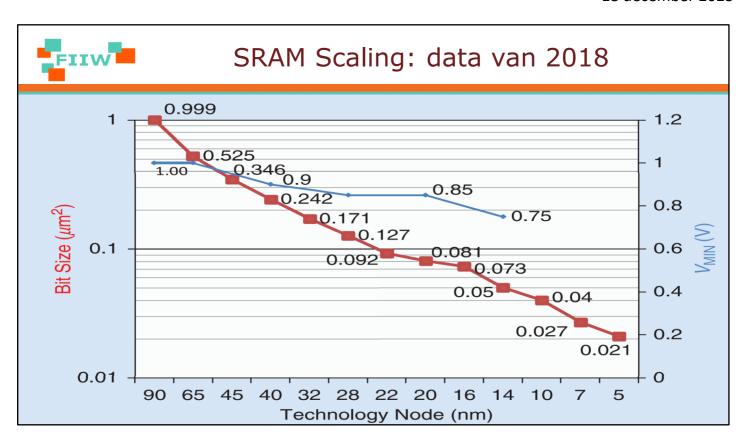




De data van 2012 laat heel duidelijk zien hoe Intel en TSMC elk jaar weer opnieuw haasje over doen in het streven naar de kleinste SRAM Cell.

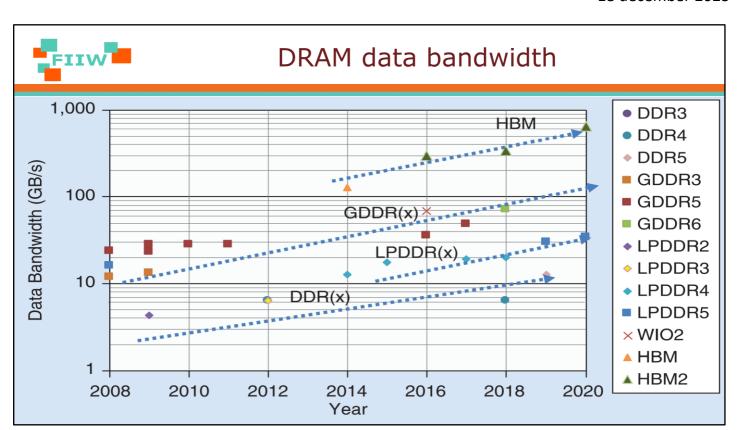


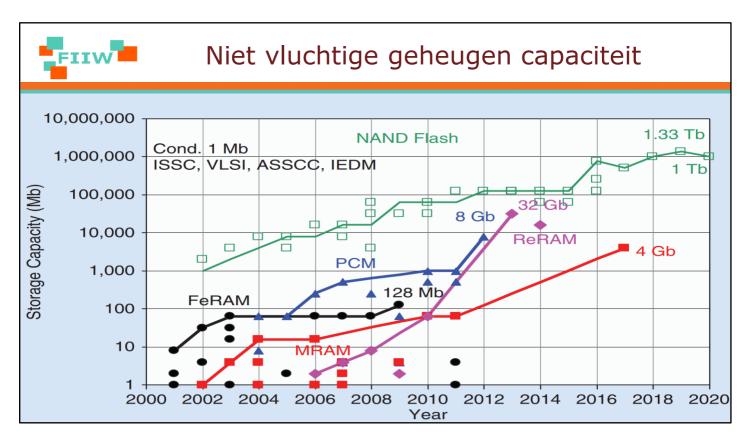
Dezelfde data maar weer 2 jaar verder. We zien dat de geheugencellen weer kleiner geworden zijn en dat de voedingspanning nog verder gezakt is.



Omdat in de grafiek van 2014 de verdere evolutie lijkt stil te vallen wanneer de bit size te dicht bij nul komt, staat de 2020 grafiek op log schaal. Daarin zie je dat de evolutie niet stopt, maar eerder nog versnelt.

Ook de spanning die gebruikt wordt blijft verder dalen.



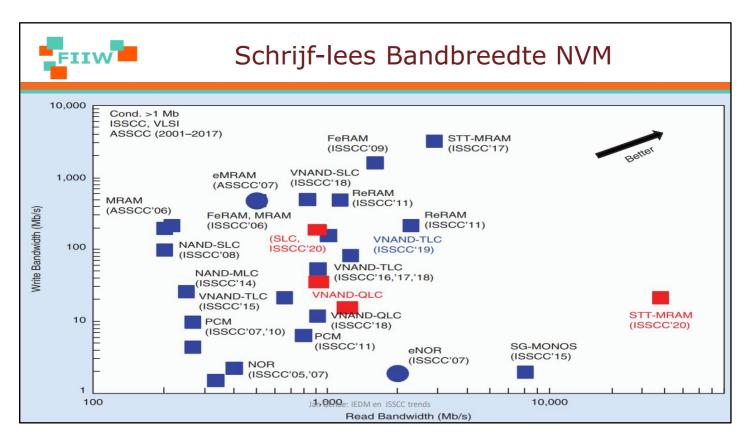


Er zijn heel wat verschillende niet vluchtige opslag technologieën.

Deze slide toont de maximale opslagcapaciteit per chip. Natuurlijk zitten er in een product (GSM, USB-stick, ...) mogelijk meerdere chips.

Natuurlijk kunnen er ook kleinere chips gemaakt worden met dezelfde technologie. Dan gaat de kostprijs evenredig omlaag.

Voor een mobiel device is vaak het niet-vluchtig geheugen een belangrijke component in de prijs.



Als je de geheugen capacity bekijkt op de vorige slide, zou je vanzelfsprekend steeds NAND Flash gebruiken.

Waarom zijn er dan nog alternatieve niet vluchtige geheugens op de markt?

Wel de belangrijkste reden hiervoor is de lees- en schrijfbandbreedte.

Normaal zit NAND flash hier helemaal links onder in de hoek.

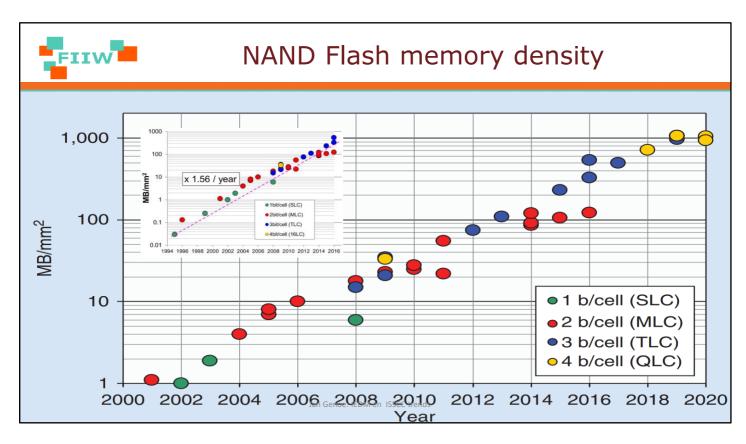
Door parallelisme in te voeren (meerdere identieke blokken naast elkaar), kunnen we de schrijfbandbreedte verhogen.

De NOR Flash zit dan klassiek op de horizontale as.

De alternatieve technologieën (Emerging Non-Volatile RAM) zijn wel sneller in les en schrijfbewerkingen (zie blauwe kader).

In 2018 is daar echter verandering in gekomen.

Op ISSCC 2018 zijn er 3 chips voorgesteld (rode vierkanten), die wel sneller lezen en schrijven toelaten.



NAND flash blijft de koning van de opslag.

Deze grafiek geeft een overzicht van de evolutie van de NAND Flash densiteit gedurende de laatste 15 jaar. Deze densiteit wordt uitgedrukt in het aantal MB per mm² silicon oppervlakte. We zien dat we bijna een GB kunnen opslagen op een mm². Hiervoor is heel wat technologische inspanning nodig: we moeten zelf gaan tot 4 bits per cell.

De recente grafiek geeft enkel de laatste 20 jaar weer.

De inset geeft aan dat deze evolutie al langer dan 20 jaar bezig is. We zien al bijna 25 jaar dezelfde trend.