



Faculteit Industriële
Ingenieurswetenschappen

universiteit
►hasselt KU LEUVEN



Jan Genoe

jan.genoe@kuleuven.be

PCB fabricatie technologie

Jan Genoe: PCB ontwerp

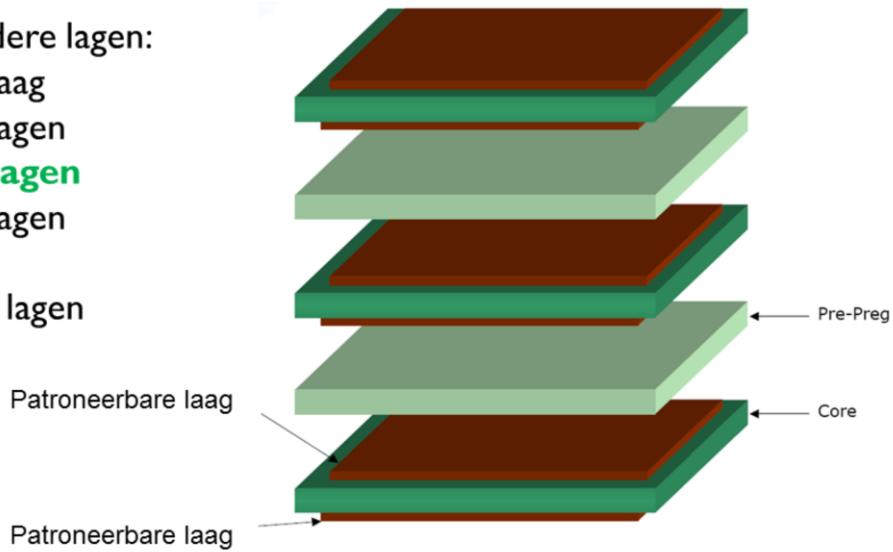
1

[1] http://en.wikipedia.org/wiki/Printed_circuit_board

Structuur van een PCB

Meerdere lagen:

- 1 laag
- 2 lagen
- **4 lagen**
- 8 lagen
- ...
- 50 lagen



Jan Genoe: PCB ontwerp

universiteit
hasselt

KU LEUVEN

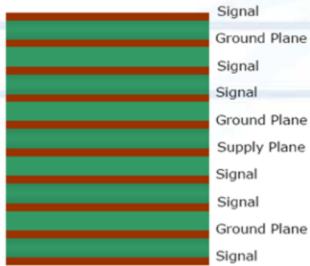
2

Het productieprocess van PCB's gaat als het volgt: Koper lagen worden aangebracht op core dielectrica.

Vervolgens worden deze koper lagen gepatroneerd.

Vervolgens wordt de gehele stack samengebracht met prepreg en uitgeharden.

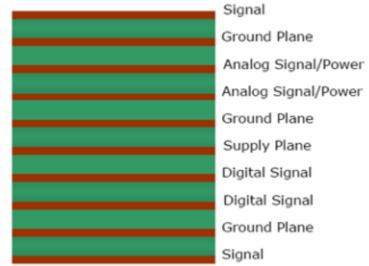
1



2



3



Jan Genoe: PCB ontwerp

- **Geleiders:**

- Cu

- **Isolators:**

- FR4
 - FR2
 - PTFE
 - Lucht



Meer geavanceerde processen

- **Via's**

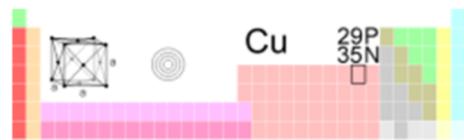
- **Productieproces**

- **Solderen**

- Lead-free

Jan Genoe: PCB ontwerp

1. Koper als materiaal voor de geleiders



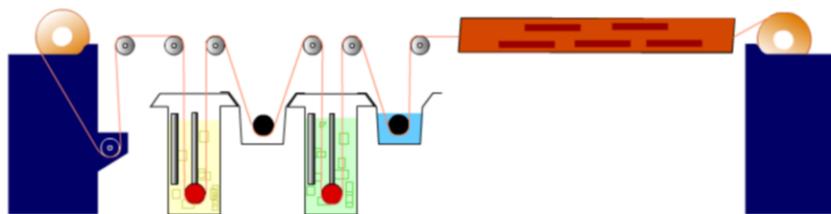
- Beste thermische en elektrische geleidbaarheid (bij kamertemperatuur) na zilver

Jan Genoe: PCB ontwerp

[1] <http://en.wikipedia.org/wiki/Copper>

Explanations

TREATING



Jan Genoe: PCB ontwerp

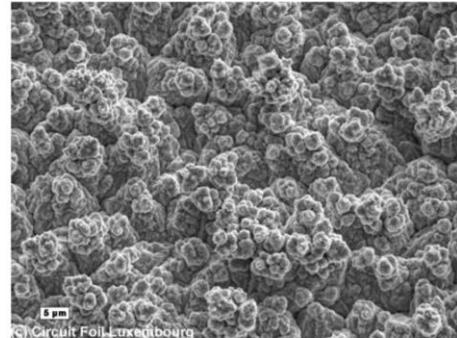
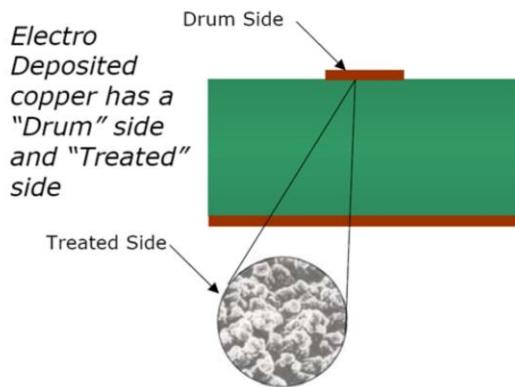
universiteit
▶ hasselt | KU LEUVEN

6

[1] www.circuitfoil.com

Bekomen foil:

- Glad aan een zijde
- Ruw aan de andere zijde
 - Geeft betere hechting



ontwerp

universiteit
▶ hasselt | KU LEUVEN

7

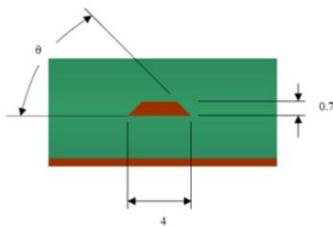
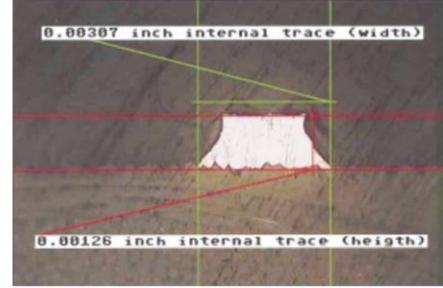
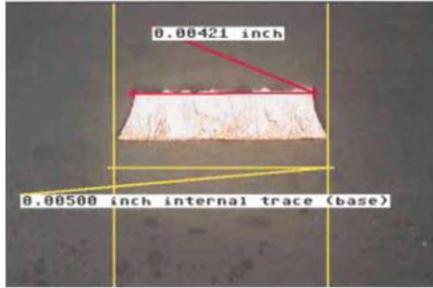
Resist aanbrengen voor patronering

- Photoresist kan aangebracht worden op dezelfde als in de Silicium processing
 - Niet dezelfde resolutie nodig

Jan Genoe: PCB ontwerp

<http://en.wikipedia.org/wiki/Photolithography>

Opletten voor onderets



θ	$L(\text{nH/in})$	$C(\text{pF/in})$	$Z_0 (\Omega)$
90	8.5	3.4	50.0
79	8.6	3.3	50.7
72	8.6	3.3	51.0
60	8.7	3.3	51.5
45	8.8	3.2	52.2

Jan Genoe: PCB ontwerp

universiteit
► Hasselt

KU LEUVEN

9

- Geleiders:

- Cu

- Isolators:

- FR4
 - FR2
 - PTFE
 - Lucht



Meer geavanceerde processen

- Via's

- Productieproces

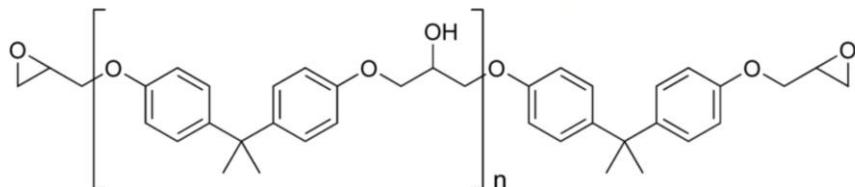
- Solderen

- Lead-free

Jan Genoe: PCB ontwerp

2.1 Dielectrica: FR4

Dielectrische constante	4.70 max, 4.35 @ 500 MHz, 4.34 @ 1 GHz
Dissipatie factor (loss tangent)	0.02 @ 1 MHz, 0.01 @ 1 GHz
Dielectrische sterkte	20 MV/m (500 V/mil)
Oppervlakte weerstand (min)	2×105 MΩ
Volume weerstand (min)	8×107 MΩ·cm ² /cm
Typische dikte inches)	1.25–2.54 mm (0.049–0.100 inches)
Typische stijfheid (Young's modulus)	17 GPa (2.5×10 ⁶ PSI)
Tg (glas transitie temperatuur)	110–200 °C
Dichtheid	1.91 kg/L

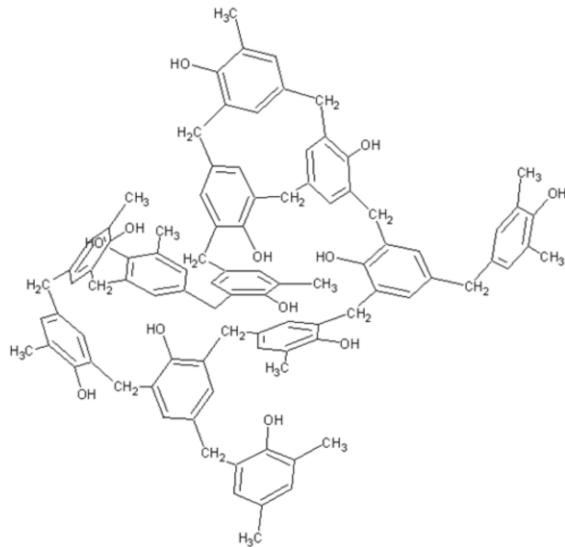


Jan Genoe: PCB ontwerp

[1] <http://en.wikipedia.org/wiki/FR-4>

Papier doordrenkt
met phenol
formaldehyde resist

Dielectrische constante	4.5 @1 MHz
Dissipatie factor	0.024-0.26 @1 MHz
Dielectrische sterkte	740 V/mil

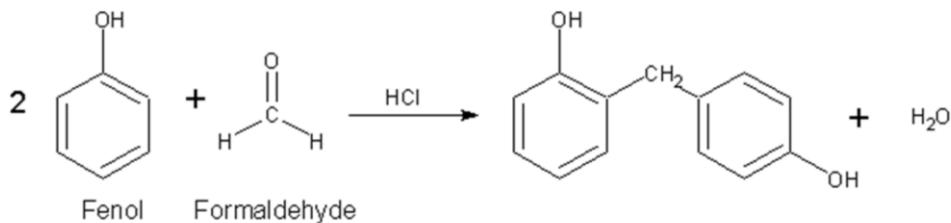


Jan Genoe: PCB ontwerp

universiteit
▶ hasselt | KU LEUVEN

12

FR2 reactie

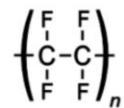


Jan Genoe: PCB ontwerp

2.3 Polytetrafluoroethylene (PTFE)

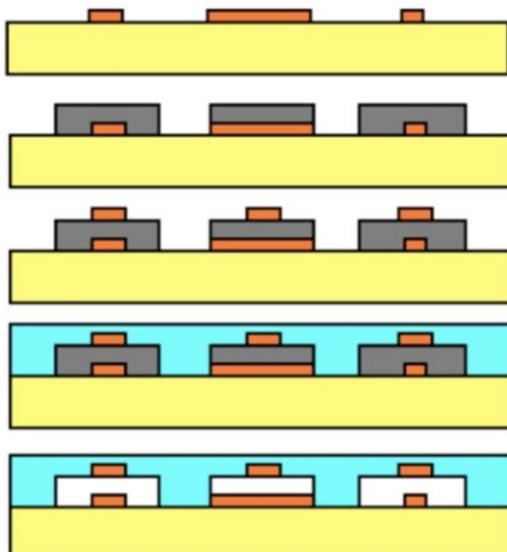
Voornaamste voordelen:

- lagere dielectrische constante (2.1@10 GHz)
- Niet polair
- Minder verliezen bij hogere frequenties



Jan Genoe: PCB ontwerp

2.4. Air gap: truc bij productie



grijs: organisch polycabonaat
waar de air gap moet komen.

Gaat onmiddellijk over van
vaste vorm naar een gas.
Patroneerbaar als
photoresist.

vrije schuif - vrije ontwerp

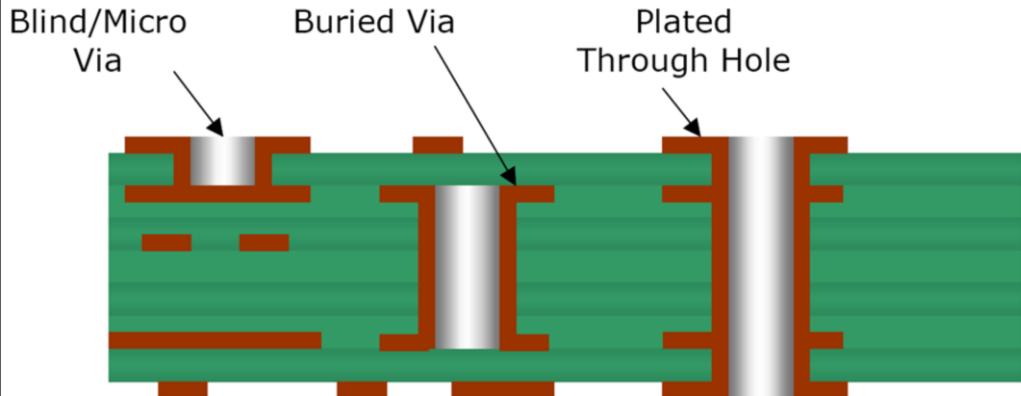
[1] Paul Kohl, Rizwan Bashirullah, 2010

- Geleiders:
 - Cu
- Isolators:
 - FR4
 - FR2
 - PTFE
 - Lucht
- Via's
- Productieproces
- Solderen
 - Lead-free

Meer geavanceerde processen

Jan Genoe: PCB ontwerp

3. Vias

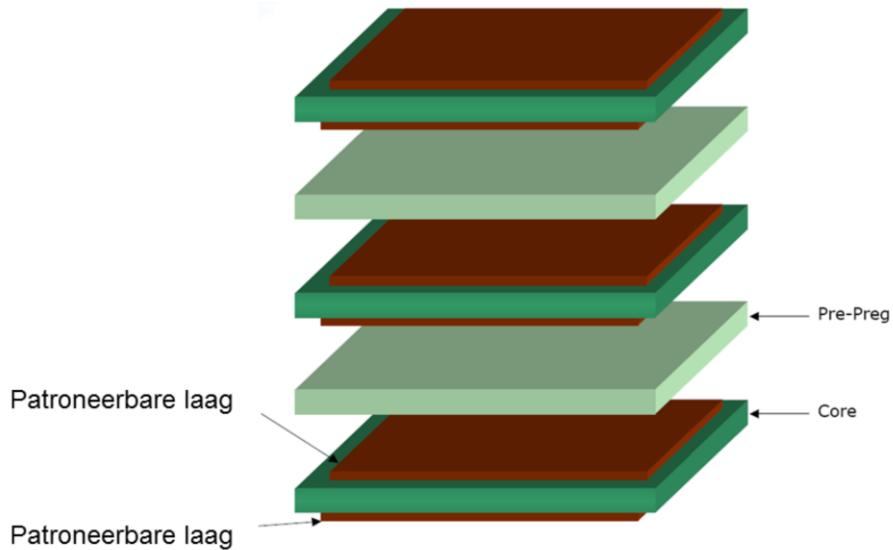


Jan Genoe: PCB ontwerp

universiteit
▶ hasselt | KU LEUVEN

17

Er is een belangrijk verschil tussen de verschillende via's en dit heeft te maken met het productieprocess.



Jan Genoe: PCB ontwerp

universiteit
hasselt

KU LEUVEN

18

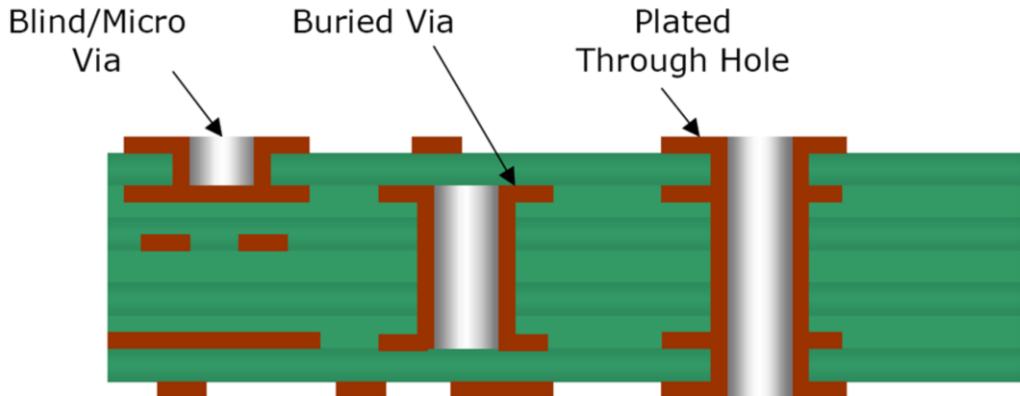
Het productieprocess van PCB's gaat als het volgt: Koper lagen worden aangebracht op core dielectrica.

Vervolgens worden deze koper lagen gepatroneerd.

Vervolgens wordt de gehele stack samengebracht met prepreg en uitgeharden.

De kost van de via's is sterk bepaald door op welk moment de via's gaten worden geboord.

3. Vias



Jan Genoe: PCB ontwerp

universiteit
▶ hasselt | KU LEUVEN

19

Het is duidelijk dat de via's die helemaal door de stack gaan, op het einde kunnen gemaakt worden, en dus het goedkoopst zijn.

Via's tussen andere lagen zijn niet altijd mogelijk. Het hangt af van hoe de stack is opgebouwd.

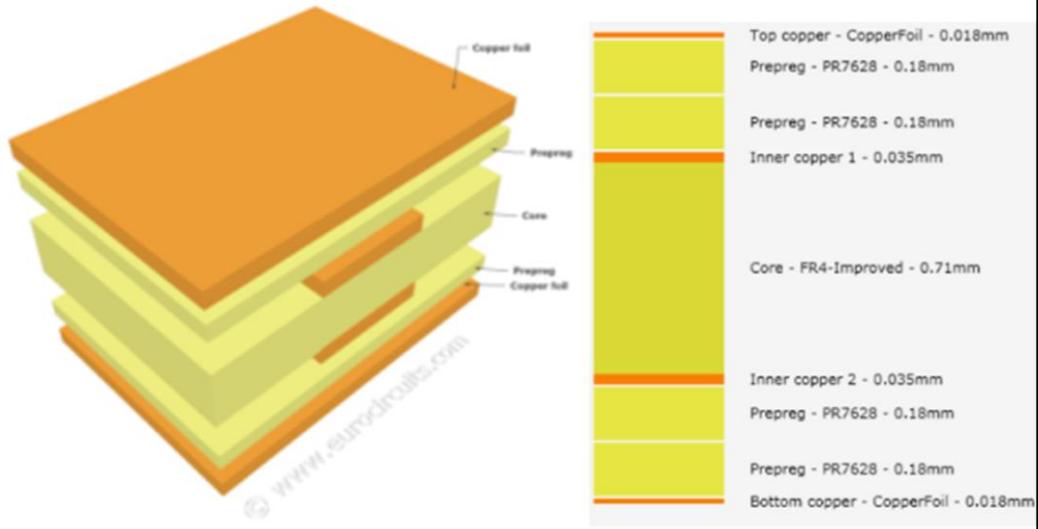
Raadpleeg de specificaties van de fabrikanten, om te zien wat er mogelijk is.

- Geleiders:
 - Cu
- Isolators:
 - FR4
 - FR2
 - PTFE
 - Lucht
- Via's
- **Productieproces**
- Solderen
 - Lead-free

Meer geavanceerde processen

Jan Genoe: PCB ontwerp

PCB Productie



Jan Genoe: PCB ontwerp

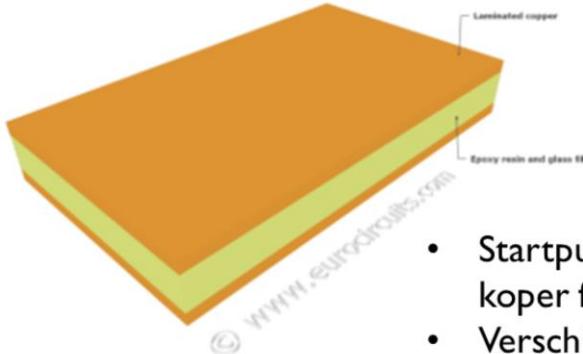
universiteit
▶ hasselt

KU LEUVEN

21

[1] www.eurocircuits.com

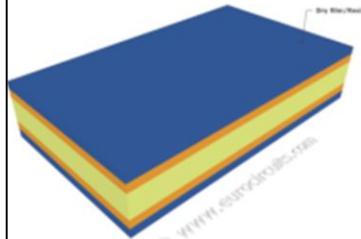
[2] <http://www.eurocircuits.com/Making-a-PCB-PCB-Manufacture-step-by-step>



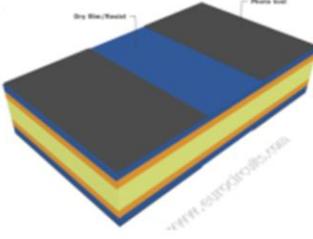
- Startpunt: core (dielectric) met koper folie aan elke kant
- Verschillende core diktes mogelijk om de juiste impedantie van de baantjes te bekomen.

PCB Productie – binnenste lagen

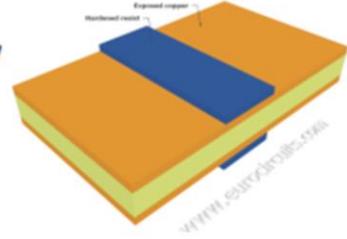
PHOTORESIST deponeren



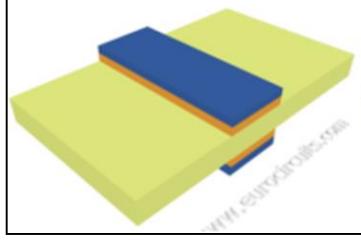
UV belichting



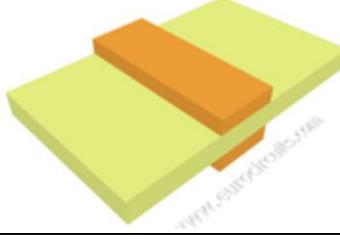
Ongeharde RESIST wegnemen



ETSEN koper laag

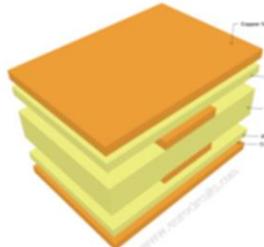


RESIST wegnemen



PCB Productie – buitenste lagen (1)

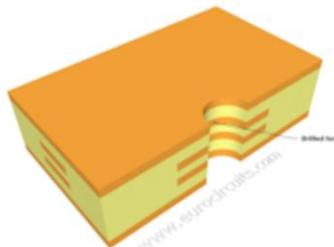
PREPREG en Cu lagen toevoegen



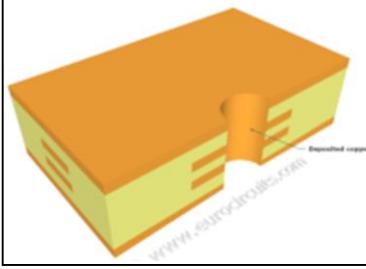
aandrukken



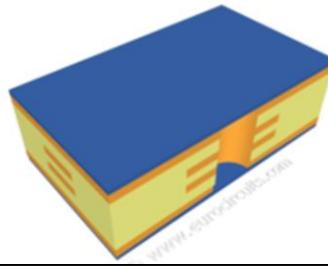
Gaten boren



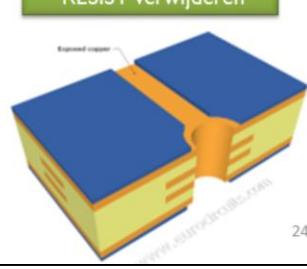
Plating (1 µm) Electroless Cu



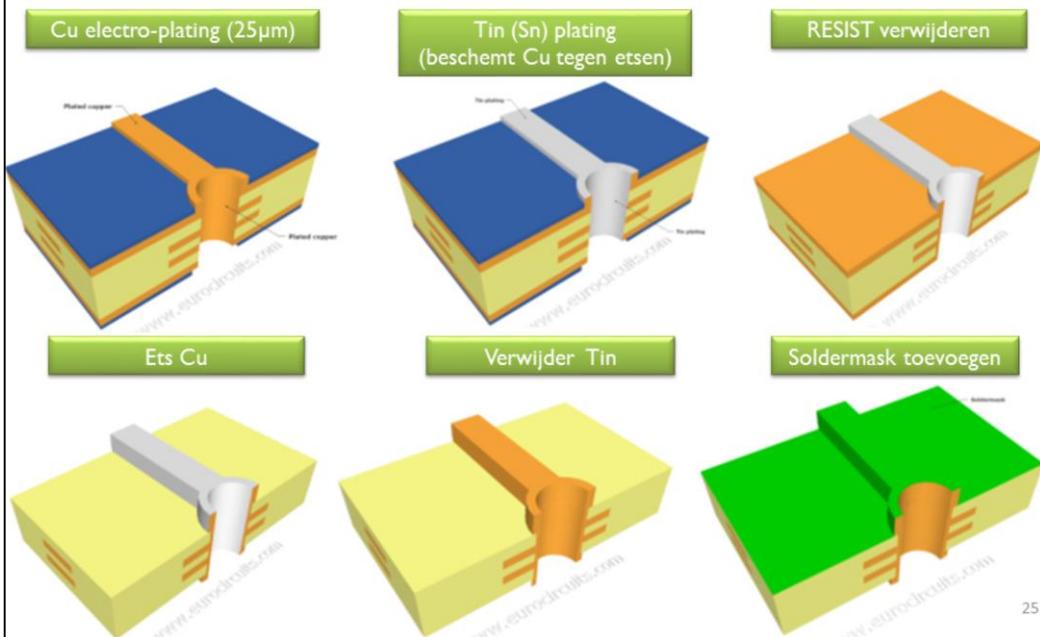
PHOTORESIST deponeren



UV belichten & RESIST verwijderen

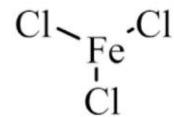


24



Tin (Sn)

- Tin (Sn) wordt niet geëetst door de ferric chloride of Ammonium Persulfate etsen die typisch voor Cu gebruikt wordt



Periodic Table of Elements:

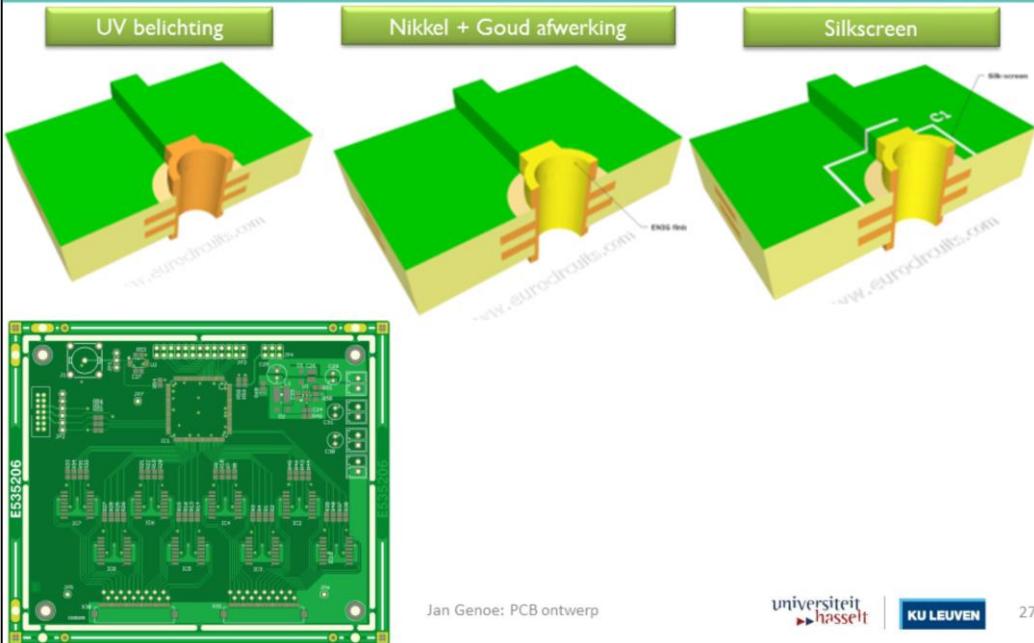
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Group → 1		2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
↓ Period																		
1	1 H															2 He		
2	3 Li	4 Be																NH ₃
3	11 Na	12 Mg																NH ₃
4	19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr
5	37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Ru	44 Rh	45 Pd	46 Ag	47 Cd	48 In	49 Sn	50 Sb	51 Te	52 I	53 F	54 Xe
6	55 Cs	56 Ba	*	72 Hf	73 Ta	74 W	75 Re	76 Os	77 Ir	78 Pt	79 Au	80 Hg	81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn
7	87 Fr	88 Ra	**	104 Rf	105 Db	106 Sg	107 Bh	108 Hs	109 Mt	110 Ds	111 Rg	112 Cn	113 Ut	114 Fl	115 Uup	116 Lv	117 Uus	118 Uuo
*	57 La	58 Ce	59 Pr	60 Nd	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu			
**	89 Ac	90 Th	91 Pa	92 U	93 Np	94 Pu	95 Am	96 Cm	97 Bk	98 Cf	99 Es	100 Fm	101 Md	102 No	103 Lr			

Legend: Red boxes highlight H, Be, Na, Mg, O, S, Cl, Sn, and I. Blue box highlights Fe. Green box highlights Sn. Yellow box highlights Fe. Purple boxes highlight the lanthanides (La-Lu) and actinides (Ac-Lr). Asterisks (*) and double asterisks (**) indicate elements that are either synthetic or have not been fully synthesized.

Universiteit Hasselt | KU LEUVEN | 26

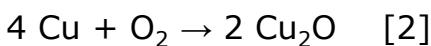
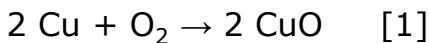
[1] <http://en.wikipedia.org/wiki/Tin>

[2] http://en.wikipedia.org/wiki/Iron%28III%29_chloride



- 1) Het material van het soldermask is UV gevoeling. Na belichting met UV licht komt het deel vrij waarop componenten moeten kunnen gesoldeerd worden.
- 2) Aangezien Koper (Cu) kan oxideren aan de contacten en dan het slecht geleidende koper(I)oxide (Cu_2O) en koper(II)oxide (CuO) vormen, kan er een dunne laag Nikkel (Ni) en Goud (Au) voorzien worden ter voorkoming van deze oxidatie.
- 3) Om tenslotte de namen van de verschillende componenten aan te geven, wordt er een silkscreen voorzien.

Oxidatie van Koper:



[1] http://en.wikipedia.org/wiki/Copper%28II%29_oxide

[2] http://en.wikipedia.org/wiki/Copper%28I%29_oxide

Nikkel (Ni) en Goud (Au)

- Ni ligt naast Cu in de periodic table
 - Ni Oxide heeft minder weerstand dan Cu oxide
- Au ligt onder Cu in de periodic table
 - Er wordt geen een oxide gevormd

Group →	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	
↓ Period																			
1	1 H															2 He			
2	3 Li	4 Be													5 B	6 C	7 N	8 O	9 F
3	11 Na	12 Mg													13 Al	14 Si	15 P	16 S	17 Cl
4	19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr	
5	37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Tc	44 Ru	45 Rh	46 Pd	47 Ag	48 Cd	49 In	50 Sn	51 Sb	52 Te	53 I	54 Xe	
6	55 Cs	56 Ba	*	72 Hf	73 Ta	74 W	75 Re	76 Os	77 Ir	78 Pt	79 Au	80 Hg	81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn	
7	87 Fr	88 Ra	**	104 Rf	105 Db	106 Sg	107 Bh	108 Hs	109 Mt	110 Ds	111 Rg	112 Cn	113 Ut	114 Fl	115 Uup	116 Lv	117 Uus	118 Uuo	
	*	57 La	58 Ce	59 Pr	60 Nd	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu			
	**	89 Ac	90 Th	91 Pa	92 U	93 Np	94 Pu	95 Am	96 Cm	97 Bk	98 Cf	99 Es	100 Fm	101 Md	102 No	103 Lr			

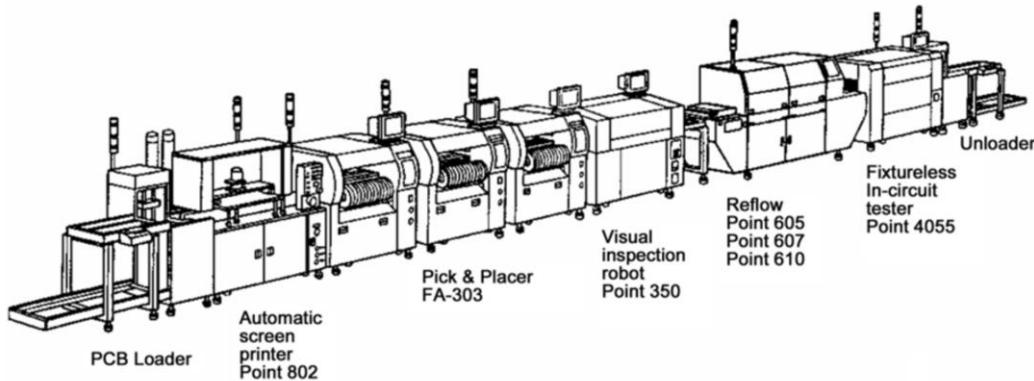
universiteit
▶ hasselt | KU LEUVEN

28

[1] <http://en.wikipedia.org/wiki/Nickel>

[2] <http://en.wikipedia.org/wiki/Gold>

- Pick & place
- Reflow
- testing



Jan Genoe: PCB ontwerp

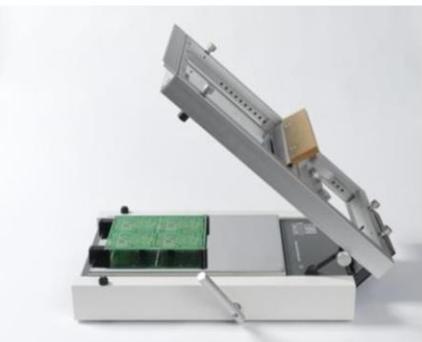
universiteit
▶ hasselt

KU LEUVEN

29

De volgende stap is de verschillende componenten om de PCB plaatsen. Op een automatische lijn gebeurt dit aan de hand van Pick & Place machines. Hiervoor wordt er eerst de solder paste gescreenprint. Daarna komt de pick & place. Vervolgens is er een visuele inspectie en worden de componenten vastgezet aan de hand van een reflow solderprocess.

Hierna dient er nog getest te worden.



← Manuele screen printer om solder paste op PCBs aan te brengen



reflow oven om componenten te solderen op PCBs →

Jan Genoe: PCB ontwerp

universiteit
▶ hasselt

KU LEUVEN

30

Je kan het ook manueel gaan doen, voor kleine reeksen. Eerst breng je de solder paste aan op de PCB, dan plaats je met de hand alle componenten en dan soldeer je in de reflow oven. Dit is een betrouwbaar proces omdat alle componenten dezelfde temperatuur gezien hebben. Je kan het ook met de soldeerbout (nog meer ambachtelijk), maar dan is het sterk afhankelijk van de handigheid van de soldeerder....

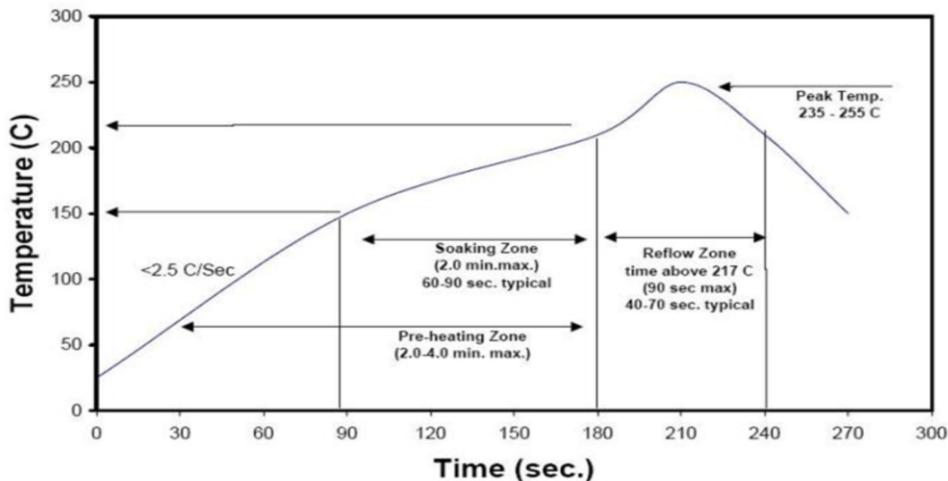
- Geleiders:
 - Cu
- Isolators:
 - FR4
 - FR2
 - PTFE
 - Lucht
- Via's
- Productieproces
- **Solderen**
 - Lead-free

Meer geavanceerde processen



Jan Genoe: PCB ontwerp

Lead Free Reflow Profile



Jan Genoe: PCB ontwerp

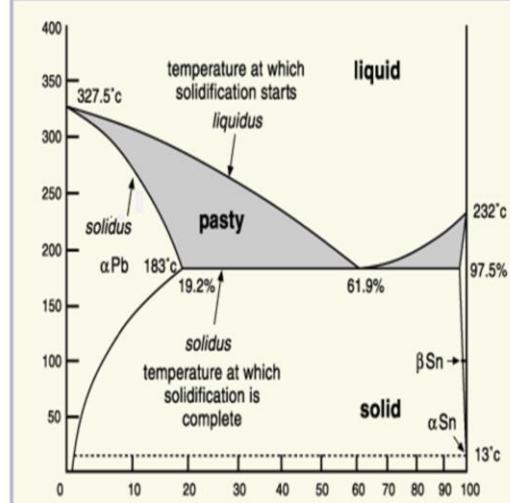
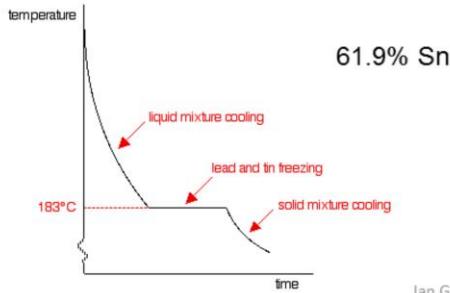
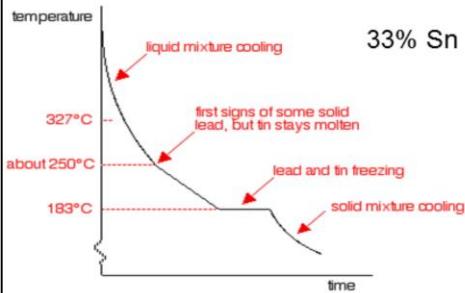
universiteit
▶ hasselt

KU LEUVEN

32

De wetgeving laat niet meer toe te solderen met lood.
Hedendaagse lood-vrije soldeermaterialen vereisen een temperatuur boven de 200 graden om te solderen.

Vroeger: Sn-Pb {183 °C} als soldeermateriaal



Jan Genoe: PCB ontwerp

universiteit
hasselt

KU LEUVEN

33

[1] en.wikipedia.org/wiki/Restriction_of_Hazardous_Substances_Directive

Group →	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
↓ Period																		
1	1 H																2 He	
2	3 Li	4 Be											5 B	6 C	7 N	8 O	9 F	10 Ne
3	11 Na	12 Mg											13 Al	14 Si	15 P	16 S	17 Cl	18 Ar
4	19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr
5	37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Tc	44 Ru	45 Rh	46 Pd	47 Ag	48 Cd	49 In	50 Sn	51 Sb	52 Te	53 I	54 Xe
6	55 Cs	56 Ba	*	72 Hf	73 Ta	74 W	75 Re	76 Os	77 Ir	78 Pt	79 Au	80 Hg	81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn
7	87 Fr	88 Ra	**	104 Rf	105 Db	106 Sg	107 Bh	108 Hs	109 Mt	110 Ds	111 Rg	112 Cn	113 Uut	114 Fl	115 Uup	116 Lv	117 Uus	118 Uuo
*	57 La	58 Ce	59 Pr	60 Nd	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu			
**	89 Ac	90 Th	91 Pa	92 U	93 Np	94 Pu	95 Am	96 Cm	97 Bk	98 Cf	99 Es	100 Fm	101 Md	102 No	103 Lr			

- Mengsel van: Sn Ag Cu Sb Bi In Zn Au
- Typisch een 20°C tot 45°C hogere temperatuur nodig in vergelijking met Sn-Pb.

Group → 1 ↓ Period	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	
1	1 H															2 He		
2	3 Li	4 Be																
3	11 Na	12 Mg																
4	19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	
5	37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Ru	44 Rh	45 Pd	46 Ag	47 Cd	X	49 In	50 Sn	51 Sb	52 Te	53 I	
6	55 Cs	56 Ba	*	72 Ta	73 W	74 Re	75 Os	76 Ir	77 Pt	78 Au	79 Au	80 Hg	81 Tl	X	83 Bi	84 Po	85 At	
7	87 Fr	88 Ra	**	104 Rf	105 Db	106 Sg	107 Bh	108 Hs	109 Mt	110 Ds	111 Rg	112 Cn	113 Uut	114 Fl	115 Uup	116 Lv	117 Uus	118 Uuo
	*	57 La	58 Ce	59 Pr	60 Nd	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu		
	**	89 Ac	90 Th	91 Pa	92 U	93 Np	94 Pu	95 Am	96 Cm	97 Bk	98 Cf	99 Es	100 Fm	101 Md	102 No	103 Lr		

Sn₉₆Ag₄
 Sn_{96.5}Ag_{3.5}
 Sn_{93.6}Ag_{4.7}Cu_{1.7}
 Sn_{95.2}Ag₄Cu_{0.8}
 Sn_{95.2}Ag_{3.9}Cu_{0.9}
 Sn_{95.2}Ag_{3.8}Cu₁
 Sn_{95.5}Ag_{3.5}Cu₁
 Sn_{96.2}Ag₃Cu_{0.7}
 Sn_{96.5}Ag₃Cu_{0.5}
 Sn_{96.2}Ag_{2.5}Cu_{0.8}Sb_{0.5}
 Sn_{99.3}Cu_{0.7}

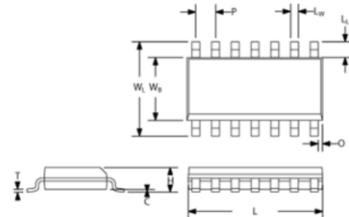
universiteit

 KU LEUVEN

35

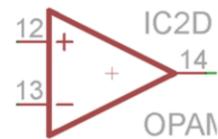
[1] en.wikipedia.org/wiki/Restriction_of_Hazardous_Substances_Directive

1. Voeg alle component toe aan de library
 2. Plaats de componenten op de sheet en verbindt alle wires

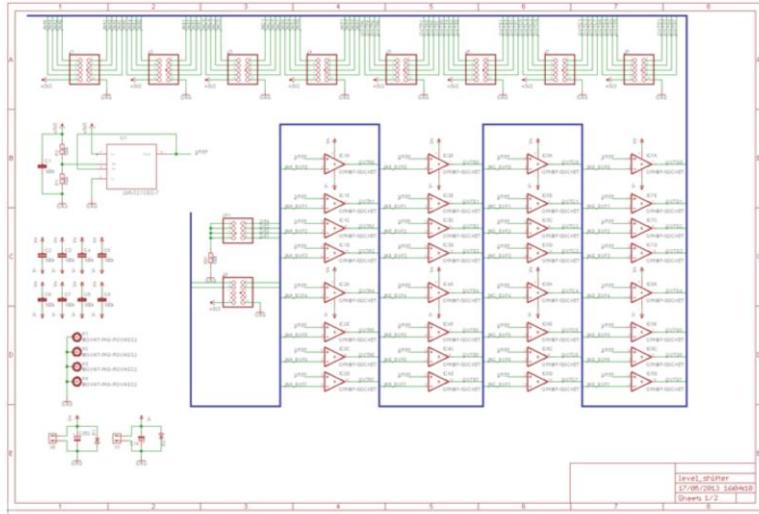


Tools:

- Mentor graphics
 - Cadsoft (*Eagle*)
 - Altium



PCB DESIGN – SCHEMATIC ENTRY



Jan Genoe: PCB ontwerp

universiteit
▶ hasselt

KU LEUVEN

37

1. Component placement / mechanische beperkingen
2. Regels voor de signalen toevoegen
 - Trace breedte
 - Impedance
 - Lengte matching
3. Eerst alle klokken en alle belangrijke verbindingen
4. Overblijvende verbindingen.

PCB DESIGN – CLASSIFICATION



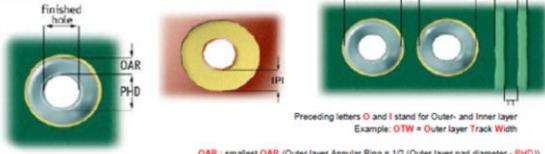
Eurocircuits - PCB design classification overview



Pattern Class	class 3	class 4	class 5	class 6	class 7	class 8	class 9	class 10									
Service	P+S+R	P+S+R	P+S+R	P+S+R	S+R	S+R	S+R	-									
OTW	0.250	10	0.200	8	0.175	7	0.150	6	0.125	5	0.100	4	0.090	3.5	-0.060	<3.5	mm-mm
OTT-OTP-OPP	0.250	10	0.200	8	0.175	7	0.150	6	0.125	5	0.100	4	0.090	3.5	-0.060	<3.5	mm-mm
OOP	0.250	10	0.200	8	0.175	7	0.150	6	0.125	5	0.100	4	0.090	3.5	-0.060	<3.5	mm-mm
IHW	0.250	10	0.200	8	0.175	7	0.150	6	0.125	5	0.100	4	0.090	3.5	-0.060	<3.5	mm-mm
ITI-ITP-IJP	0.250	10	0.200	8	0.175	7	0.150	6	0.125	5	0.100	4	0.090	3.5	-0.060	<3.5	mm-mm
IAR	0.200	8	0.150	6	0.150	6	0.125	5	0.125	5	0.125	5	0.125	5	-0.125	<5	mm-mm
IPI	0.275	11	0.225	9	0.225	9	0.200	8	0.200	8	0.200	8	0.200	8	-0.200	<8	mm-mm

The smallest value (OTW, OTT-OTP-OPP, OAR, ITW, ITT-ITP-IPP, IAR, IFI) determines the Pattern Class of the board

Base Cu		min Pattern values				
Base Cu OL		OTW	ITW-OPW	ITW		
12um	1ozd	0.090	3.5	0.090	3.5	mm-mm
18um	1ozd	0.125	5	0.090	3.5	mm-mm
35um	1oz	0.175	7	0.125	5	mm-mm
70um	2oz	0.250	10	0.200	8	mm-mm
105um	3oz	0.300	12	0.250	10	mm-mm
Base Cu IL		OTW	ITW-OPW	ITW		
12um	1ozd	0.090	3.5	0.090	3.5	mm-mm
18um	1ozd	0.100	5	0.090	3.5	mm-mm
35um	1ozd	0.125	5	0.125	5	mm-mm
70um	2oz	0.250	10	0.200	8	mm-mm
105um	3oz	0.300	12	0.250	10	mm-mm

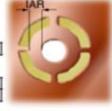


Preceding letters O and I stand for Outer- and Inner layer
Example: OTW = Outer layer Track Width

See Figure 10 (Outer turns and diameter).

OAR : smallest **OAR** (Outer layer Annular Ring = 1/2 (Outer layer pad diameter - **PHD**))

IR : smallest **IR** (inner layer Annular Ring = 1/2 (inner layer pad diameter - **PHD**))
distance between edge **PHD** of any unconnected hole(PTH/NPTH) and any nearest copper



Drill Class	class A	class B	class C	class D	class E	class F			
Service	P+S+R+I	P+S+R	P+S+R	S+R	S+R	-			
min. P+S+D	0.80	0.00	0.45	0.35	0.04	0.25	<0.20	<0.08	mm-inch

Corresponding finished holes sizes:

PTH	0.50	0.022	0.35	0.014	0.25	0.010	0.15	0.008	0.10	0.004	<0.10	<0.004	mm-inch
NPTH	0.60	0.026	0.45	0.018	0.35	0.014	0.25	0.010	0.20	0.008	<0.20	<0.008	mm-inch

The smallest value (PHD) determines the Drill Class of the P



The smallest value (**PHD**) determines the **Drill Class** of the P

Max. PCB thickness to Drill Class	3.20	0.125	3.20	0.125	2.40	0.093	2.00
--	------	-------	------	-------	------	-------	------

Note A: VIA holes are Plated Through Holes, default defined as --0.45mm (18mil) for all services or -- as defined by the customer in the order details

Note: BGA via holes have a maximum tolerance of 0.30mm (12mil). The classification table can only be evaluated on PCB designs that have a Status Index of 0.40 or better. This is calculated in the PCB Visualizer analysis and displayed in the PCB Visualizer order details.

NOTE 13: This classification table can only be put into praxis on PCB designs that have a Plating Index of 0.40 or higher. This is calculated in the PCB Visualizer analysis and report.

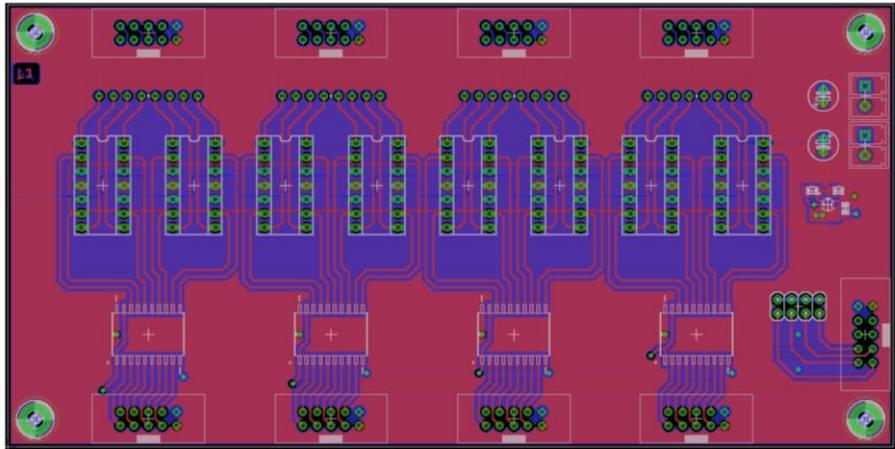
March 2013

Jan Genoe: PCB ontwerp

universiteit
► hassel

KU LEUVEN

39



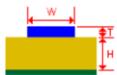
Jan Genoe: PCB ontwerp

universiteit
▶hasseLT | KU LEUVEN

40

PCB trace impedantie

Microstrip



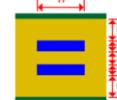
Embedded
Microstrip



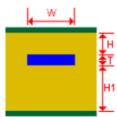
Stripline



Dual Stripline



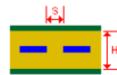
Asymmetric
Stripline



Differential
Microstrip



Differential
Stripline



Jan Genoe: PCB ontwerp

- PCB
 - 100 – 300 € / PCB
 - Afhankelijk finish van het oppervlak (Ni/Au, HASL), aantal gevraagde lagen en oppervlak
- Stencils
 - 50 – 150 € / kant
- Stuffing
 - 100 € / board → afhankelijk # componenten
- Layouter
 - 35 – 70 € / h