2021.12.07 数字逻辑复习 made with ♥ by

1.给定一组余 3 码为 10010101,将其转换到标准格雷码是()1000001

$$2.F = (\bar{B} + D)(\bar{B} + D + A + G)(C + E)(\bar{C} + G)(A + E + G)$$

$$3.ab'c + abc + a'bc$$

譬如: 某逻辑函数 F 的反函数为 $A+\overline{C}+\overline{B}+\overline{C}D+AC$,求出原函数 F 的对偶函数的最简与或式(即积之和)【糅合怪】

3. 逻辑函数 F=B'CD+ABD'+A'BD 在输入变量特定取值为()时会产生险象。ACD=011

4.某逻辑函数 F 的卡诺图如下, 化简结果正确的是()。

AB. CD.	00	01	11	10-	AB _e CD _e	00	01	11	10.
00⊬	1₽	X	1 e	0 0	ا بـ00	10	X	1.	0€
01∻	0.	1.₀	10	0.0 €	01∻	0.0	1.₀	1₽	0.0
11₊	1₽	1.	0.₀	X 43 44	11.	1.0	1.	0.	X .
10⊬	1₽	1.₀	X .	1 0	10⊬	1.0	1.₀	X ->	1.
The second second second					1000 November 6				
AB. CD.	00	01	11	10₽	AB. CD.	00	01	11	10€
00₊				- 1					
004	1.0	X &	1.0	0₽	00 4	1.0	X .	1₽	0.0
01 ₄	1.0 0.0	X ₽	1.0 1.0	00 €	00+ 01+	1¢	X ₽	1.0 1.0	0.0 0.0
3			- 27					**	0.0 0.0 X.0

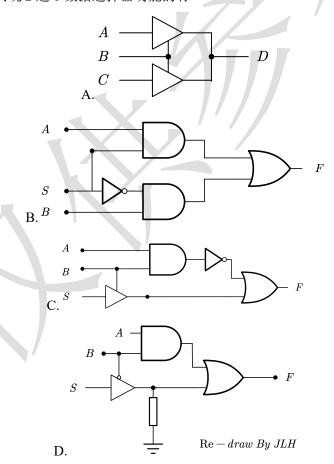
$$\mathbf{A}: \underline{F} = \overline{B}.\overline{C} + A\overline{C} + A\overline{D} + \overline{A}D \qquad \mathbf{B}: \underline{F} = \overline{B}.\overline{C} + \overline{C}D + A\overline{D} + \overline{A}D$$

$$\mathbf{C}: \underline{F} = \overline{B}.\overline{C} + A\overline{C} + A\overline{B} + \overline{A}D \qquad \mathbf{D}: F = \overline{B}.\overline{C} + \overline{C}D + A\overline{D} + A\overline{B}$$

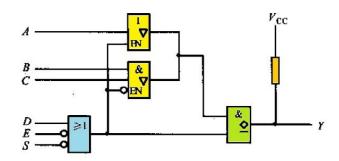
E: 以上都不对

- 5. 下列几种说法中正确的是 ()。
- A: 逻辑函数的卡诺图是唯一的。
- B: 逻辑函数的最简或与式(和之积)不一定是唯一的。
- C: 逻辑函数的标准与或式是唯一的。D: 任何逻辑函数都可以用最小项之积表示。
- E: 任何逻辑函数都可以用最大项之和表示。F: 以上都不对

6.下列电路中能实现 2 选 1 数据选择器功能的有



7.图示电路的逻辑表达式为()。



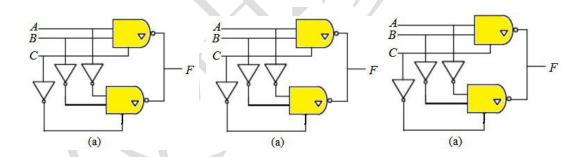
选项:

A: Y = (D + E' + S')A B: Y = (D + E' + S')[(D + E' + S')A + (D + E' + S')'BC]

C: Y = (D + E' + S')(A+BC) D: Y = (D + E' + S')ABC

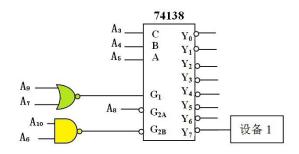
E: Y = (D + E' + S')[(D + E' + S')BC + (D + E' + S')'A]

8.TTL 三态与非门 (彩色部分) 构成的电路如下图所示, 在给定输入取值分别为 ABC=100、 ABC=111 的情况下,输出端 F 的值分别为 ()。

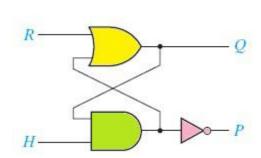


A: 1,0 B: 0,0 C: 0,1 D: 1,1

- 9、分析并计算指定的地址译码范围
- (1) 整个电路的全地址译码范围 440H-47FH
- (2) 设备 1 的地址译码范围 478H-47FH



10.由一个与门、一个或门和一个反相器构成的锁存器如下图所示,下面给出的关于该锁存 器的分析错误的是()。



R	Н	Q	Q ⁺
0	0	0	0
0	0	1	0
0	1	0	X
0	1	1	X
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1 【错的!!】

11.某边沿触发方式的JK触发器的状态方程为 $Q^{n+1}=AB\cdot\overline{Q^n}+\bar{A}\cdot\bar{C}$,则J=(), K = ()。

12.某触发器(下降沿工作)功能如下表所示, 该触发器有两个输入端 L 和 M。在 CP 时钟脉 冲作用下,要使触发器从0态转变为1态,则输入信号可以是()。

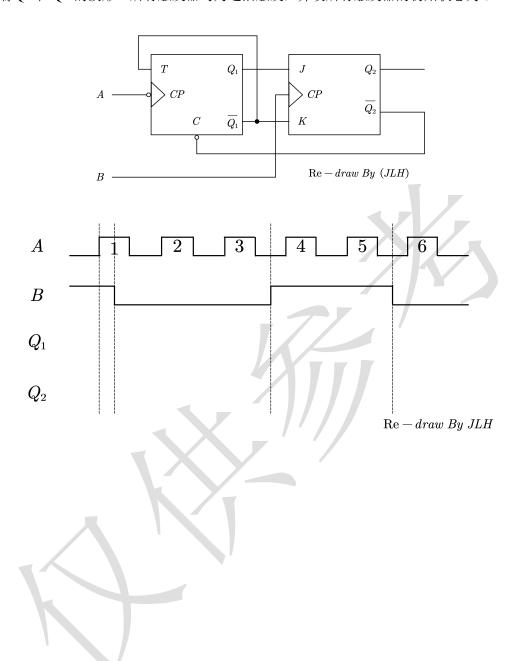
触发器功能表

		14-12-4	- 74 140 64	
时钟	L	M	Q _{n+1}	功能说明
1	0	0	$\overline{Q_n}$	翻转
1	0	1	1	置 1
	1	0	0	置 0
↓	1	1	Q_n	保持

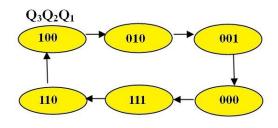
A: L=0, M=0 B: L=0, M=1 C: L=1, M=0 D: L=1, M=1

E: 只要 L=1 即可 F: 只要 M=1 即可

13.某时序电路如下图, A和B为时钟端, C为异步清零端。根据给定的输入波形, 画出输出端 Q1和Q2的波形。所有触发器均为边沿触发,并设所有触发器的初始状态为0。

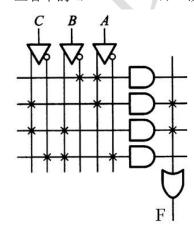


14.某同步时序电路的状态图如下图所示,要求使用 T 触发器设计实现,假设电路的初始状态为 $Q_3Q_2Q_1$ =100。(注:写清楚设计过程,不用画出逻辑图)



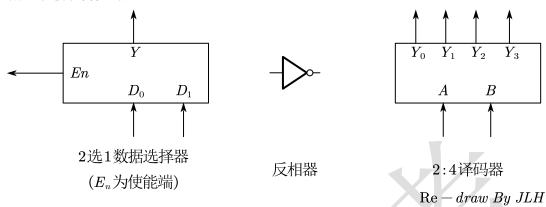


15. 对于 PLA, PAL, PROM 这三种可编程逻辑器件而言,下图所示的阵列最有可能是以上三者中的(),该阵列的输出 F 的表达式为()。PLA, BC+AC



16.从下面给定的逻辑部件中选取你需要的器件(不一定都需要),将一片容量为 16×4 位的 PROM,扩展为 32×2 位的 PROM(已知 PROM 芯片固定使用地址线的低 4 位 $A0 \sim A3$)。

给定的逻辑部件包括:



(1) 完成题中指定的扩展,需要几片 PROM?

(2) 选择需要的器件加在下面,并完成扩展连线。

