

实验报告

学号：

姓名：

专业： 人工智能

班级：

实验名称： 1.1 基本运算器实验

实验目的

1. 了解运算器的组成结构。
2. 基于数据通路图，观测并分析运算器的工作原理。
3. 基于信号时序图，观测并分析运算器的工作原理。

实验设备

PC机一台，TDX-CMX实验系统一套。

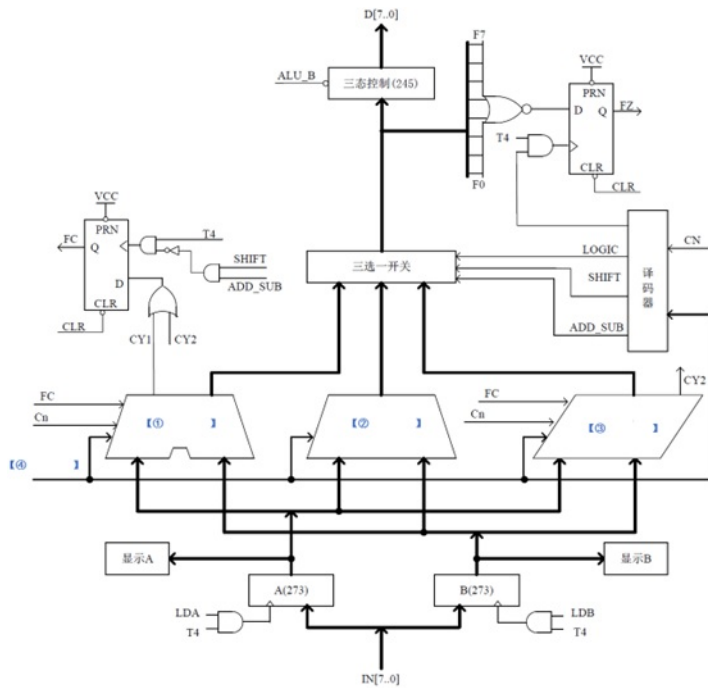
实验预习

1. 学习使用TDX-CMX实验台，然后回答下列问题。

实验台上“时序与操作台单元”中KK1功能是(选择时序单元的工作状态)，KK2功能是(选择时序单元的节拍信号)，ST功能是(产生一个节拍信号)；

方波信号300Hz、30Hz和3Hz位于实验台的(时序与操作台单元)单元，ALU位于实验台的(ALU®)单元。数据输入位于实验台的(IN)单元，数据总线和地址总线位于实验台的(系统总线)单元。

2. 参看实验台运算器实现原理，填写括号处的部件名称或信号名称。



答：1（算术运算部件）； 2（逻辑运算部件）； 3（移位运算部件）； 4（S[3..0]）。

3. ALU完成哪些基本的逻辑运算，算术运算和移位运算。

答：逻辑运算：

算术运算：

加法运算、

带进位的加法运算、

减法运算、

减一运算、

加一运算。

移位运算：

A带进位循环右移一位

A逻辑左移一位

A带进位循环左移一位

实验步骤

本次实验包括基本运算器实验和阵列乘法器实验两部分。

1. 本机运行

(1)把时序与操作台单元的“MODE”用短路块短接，使系统工作在四节拍模式，JP 1（在ALU®单元）用短路块将 1、2 短接，按图 1所示连接实验电路，并检查无误。图中将用户需要连接的信号用圆圈标明（其它实验相同）。

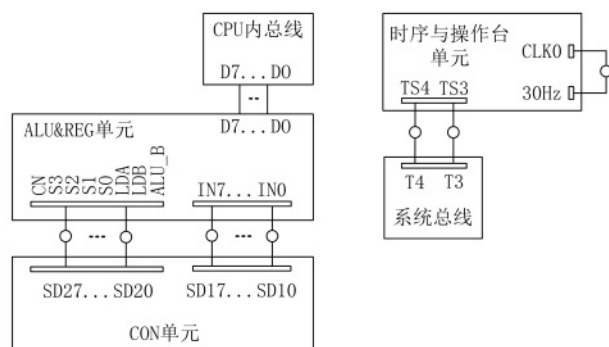


图1 实验接线图

(2) 将时序与操作台单元的开关 KK2 置为‘单拍’档，开关 KK1、KK 3 置为‘运行’档。确认连线正确。

(3) 打开电源，如果听到有‘嘀’报警声，说明有总线竞争，应立即关闭电源，重新检查接线，直到错误排除。然后按动 CON 单元的 CLR 按钮，将运算器的 A、B 和 FC、FZ 清零。

记录：

SD17~SD10开关拨到上面，对应LED指示灯状态（亮/灭）（亮），表示二进制数据（1/0）（1），SD17~SD10作用是（形成八位二进制数），S3、S2、S1、S0的作用是（选择ALU的功能），LDA的作用是（选择将SD17~SD10产生的二进制数存放在哪个寄存器中）。

观察ALU单元中：

CLR前

FZ=（0）；FC=（0）

A7~A0=（00000000）；B7~B0=（00000000）

CLR后

FZ=（0）；FC=（0）A7~A0=（00000000）；B7~B0=（00000000）

(4) 用输入开关向暂存器 A 置数

按动 2 次时序单元的 ST 按钮，产生 T1、T2 节拍后，拨动 CON 单元的 SD17…SD10 数据开关，形成二进制数 01100101（或其它数值），数据显示亮为‘1’，灭为‘0’。置 LDA=1，LDB=0，按动 2 次 ST 按钮产生 T3、T4 节拍，则将二进制数 01100101 置入暂存器 A 中，暂存器 A 的值通过 ALU 单元的 A7…A0 八位 LED 灯显示。

记录：

暂存器A的数据（二进制）：（01100101）

按动2次ST按钮后ALU中A7~A0中数据（二进制）：（01100101）

(5)用输入开关向暂存器 B 置数

按动 2 次时序单元的 ST 按钮，产生 T1、T2 节拍后，拨动 CON 单元的 SD17…SD10 数据开关，形成二进制数 10100111（或其它数值）。置 LDA=0，LDB=1，按动 2 次 ST 按钮产生 T3、T4 节拍，则将二进制数 10100111 置入暂存器 B 中，暂存器 B 的值通过 ALU 单元的 B7…B0 八位 LED 灯显示。

记录：

暂存器B输入数据（二进制）：（10100111）

按动2次ST按钮后ALU中B7~B0中数据（二进制）：（10100111）

(6)改变运算器的功能设置，观察运算器的输出

按动 2 次时序单元的 ST 按钮，产生 T1、T2 节拍后，置 ALU_B=0、LDA=0、LDB=0，然后按表 3 设置 S3、S2、S1、S0 和 Cn 的数值，并观察数据总线 LED 显示灯显示的结果。如置 S3、S2、S1、S0 为 1001，运算器作加法运算，置 S3、S2、S1、S0 为 0010，运算器作逻辑与运算。按动 2 次 ST 按钮产生 T3、T4 节拍，观察 FC、FZ 标志位变化。

当S3S2S1S0 = （1001），运算器做（加法运算），

寄存器A内容（01100101），寄存器B内容（10100111）

FC = （1），FZ = （0）。

当S3S2S1S0 = (0010)，运算器做（逻辑与运算），
寄存器A内容（01100101），寄存器B内容（10100111）
FC = (1)，FZ = (0)。

2. 连接运行

如果实验箱和 PC 联机操作，则可通过软件中的数据通路图来观测实验结果，也可通过软件中的信号时序图来观测实验结果。

(1) 观测数据通路图

打开 TDX-CMX 软件，选择联机软件的“【实验】—【运算器实验】”，打开运算器实验的数据通路图，如图 2所示。操作方法同本机运行，每按动一次 ST 按钮，数据通路图会有数据的流动，反映当前运算器所做的操作，或在软件中选择“【调试】—【单节拍】”，其作用相当于将时序单元的状态开关 KK2 置为‘单拍’档后按动了一次 ST 按钮，数据通路图也会反映当前运算器所做的操作。

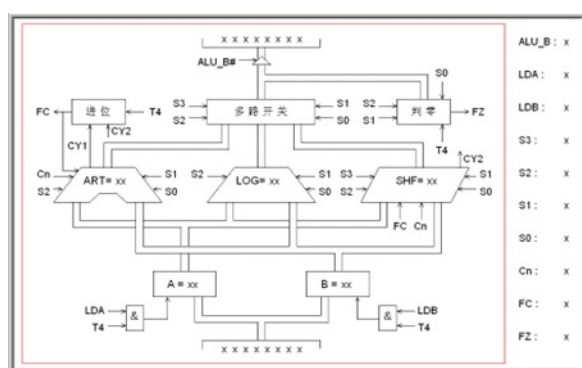


图2 数据通路图

重复上述操作，并完成表 3。然后改变 A、B 的值，验证 FC、FZ 的锁存功能。
。点击联机软件的“【回放】—【保存…】”按钮，可保存数据通路图的实验过程。

(2) 观测数据时序图 打开 TDX-CMX 软件，选择联机软件的“【实验】—【运算器实验】”，打开运算器实验的数据通路图。再点击

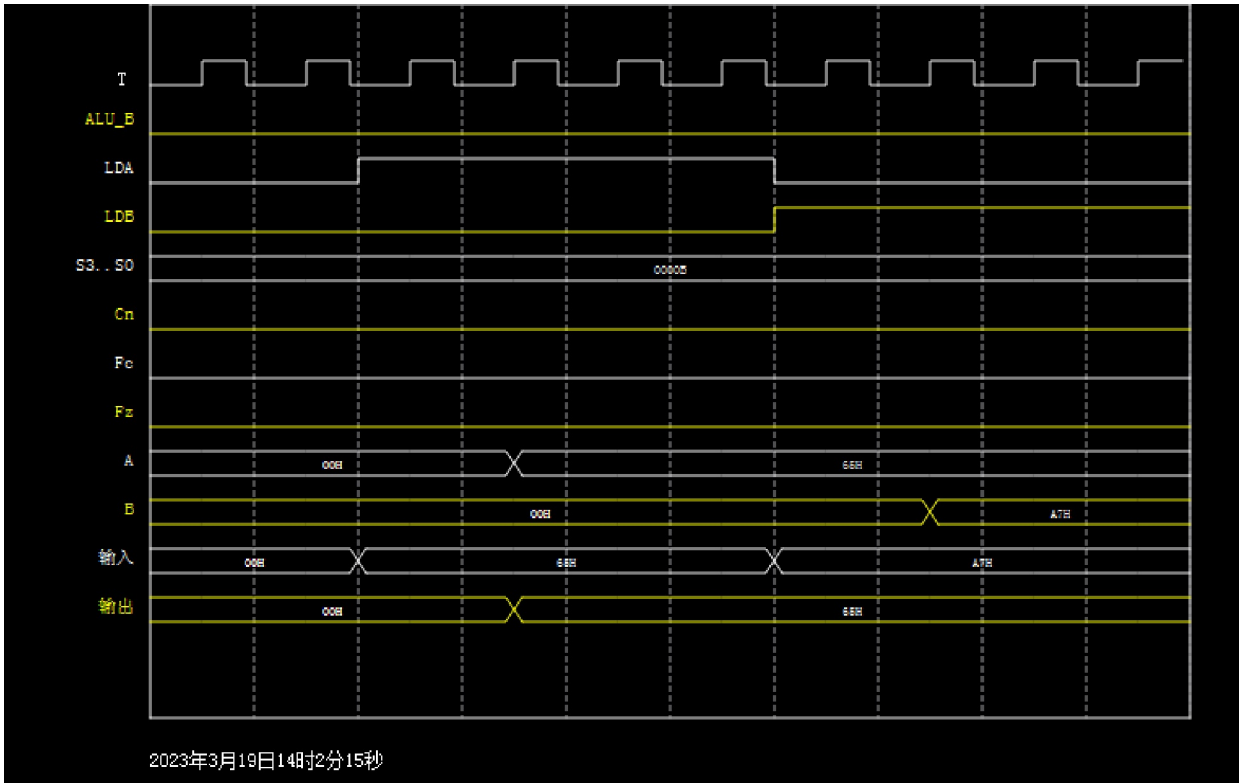
图3 选择观察信号



最后，请上传时序图至实验报告。 在时序图界面右键点击 “【上传】” 按钮，将时序图上传至学生登陆账户对应的实验报告。

实验结果及分析

运算类型	A	B	S3 S2 S1 S0	CN	结果
逻辑运算	65	A7	0 0 0 0	X	F=(65) FC=(1) FZ=(0)
	65	A7	0 0 0 1	X	F=(A7) FC=(1) FZ=(0)
	65	A7	0 0 1 0	X	F=(25) FC=(1) FZ=(0)
	65	A7	0 0 1 1	X	F=(E7) FC=(1) FZ=(0)
	65	A7	0 1 0 0	X	F=(9A) FC=(1) FZ=(0)
移位运算	65	A7	0 1 0 1	X	F=(CA) FC=(1) FZ=(0)
	65	A7	0 1 1 0	0	F=(32) FC=(1) FZ=(0)
				1	F=(B2) FC=(1) FZ=(0)
	65	A7	0 1 1 1	0	F=(CA) FC=(1) FZ=(0)
				1	F=(CA) FC=(0) FZ=(0)
算术运算	65	A7	1 0 0 0	X	F=(65) FC=(0) FZ=(0)
	65	A7	1 0 0 1	X	F=(0C) FC=(1) FZ=(0)
	65	A7	1 0 1 0 (FC=0)	X	F=(0C) FC=(0) FZ=(0)
			1 0 1 0 (FC=1)	X	F=(0C) FC=(1) FZ=(0)
	65	A7	1 0 1 1	X	F=(BE) FC=(0) FZ=(0)
	65	A7	1 1 0 0	X	F=(64) FC=(0) FZ=(0)
	65	A7	1 1 0 1	X	F=(66) FC=(0) FZ=(0)



实验思考题

本实验完成了8位加法器的设计，如何在实验台上实现16位加法运算。

可将十六位加法的低八位和高八位分为两组依次进行计算，首先进行第八位的加法计算，得到结果的低八位和一位进位，然后进行高八位加法运算，如果低八位的进位是0则得到十六位加法的高八位，如果低八位的进位是一则再将结果加一得到十六位加法的高八位。

实验总结

本实验了解了运算器的组成结构和工作原理，设计并验证了4*4阵列乘法器，以及通过TDX-CMX工作台实时看到运算的流程，分析数据通路，信号时序与电路原理图。

教师评语