Universidade de Aveiro Dep. de Electrónica, Telecomunicações e Informática Laboratório de Sistemas Digitais

Mini-projeto - Ano Letivo 2023/24

№. mec	Nome:	% trabalho:
Nº. mec	Nome:	% trabalho:

1. Introdução

Este mini-projeto tem como objetivo fundamental a consolidação de conceitos e técnicas lecionadas na disciplina de Laboratórios Sistemas Digitais. Esta consolidação também será bastante útil no desenvolvimento do projeto final.

2. Descrição do funcionamento e requisitos

Este trabalho consiste em modelar em VHDL, simular, sintetizar, implementar na FPGA e testar no kit Terasic DE2-115 um circuito sequencial de acordo com as principais especificações seguintes:

- O circuito que se pretende projetar é um controlador simples de grinalda de Natal.
- O circuito deve utilizar um sinal de clock de 50 MHz para todos os componentes síncronos.
- O top-level do circuito deverá ser implementado com recurso a representação estrutural em VHDL.

3. Implementação

A implementação deste sistema deve seguir uma estratégia faseada, de acordo com a descrição que se segue:

Fase 1 (5 valores): O controlador suporta 4 programas que são selecionados com os interruptores SW(1) e SW(0) de modo seguinte: SW[1..0]=00 -> programa 1, SW[1..0]=01 -> programa 2, SW[1..0]=10 -> programa 3, SW[1..0]=11 -> programa 4. Construa um bloco que permita a seleção do programa com os interruptores. Visualize o número do programa selecionado no display HEXO.

Fase 2 (1 valores): Verifique o correto funcionamento funcional do bloco de seleção de programas (crie um ficheiro de suporte à simulação).

Fase 3 (2 valores): Implemente o programa 1 em que 4 LEDs vermelhos e 4 LEDs verdes ficam sempre ligados.

Fase 4 (3 valores): Implemente o programa 2 em que 4 LEDs vermelhos piscam duas vezes por segundo e 4 LEDs verdes ficam desligados.

Fase 5 (3 valores): Implemente o programa 3 em que 4 LEDs vermelhos são desligados e 4 LEDs verdes piscam uma vez por segundo.

Fase 6 (5 valores): Implemente o programa 4 em que durante 4 segundos os LEDs vermelhos permanecem desligados e 4 LEDs verdes piscam uma vez por segundo, depois durante 4 segundos os LEDs vermelhos piscam duas vezes por segundo e os LEDs verdes permanecem desligados. O ciclo de 4 segundos + 4 segundos é repetido infinitamente, até que o programa seja mudado. De forma complementar, implemente um processo de contagem dos "blinks". A contagem dos "blinks verdes" deve ser visualizada no display HEX4 e a contagem dos "blinks vermelhos" deve ser visualizada no display HEX6. A contagem deve ser feita em hexadecimal e limitada a 16 valores.

Fase 7 (1 valor): No verso da página, esboce um diagrama de blocos do sistema, identificando claramente todos os componentes, as suas interfaces, entradas e saídas externas e sinais internos.