

Question 4
Not yet answered
Marked out of 2.0
Flag question

Num código binário de 9 bits e com 2^9 palavras a Distância de Hamming máxima é:

Answer:

Resposta:9

Dado o seguinte mapa de Karnaugh da função $F(A,B,C,D)$

	00	01	11	10	AB
00	0	0	1	1	
01	0	0	1	1	
11	1	1	1	0	
10	1	1	0	0	
CD					

podemos concluir, após minimização correta, que

Select one or more:

- ☐ $F = (A \text{ xor } C) + A.B.D$
- ☐ $F = (A \text{ xor } C) + A.B'.D$
- ☐ $F = (A \text{ xor } C)' + A.B.C'$
- ☐ $F = (A \text{ xor } C) + C.D.B$

Resposta:A & D

Em complemento para 2 com 8 bits o valor decimal do resultado da operação $40_{16} + 80_{16}$ é

Resposta:

Resposta: -64

nta 4
sponder
t,0
car
ta

Considere a seguinte palavra em código binário natural: 11001100. A palavra correspondente em código de Gray é

Resposta:

Resposta: 10101010

A expressão algébrica da função dual de $F(x,y,z) = (x \text{ xor } y) + (x + y.z)$ é

Selecione uma opção de resposta:

- ☐ $(x \text{ xor } y)'.x.(y+z)$
- ☐ $(x \text{ xor } y)'.x'.(y+z)$
- ☒ $(x \text{ xor } y)'.x.(y'+z')$
- ☐ $(x \text{ xor } y).x.(y+z)$

Limpar a minha escolha

Resposta: A

Question 2

Not yet answered

Marked out of 2.0

Flag question

Atendendo à identidade booleana
 $X.Y + X'.Z + Y.Z = X.Y + X'.Z$
deduz-se, por dualidade, que:

Select one:

☐ $(X + Y) . (X' + Z) . (Y + Z) = (X + Y) . (X' + Z)$

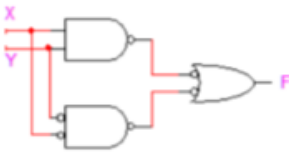
☐ $X . Y + X' . Z + Y . Z = X' . Y + X . Z'$

☐ $X . Y + X' . Z + Y . Z = (X + Y) . (X' + Z)$

☐ $(X + Y) . (X' + Z) . (Y + Z) = X + Y . X' + Z$

Resposta: A

Analise o circuito da figura. A função $F(x,y)$ que ele realiza é:



Select one or more:

☐ $F = (x \text{ xor } y)'$

☐ $F = x.y' + x'.y$

☐ $F = x'.y' + x.y$

☐ $F = x \text{ xor } y$

Resposta: C

Tendo em conta a seguinte tabela de verdade

x	y	F(x,y)	G(x,y)
0	0	0	1
0	1	1	1
1	0	1	1
1	1	1	0

pode afirmar-se que

- Select one:
- ☐ $F \text{ xor } G = (x.y)'$
- ☒ $F.G = x \text{ xor } y$
- ☐ $F = x.y$
- ☐ $G' = x + y$

Clear my choice

Resposta: B

Num código binário de 7 bits e com 27 palavras a Distância de Hamming máxima é:

Resposta: 7

Tendo em conta a seguinte tabela de verdade da função $F(x,y,z)$

x	y	z	F
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

a expressão algébrica da 2ª forma canónica é

Select one:

- ☐ $(x+y+z).(x'+y+z).(x'+y'+z).(x'+y'+z')$
- ☐ $(x'+y+z').(x+y'+z').(x'+y'+z).(x'+y'+z')$
- ☐ $(x+y+z).(x+y'+z').(x'+y'+z).(x'+y'+z')$
- ☐ $(x+y'+z).(x+y'+z').(x'+y'+z).(x'+y'+z')$

Resposta: A

Octal to Hex Converter

https://elearning.ua.pt/mod/quiz/attempt.php?attempt=1726581&cmid=995862&page=3

courses This course

Time left 0:33:16

Question 4
Not yet answered
Marked out of 2.0
Flag question

Considere o seguinte sistema de equações booleanas:

$$\begin{aligned} A.B' &= 0 \\ C.B+A' &= 0 \\ A+C &= D.A \end{aligned}$$

Determine os valores corretos para A, B, C e D

Select one:

- ☐ A = 1, B = 1, C = 1, D = 1
- ☐ A = 1, B = 1, C = 0, D = 1
- ☐ A = 0, B = 1, C = 1, D = 1
- ☐ A = 1, B = 0, C = 0, D = 1

Previous page

Next page

Jump to...

Supporte Outros sites

$$\begin{aligned} A.B' &= 0 \Rightarrow A=1 \quad B=1 \\ C.B+A' &= 0 \Rightarrow C.B=0 \wedge A'=0 \\ &\quad C=0 \\ A+C &= D.A \\ &\quad 1=D \\ A=1 \quad B=1 \quad C=0 \quad D=1 \end{aligned}$$

Considere o número 57.3425_8

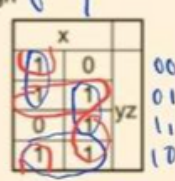
A sua representação hexadecimal é:

Select one:

- ☐ $3F.715_{16}$
- ☐ $3F.517_{16}$
- ☐ $2F.71_{16}$
- ☐ $2F.715_{16}$

Resposta: D

Seja $F(x,y,z)$ a função definida pelo seguinte mapa de Karnaugh



Handwritten expression: $\bar{x}\bar{z} + \bar{y}z + xy$

Seleccione uma ou mais opções de resposta:

- ☒ $F = x'z' + y'z + xy$ é uma expressão mínima
- ☒ $F = x'y' + xz + yz'$ é uma expressão mínima
- ☐ Existem duas formas mínimas em produto de somas
- ☐ $F = (x+y+z).(x+y'+z')$ é uma expressão mínima na forma soma de produtos

Handwritten note: x só existe em uma forma mínima POS

Dado o seguinte mapa de Karnaugh da função $F(A,B,C,D)$

Time left 0

	00	01	11	10	AB
00	0	1	1	1	
01	0	1	0	1	
11	0	1	0	1	
10	0	1	1	1	
CD					

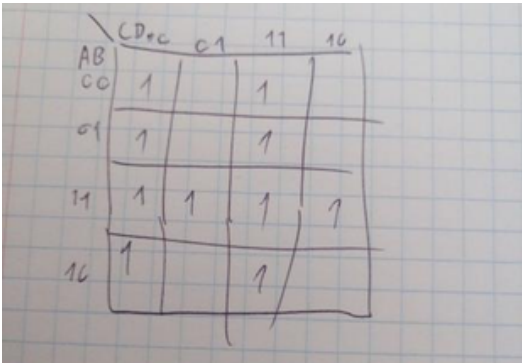
podemos concluir, após minimização correta, que

Select one or more:

- ☐ $F = (A \text{ xor } B) + A.D$
- ☐ $F = (A \text{ xor } B) + A.D'$
- ☐ $F = (A \text{ xor } B)' + A.D'$
- ☐ $F = (A \text{ xor } B) + B.D'$

Resposta: D

O mapa de Karnaugh que corresponde à função $F(A,B,C,D) = A.B + (C \text{ xor } D)'$ é



Dado o seguinte mapa de Karnaugh da função $F(A,B,C,D)$

	00	01	11	10	AB
00	0	0	1	1	
01	0	0	1	1	
11	1	1	1	0	
10	1	1	0	0	
CD					

podemos concluir que tem

- Select one or more:
- ☐ 2 Implicantes Primos Essenciais
 - ☐ 4 Implicantes Primos Essenciais
 - ☐ 4 Implicantes primos
 - ☐ 3 Implicantes Primos

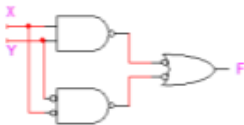
Resposta: A & C

Considere um contexto de representação de quantidades em complemento para 2 com 8 bits. Identifique os possíveis casos de overflow

- Select one or more:
- ☐ 10000000 + 01111111
 - ☐ 01000000 + 01000000
 - ☐ 01111111 + 00100000
 - ☐ 01000000 + 00100000

Resposta: B & C

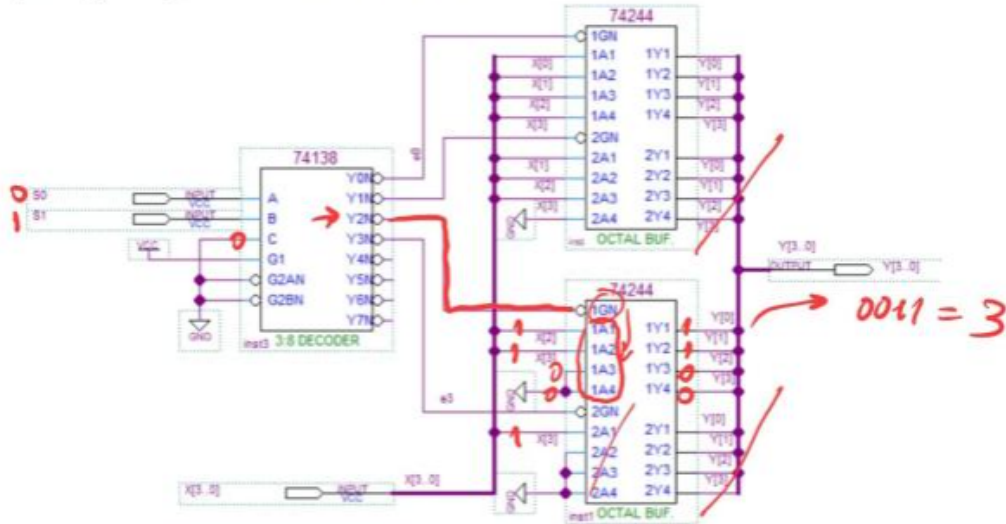
Analise o circuito da figura. A função $F(x,y)$ que ele realiza é:



- Select one or more:
- ☒ $F = x'.y' + x.y$
 - ☐ $F = x.y' + x'.y$
 - ☐ $F = (x \text{ xor } y)'$
 - ☐ $F = x \text{ xor } y$

Resposta: A

Considere o esquema lógico da figura baseado no decodificador 74138 e em buffers 3's 74244.

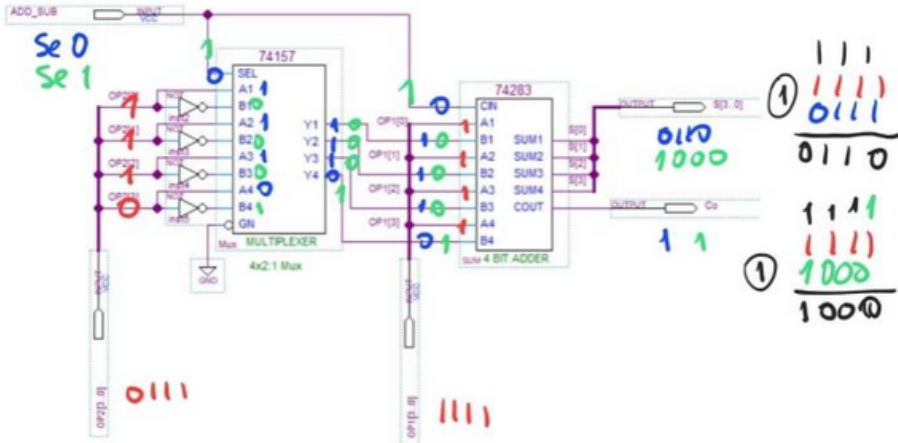


Se entradas forem $\mathbf{S} = (S_2S_1S_0) = 10_2$ e $\mathbf{X} = (X_3, \dots, X_0) = F_{16}$, o valor decimal da saída $\mathbf{Y} = (Y_3, \dots, Y_0)$ será:

Answer:

no primeiro decoder ativa a saída Y2 pq o código de entrada é 010 = 2
logo o buffer de cima não é ativado podem descartá-lo
no de baixo, temos 2 mini buffers, o de cima 1G é ativado pq vem um sinal do primeiro buffer e o de baixo 2G não é ativado, logo tb o podem descartar
na entrada do 1G entra 0011 por ordem (A4_A3_A2_A1) pelo q na saída reproduz o mesmo e no Y vão obter 0011 ou seja 3 em decimal

O circuito da figura apresenta um sistema de adição/subtração para 4 bits num contexto de representação em complemento para 2.

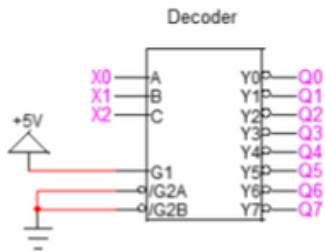


Considere OP1 = 1111 e OP2 = 0111.

Select one or more:

- ☐ Com ADD_SUB = 0, S = 0110
- ☐ Com ADD_SUB = 0, S = 1000
- ☒ Com ADD_SUB = 1, S = 1000
- ☐ Com ADD_SUB = 1, S=0110 e há overflow
- ☒ Com ADD_SUB = 0, S = 1000 e há overflow
- ☐ Com ADD_SUB = 1, S = 0110

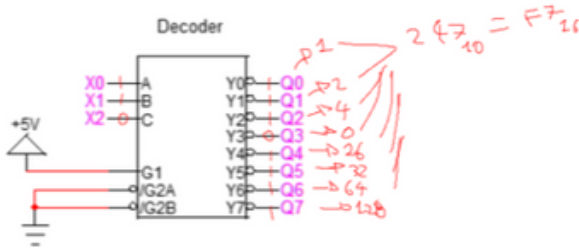
Considere o bloco combinatório da figura.



Sejam $X = (X_2, X_1, X_0)$ e $Q = (Q_7, \dots, Q_0)$. Se $X = 3_8$ então

- Select one:
- ☐ $Q = 40_{16}$
 - ☒ $Q = F7_{16}$
 - ☐ $Q = 08_{16}$
 - ☐ $Q = DF_{16}$

Considere o bloco combinatório da figura.



Sejam $X = (X_2, X_1, X_0)$ e $Q = (Q_7, \dots, Q_0)$. Se $X = 3_8$ então

- Select one:
- ☐ $Q = 40_{16}$
 - ☒ $Q = F7_{16}$
 - ☐ $Q = 08_{16}$
 - ☐ $Q = DF_{16}$

ed out of

5
ion

Time left

Se $N = 5_{10}$, o valor decimal da saída S é

Answer:

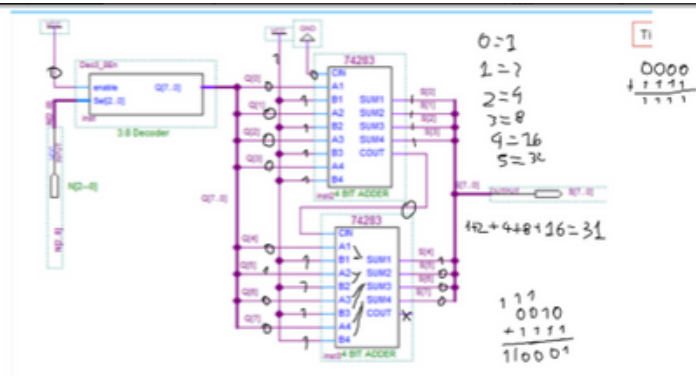
$$5_{10} = 101_2$$

$$Q_5 = 1$$

$$N_2 = 1$$

$$N_1 = 0$$

$$N_0 = 1$$



Um sinal periódico cuja frequência é 21 MHz tem o período de (indique o valor inteiro mais próximo e as unidades - escolha entre s, ms, us e ns)

Resposta:

Ir para...

Resposta: 21 us

Um sinal periódico cuja frequência é 25 MHz tem o período de (indique o valor inteiro mais próximo e as unidades - escolha entre s, ms, us e ns)

Resposta: 4ns ✗

Resposta: 40 us

Qual é o módulo dum contador de Johnson construído com 47 flip-flops?

Answer:

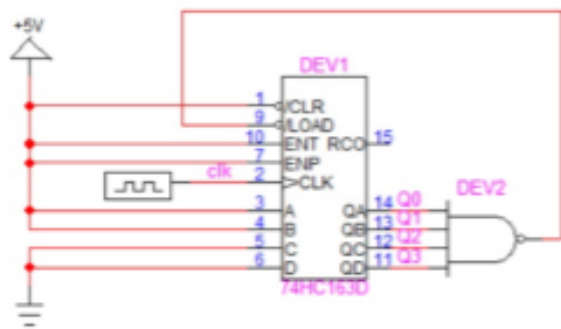
Resposta: 47*2

Dois contadores binários de 3 bits conetados em cascata têm um módulo total de:

Resposta:

Resposta: 64

Considere o circuito da figura que inclui um contador binário de 4 bits com entradas de *clear* (CLR_L) e *load* (LD_L) síncronas.



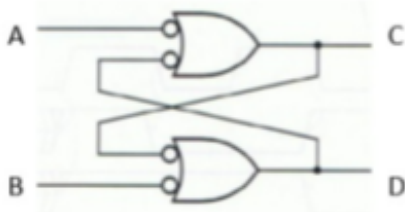
Seja $Q=(Q3...Q0)$. A sequência de contagem (Q) deste circuito, representada em hexadecimal, é:

Selecione uma opção de resposta:

- ☐ C, D, E
- ☐ 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F
- ☐ C, D, E, F
- ☐ Nenhuma das respostas restantes

Resposta: B

Considere o circuito da figura com entradas A e B e saídas C e D. Se $A = '1'$ e $B = '0'$, pode-se afirmar que

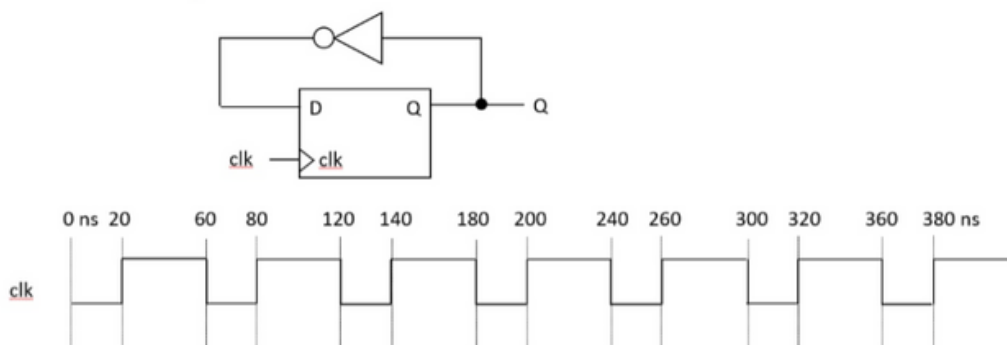


Selecione uma opção de resposta:

- ☐ C = '1' e D = '1'
- ☐ C = '1' e D = '0'
- ☐ C = '0' e D = '0'
- ☐ C = '0' e D = '1'

Resposta: D

Analise o circuito da figura e as características do sinal *clk*

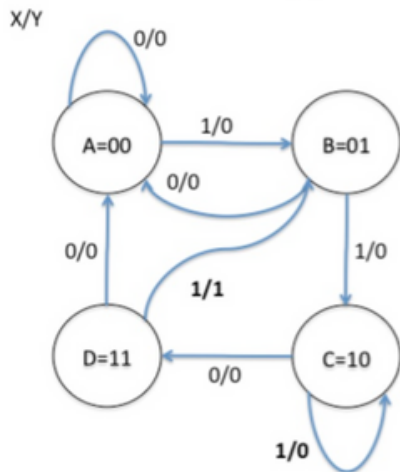


Selecione uma opção de resposta:

- ☐ O sinal Q tem o mesmo *duty cycle* que o sinal *clk* e a sua frequência é o dobro da frequência do sinal *clk*
- ☐ O sinal Q tem *duty cycle* = 50% e a sua frequência é a metade da frequência do sinal *clk*
- ☐ O sinal Q tem *duty cycle* = 50% e a sua frequência é o dobro da frequência do sinal *clk*
- ☐ O sinal Q tem o mesmo *duty cycle* que o sinal *clk* e a sua frequência é a metade da frequência do sinal *clk*

Resposta: B

O diagrama de estados seguinte ilustra o comportamento de uma máquina de estados finitos com uma entrada, X , e uma saída, Y . Os estados da máquina são codificados com sinais Q_1Q_0 .



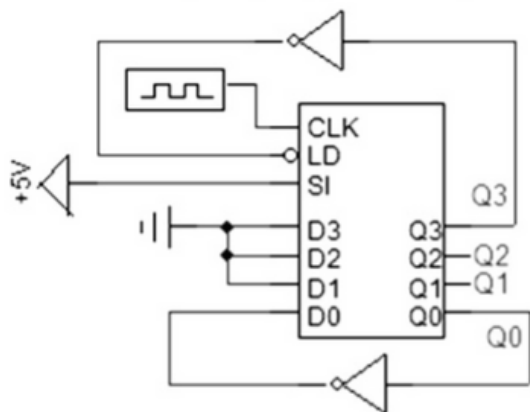
Para implementação com *flip-flops* D, qual deve ser a função de excitação Q_0+ ?

Selecione uma opção de resposta:

- ☐ $Q_0+ = X \cdot Q_1' \cdot Q_0' + Q_1 \cdot Q_0' \cdot X'$
- ☐ $Q_0+ = X \cdot (Q_1 \text{ XNOR } Q_0) + Q_1 \cdot Q_0' \cdot X'$
- ☐ $Q_0+ = X \cdot Q_1 \cdot Q_0 + Q_1 \cdot Q_0' \cdot X'$
- ☐ $Q_0+ = X \cdot (Q_1 \text{ XOR } Q_0) + Q_1 \cdot Q_0' \cdot X'$

Resposta: B

Análise o circuito da figura seguinte, que inclui um registro de deslocamento de 4 bits, que faz deslocamento no sentido $Q_0 \rightarrow Q_3$.



Assumindo que o estado atual é $Q_3Q_2Q_1Q_0 = 0011$, o estado seguinte do circuito será:

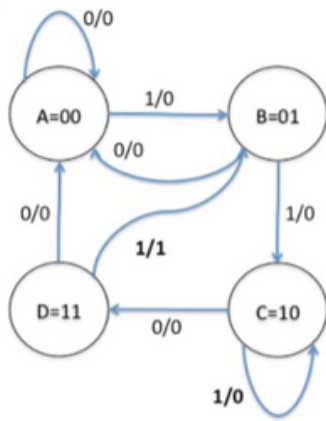
Selecione uma opção de resposta:

- ☐ 0011
- ☐ 0000
- ☐ 0111
- ☐ 1001

Resposta: C

O diagrama de estados seguinte ilustra o comportamento de uma máquina de estados finitos com uma entrada, X , e uma saída, Y . Os estados da máquina são codificados com sinais Q_1Q_0 .

X/Y



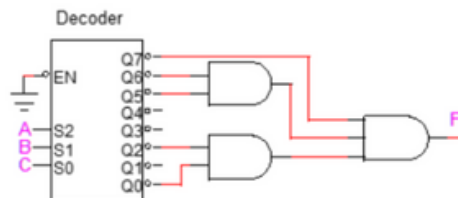
Para implementação com *flip-flops* D, qual deve ser a função de excitação Q_1 ?

Selecione uma opção de resposta:

- ☐ $Q_1 = Q_1 \cdot Q_0' + Q_1' \cdot Q_0 \cdot X$
- ☐ $Q_1 = Q_1 \cdot Q_0 + X \cdot Q_0$
- ☐ $Q_1 = Q_1 \cdot Q_0$
- ☐ $Q_1 = X \cdot Q_1' + Q_1' \cdot Q_0$

Resposta: A

Considere o circuito lógico da figura.



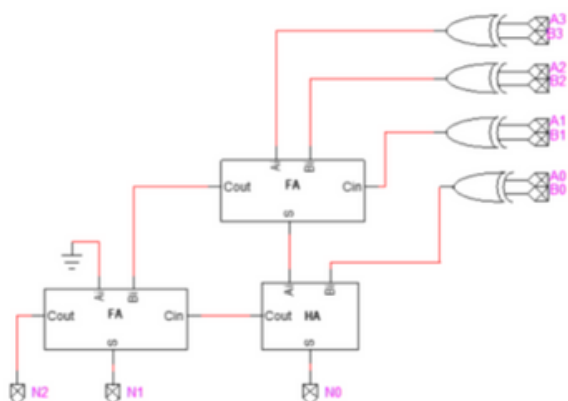
A função $F(A,B,C)$ pode ter como soma de produtos mínima

Select one:

- ☐ $F(A,B,C) = A \cdot B' \cdot C' + A' \cdot C$
- ☐ $F(A,B,C) = A \cdot B' \cdot C + A' \cdot C$
- ☒ $F(A,B,C) = A \cdot C' + A' \cdot B \cdot C$
- ☐ $F(A,B,C) = A \cdot C' + A' \cdot B \cdot C'$

Resposta: A

Considere o circuito da figura. Sejam $(A_3...A_0) = C_{16}$ e $(B_3...B_0) = 3_{16}$.



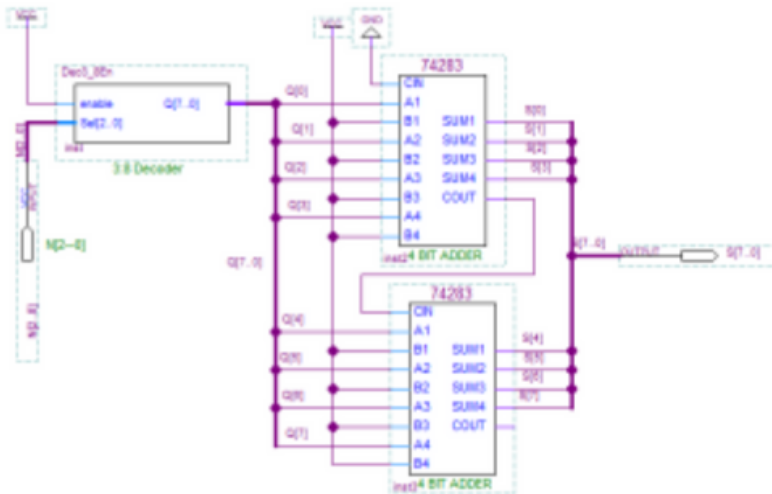
Neste contexto o valor decimal correspondente a $(N_2N_1N_0)$ é

Answer: 4

Resposta: 4

Next page

Considere o sistema da figura onde se efetua um determinado cálculo num contexto de representação em complemento para 2. A entrada é $N = (N_2N_1N_0)$ e a saída é $S = (S_7, \dots, S_0)$.



Se $N = 6_{10}$, o valor decimal da saída S é

Resposta: 63

Question 2
Answer saved
Marked out of 2.5
Flag question

Análise a máquina de estados da figura seguinte.

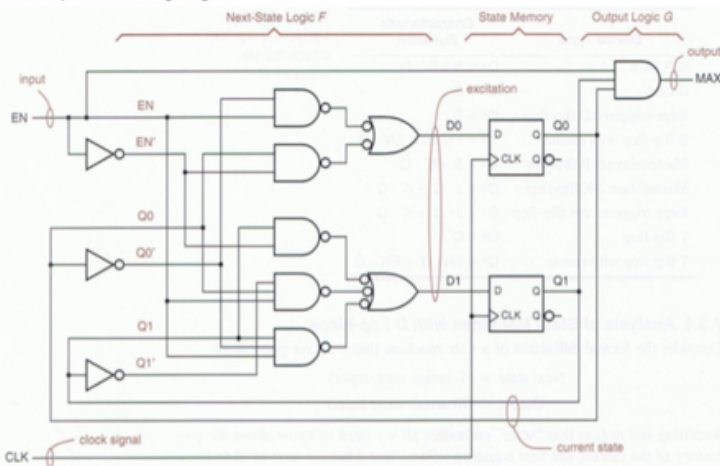


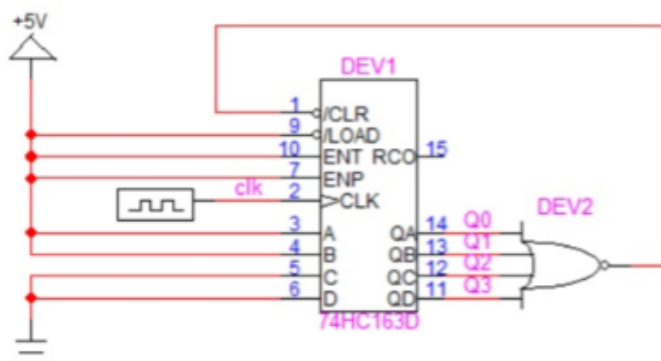
Figure 7-38 Clocked synchronous state machine using positive-edge-triggered D flip-flops.

O caminho crítico deste circuito envolve o atraso de:

- Select one:
- ☐ três portas lógicas
 - ☐ duas portas lógicas
 - ☐ onze portas lógicas
 - ☐ dez portas lógicas

Resposta: A

Considere o circuito da figura que inclui um contador binário de 4 bits com entradas de *clear* (CLR_L) e *load* (LD_L) síncronas.



O módulo deste contador é:

Resposta: 2

Answer:

Time left 0:27:21

- ☐ 0000
- ☐ 1011
- ☐ 0001
- ☐ 1010

The diagram shows a 74HC194 4-bit universal shift register. It is configured for right shifts by setting the SL (Shift Left) pin to 0 and the SR (Shift Right) pin to 1. The clock (CLK) is driven by a square wave. The $Q0$ output is inverted and fed back to the SR input. The outputs $Q0, Q1, Q2, Q3$ are connected to four LEDs. Handwritten blue annotations show the sequence of bits shifted into the register: 0, 1, 0, 1. A pink arrow points from the $Q0$ output to the final bit '1' in the sequence.

☐ 0001

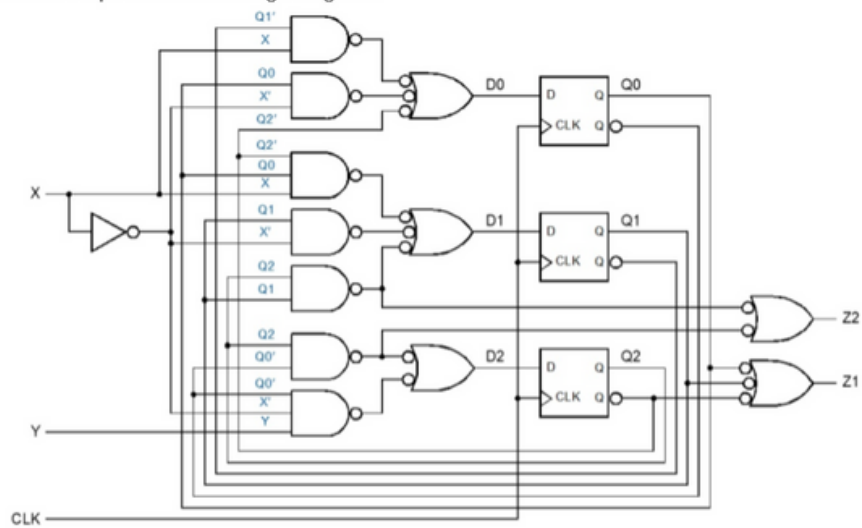
☒ 1011

☐ 0000

☐ 1010

NOTA: este é diferente
do que está a cima

Análise a máquina de estados da figura seguinte.



O caminho crítico deste circuito envolve o atraso de:

Select one:

- ☐ duas portas lógicas
- ☒ três portas lógicas
- ☐ treze portas lógicas
- ☐ quatro portas lógicas

Resposta: B