



INSTITUTO POLITÉCNICO NACIONAL



ESCUELA SUPERIOR DE CÓMPUTO

INGENIERIA EN SISTEMAS COMPUTACIONALES

MATERIA: FUNDAMENTOS DE DISEÑO DIGITAL

PRESENTA:

RAMIREZ BENITEZ BRAYAN

GRUPO: 2CM1

PRÁCTICA No. 5

DECODIFICADOR BCD A 7 SEGMENTOS

ESTADO DE MEXICO ENERO 2021

## **Objetivo**

Al finalizar la práctica, el alumno aprenderá a programar un dispositivo lógico programable (PLD). Para esto estudiará sus apuntes e investigará datos sobre el circuito integrado a utilizar. Así mismo, reafirmará el conocimiento adquirido en clase al realizar un programa que ejecute una función específica, sobre el dispositivo utilizado, y comprobar físicamente el correcto funcionamiento del programa desarrollado. Finalmente, sabrá lo que es un DECODIFICADOR y como programar una función específica sobre el dispositivo, utilizando un lenguaje de descripción de hardware (HDL).

## **Introducción Teórica**

Un decodificador o descodificador es un circuito combinacional, cuya función es inversa a la del codificador, es decir, convierte un código binario de entrada, ya sea natural, BCD, etcétera, con N bits de entrada y M líneas de salida, donde N puede ser cualquier entero y M es un entero menor o igual a  $2^N$ , tales que cada línea de salida será activada para una sola de las combinaciones posibles de entrada. Normalmente, estos circuitos suelen encontrarse como decodificador / demultiplexor. Esto es debido a que un demultiplexor puede comportarse como un decodificador. Un ejemplo es un decodificador de 2 entradas con  $2^2=4$  salidas.

Este decodificador se aparta de la definición general ya que cada combinación de valores de las entradas activa varias salidas, en lugar de una sola. Tiene cuatro líneas de entrada en código BCD y salidas capaces de excitar un display de siete segmentos para representar cualquier dígito de 0 a 9.

De la misma forma que hay dos tipos de decodificadores existen dos tipos de display de 7 segmentos, unos cuyos segmentos se activan con un uno, llamado display de 7 segmentos de cátodo común, y otro cuyos segmentos se activan con un cero, llamado display de 7 segmentos de ánodo común. Evidentemente, decodificador y display tienen que ser del mismo tipo para poder ser conectados.

Los displays de 7 segmentos son dispositivos que se utilizan para visualizar información. Cada segmento de un display está constituido por un LED que, al activarse, es decir, cuando circula una corriente a través suyo, se ilumina. El tipo de conexión de estos LED es lo que determina si el display de 7 segmentos es de ánodo común o de cátodo común.

En la figura 1 se muestran los dos tipos de display de 7 segmentos y su representación en base a leds.

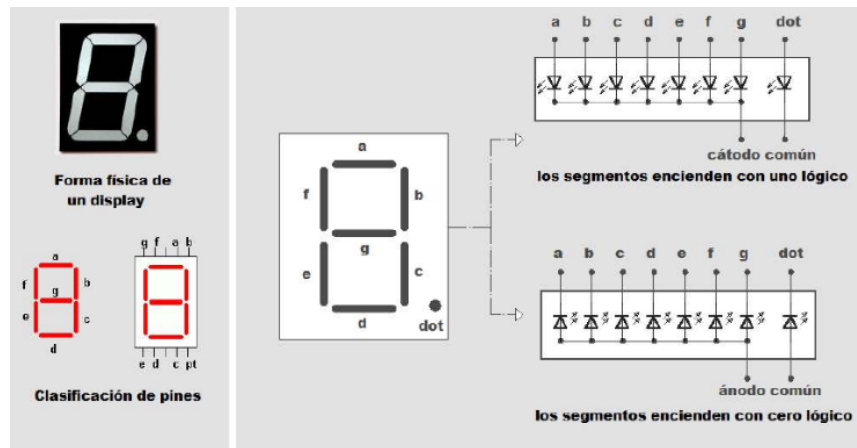


Figura 1. Tipos de Display 7 segmentos.

A continuación, se muestra la tabla de verdad para encender cada uno de los segmentos correspondientes con el código BCD.

Tabla 1. Tabla de verdad para cada uno de los segmentos.

A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	0	0	1	1
1	0	1	0	x	x	x	x	x	x	x
1	0	1	1	x	x	x	x	x	x	x
1	1	0	0	x	x	x	x	x	x	x
1	1	0	1	x	x	x	x	x	x	x
1	1	1	0	x	x	x	x	x	x	x
1	1	1	1	x	x	x	x	x	x	x

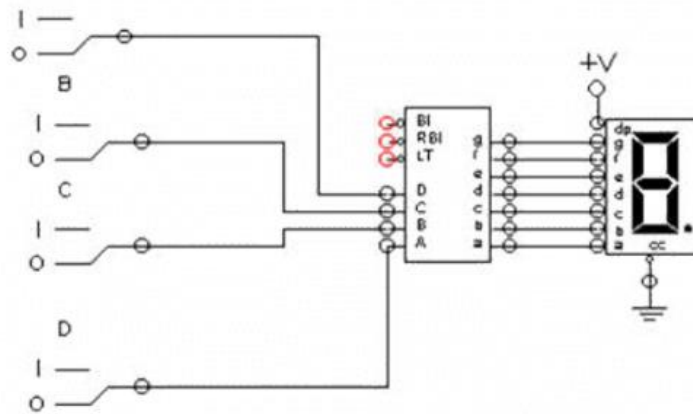
Donde en la tabla se observa

0 – Bajo Lógico.

1 – Alto Lógico.

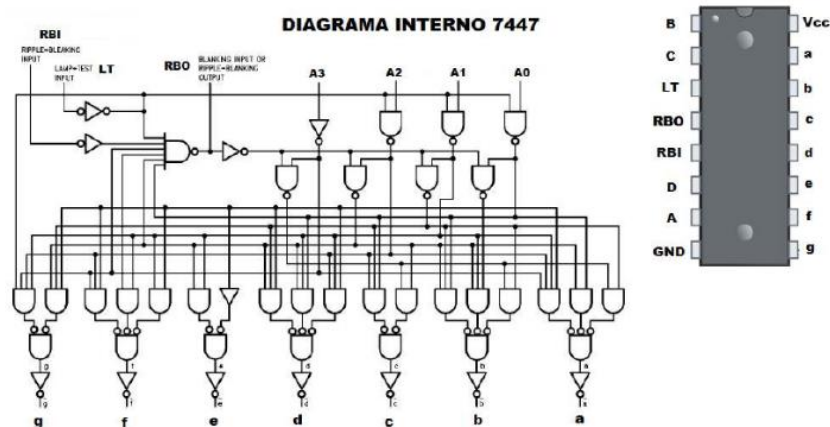
X – No importa si es alto o bajo lógico.

Existen comercialmente codificadores BCD a 7 segmentos, en la figura 2 se observa la conexión de un codificador BCD a 7 segmentos (7447). Nota: el Circuito Integrado (C.I.) 7447 es de ánodo común



**Figura 2.** Conexión del Decodificador con un display de 7 segmentos de **cátodo común**.

En la figura 3 se muestra internamente el Circuito Integrado (C.I.) 7447.



**Figura 3.** Diagrama esquemático interno del C.I. 7447.

## Desarrollo Experimental y Actividades

- 1.- Implementar el siguiente multiplexor usando VHDL.
- 2.- Llene su tabla de verdad para todas las compuertas.
- 3.- Coloque el código final de su programa junto con el archivo de asignación de pines RPT.

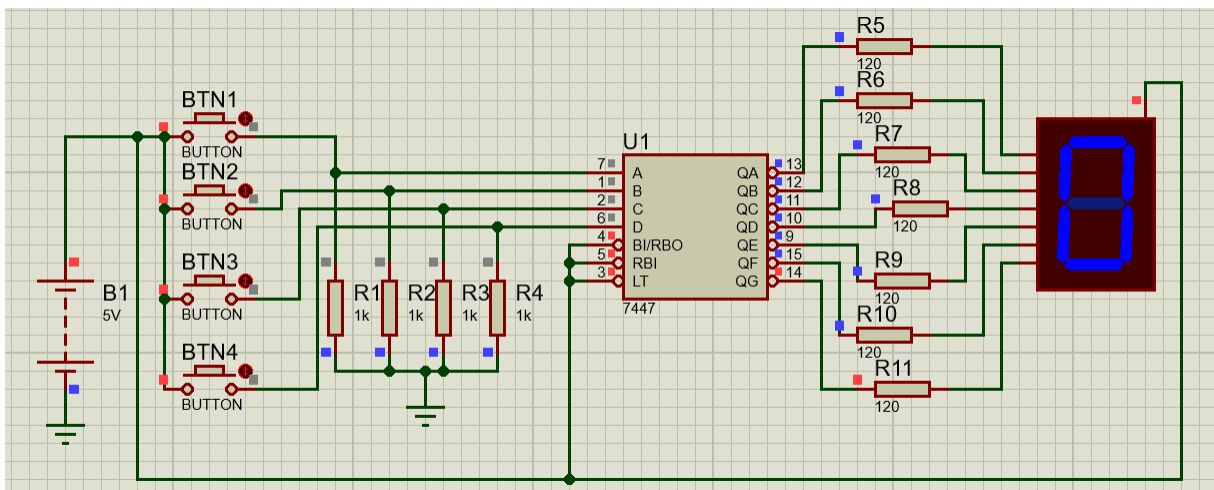
4.- Arme su circuito y programe la GAL para verificar sus tablas de verdad del multiplexor.

```

1 LIBRARY ieee;
2 USE ieee.std_logic_1164.all;
3
4 ENTITY seg7 IS
5 PORT(
6 bcd:IN STD_LOGIC_VECTOR(3 DOWNTO 0);
7 leds:out std_logic_vector(1 to 7));
8 END seg7;
9
10 ARCHITECTURE Behavior OF seg7 IS
11 BEGIN
12 PROCESS (bcd)
13 BEGIN
14 CASE bcd IS ----- abcdefg
15 WHEN "0000" => leds <= "1111110";
16 WHEN "0001" => leds <= "0110000";
17 WHEN "0010" => leds <= "1101101";
18 WHEN "0011" => leds <= "1111001";
19 WHEN "0100" => leds <= "0110011";
20 WHEN "0101" => leds <= "1011011";
21 WHEN "0110" => leds <= "1011111";
22 WHEN "0111" => leds <= "1110000";
23 WHEN "1000" => leds <= "1111111";
24 WHEN "1001" => leds <= "1110011";
25 WHEN OTHERS => leds <= "-----";
26 END CASE;
27 END PROCESS;
28 END Behavior;

```

WARP done.  
Compilation successful.  
genvhdl -s 1164\_VHDL -i "seg7.vhd"  
Running: batnova -v -f -lstd\_logic seg7  
genvhdl completed  
Done.



A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	x	x	x	x	x	x	X
1	0	1	1	X	x	X	x	X	x	X
1	1	0	0	X	X	X	X	X	X	X
1	1	0	1	X	X	X	X	X	X	X
1	1	1	0	x	X	X	X	X	X	X
1	1	1	1	x	X	x	X	x	x	x

Tabla de verdad para circuito BCD a 7 segmentos