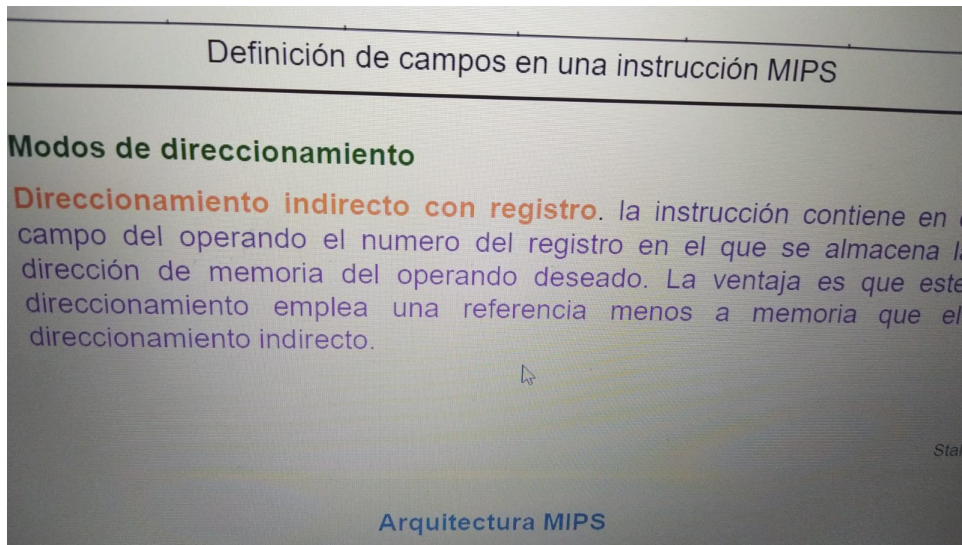


1. Direccionamiento indirecto con registro:



2. Atributos de instrucciones inmediatas

Instrucciones MIPS:

(Instrucciones Tipo-I: instrucciones inmediatas)

opcode	rs	rt	constant
Definición de campos en una instrucción MIPS			

rs: Hace referencia al primer operando de 32 bit:

constant: Es directamente el segundo operando de 16 bit. Posteriormente habrá que extenderlo a 32 bit mediante un módulo extensor de signo.

rt: Hace referencia al registro destino, donde ha de depositar el resultado de la operación inmediata

Página 4

3. Parámetros de categorización de la jerarquía de memorias

Jerarquía de memorias

La jerarquía de memorias es una clasificación en base a los siguientes parámetros:

Rapidez

Capacidad de almacenamiento

Costo de construcción

4. Uso de los registros \$R4, \$R5, \$R6 y \$R7 del procesador MIPS-32

NOMBRE SIMBOLICO DEL REGISTRO	NÚMERO	USO
\$zero	0	Constante 0
\$at	1	Reservado para ensamblador para el manejo de excepciones
\$v0	2	Evaluación de expresión y resultado de función
\$v1	3	Evaluación de expresión y resultado de función
\$a0	4	Registros usados para pasar parámetros a funciones
\$a1	5	
\$a2	6	
\$a3	7	

5. En el modelo MIPS-32 describir el rol o función de cada uno de los campos de las instrucciones tipo R.

opcode: Código de operación. Le indica al procesador qué operación debe realizar. El número binario localizado en este campo es el código de la familia de operaciones

rs: referencia al primer operando fuente (register source 1)

rt: referencia al segundo operando fuente (register source 2)

rd: referencia al registro destino. Referencia al registro donde se almacena el resultado

shamt: Usado sólo en operaciones de desplazamiento. Cantidad de desplazamiento (*shift amount*)

funct: función. Selecciona la variante específica de la operación en el campo opcode. Opcionalmente se llama código de función. Por ejemplo, **opcode** puede especificar el tipo de operación (aritmética), mientras que **funct** la operación específica "suma"

6. Diferencia entre "instrucciones" y "pseudoinstrucciones".

- ▶ Una instrucción en ensamblador se corresponde con una instrucción máquina
 - ▶ Ocupa 32 bits
 - ▶ `addi $t1, $t1, 2`
- ▶ Una pseudoinstrucción en ensamblador se corresponde con varias instrucciones máquina.
 - ▶ `li $t1, 0x00800010`
 - ▶ No cabe en 32 bits, pero se puede utilizar como pseudoinstrucción.
 - ▶ Es equivalente a:
 - `lui $t1, 0x0080`
 - `ori $t1, $t1, 0x0010`

7. En el modelo MIPS de 32 bits, describir el uso de cada uno de los campos de la instrucción, en una instrucción de tipo I, store.

Tipo I STORE

rs: contiene la dirección base, o inicio de la sección de datos de la memoria

offset: el valor que deberá agregarse a la dirección base para ir hasta donde se ubica el dato que se quiere bajar a el registro rs

rt: hace referencia al registro que contiene el dato que ha de guardarse en memoria

8. En el modelo MIPS de 32 bits, describir el uso de cada uno de los campos de la instrucción, en una instrucción que resuelve una suma inmediata

Instrucciones para operaciones Inmediatas

opcode	rs	rt	Imm (constant)
6	5	5	16

rs: registro fuente

rt: registro destino

imm = constant: Para el caso de una instrucción de **suma inmediata**, la constante a sumar está limitada a valores de 16 bits

La constante es un número signado

9. En el modelo MIPS, describir el uso del registro \$r2 y \$r3 (\$v0 y \$v1)



ORGANIZACION DEL PROCESADOR
Sistema de memorias: Registros



Registros de la arquitectura MIPS de 32 bit

Algo más sobre los registros

NOMBRE SIMBOLICO DEL REGISTRO	NÚMERO	USO
\$v0	2	Son usados para retorno de valores de las funciones
\$v1	3	

10. Uso reservado para el registro \$31 del procesador MIPS-32

\$ra	31	Dirección de retorno (usado para la función de llamada)
------	----	---