

Guía Examen Arquitectura

1. **Categoría de la taxonomía de Flynn a la que corresponden los procesadores super-escalares:**

SISD (Single Instruction Single Data)

2. **Dada la instrucción en lenguaje ensamblador MIPS**

a. **SLL \$19, \$20, 0x4**

Escribir la misma instrucción MIPS en formato hexadecimal de 32 bits:

0	rs	rt	rd	shamt	0
6 bits	0	20	19	0x4	6 bits
000000	00000	10100	10011	00100	000000

3. **Describir el formato Big-Endian en 32 bits:**

Formato en el que el byte más significativo se almacena en primer lugar. Los demás bytes le siguen en orden de significado descendente. Por ejemplo, para una palabra de treinta y dos bytes, el orden de bytes es de 0 a 31.

4. **Configurar una memoria ram EBR: de un solo puerto, con una profundidad de direcciones de 128 y 16 bit del ancho de los registros. Sólo se requiere tomar captura de pantalla, de la entidad generada, y pegarla en el documento de entrega del cuestionario en formato pdf:**

5. **Dada la instrucción en lenguaje ensamblador MIPS**

a. **LW \$a0, 8(\$s2)**

Escribir la misma instrucción MIPS en formato hexadecimal de 32 bits:

0x23	rs	rt	Offset
6 bits	\$s2 (18)	\$a0 (4)	8 (16 bits)
100011	10010	00100	0000000000001000

Links útiles:


<https://www.math.unipd.it/~sperduti/ARCHITETTURA-1/mips32.pdf>

https://www.dcc.fc.up.pt/~ricroc/aulas/1920/ac/apontamentos/P04_encoding_mips_instructions.pdf

 <https://www.cs.utah.edu/~rajeev/cs3810/slides/3810-18-04.pdf>

4.5: Machine Code for the sll Instruction

This section will translate the following SLL instruction to machine code. sll \$t0, \$t1, 10
The MIPS Greensheet specifies the sll instruction as an R-format instruction and the op- code/function for the sll as 0/00. This means the 6 bits for the op code are 000000


 [https://eng.libretexts.org/Bookshelves/Computer_Science/Programming_Language_s/Introduction_To_MIPS_Assembly_Language_Programming_\(Kann\)/04%3A_Translating_Assembly_Language_into_Machine_Code/4.05%3A_Machine_Code_for_the_sll_Instruction](https://eng.libretexts.org/Bookshelves/Computer_Science/Programming_Language_s/Introduction_To_MIPS_Assembly_Language_Programming_(Kann)/04%3A_Translating_Assembly_Language_into_Machine_Code/4.05%3A_Machine_Code_for_the_sll_Instruction)



nstruction

Machine Instruction for Load Word

0x00400060 --- address of data 0x00400000 --- address in \$t0 \$8 --- destination register
The instruction is: lw \$8,0x60(\$t0) Here is the machine code version of the instruction. It specifies the base register, the destination register, and the offset. It does

 https://chortle.ccsu.edu/assemblytutorial/Chapter-15/ass15_7.html

00000004
00000003
00000002

00040010
0004000C
00040008