

### **1.- Describa de forma breve “direccionamiento directo con registro”**

El campo de dirección contiene referencia a un registro interno en lugar de memoria y contiene el dato sobre el cual se realizará la operación

### **2.- Describa de forma breve direccionamiento directo:**

Requiere solamente un acceso a la memoria, sin calcular de direccionamiento, pero, el margen de memoria que puede direccionar es limitado.

### **3.- Describa las seis etapas en que es segmentada una instrucción para su encausamiento. La abreviatura y su función.**

FI: Fetch Instruction: Leer la respuesta siguiente instrucción en el buffer de instrucciones.

DI: Decode Instruction: determina el código de operación y los campos de operador.

CO: Calculate Operand: Calcula la dirección de cada operando fuente y utiliza alguno de los modos de direccionamiento.

FO: Fetch Operand: Carga en el buffer de la ALU los operandos.

EI: Execute Instruction: Realiza la operación indicada y almacena el resultado, si lo hay en la posición del operando destino.

WO: Write Operand: Almacena el resultado en memoria.

### **4.- Seleccione los incisos que responden al enunciado: “Pipeline o encausamiento se refiere a”:**

- b.- Ejecución de la instrucción por etapas.
- c.- Cadena de producción de Instrucciones

### **5.- Atributos de una arquitectura “superescalar”.**

- Cada procesador tiene su propia unidad de control y unidad funcional
- Múltiples operaciones pueden ser iniciadas y finalizadas al mismo tiempo.
- Puede tener memoria compartida o distribuida

### **6.- Atributos de una arquitectura “escalar”.**

Es un procesador que mantiene una arquitectura de un solo problema, por el cual únicamente se ejecuta una instrucción a la vez.

### **7.- Dos atributos del registro acumulador**

- El acumulador puede ser usado como operando implícito para las instrucciones aritméticas.
- Es usado para almacenar temporalmente el ultimo resultado de la ALU

### **8.-En las instrucciones MIPS tipo R Los campos “opcode” y “function” son de seis bits cada uno. Calcule la capacidad de codificación de operaciones con este tipo de instrucciones.**

Su capacidad de codificación de operaciones es de

Opcode = 6 bits

Function = 6 bits

=>  $2^6 \times 2^6$  bits

### **9.- En el modelo MIPS de 32 bits, describir el uso de cada uno de los campos del registro de instrucción, en una instrucción de tipo I, store.**

- Transferencia
- De tipo inmediato
- Saltos condicionales

### **10.- Ubicar al registro de Instrucción en el contexto de la operación del procesador, y describir dos de sus atributos, de operación.**

- Le indica al procesador que operación debe realizar
- El numero binario localizado en este campo es el código nombre de la instrucción.