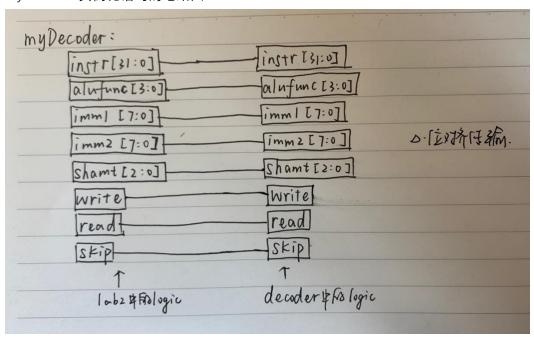
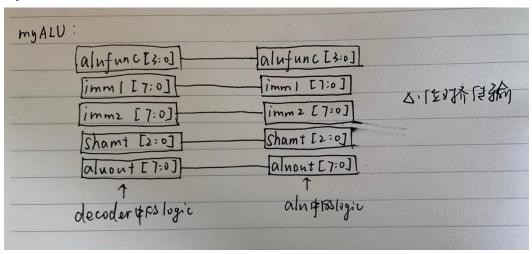
1. Decoder 模块中 always_comb 语句的真值表 (简化版):

instr[31]	instr[30]	instr[29]	instr[28]	instr[27]	instr[26]	instr[5]	instr[4]	instr[3]	instr[2]	instr[1]	instr[0]	alufunc[3]	alufunc[2]	alufunc[1]	alufunc[0]	read	write	skip
0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	Α.	\ \	1
0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	1	\ \	\ \	\
0	0	0	0	0	0	1	0	1	0	1	0	0	0	1	0	\	\	\
0	0	0	0	0	0	1	0	0	1	0	0	0	0	1	1	Α.	A.	1
0	0	0	0	0	0	1	0	0	1	1	1	0	1	0	0	1	\	1
0	0	0	0	0	0	1	0	0	1	0	1	0	1	0	1	\	\	\
0	0	0	0	0	0	1	0	0	1	1	0	0	1	1	0	Α.	Α.	1
0	0	0	0	0	0	1	0	1	1	1	1	0	1	1	1	-\	1	Α.
0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	Α.	N.	\
0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	1	Α.	Α.	1
0	0	0	0	0	0	0	0	0	0	1	1	1	0	1	0	-\	1	Α.
1	0	0	0	1	1	\	\	\	\	\	\ \	\	\	\	\	1	0	0
1	0	1	0	1	1	\	\	\	\	\	\	\	\	\	Λ.	0	1	0
0	0	0	0	1	0	\	\	\	\	\	\	\	\	\	\	0	0	1
0	0	0	1	0	0	\	\	1	\	\	\	\	\	\	\	0	0	1
0	0	0	1	0	1	Α.	A.	Λ.	A.	Α.	1	Λ.	Λ.	Λ.	Λ.	0	0	-1

2. myDecoder 实例化语句的电路图:



3. myALU 实例化语句的电路图:



- 4. 本实验遇到的最大的问题是实例化原件,之前一直没完全搞明白它的语法规则,现在已经掌握了。(记得加. 然后点后是目标模块的接口,括号里是本模块的接口)
- 5. 需要注意的地方:
 - -比大小时,要记得给数据加上 sign'()
 - -算术右移时也要加上 sign'()