Nintendo Famicom Family BASIC 8KB

H1 — Famicom_Cartridge_Edge

Left side pins:
- A0 13 cA0
- A1 12 cA1
- A2 11 cA2
- A3 10 cA3
- A4 9 cA4
- A5 8 cA5
- A6 7 cA6
- A7 6 cA7
- A8 5 cA8
- A9 4 cA9
- A10 3 cA10
- A11 2 cA11
- A12 33 cA12
- A13 34 cA13
- A14 35 cA14
- $\overline{ROMSEL}$ 44 $\overline{ROMSEL}$ ($\overline{A15} + \overline{M2}$)
- D0 43 cD0
- D1 42 cD1
- D2 41 cD2
- D3 40 cD3
- D4 39 cD4
- D5 38 cD5
- D6 37 cD6
- D7 36 cD7
- O2 32 M2
- R/w 14 cR$\overline{W}$
- 15 $\overline{IRQ}$
- 45 cAUDIO
- 46 rfAUDIO

Top: Vcc 30 VCC, 31 VCC

Right side pins:
- pA0 25 PA0
- pA1 24 PA1
- pA2 23 PA2
- pA3 22 PA3
- pA4 20 PA4
- pA5 19 PA5
- pA6 51 PA6
- pA7 50 PA7
- pA8 51 PA8
- pA9 52 PA9
- pA10 53 PA10
- pA11 54 PA11
- pA12 55 PA12
- pA13 56 PA13
- p$\overline{A13}$ 49
- vram$\overline{CE}$ 48
- vramA10 18 PA10
- pD0 26 PD0
- pD1 27 PD1
- pD2 28 PD2
- pD3 29 PD3
- pD4 60 PD4
- pD5 59 PD5
- pD6 58 PD6
- pD7 57 PD7
- p$\overline{RD}$ 17 $\overline{RD}$
- p$\overline{WR}$ 47

Bottom: 1 16 GND

IC2 — PRG ROM (27256)
- A0 10 A0 / D0 11 D0
- A1 9 A1 / D1 12 D1
- A2 8 A2 / D2 13 D2
- A3 7 A3 / D3 15 D3
- A4 6 A4 / D4 16 D4
- A5 5 A5 / D5 17 D5
- A6 4 A6 / D6 18 D6
- A7 3 A7 / D7 19 D7
- A8 25 A8
- A9 24 A9
- A10 21 A10
- A11 23 A11
- A12 2 A12
- A13 26 A13
- A14 27 A14
- Vcc 28 VCC
- Vcc 1 VPP
- GND 20 $\overline{CE}$
- $\overline{ROMSEL}$ 22 $\overline{OE}$
- 14 GND

IC4 — CHR ROM (27C64)
- PA0 10 A0 / D0 11 PD0
- PA1 9 A1 / D1 12 PD1
- PA2 8 A2 / D2 13 PD2
- PA3 7 A3 / D3 15 PD3
- PA4 6 A4 / D4 16 PD4
- PA5 5 A5 / D5 17 PD5
- PA6 4 A6 / D6 18 PD6
- PA7 3 A7 / D7 19 PD7
- PA8 25 A8
- PA9 24 A9
- PA10 21 A10
- PA11 23 A11
- PA12 2 A12
- Vcc 28 VCC
- Vcc 27 $\overline{PGM}$
- $\overline{RD}$ 20 VPP
- PA13 22 $\overline{CE}$ / $\overline{OE}$
- 14 GND

IC1 — Working RAM (62256)
- A0 10 A0 / Q0 11 D0
- A1 9 A1 / Q1 12 D1
- A2 8 A2 / Q2 13 D2
- A3 7 A3 / Q3 15 D3
- A4 6 A4 / Q4 16 D4
- A5 5 A5 / Q5 17 D5
- A6 4 A6 / Q6 18 D6
- A7 3 A7 / Q7 19 D7
- A8 25 A8
- A9 24 A9
- A10 21 A10
- A11 23 A11
- A12 2 A12
- A13 A13
- A14 A14
- SWA13 26 / SWA14 1
- $\overline{CS}$ 20 RAM$\overline{cs}$
- $\overline{OE}$ 22 GND
- $\overline{WE}$ 27 R/$\overline{W}$
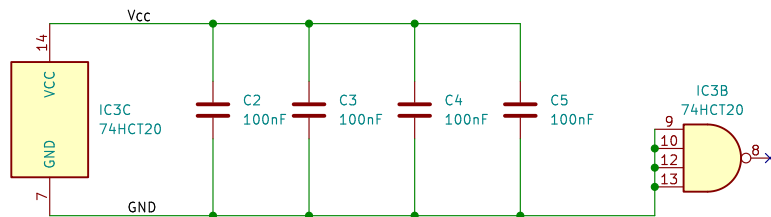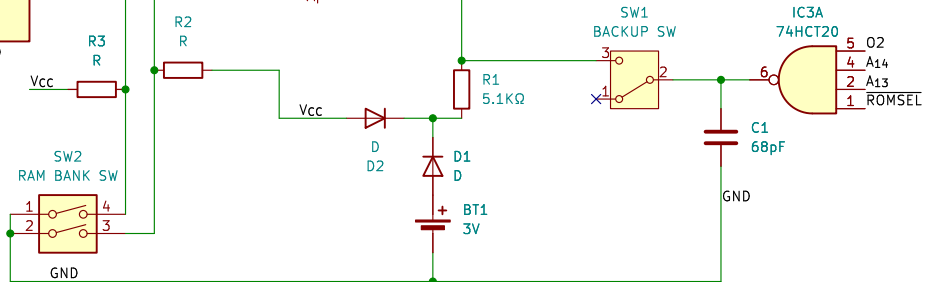- Vcc 28 VCC
- 14 GND

Note box:
> 8KB working RAM (0x6000–0x7FFF) so 32KB
> 62256 gives us four possible banks.
> A13 and A14 are switchable — they are not
> connected to address bus.

R3 R, **R2 R**, **R1 5.1KΩ**
SW2 RAM BANK SW (pins 1 2 3 4)
SW1 BACKUP SW (pins 1 2 3)
D D2, **D1 D**
BT1 3V
C1 68pF
IC3A 74HCT20 — 5 O2, 4 A14, 2 A13, 1 $\overline{ROMSEL}$, 6
GND, Vcc

IC3C 74HCT20 — 14 VCC, 7 GND
C2 100nF, C3 100nF, C4 100nF, C5 100nF

IC3B 74HCT20 — 9, 10, 12, 13, 8

> Unused gate as using 256Kbit
> ROM rather than two 128Kbit.

WORK IN PROGRESS

Brett Hallen
Sheet: /
File: Family_BASIC_Cartridge.kicad_sch
Title: Nintendo Famicom Family BASIC 8KB
Size: A4 | Date: 27/DEC?2025 | Rev: WIP
KiCad E.D.A. 9.0.5 | Id: 1/1