

## 2019 学年春季学期《计算机组成原理》复习指南

### 第一部分 考试格式

- 一. 单选题(共 15 题, 每题 3 分, 共 45 分)
- 二. 简答和计算题 (共 3 题, 共 55 分)

### 第二部分 复习范围

#### ■ 具体内容:

#### 第一章 计算机系统概述

1. 计算机系统是一个层级结构系统: 硬件和软件(系统软件和应用软件[P<sub>8</sub>])。计算机的五大基本部件(运算器、控制器、存储器、输入设备与输出设备) P<sub>5</sub>。

冯·诺依曼计算机中, CPU 如何区分从存储器中取出的是指令还是数据。

2. 计算机语言的分类: 高级语言, 低级语言(汇编语言与机器语言)。P<sub>9</sub>

ISA(指令集体系结构): 软件和硬件之间接口, 简称体系结构;

具体实现的组织称**微体系结构**, 简称微架构。

ISA 和微体系结构是两个不同层面上概念, 微体系结构是软件不可感知部分。P<sub>10, 12</sub>

#### 第二章 数据的机器级表示

1. 浮点数尾数的规格化: 尾数如果采用原码, 规格化尾数必定是 $\pm 0.1****$ 格式。浮点数所能表示的范围和精度分别取决于阶码与尾数。

2. 常用的数据校验码: 奇偶校验码、海明校验码、循环冗余校验码。

3. 要求掌握奇偶校验码、海明校验码的编码求法, 以习题为例(8 位数据位+4 位校验位: 发现一位错并能纠正一位错)。

**发现一位错; 发现一位错并能纠正一位错, 发现两位错。**

习题参考部分: 第 16, 19 题

#### 第三章 运算方法和运算部件

1. ALU 干啥的? ALU 的核心是加法器。P<sub>70</sub>

2. 结合习题, 学会定点数一位乘法(原码一位乘法、补码一位乘法[布斯公式])。(以例题、习题复习)

注: 补码的乘法不具备 $[X \times Y]_{\text{补}} = [X]_{\text{补}} \times [Y]_{\text{补}}$ 的性质。

3. 浮点数的加减法运算步骤(特别注意尾数规格化), 结合习题。

习题参考部分: 第 3, 第 12 题。

#### 第四章 指令系统

1. 指令操作码编码: 定长, 扩展。例题 4.1 和习题 6。P<sub>115</sub>

2. 指令系统中采用不同灵活的寻址方式, 使用尽量短的地址码访问尽可能大的寻址空间。

3. CISC 与 RISC 的主要特点(理解含义就可)。P<sub>119</sub>

\*计算机执行程序所需要的时间  $P = I \times CPI \times T$  其中  $I$  是指令数,  $CPI$  是执行每条指令所需的平均周期数,  $T$  是时钟周期。

4. 结合习题, 学会 C 高级语言的 MIPS 机器代码表示, 注意 MIPS 寄存器的使用约定。

习题参考部分: 第 3、4、6、11 题。

#### 第五章 中央处理器

1. 指令周期的概念, 与时钟周期、机器周期的区别。P<sub>142</sub>

数据通路的含义(包括组合逻辑元件、存储元件), 要求理解不是记下来。P<sub>143</sub>

程序计数器(PC)和指令寄存器(IR)等寄存器的功能与作用。

2.单周期、多周期 CPU 设计。结合习题，例如单周期处理器的特点，多周期数据通路和单周期数据通路比较特点。

3.结合习题，学会区别硬连线控制器设计和微程序控制器设计，

采用断定法(下址字段法)确定下条微指令的地址，则微指令中**下址字段的位数**

机器指令与微指令的关系。根据具体 CPU 数据通路图，能够给出具体指令周期流程图并给出微操作控制信号序列。

微程序控制器与硬布线控制器的区别(执行速度，指令修改上)。

4. 异常与中断的区别，给个例子知道属于那一类？

**习题参考部分：**第 4、5、15 题。

## 第六章 指令流水线

1.五段流水线: IF, ID, OF, EX, WB。P<sub>194</sub>

**N 条指令的执行总时间:**  $(M+N-1) \times T$  其中 M 为流水段数, N 为每个流水段的执行时间。

2.流水线冒险: 结构冒险、数据冒险和控制冒险。

3.重点是 Load-use 数据冒险(例题 6.1 P<sub>210</sub>)，如何识别与改进，结合习题。

**习题参考部分：**第 4、6、7 题。

## 第七章 存储器分层体系结构

1.存储器的分类。ROM 和 RAM 叙述理解。存储器的速度从快到慢：寄存器—cache—主存—辅存。

2.SRAM 和 DRAM 的区别(刷新：以行为单位)。P<sub>240</sub>

3.存储器芯片的扩展：位扩展、字扩展、字位扩展，需要的片数。P<sub>247</sub>

4.多模块存储器(或叫多体交叉存储器)、双口存储器(或叫双端口存储器)设立的目的

4.局部性：时间局部性和空间局部性。

5.Cache 的行，槽 就是块。通过硬件来实现映射。有效位，标记（三种映射变化）。

6.Cache 命中率计算公式，平均访问时间公式。

7.直接映射、全相联、组相联映射方式的区别及使用案例(结合例题和习题)。

要求掌握给出主存块号或者主存单元地址，给出相应方式下(考核直接映射、组相联映射)的 Cache 块号。

8.Cache 总容量的计算：有效位、标记、数据块。

9.Cache 中主存块的替换算法：先进先出、LRU 算法、最不经常用算法、随机替换算法。结合习题、例题。

10.虚拟存储器的 TLB 和 Cache 的访问过程。

段式、页式、段页式。

虚拟存储器管理机制中地址转换描述。

**习题参考部分：**第 4、10、17 题。

## 第八章 互连及输入输出组织

1.常见的输入输出设备，外部存储设备。

2.I/O 接口的含义，I/O 端口的含义。

3.I/O 数据传送控制方式：程序直接控制方式，程序中断方式，DMA 方式。其中 DMA 主要适合于磁盘等高速设备的数据传送。