# 数字逻辑第三章组合线路设计

信息科学与工程学院计算机系

杨永全

yangyq@ouc.edu.cn

# 组合线路的设计

设计是与分析相反的过程，就是已知逻辑功能，画出实际的逻辑电路。

# 组合线路的设计

设计是与分析相反的过程，就是已知逻辑功能，画出实际的逻辑电路。

先看一个例子：试用与非门组成一个多数表决电路，以判断A、B、C三人中是否为多数赞同。

# 1、确定输入、输出

A、B、C 三个输入变量，“0”表示否决，“1”表示赞同。

输出F为“1”表示多数赞同，为“0”表示非多数赞同。

# 2、列真值表

| A | B | C | F |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

# 3、 列表达式并化简

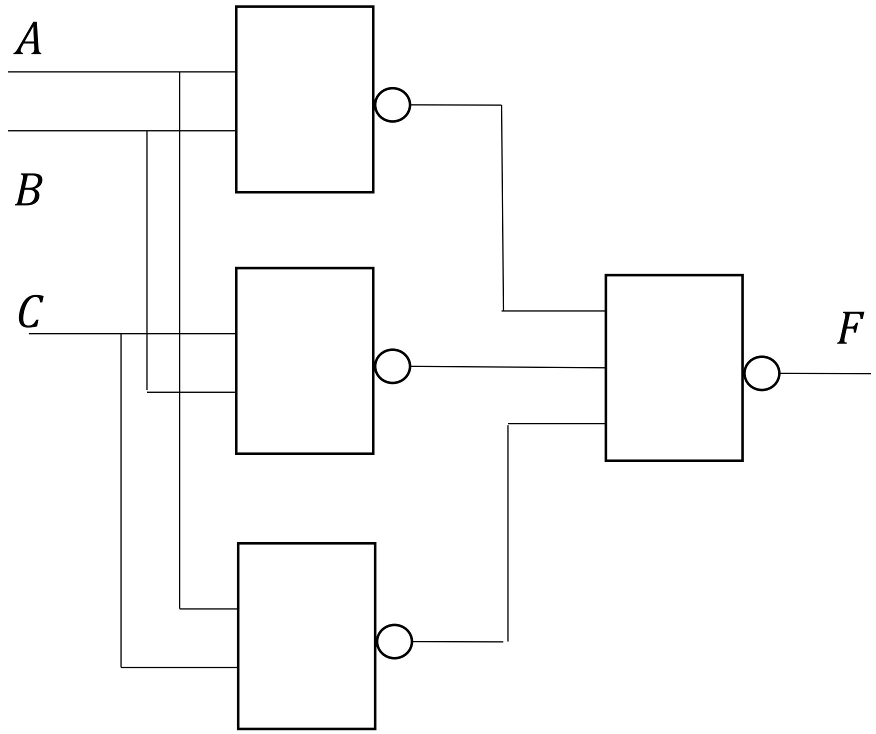
$$F = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$
$$= BC + AC + AB$$

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | | 1 | |
| $A$ | | 1 | 1 | 1 |

# 4、转换为与非门

$$F = BC + AC + AB$$
$$= \overline{\overline{BC + AC + AB}}$$
$$= \overline{\overline{BC}\ \overline{AC}\ \overline{AB}}$$

# 5、画逻辑电路



# 总结组合逻辑电路的设计步骤

确定输入、输出变量

列真值表，写出逻辑表达式

化简

按要求变换逻辑表达式（可选）

画出逻辑电路

# 1、逻辑问题的描述

列出二进制一位全减器的输出逻辑表达式。


输入：
A：被减数;
B：减数;
$C_{i-1}$：上一位的借位，

输出：
D：差;
$C_i$：本位借位

# 2、列真值表

| A | B | $C_{i-1}$ | D | $C_i$ |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

# 3、列表达式并化简

$$D = \overline{A}\,\overline{B}C_{i-1} + \overline{A}BC_{i-1} + A\overline{B}C_{i-1} + ABC_{i-1} = \sum(1,2,4,7)$$

| | $\boldsymbol{\overline{B}\,\overline{C}}$ | $\boldsymbol{\overline{B}C}$ | $\boldsymbol{BC}$ | $\boldsymbol{B\overline{C}}$ |
|---|---|---|---|---|
| $\boldsymbol{\overline{A}}$ | | 1 | | 2 |
| $\boldsymbol{A}$ | 4 | | 7 | |

$$C_i = \sum(1,2,3,7) = \overline{A}C + \overline{A}B + BC$$

| | $\boldsymbol{\overline{B}\,\overline{C}}$ | $\boldsymbol{\overline{B}C}$ | $\boldsymbol{BC}$ | $\boldsymbol{B\overline{C}}$ |
|---|---|---|---|---|
| $\boldsymbol{\overline{A}}$ | | 1 | 3 | 2 |
| $\boldsymbol{A}$ | | | 7 | |

# 再看一个例子

$X=x_1x_2$，$Y=y_1y_2$为两位二进制正整数，判是否X>Y。
F=1,X>Y成立，F=0,X>Y不成立。
只列出使F=1的的部分真值表。

| $X_1$ | $X_2$ | $Y_1$ | $Y_2$ | F |
|---|---|---|---|---|
| 1 | | 0 | | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 |

$$F=x_1\overline{y_1}+x_1x_2y_1\overline{y_2}+\overline{x_1}x_2\overline{y_1}\,\overline{y_2}$$

# 还是一个例子

客机安全起飞的条件，同时满足

1. 发动机启动开关接通
2. 飞行员入座，座位保险带扣上
3. 乘客入座，保险带扣上；或座位上无乘客

S=1, 发动机启动开关接通;A=1, 飞行员入座;B=1, 飞行员保险带扣上；$M_i$=1, 乘客入座；$N_i$=1, 乘客保险带扣上。

可直接列逻辑表达式。

$$F = S \cdot A \cdot B \cdot \prod \left( M_i N_i + \overline{M_i} \right)$$

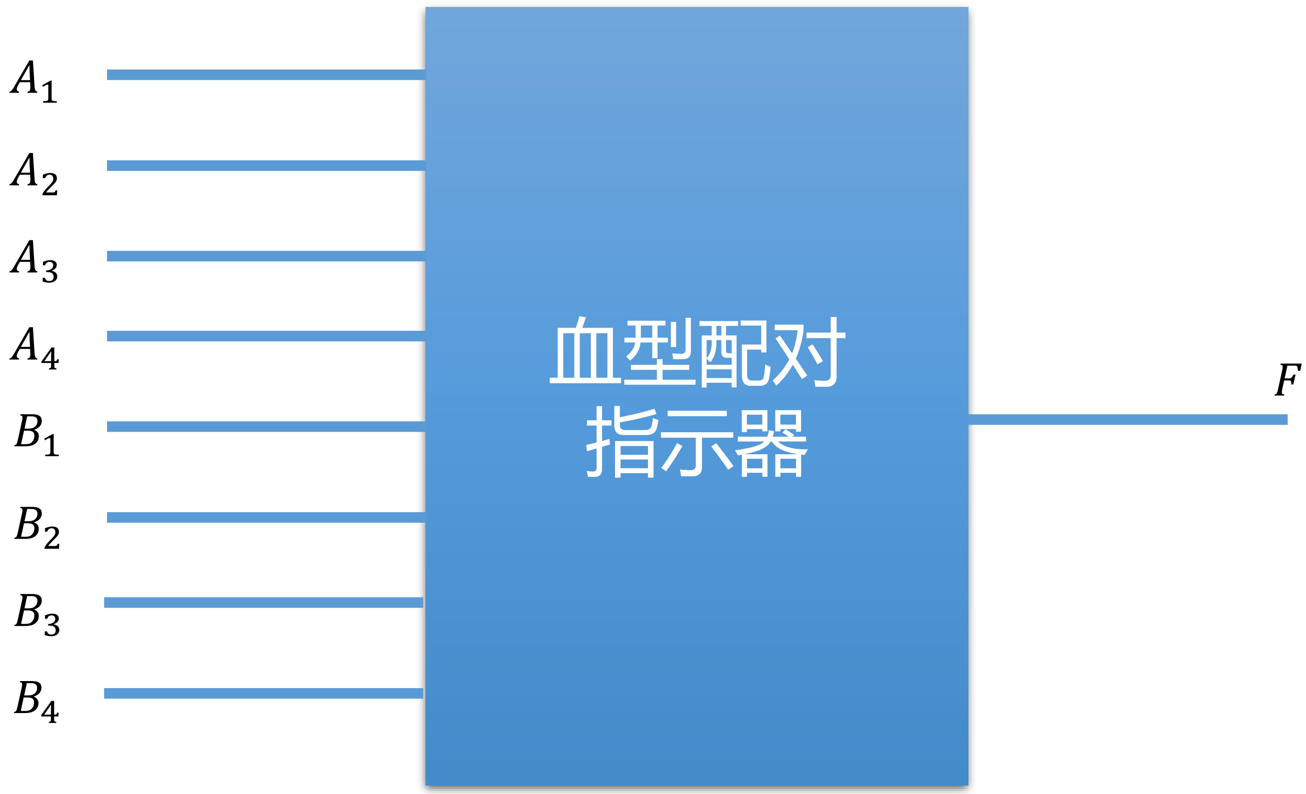
# 我决定再举一个栗子

设计一个血型配对指示器。输血时供血者和受血者配对情况。

| 供血者 | 配对条件 |
|---|---|
| A | A, AB |
| B | B, AB |
| AB | AB |
| O | A, B, AB, O |

# 我决定再举一个栗子

供血者：$A_1$—A, $A_2$—B, $A_3$—AB, $A_4$—O
受血者：$B_1$—A, $B_2$—B, $B_3$—AB, $B_4$—O



# 我决定再举一个栗子

| $A_1$ | $A_2$ | $A_3$ | $A_4$ | $B_1$ | $B_2$ | $B_3$ | $B_4$ | F |
|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| | | | | 0 | 0 | 1 | 0 | 1 |
| | | | | 0 | 1 | 0 | 0 | 1 |
| | | | | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| | | | | 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| | | | | 1 | 0 | 0 | 0 | 1 |

谁有更好的设计吗？

# 逻辑函数的变换

将最简式转换为要求的逻辑表达式形式。

一、用与非门实现：两次求反或三次求反

将$F_1 = \mathrm{A}\overline{B} + \overline{A}B$变换成与非的形式。

$$F_1 = \overline{\overline{F_1}} = \overline{\overline{A\overline{B} + \overline{A}B}} = \overline{\overline{A\overline{B}} \cdot \overline{\overline{A}B}}$$

将最简式转换为要求的逻辑表达式形式。

一、用与非门实现：两次求反或三次求反

将$F_2 = \mathrm{A}\bar{B} + B\bar{C} + C\bar{D} + D\bar{A}$变换成与非的形式。

两次求反：

$$F_2 = \overline{\overline{F_2}} = \overline{\overline{A\bar{B} + \bar{B}C + C\bar{D} + D\bar{A}}}$$

$$= \overline{\overline{A\bar{B}} \cdot \overline{B\bar{C}} \cdot \overline{C\bar{D}} \cdot \overline{D\bar{A}}}$$

实现该电路需要5个与非门。

将最简式转换为要求的逻辑表达式形式。

一、用与非门实现：两次求反或三次求反

将$F_2 = A\overline{B} + B\overline{C} + C\overline{D} + D\overline{A}$变换成与非的形式。

三次求反：

$$\overline{F_2} = \overline{A\overline{B} + B\overline{C} + C\overline{D} + D\overline{A}}$$

$$= (\overline{A} + B)(\overline{B} + C)(\overline{C} + D)(\overline{D} + A)$$

$$= \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + ABCD$$

$$F_2 = \overline{\overline{\overline{(\overline{F_2})}}} = \overline{\overline{\overline{\overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + ABCD}}}$$

$$= \overline{\overline{\overline{\overline{A}\,\overline{B}\,\overline{C}\,\overline{D}} \cdot \overline{ABCD}}}$$

实现该电路需要4个与非门。

将最简式转换为要求的逻辑表达式形式。

## 一、用与或非门实现：两次求反

将 $\mathrm{F} = \mathrm{A}\overline{B} + B\overline{C} + C\overline{A}$ 变换成与或非的形式。

两次求反：

$$F = \overline{\overline{F}} = \overline{\overline{A\overline{B} + B\overline{C} + C\overline{A}}}$$

将最简式转换为要求的逻辑表达式形式。

一、用与或非门实现：两次求反

将 $F = A\overline{B} + B\overline{C} + C\overline{A}$ 变换成与或非的形式。

两次求反：

$$F = \overline{\overline{F}} = \overline{\overline{A\overline{B} + B\overline{C} + C\overline{A}}}$$

$$= \overline{\overline{A}\,\overline{B}\,\overline{C} + ABC}$$

# 总结组合逻辑电路的设计步骤

1. 确定输入、输出变量
2. 列真值表，写出逻辑表达式
3. 化简
4. 按要求变换逻辑表达式（可选）
5. 画出逻辑电路

# 可利用任意项的线路设计

任意项，就是根据约束条件，没有取值、没有意义、永远不会发生的最小项。

这些最小项，因为不会发生，所以他的取值可以是0，也可以是1。

在卡诺图化简时，我们知道，卡诺图中的1越多，能够画的圈越大，那么形式会越简单，所以，应该尽可能多的利用任意项，让设计的电路更加简单。

还是举个栗子。

# 可利用任意项的线路设计

用与非门设计一个判别线路，判断8421码所表示的十进制数之值是否大于等于5。输入A B C D 表示8421码，输出F：1表示大于等于，0表示小于

# 可利用任意项的线路设计

用与非门设计一个判别线路，判断8421码所表示的十进制数之值是否大于等于5。输入A B C D 表示8421码，输出F：1表示大于等于，0表示小于

题目思考：
四位的8421码，能够表示16个数，从0到15.
而表示的如果是10进制数，意味着，最大能表示到9，所以，超过9的那些8421码是永远也无法取值的，也没有任何意义，那么就意味着，有任意项可以利用。

# 可利用任意项的线路设计

用与非门设计一个判别线路，判断8421码所表示的十进制数之值是否大于等于5。输入A B C D 表示8421码，输出F：1表示大于等于，0表示小于

# 可利用任意项的线路设计

用与非门设计一个判别线路，判断8421码所表示的十进制数之值是否大于等于5。输入A B C D 表示8421码，输出F：1表示大于等于，0表示小于

题目思考:

那么，哪些最小项是任意项呢？就是永远也不会取到的那些最小项。

$$\sum(10,11,12,13,14,15)$$

# 可利用任意项的线路设计

| *A* | *B* | *C* | *D* | *F* |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | ϕ |
| 1 | 0 | 1 | 1 | ϕ |
| 1 | 1 | 0 | 0 | ϕ |
| 1 | 1 | 0 | 1 | ϕ |
| 1 | 1 | 1 | 0 | ϕ |
| 1 | 1 | 1 | 1 | ϕ |

# 可利用任意项的线路设计

若不考虑任意项（橙色）：

$$F=\overline{A}BD+\overline{A}BC+A\overline{B}\,\overline{C}$$

| | $\overline{C}\,\overline{D}$ | $\overline{C}D$ | $CD$ | $C\overline{D}$ |
|---|---|---|---|---|
| $\overline{A}\,\overline{B}$ | | | | |
| $\overline{A}B$ | | 5 | 7 | 6 |
| $AB$ | ϕ | ϕ | ϕ | ϕ |
| $A\overline{B}$ | 8 | 9 | ϕ | ϕ |

# 可利用任意项的线路设计

| | $\bar{C}\,\bar{D}$ | $\bar{C}D$ | $CD$ | $C\bar{D}$ |
|---|---|---|---|---|
| $\bar{A}\,\bar{B}$ | | | | |
| $\bar{A}B$ | | 5 | 7 | 6 |
| $AB$ | ϕ | ϕ | ϕ | ϕ |
| $A\bar{B}$ | 8 | 9 | ϕ | ϕ |

若不考虑任意项（橙色）：

$$F=\bar{A}BD+\bar{A}BC+A\bar{B}\,\bar{C}$$

若考虑任意项（红色）：

$$F=BD+BC+A$$

注意：任意项化简时，每个圈都至少包含一个非任意项。

# 可利用任意项的线路设计

|  | $\overline{C}\,\overline{D}$ | $\overline{C}D$ | $CD$ | $C\overline{D}$ |
|---|---|---|---|---|
| $\overline{A}\,\overline{B}$ |  |  |  |  |
| $\overline{A}B$ |  | 5 | 7 | 6 |
| $AB$ | ϕ | ϕ | ϕ | ϕ |
| $A\overline{B}$ | 8 | 9 | ϕ | ϕ |

若不考虑任意项（橙色）：

$$F = \overline{A}BD + \overline{A}BC + A\overline{B}\,\overline{C}$$

若考虑任意项（红色）：

$$F = BD + BC + A$$

现在，请大家写出考虑任意项的真值表，与之前的对比

# 可利用任意项的线路设计

| *A* | *B* | *C* | *D* | *F* |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | ф |
| 1 | 0 | 1 | 1 | ф |
| 1 | 1 | 0 | 0 | ф |
| 1 | 1 | 0 | 1 | ф |
| 1 | 1 | 1 | 0 | ф |
| 1 | 1 | 1 | 1 | ф |

# 可利用任意项的线路设计

用与或非门设计一个操作码形成器，“*”、“+”、“-”产生操作码01、10、11，无操作时产生“00”，不能同时按下两个键。

输入三个键用A B C表示，输出$F_1$ $F_2$

# 可利用任意项的线路设计

用与或非门设计一个操作码形成器，“*”、“+”、“-”产生操作码01、10、11，无操作时产生“00”，不能同时按下两个键。

输入三个键用A B C表示，输出$F_1$ $F_2$

问题思考:

一共几个输入，几个输出?

# 可利用任意项的线路设计

用与或非门设计一个操作码形成器，“*”、“+”、“-”产生操作码01、10、11，无操作时产生“00”，不能同时按下两个键。

输入三个键用A B C表示，输出$F_1$ $F_2$

问题思考:

一共几个输入，几个输出?

任意项都是什么情况?

# 可利用任意项的线路设计

用与或非门设计一个操作码形成器，“*”、“+”、“-”产生操作码01、10、11，无操作时产生“00”，不能同时按下两个键。

输入三个键用A B C表示，输出$F_1$ $F_2$

问题思考：

从问题可以知道，一共三个按键，代表三个输入。

又因为，不能同时按下两个按键，所以两个按键同时按下（ABC有两个及以上同时为1时）的情况，就是任意项。

请大家写出真值表。

# 可利用任意项的线路设计

| A | B | C | $F_1$ | $F_2$ |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | ϕ | ϕ |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | ϕ | ϕ |
| 1 | 1 | 0 | ϕ | ϕ |
| 1 | 1 | 1 | ϕ | ϕ |

请大家化简。

# 可利用任意项的线路设计

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | 1 | ϕ | 2 |
| $A$ | | ϕ | ϕ | ϕ |

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | 1 | ϕ | |
| $A$ | 4 | ϕ | ϕ | ϕ |

$$F_1 = B + C$$

$$F_2 = A + C$$

# 无反变量输入的线路设计

要求逻辑电路只有原变形式，无反变量形式。

采用增加非门的方法

还是举个栗子：用与非门实现下面函数

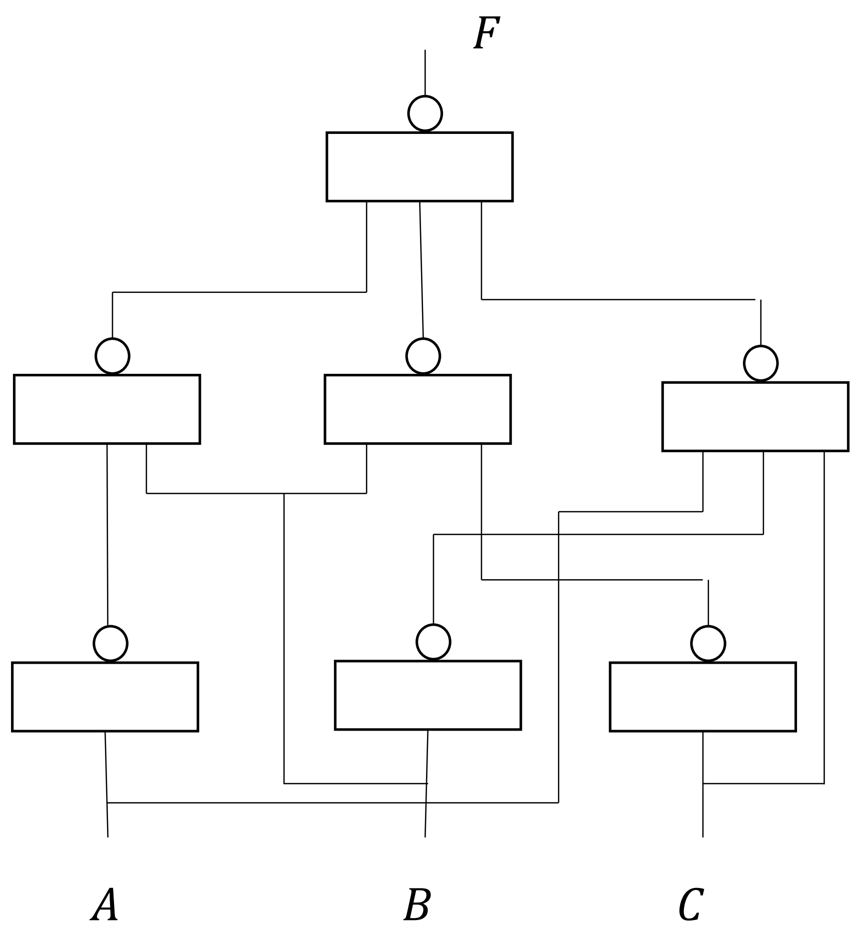
$$F = \sum(2,3,5,6)$$

$$= \overline{A}B + B\overline{C} + A\overline{B}C$$

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | | 3 | 2 |
| $A$ | | 5 | | 6 |

# 无反变量输入的线路设计

画出逻辑电路图。



要求逻辑电路只有原变形式，无反变量形式。
采用公式变换的方法

$$F=\sum(2,3,5,6)$$

$$=\overline{A}B+B\overline{C}+A\overline{B}C$$
$$=B\overline{AC}+AC\left(\overline{B}+\overline{C}\right)$$
$$=B\overline{AC}+AC\overline{BC}$$
$$=\overline{\overline{B\overline{ABC}+AC\overline{ABC}}}$$
$$=\overline{\overline{B\overline{ABC}}\cdot\overline{AC\overline{ABC}}}$$

需要几个与非门?

# 无反变量输入的线路设计

要求逻辑电路只有原变形式，无反变量形式。

采用公式变换的方法

方法总结：

1、合并原变量相同，其余为反变量的项

$$E_i = H_i\,\overline{T_{i1}}\;\overline{T_{i2}}$$

2、比较各个合并项，$F=E_1+E_2$……寻找合适的替代因子，使尾部因子种类最少。

| 替代因子$E_i$ | 原有尾因子 | 替代因子 |
|---|---|---|
| $B\overline{AC}$ | $\overline{AC}$ | $\overline{ABC}$ |
| $AC\overline{B}$ | $\overline{B}$ | $\overline{AB}\;\overline{CB}\;\overline{ACB}$ |

# 多输出函数的线路设计

从整体上考虑多输出线路，怎样最简。
试设计如下电路：

$$F_1 = \sum(1,3,4,5,7)$$

$$F_2 = \sum(3,4,7)$$

# 多输出函数的线路设计

从整体上考虑多输出线路，怎样最简。
试设计如下电路：

$$F_1=\sum(1,3,4,5,7)$$

$$F_2=\sum(3,4,7)$$

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | 1 | 3 | |
| $A$ | 4 | 5 | 7 | |

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | | 3 | |
| $A$ | 4 | | 7 | |

$$F_1=\overline{\overline{C}\cdot\overline{A\overline{B}}}$$

$$F_1=\overline{\overline{BC}\cdot\overline{A\overline{B}\,\overline{C}}}$$

从整体上考虑多输出线路，怎样最简。
试设计如下电路（统一考虑两个输出）：

$$F_1 = \sum(1,3,4,5,7)$$

$$F_2 = \sum(3,4,7)$$

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | 1 | 3 | |
| $A$ | 4 | 5 | 7 | |

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | | 3 | |
| $A$ | 4 | | 7 | |

$$F_1 = \overline{\overline{C} \cdot \overline{A\overline{B}\,\overline{C}}}$$

$$F_1 = \overline{\overline{BC} \cdot \overline{A\overline{B}\,\overline{C}}}$$

# 组合线路设计举例

例1、设计一个二进制全加器

1）用异或门、与或非门及与非门实现，且输入、输出都为反变量。

2）采用与或非门，且输入为原变量、输出为反变量；或输入为反变量、输出为原变量。

例1、设计一个二进制全加器

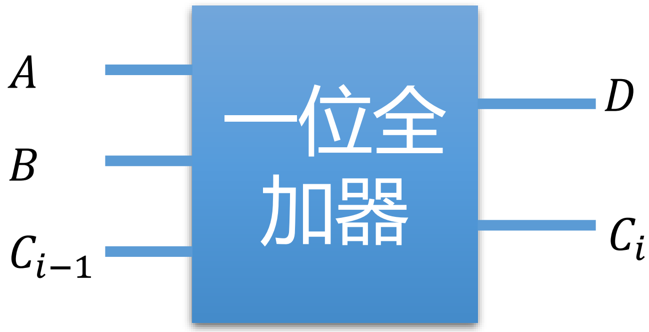
分析问题，列出真值表。

例1、设计一个二进制全加器

分析问题，列出真值表。

# 组合线路设计举例

例1、设计一个二进制全加器
分析问题，列出真值表。




| A | B | $C_{i-1}$ | S | $C_i$ |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

# 组合线路设计举例

例1、设计一个二进制全加器

列出表达式，变换形式。

例1、设计一个二进制全加器

列出表达式，变换形式。

$$S=\bar{A}\,\bar{B}C_{i-1}+\bar{A}B\overline{C_{i-1}}+A\bar{B}\,\overline{C_{i-1}}+ABC_{i-1}$$

$$=C_{i-1}\overline{(A\oplus B)}+\overline{C_{i-1}}(A\oplus B)$$

$$=C_{i-1}\oplus(A\oplus B)$$

$$\bar{S}=\overline{C_{i-1}\oplus(A\oplus B)}$$

$$=C_{i-1}\oplus A\oplus\bar{B}$$

$$=\overline{\overline{C_{i-1}\oplus A}}\oplus\bar{B}$$

$$=\overline{C_{i-1}\oplus\bar{A}}\oplus\bar{B}$$

$$=\overline{C_{i-1}}\oplus\bar{A}\oplus\bar{B}$$

$C_i$的推导过程不再赘述。

# 组合线路设计举例

例1、设计一个二进制全加器

2）采用与或非门，且输入为原变量、输出为反变量。

留作练习。

多路选择器

拥有两个控制端，因此，需要挑选出两个变量作为控制端，其他的变量作为输入端。

$$f = a_0\overline{x_0}\,\overline{x_1} + a_1\overline{x_0}x_1 + a_2x_0\overline{x_1} + a_3x_0x_1$$

多路选择器

一言不合就举个栗子。

用多路选择器实现:

$$F(A,B,C)=\sum(1,2,3,4,5,6)$$

选择A和B作为地址输入，即控制信号。变换形式。

$$F=\overline{A}\overline{B}C+\overline{A}B+A\overline{B}+AB\overline{C}$$

多路选择器

三变量练习。

用多路选择器实现：

$$F(A,B,C)=\sum(1,3,5,7)$$

多路选择器

四变量练习。

用多路选择器实现:

$$F(A,B,C,D)=\sum(0,1,2,3,12,13,14,15)$$