



## 第5章 触发器

### 5.1 概述

### 5.2 触发器的电路结构与动作特点

### 5.3 触发器的逻辑功能及其描述方法



## 5.1 概述

**触发器：**能够存储**1**位二值信号的基本单元电路统称为触发器。  
具有记忆功能的基本逻辑单元

### 基本特性

第一，具有两个能自行保持的稳定状态，用来表示逻辑状态的**0**和**1**，或二进制数的**0**和**1**。

第二，根据不同的输入信号可以置成**1**或**0**状态。

一个触发器可存储 **1** 位二进制数码



## 触发器的作用

触发器和门电路是构成数字电路的基本单元。

触发器有记忆功能，由它构成的电路在某时刻的输出不仅取决于该时刻的输入，还与电路原来状态有关。

门电路无记忆功能，由它构成的电路在某时刻的输出完全取决于该时刻的输入，与电路原来状态无关。



## 触发器的类型

根据电路结构不同分为：基本**RS**触发器、同步触发器、主从触发器、维持阻塞触发器、**CMOS**边沿触发器

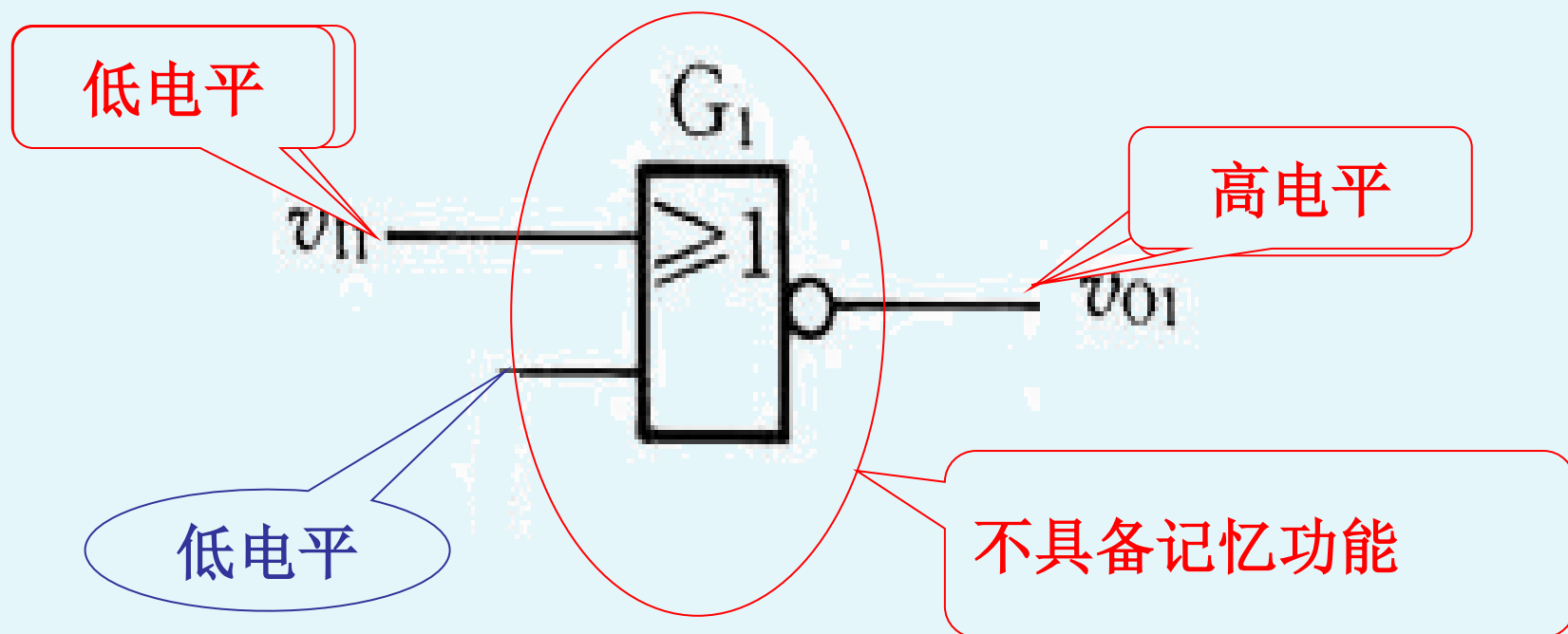
根据逻辑功能不同分为： **RS**触发器、**JK**触发器、**T**触发器、**D** 触发器等几种类型。

根据存储数据原理不同分为：动态触发器和静态触发器



## 5.2.1 基本RS触发器的电路结构与动作特点

### 一、电路结构与工作原理



输出随着输入的改变而改变



$v_{i1}$  信号消失，即为0

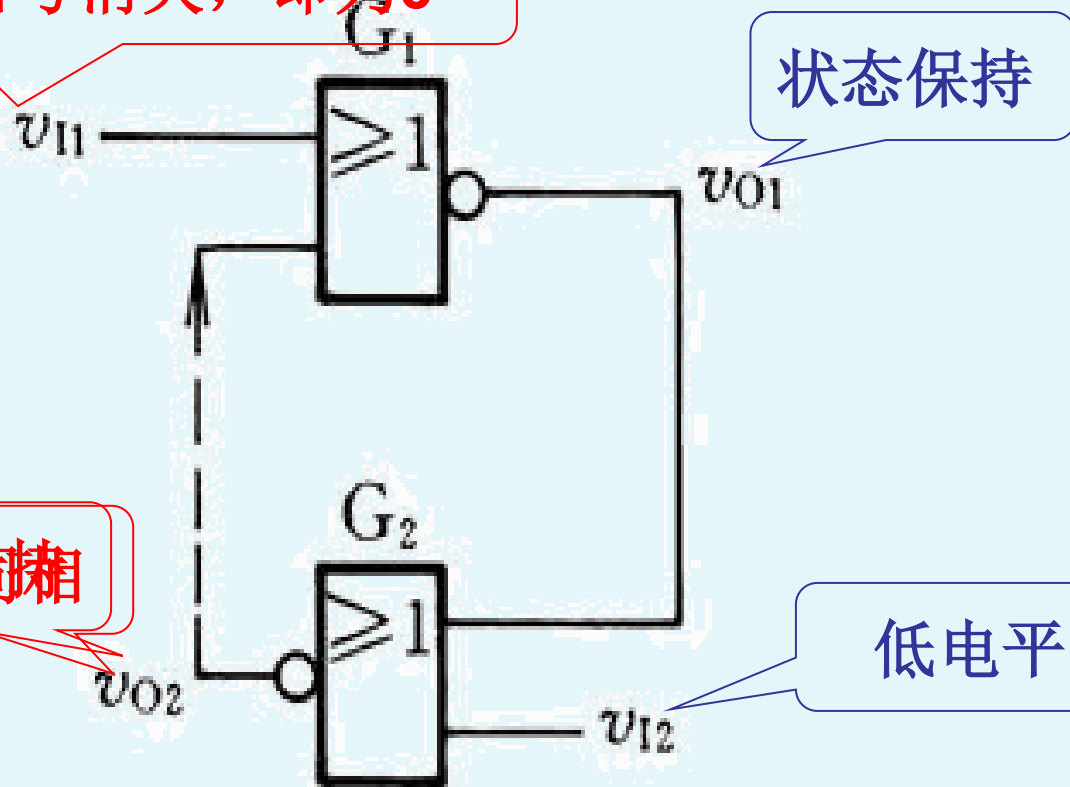


图4.2.1 用或非门组成的基本RS触发器  
(a) 电路结构

由于G1和G2在电路中作用完全相同，习惯上将电路画成对称形式

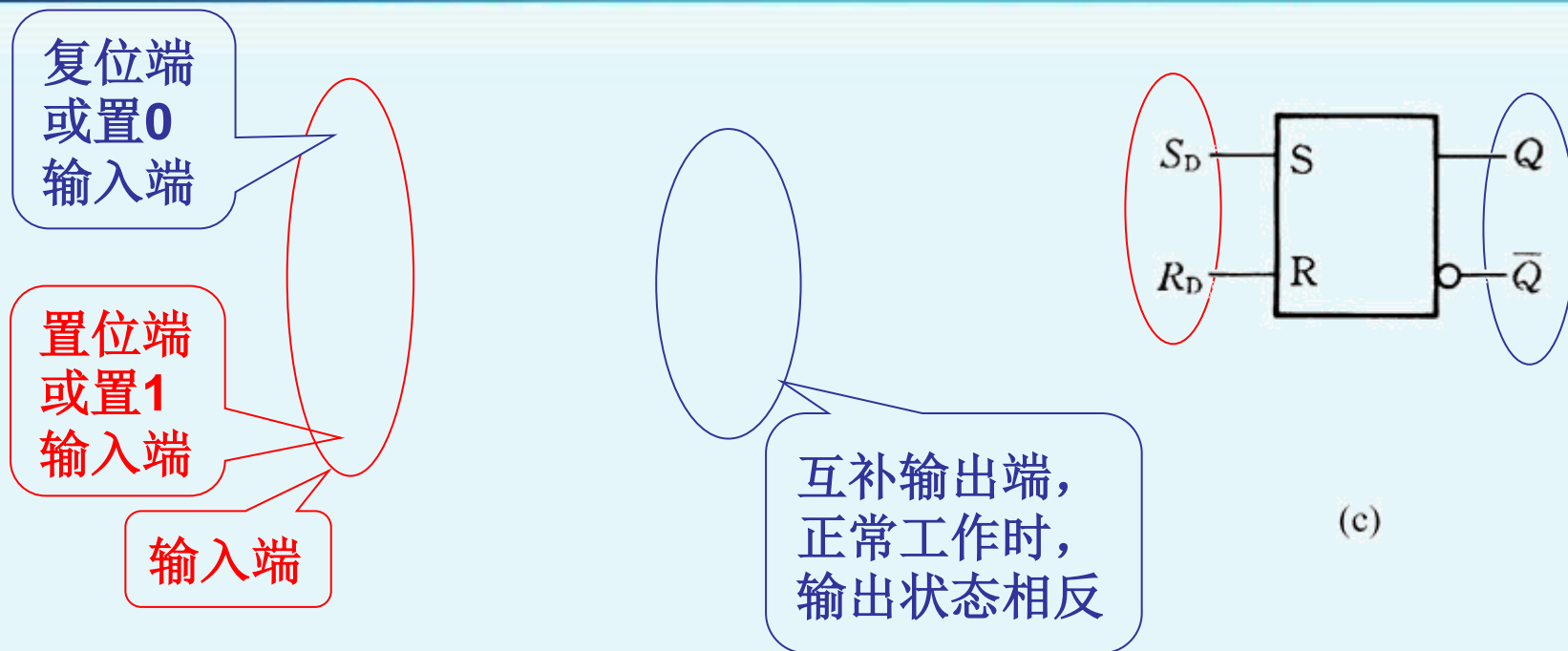


图5.2.1 用或非门组成的基本RS触发器

(b) 电路结构

(c) 图形符号

$Q = 1, \bar{Q} = 0$  时，称为触发器的 1 状态，记为  $Q = 1$ ；  
 $Q = 0, \bar{Q} = 1$  时，称为触发器的 0 状态，记为  $Q = 0$ 。



状态变量

初态 (  $Q^n$  ) : 触发器在接收信号之前状态

次态 (  $Q^{n+1}$  ) : 触发器在接收信号之后所建立的新的稳定状态

触发器的特性表 (或功能表) : 含有状态变量 的真值表

触发器新的状态不仅与输入状态有关, 而且与触发器原来的状态有关。





演示

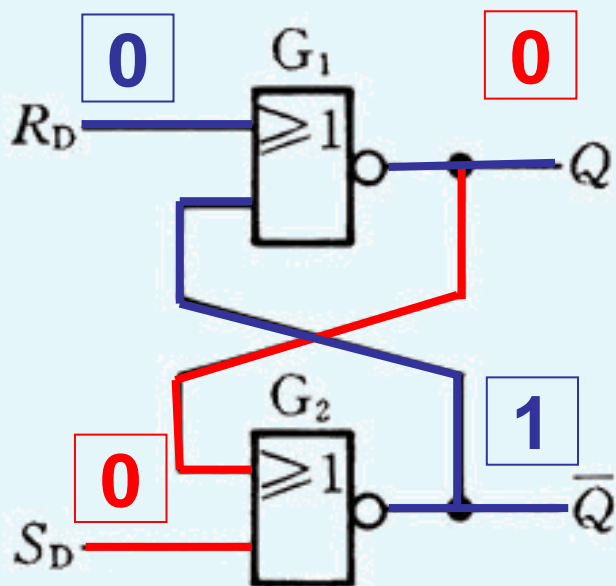
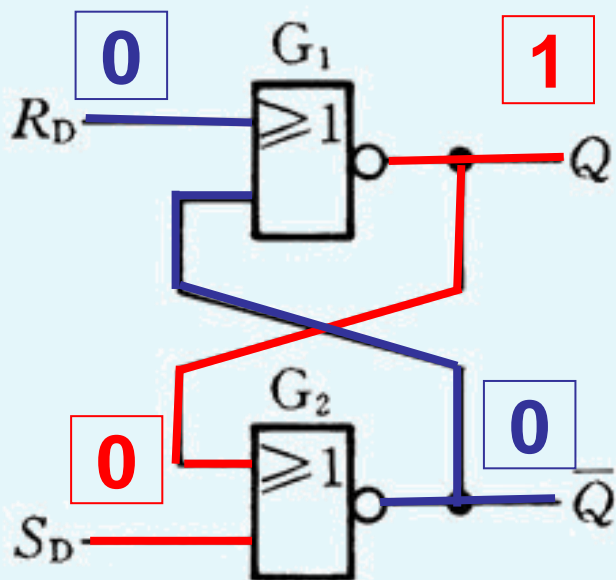


表5.2.1 用或非门组成的基本  
RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	
1	0	0	
1	0	1	
0	1	0	
0	1	1	
1	1	0	
1	1	1	9



演示



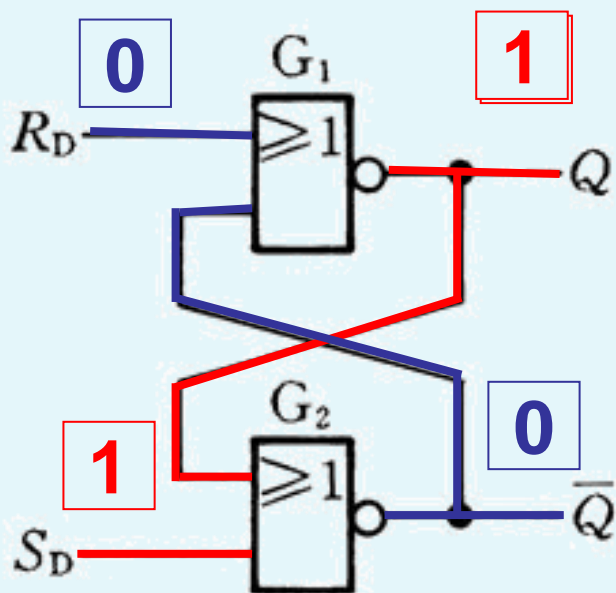
功能：触发器保持原状态

表5.2.1 用或非门组成的基本  
RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	
1	0	1	
0	1	0	
0	1	1	
1	1	0	
1	1	1	10



演示



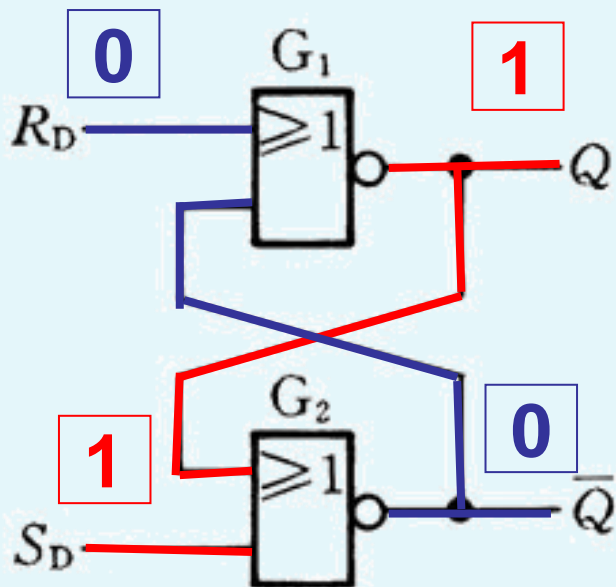
功能：触发器置1

表5.2.1 用或非门组成的基本  
RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	
0	1	0	
0	1	1	
1	1	0	
1	1	1	11



演示



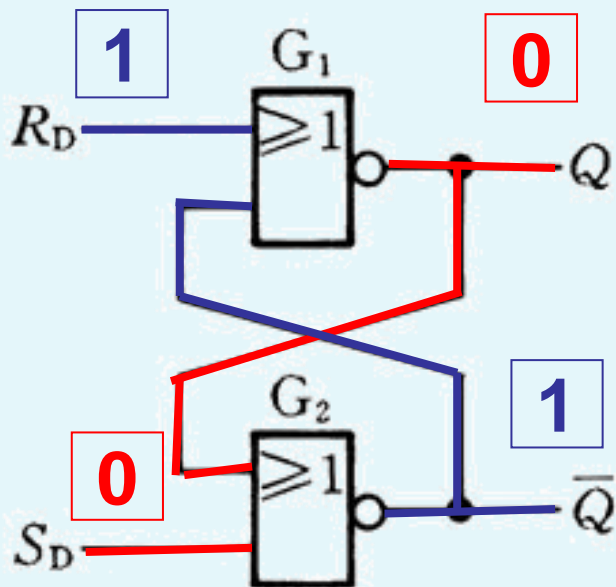
功能：触发器置1

表5.2.1 用或非门组成的基本  
RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	
0	1	1	
1	1	0	
1	1	1	



演示



功能：触发器置0

表5.2.1 用或非门组成的基本RS触发器的特性表

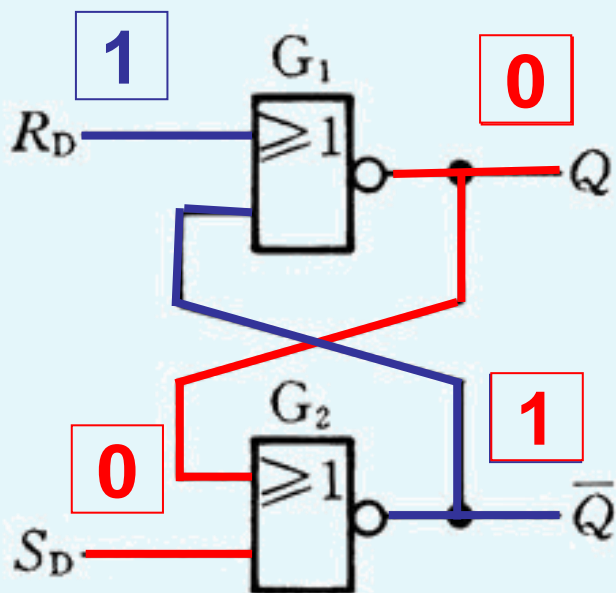
$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	
1	1	0	
1	1	1	



表5.2.1 用或非门组成的基本  
RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	0
1	1	0	
1	1	1	

演示



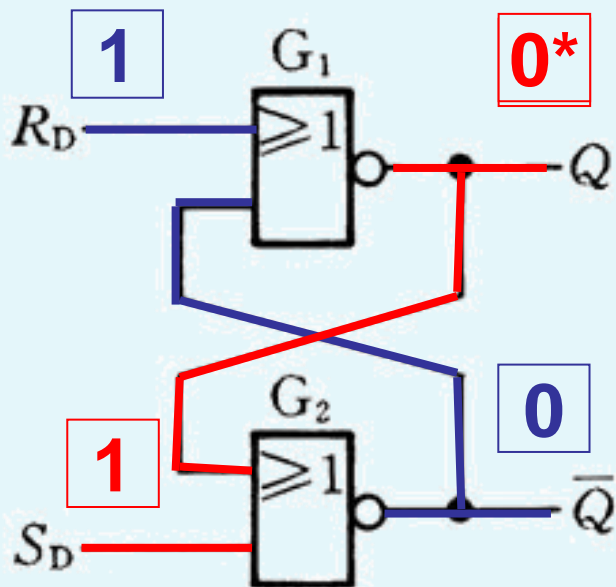
功能：触发器置0



表5.2.1 用或非门组成的基本  
RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	0
1	1	0	0*
1	1	1	15

演示



\* $S_D$ 和 $R_D$ 的1状态同时消失  
后状态不定

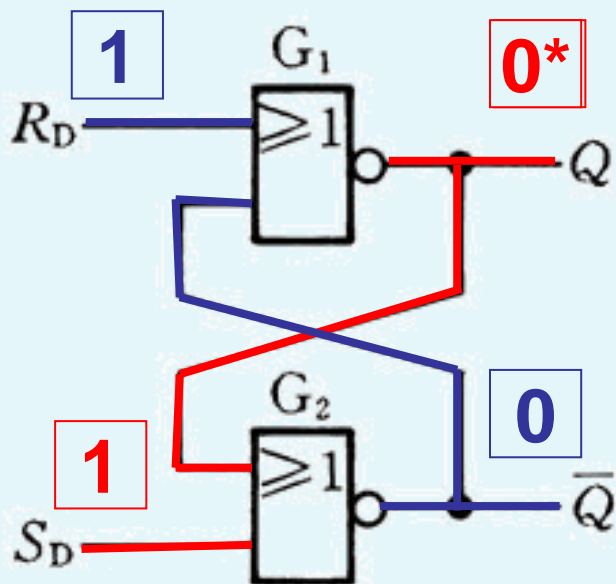


表5.2.1 用或非门组成的基本

RS触发器的特性表

$S_D$	$R_D$	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	0
1	1	0	0*
1	1	1	0*

演示



在正常工作时输入信号应遵守  
 $S_D R_D = 0$ 的约束条件

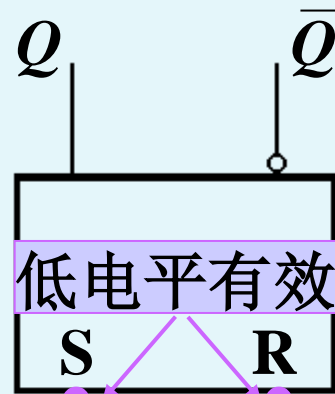
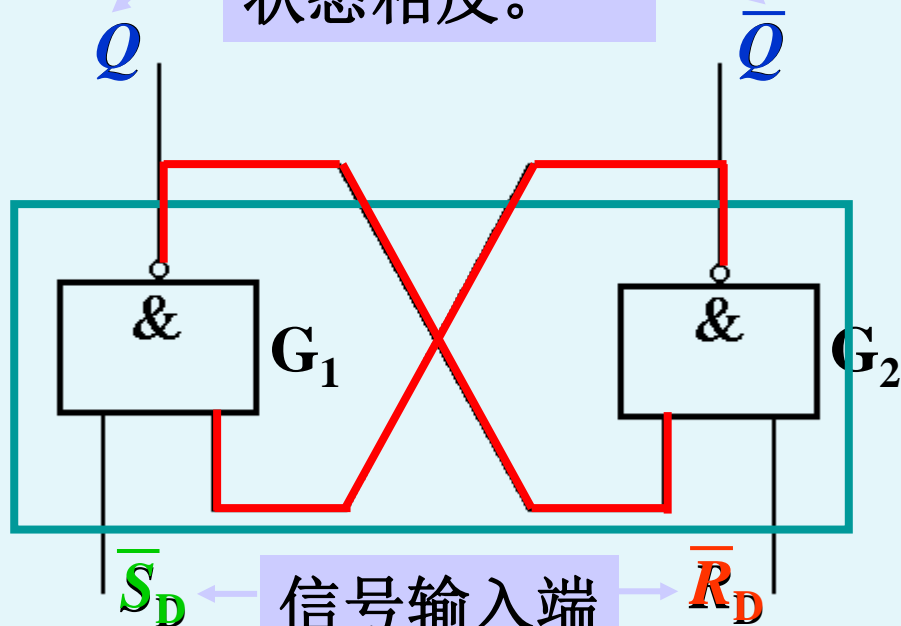




# 由与非门组成的基本RS触发器

电路结构及

互补输出端，  
正常工作时，  
它们的输出  
状态相反。



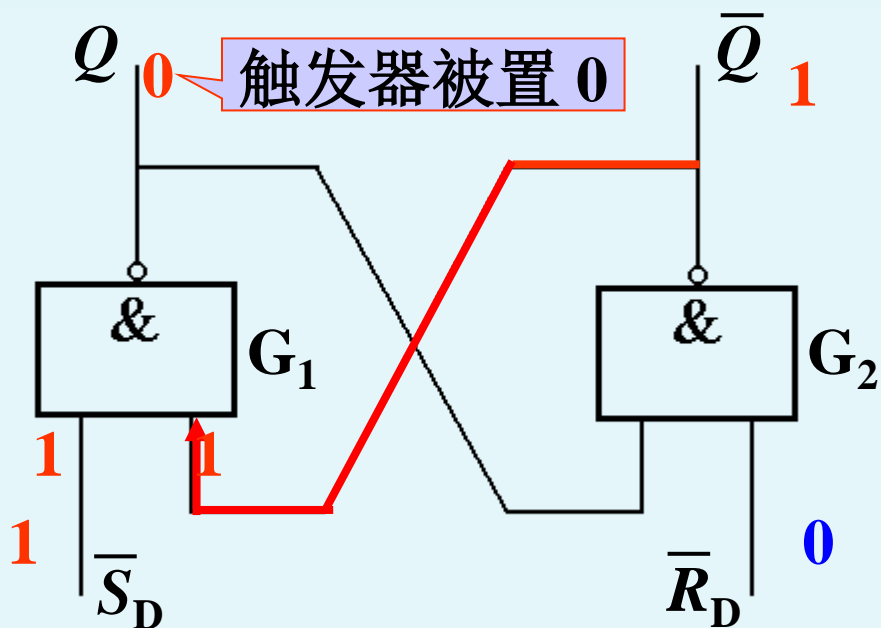
$\bar{S}_D$

$\bar{R}_D$

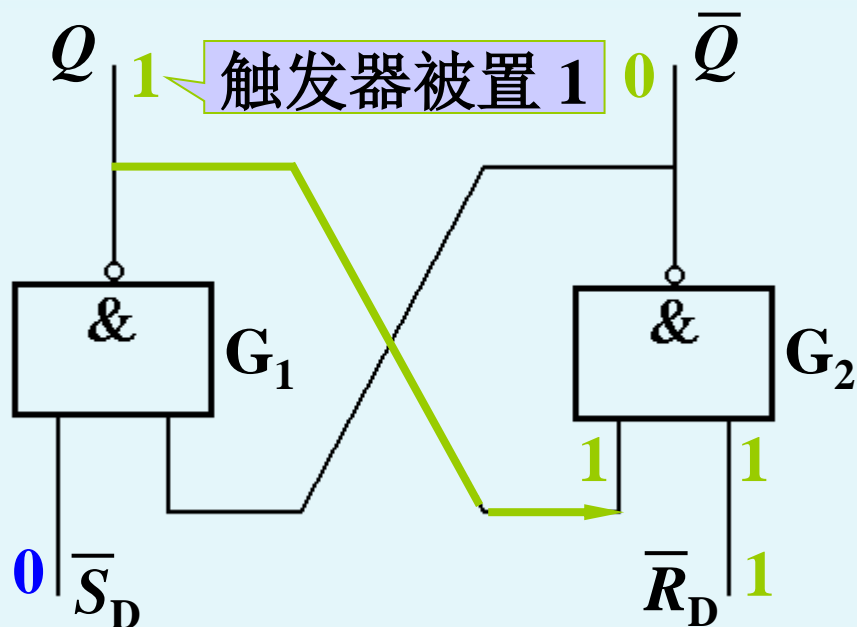
置1端，也称置位端。  
 $S_D$  即 Set

置0端，也称复位端。  
 $R_D$  即 Reset

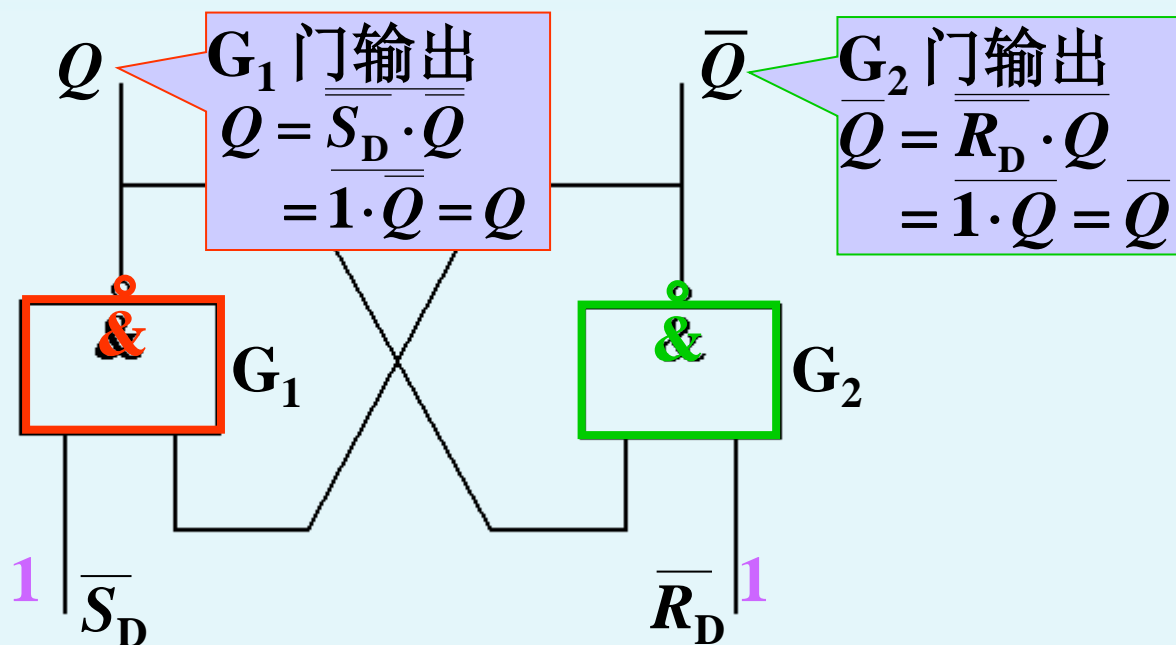
$Q = 1, \bar{Q} = 0$  时，称为触发器的 1 状态，记为  $Q = 1$ ；  
 $Q = 0, \bar{Q} = 1$  时，称为触发器的 0 状态，记为  $Q = 0$ 。



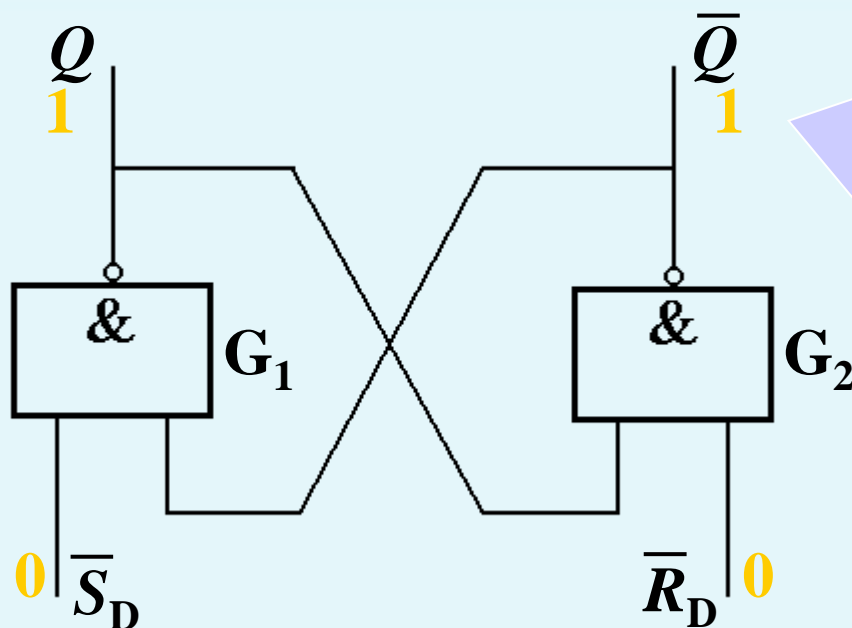
输 入		输 出		功 能 说 明
$\overline{R_D}$	$\overline{S_D}$	$Q^{n+1}$	$\overline{Q}^{n+1}$	
0	0			
0	1	0	1	触发器置 0
1	0			
1	1			



输入		输出		功能说明
$\overline{R_D}$	$\overline{S_D}$	$Q^{n+1}$	$\overline{Q}^{n+1}$	
0	0			
0	1	0	1	触发器置 0
1	0	1	0	触发器置 1
1	1			



输入		输出		功能说明
$\overline{R_D}$	$\overline{S_D}$	$Q^{n+1}$	$\overline{Q}^{n+1}$	
0	0			
0	1	0	1	触发器置 0
1	0	1	0	触发器置 1
1	1	不	变	触发器保持原状态不变



输出既非 0 状态，也非 1 状态。当  $\overline{R}_D$  和  $\overline{S}_D$  同时由 0 变 1 时，输出状态可能为 0，也可能为 1，即输出状态不定。因此，这种情况禁用。

输 入		输 出		功 能 说 明
$\overline{R}_D$	$\overline{S}_D$	$Q^{n+1}$	$\overline{Q}^{n+1}$	
0	0	不	定	输出状态不定(禁用)
0	1	0	1	触发器置 0
1	0	1	0	触发器置 1
1	1	不	变	触发器保持原状态不变



## 与非门组成的基本 $RS$ 触发器特性表

$\overline{R}_D$	$\overline{S}_D$	$Q^n$	$Q^{n+1}$	说 明
0	0	0	×	触发器状态不定
0	0	1	×	
0	1	0	0	触发器置 0
0	1	1	0	
1	0	0	1	触发器置 1
1	0	1	1	
1	1	0	0	触发器保持原状态不变
1	1	1	1	

基本  $RS$  触发器特性表的简化表示

$\overline{R}_D$	$\overline{S}_D$	$Q^{n+1}$
0	0	不定
0	1	0
1	0	1
1	1	$Q^n$

注意

置 0 端  $\overline{R}_D$  和置 1 端  $\overline{S}_D$  低电平有效。

禁用  $\overline{R}_D = \overline{S}_D = 0$ 。



## 二、动作特点

在基本RS触发器中，输入信号直接加在输出门上，所以输入信号在全部作用时间里，都能直接改变输出端  $Q$  和  $\overline{Q}$  的状态。

即  $S_D$  或  $R_D$  为1的  
全部时间

$S_D (\overline{S_D})$  直接置位端

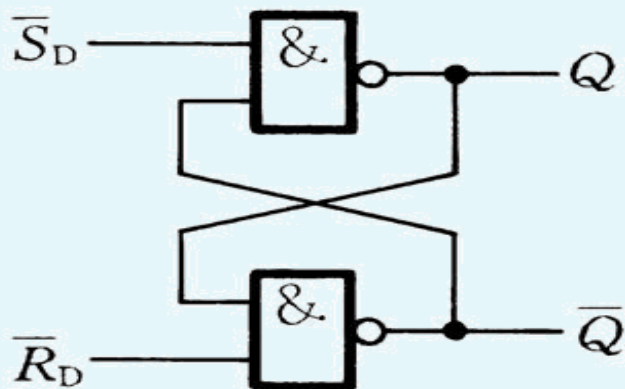
$R_D (\overline{R_D})$  直接复位端

基本RS触发器叫做直接置位、复位触发器

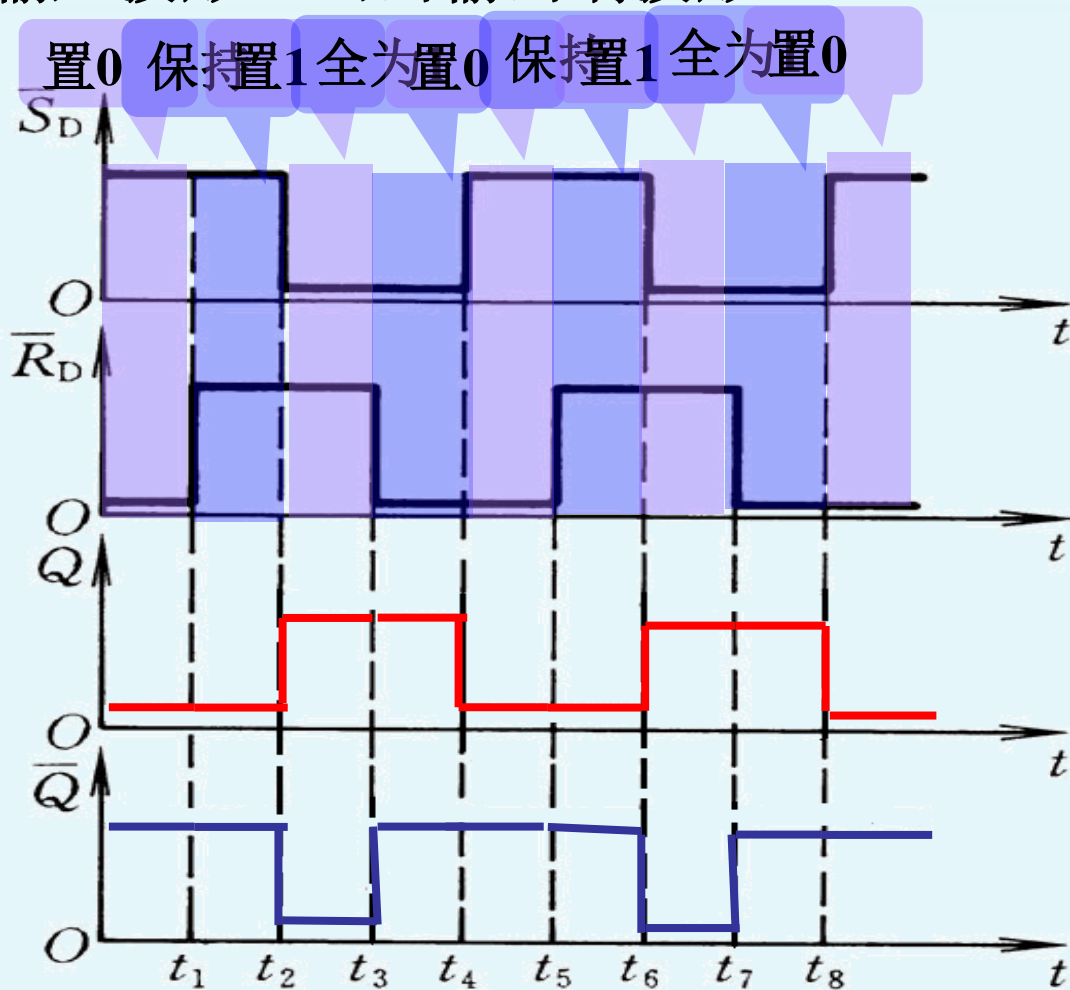


【例5.2.1】 已知电路图和输入波形，画出输出端波形

解：



(a)



(b)

图5.2.3 例5.2.1的电路和电压波形 (a) 电路结构 (b) 电压波形图





## 5.2.2 同步RS触发器的电路结构与动作特点

在数字系统中，为协调各部分的动作，常常要求某些触发器于同一时刻动作。为此，必须引入同步信号，使这些触发器只有在同步信号到达时才按输入信号改变状态。因此，需要增加一个时钟控制端  $CP$ 。

$CP$  即 **Clock Pulse**，它是一串周期和脉宽一定的矩形脉冲。

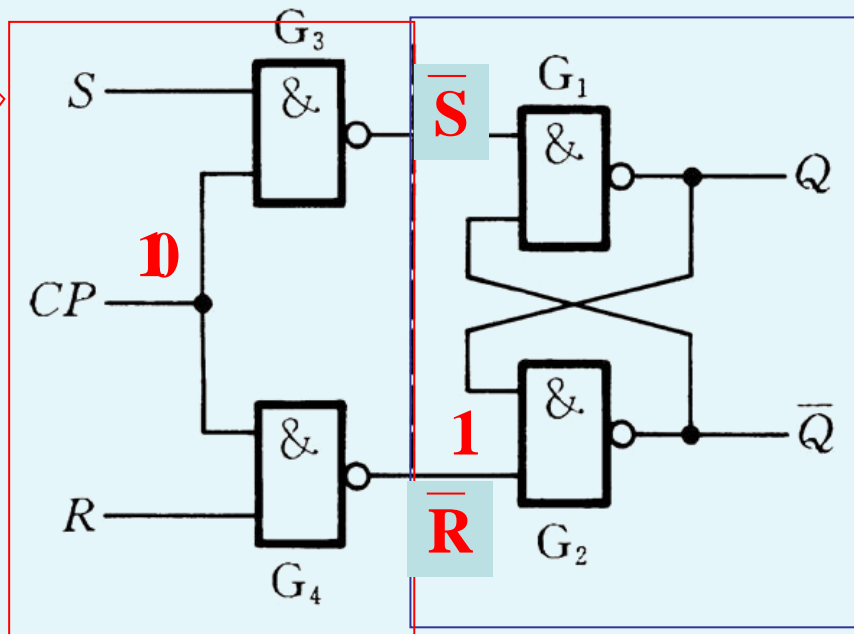
具有时钟脉冲控制的触发器称为时钟触发器，又称钟控触发器。

同步触发器是最简单的一种，而基本  $RS$  触发器称异步触发器。

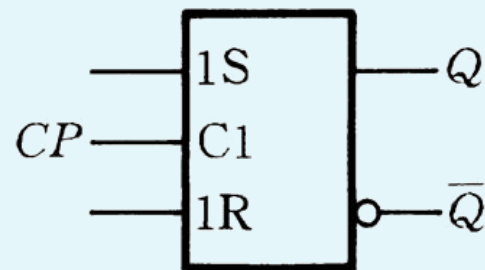


## 一、 电路结构与工作原理

增加了由  
时钟CP  
控制的门  
G3、G4



基本RS触发器



(a)

(b)

图5.2.4 同步RS触发器 (a) 电路结构 (b) 图形符号

★  $CP = 0$  时， $G_3$ 、 $G_4$ 被封锁，输入信号  $R$ 、 $S$ 不起作用基本  $RS$  触发器的输入均为 1，触发器状态保持不变。

★  $CP = 1$  时， $G_3$ 、 $G_4$ 解除封锁，将输入信号  $R$  和  $S$  取非后送至基本  $RS$  触发器的输入端。



表5.2.3 同步RS触发器的特性表

CP	S	R	$Q^n$	$Q^{n+1}$
0	×	×	0	0
0	×	×	1	1
1	0	0	0	0
1	0	0	1	1
1	1	0	0	1
1	1	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	1	0	1*
1	1	1	1	1*

当CP=0时，输入信号S、R不会影响输出端的状态，触发器保持原来状态不变。

当CP=1时触发器输出端的状态才受输入信号的控制，而且在CP=1时特性表和基本RS触发器的特性表相同。

输入信号同样要遵守SR=0的约束条件

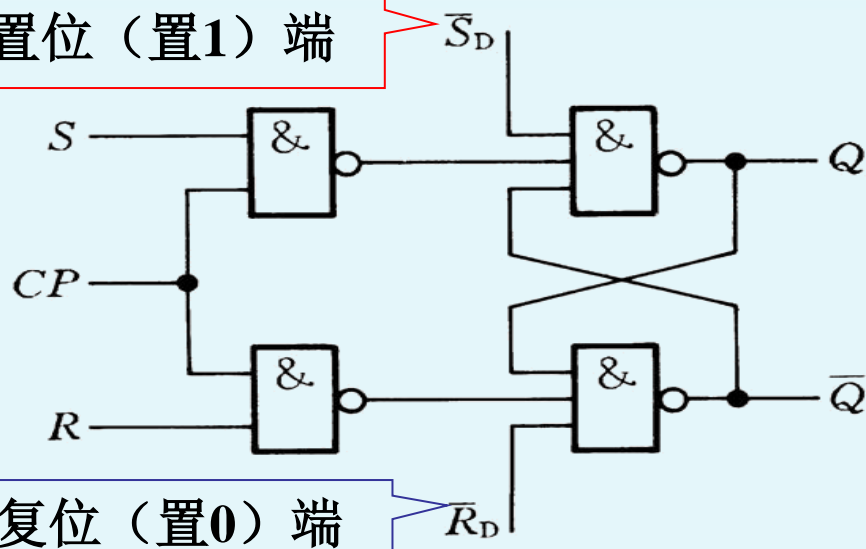
\*CP回到低电平后状态不定



在使用同步**RS**触发器的过程中，有时还需要在**CP**信号到来之前将触发器预先置成指定的状态，为此在同步**RS**触发器电路上往往还设置有专门的异步置位输入端和异步复位输入端。



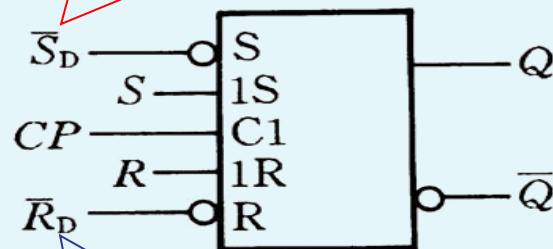
异步置位（置1）端



异步复位（置0）端

(a)

异步置位（置1）端



异步复位（置0）端

(b)

图5.2.5 带异步置位、复位端的基本同步RS触发器

(a) 电路结构

(b) 图形符号

触发器在时钟信号控制下正常工作时应使  $\bar{S}_D$  和  $\bar{R}_D$  处于高电平



## 二、动作特点

在 $CP=1$ 的全部时间里 $S$ 和 $R$ 的变化都将引起触发器输出端

状态的变化

【例5.2.2】 解：

$CP=0$ , 触发器维持原来状态不变  
 $CP=1$ ,  $S=0, R=0$ , 触发器维持原来状态不变  
 $CP=1$ ,  $S=1, R=0$ , 触发器置1  
 $CP=1$ ,  $S=0, R=1$ , 触发器置0  
 $CP=1$ ,  $S=1, R=1$ , 触发器置0

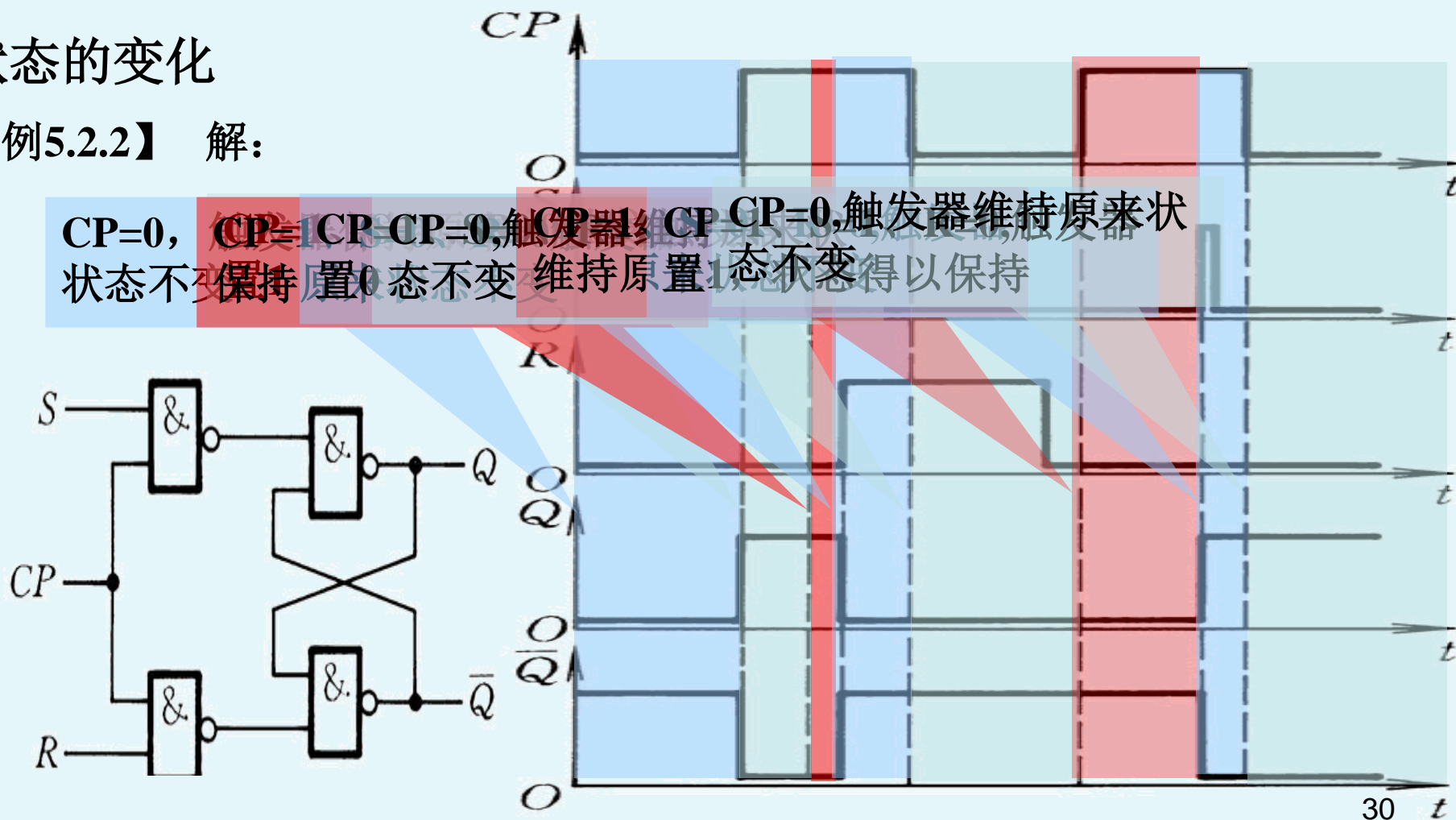
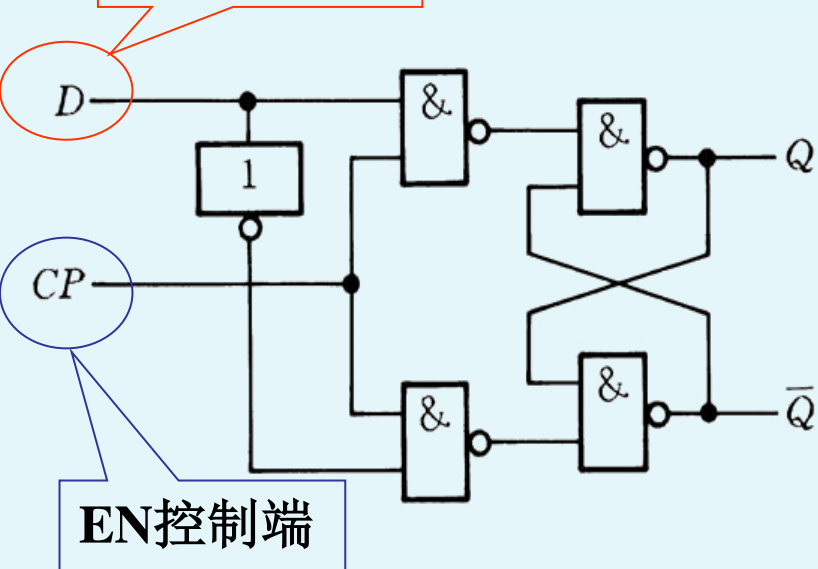


图5.2.6 例5.2.2的电压波形图

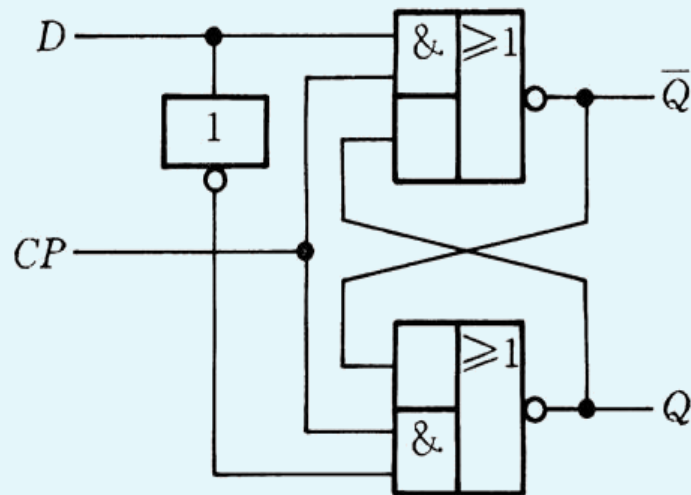




数据输入端



(a)



(b)

图5.2.7 D型锁存器 (a) 电路结构 (b) 7475采用的电路

当 $CP=1$ 时，输出端的状态随输入端的状态改变而改变，当 $CP=0$ 时输出端状态保持不变。

图5.2.7 (b) 是4位D型锁存器7475中每个触发器的逻辑图，它的逻辑功能和图5.2.7 (a) 电路完全相同。