

LELEC1101 - Projet “I Can’t Stop The Music!”

Concevoir un synthétiseur analogique - rapport intermédiaire

Groupe 3

DE BROUX Michel (8707-13-00)

COLPIN Lionel (3965-12-00)

DEPREZ Damien (2893-13-00)

MARTINELLE Thibault (8737-13-00)

PARIS Antoine (3158-13-00)

14 mai 2015

Table des matières

1	Introduction	3
2	Fonctionnement général d'un synthétiseur	4
3	Le clavier	6
4	L'oscillateur contrôlé en tension (VCO)	8
4.0.1	Fonctionnement et théorie	8
4.0.2	Dimensionnement et circuit réel	8
4.0.3	Confrontation des mesures et de la théorie	9
5	Le filtre	12
6	Dimensionnement du modulateur sigma-delta	13
6.0.4	Fonctionnement et théorie	13
6.0.5	Dimensionnement et circuit réel	14
6.0.6	Confrontation des mesures et de la théorie	15
7	Assemblage	16
8	Conclusion	17

1 Introduction

2 Fonctionnement général d'un synthétiseur

Le synthétiseur analogique que nous devons concevoir est divisé en 3 blocs principaux (voir figure 2.1).

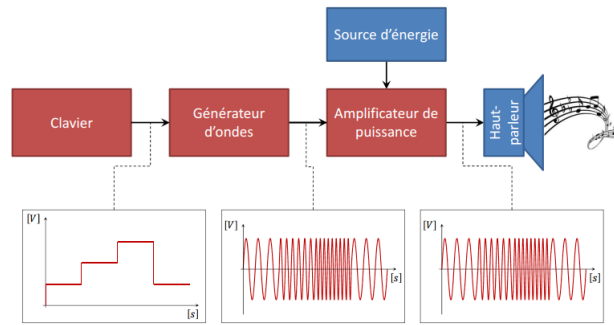


FIGURE 2.1: Schéma blocs global du synthétiseur (source : Bruno Dehez).

Premièrement, il y a bien sûr un clavier. Ce clavier est simplement composé de diviseurs résistifs et de boutons poussoirs. Il doit permettre de générer différentes tensions continues, chacune correspondant à une note.

Cette tension continue sera ensuite appliquée en entrée du générateur d'onde. Ce générateur se décompose en deux blocs (voir figure 2.2). Un oscillateur contrôlé en tension (*voltage controlled oscillator*, ou VCO en anglais) va dans un premier temps transformer cette tension d'entrée continue en un signal périodique (dans notre cas un signal triangulaire) dont la fréquence sera directement proportionnelle à la tension d'entrée, de telle sorte que 1 mV corresponde à 1 Hz. Ensuite, un filtre transformera ce signal triangulaire en signal sinusoïdal¹.

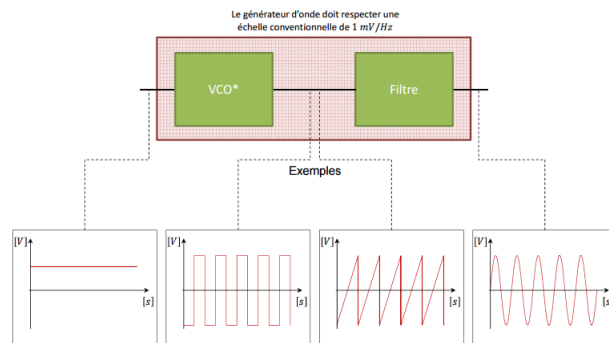


FIGURE 2.2: Schéma-bloc du générateur d'onde (source : Bruno Dehez).

Afin d'obtenir un son à partir de ce signal sinusoïdal, il va falloir l'appliquer en entrée d'un haut-parleur. Mais avant cela, il va falloir l'amplifier. Pour ce faire, nous allons utiliser un amplificateur de classe D (voir figure ??). Un tel amplificateur a un très bon rendement, il consomme peu de puissance. Cependant, pour que cet amplificateur fonctionne correctement, il faut lui appliquer

1. On comprend ici l'intérêt de générer un signal triangulaire plutôt qu'un signal en dents de scie ou un signal carré. En effet, filtrer de tels signaux pour obtenir un signal sinusoïdal engendrera une plus grande perte de puissance qu'à partir d'un signal triangulaire.

un signal carré avec une tension basse nulle en entrée. Pour transformer notre signal sinusoïdal en signal carré, nous allons utiliser un système de modulation de largeur d'impulsion (ou MLI). Le MLI transforme son entrée sinusoïdale en un signal carré dont la valeur moyenne est égale à l'entrée. Ce signal carré est ensuite amplifié par l'étage de puissance et filtré afin d'obtenir à nouveau un signal sinusoïdal que l'on pourra cette fois directement appliqué en entrée du haut-parleur.

3 Le clavier

Le clavier considéré ici comprend 12 touches, une pour chaque note et sa dièse correspondante. Quatre autres boutons permettent de passer d’une octave à une autre. Le clavier permet de générer des fréquences allant de 523.25 Hz à 7902.1 Hz et couvre donc les octaves 5 à 8.

La figure 3.1 représente le circuit du clavier. Le clavier est composé de deux réseaux de diviseurs résistifs. Le réseau constitué des quatre potentiomètres permet de gérer les octaves tandis que le réseau constitué des douze résistances correspond aux notes et aux dièses correspondantes.

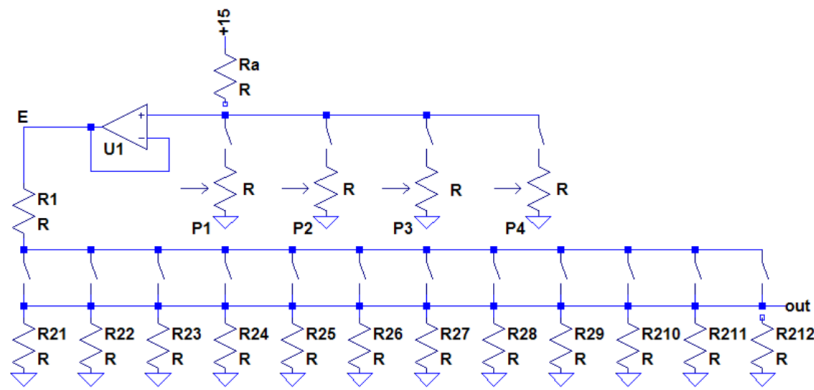


FIGURE 3.1: Circuit du clavier.

La tension étiquetée **out** sur la figure 3.1 sera appliquée à l’entrée du VCO¹, qui produira ensuite à sa sortie un signal périodique dont la fréquence est directement proportionnelle à l’entrée, selon la convention 1 mV correspond à 1 Hz. Cette tension out est donnée par la formule

$$\text{out} = E \frac{R_{2i}}{R_{2i} + R_1} \text{ avec } i = 1 \dots 12.$$

Le dimensionnement complet du clavier se base sur cette formule. En dimensionnant dans un premier temps le clavier pour l’octave 8, l’obtention de l’octave 7 est immédiate en divisant la tension E par deux, et ainsi de suite pour l’octave 6 et 5. C’est précisément le rôle du réseau de diviseurs résistifs constitué par les potentiomètres. L’utilisation de potentiomètres à la place de simples résistances permet de “calibrer” le circuit afin de conserver une bonne précision (car en pratique l’alimentation ne vaut pas exactement 15 V). Des valeurs de potentiomètres différentes sont utilisées afin de permettre un calibrage plus simple. Arbitrairement, E vaut 14 V pour l’octave 8 et est divisé par 2 pour chaque octave inférieure.

La présence d’un amplificateur suiveur entre ce premier réseau de diviseurs résistifs et le suivant est indispensable pour éviter les rendre indépendants.

Le tableau 3.1 résume les résultats du dimensionnement du clavier. Seules les valeurs standard de la série de Renard E12 ont été utilisées. En utilisant une combinaison de 3 résistances en séries ou en parallèles, une erreur inférieure à 0.01% est garantie (sans tenir compte des tolérances des résistances). En utilisant une combinaison plus économique de seulement 2 résistances, des erreurs bien plus grandes peuvent survenir (de l’ordre de 0.10% à 0.30%). Une telle erreur est encore raisonnable pour l’oreille humaine qui ne peut pas différencier deux sons dont la fréquence ne

1. Il est essentiel de prendre la tension à cet endroit, et non avant les interrupteurs. Cela permet au clavier de ne générer une tension non-nulle que quand une touche est pressée.

diffère pas de plus de 0.6%[?]. Cependant, ces erreurs risquent encore d'être amplifiées dans les blocs suivant du synthétiseur, il est donc préférable de les minimiser au maximum dans ce premier bloc.

Résistance	Valeur (en k Ω)
R_a	0.47
P_1	maximum 10
P_2	maximum 1
P_3	maximum 0.47
P_4	maximum 0.1

Résistance	Valeur (en k Ω)
R_1	10
R_{21}	82 (15 + 0.390)
R_{22}	3.3 + (680 8.2)
R_{23}	10 + (0.120 2.7)
R_{24}	22 (0.330 + 15)
R_{25}	15 1000 18
R_{26}	100 220 8.2
R_{27}	150 (0.150 + 6.8)
R_{28}	8.2 39 56
R_{29}	4.7 + (0.820 270)
R_{210}	220 (0.470 + 4.7)
R_{211}	0.056 + (4.7 180)
R_{212}	2.7 + (1.8 12)

TABLE 3.1: Résumé du dimensionnement du clavier.

Le tableau 3.2 donne quant à lui les valeurs mesurées de la tension out. Les imprécisions s'expliquent par les imprécisions des résistances et/ou du calibrage.

Octave → Note ↓	5	6	7	8
C	510 mV (-2.53%)	1040 mV (-0.62%)	2100 mV (+0.33%)	4160 mV (-0.86%)
C#	547 mV (-1.26%)	1100 mV (-0.78%)	2230 mV (-0.58%)	4460 mV (-0.565%)
D	570 mV (-2.95%)	1180 mV (+0.45%)	2390 mV (+1.73%)	4720 mV (+0.45%)
D#	590 mV (-5.18%)	1240 mV (-0.36%)	2510 mV (+0.84%)	4950 mV (-0.56%)
E	640 mV (-2.92%)	1305 mV (-1.02%)	2640 mV (+0.11%)	5200 mV (-1.40%)
F	680 mV (-2.64%)	1390 mV (-0.49%)	2790 mV (-0.14%)	5500 mV (-1.56%)
F#	720 mV (-2.70%)	1470 mV (-0.67%)	2950 mV (-0.34%)	5840 mV (-1.35%)
G	770 mV (-1.78%)	1560 mV (-0.51%)	3140 mV (+0.13%)	6180 mV (-1.46%)
G#	830 mV (-0.07%)	1660 mV (-0.07%)	3350 mV (+0.8%)	6600 mV (-0.6%)
A	860 mV (-2.27%)	1750 mV (-0.57%)	3510 mV (-0.28%)	6940 mV (-1.42%)
A#	915 mV (-1.86%)	1850 mV (-0.79%)	3730 mV (+0.02%)	7380 mV (-1.05%)
B	970 mV (-1.79%)	1960 mV (-0.78%)	3960 mV (+0.22%)	7790 mV (-1.42%)

TABLE 3.2: Résumé des mesures effectués avec erreur relative calculées par comparaison avec le tableau suivant http://en.wikipedia.org/wiki/Scientific_pitch_notation#Table_of_note_frequencies. Certaines lignes manquent car nous n'avons pas les bonnes résistances.

Pour améliorer la précision du clavier, on peut :

- Utiliser des potentiomètres à la place des combinaisons de résistances, et calibrer le clavier avant chaque utilisation. Cependant cette solution n'est ni économique (un potentiomètre coûte beaucoup plus cher qu'une résistance) ni pratique (nécessitera un long calibrage) ;
- Utiliser des résistances plus précises ($\pm 1\%$ par exemple) ;
- Mesurer chaque résistance utilisée et remplacer celles dont la valeur est trop imprécise par une autre plus précise.

4 L'oscillateur contrôlé en tension (VCO)

4.0.1 Fonctionnement et théorie

La figure 4.1 montre le schéma-bloc du VCO.

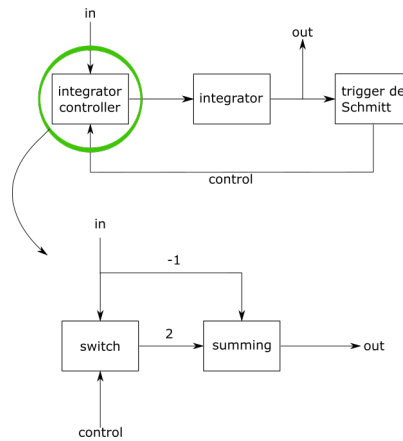


FIGURE 4.1: Schéma bloc du VCO.

Le VCO est composé des 3 blocs suivants :

- le contrôleur de l'intégrateur (*integrator controller* sur la figure 4.1) qui se compose lui-même d'un switch et d'un sommateur (summing sur la figure) ;
- l'intégrateur (integrator sur la figure) ;
- le trigger de Schmitt (bascule à hystérèse).

Le signal d'entrée in est constant et vaut α . Soient V_L la tension de basculement inférieure du trigger, V_H la tension de basculement supérieure et V_{CC} la tension d'alimentation du trigger. Si la sortie du trigger de Schmitt (*control* sur la figure 4.1) vaut 0, la sortie du switch vaut 0. Dès lors, la sortie du bloc integrator controller vaut $-\alpha$. Après passage dans l'intégrateur, nous avons la droite $-Kat$ avec K la constante de temps de l'intégrateur. La sortie du trigger restera à 0 tant que la sortie de l'intégrateur est supérieure à V_L . Lorsque la sortie de l'intégrateur atteint V_L , le trigger bascule et sa tension de sortie devient V_{CC} . Le switch change d'état et sa sortie devient α . La sortie du contrôleur de l'intégrateur devient donc α . Après passage dans l'intégrateur, α devient Kat . La sortie du trigger restera à V_{CC} tant que la sortie de l'intégrateur est inférieure à V_H . Lorsque la sortie de l'intégrateur atteint V_H , le trigger bascule et sa tension de sortie devient 0. Le switch change à nouveau d'état, sa sortie devient 0 et le cycle recommence.

La fréquence générée par le VCO pour une tension d'entrée α s'exprime en fonction de K et de $\Delta V = |V_H - V_L|$ par la relation

$$f = \frac{K\alpha}{2\Delta V}.$$

4.0.2 Dimensionnement et circuit réel

Circuit réel Sur la figure 4.2 se trouve l'implémentation électronique du VCO décrit ci-dessus.

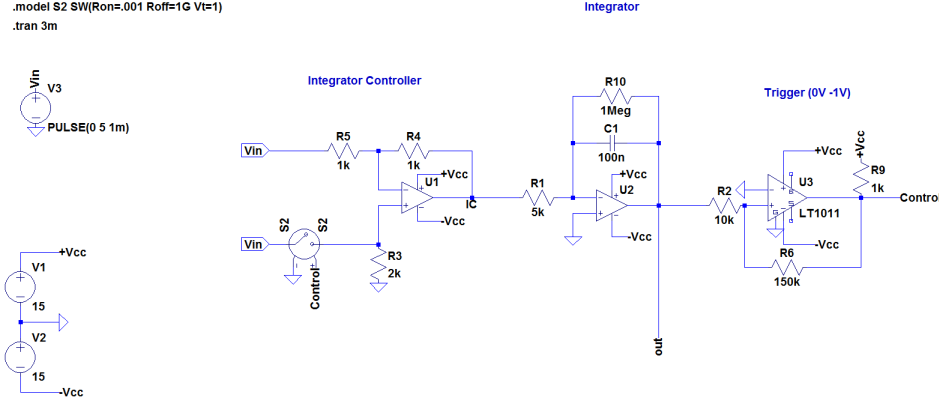


FIGURE 4.2: Circuit du VCO

Dimensionnement du trigger de Schmitt Le choix de placer le seuil supérieur V_H à 0 V et le seuil inférieur V_L à -1 V est arbitraire. Cependant, la différence entre V_H et V_L doit rester au-dessus de 500 mV pour éviter une influence des tensions parasites. Dans ce circuit, un trigger asymétrique est utilisé. Dès lors, le rapport des résistances à utiliser se déduit des formules suivantes :

$$V_H = V_{REF} \left(1 + \frac{R_2}{R_6} \right) \text{ et } V_L = V_{REF} + \frac{R_2}{R_6} (V_{REF} - V_{CC}).$$

Dans le montage du trigger asymétrique utilisé, V_{REF} , la tension à l'entrée non-inverseuse du comparateur vaut 0 V. Dès lors, $\frac{R_2}{R_6} = \frac{1}{15}$ avec la condition que $R_6 \gg R_9$. Les valeurs de résistances choisies sont :

- 10 k Ω pour R_2 .
- 150 k Ω pour R_6 .

Dimensionnement de l'intégrateur Calculons maintenant la constante (K) du bloc intégrateur. Le VCO doit satisfaire la relation tension-fréquence suivante : 1 mV correspond à 1 Hz. Comme le signal de sortie est un signal triangulaire, le temps de montée et de descente est identique. Le temps de montée vaut donc $\frac{1}{2 \cdot 1} = 0.55$ s. La pente de montée de la droite est de 1 mV/ s. Le temps pour monter ou descendre de 1 V est de 1000 s. Comme il doit valoir 0.5 s, la constante d'intégration vaut 2000. D'où $\frac{1}{R_1 C_1} = 2000$ avec $C_1 = 100$ nF, $R_1 = 5$ k Ω .

Dimensionnement du contrôleur de l'intégrateur Le contrôleur de l'intégrateur est constitué d'un amplificateur opérationnel en mode différentiel et d'un switch. L'équation constitutive de ce bloc est : $V_{IC} = 2 \cdot V_+ - V_-$ avec V_+ la tension à l'entrée non-inverseuse et V_- la tension à l'entrée inverseuse. La formule suivante permettant de déterminer une relation entre les résistances est obtenue en appliquant KCL :

$$V_{IC} = V_+ \left(\frac{(R_4 + R_5) R_3}{R_3 R_5} \right) - V_- \left(\frac{R_4}{R_5} \right).$$

Cela donne donc $R_5 = R_4 = 2R_3$. En prenant $R_5 = 1$ k Ω , R_4 vaut 1 k Ω et R_3 vaut 2 k Ω .

4.0.3 Confrontation des mesures et de la théorie

La figure 4.3 affiche la simulation des signaux aux sorties des trois blocs fonctionnels pour une tension d'entrée de 500 mV. Le signal à la sortie du contrôleur est affiché en vert et le signal à

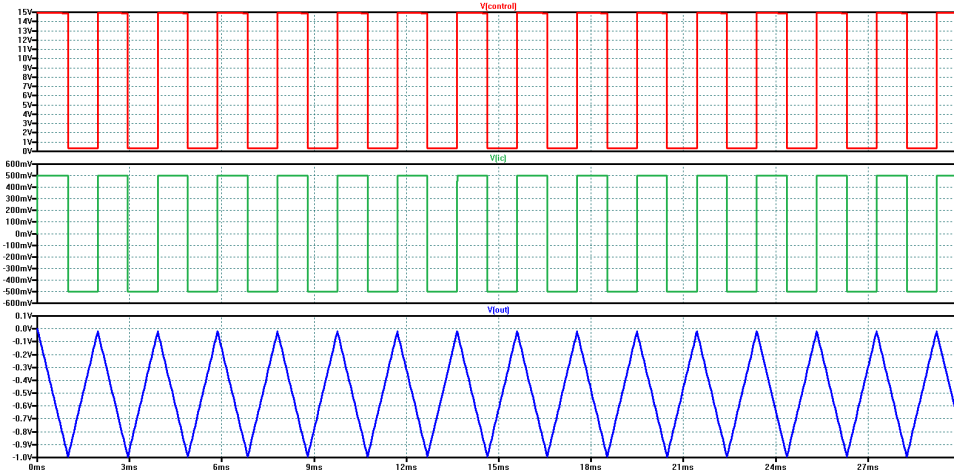


FIGURE 4.3: Simulation des signaux de sortie des différents blocs

la sortie du bloc intégrator en bleu. Ce signal est également le signal de sortie finale du VCO. Pour terminer, le signal à la sortie du trigger est affiché en rouge.

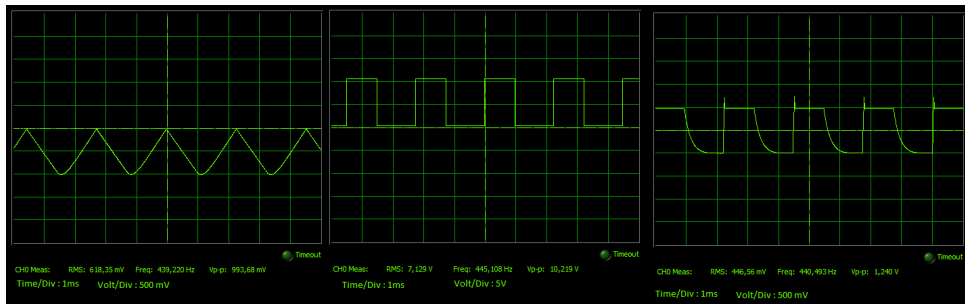


FIGURE 4.4: Sortie des différents blocs. De gauche à droite. Sortie de l'intégrator, sortie du trigger et sortie de l'integrator controller

La figure 4.4 montre ces mêmes signaux aux sorties du circuit réel pour une tension d'entrée de 500 mV. Les différences entre les deux sont très faibles excepté la sortie du bloc du contrôleur qui en descente ne passe pas directement de *ON* à *OFF* mais le fait progressivement. Cela ressemble à un effet capacitif au niveau du switch. Si la fréquence augmente, cet effet modifie complètement la réponse en fréquence du VCO.

La figure 4.5 montre que la réalité est la théorie sont très proche. Les différences observées sont dues à des imprécisions des valeurs des résistances et des capacités. Cela provient aussi du switch qui contrairement au modèle utilisé dans les simulations et les calculs possède une légère courbe d'hystérèse.

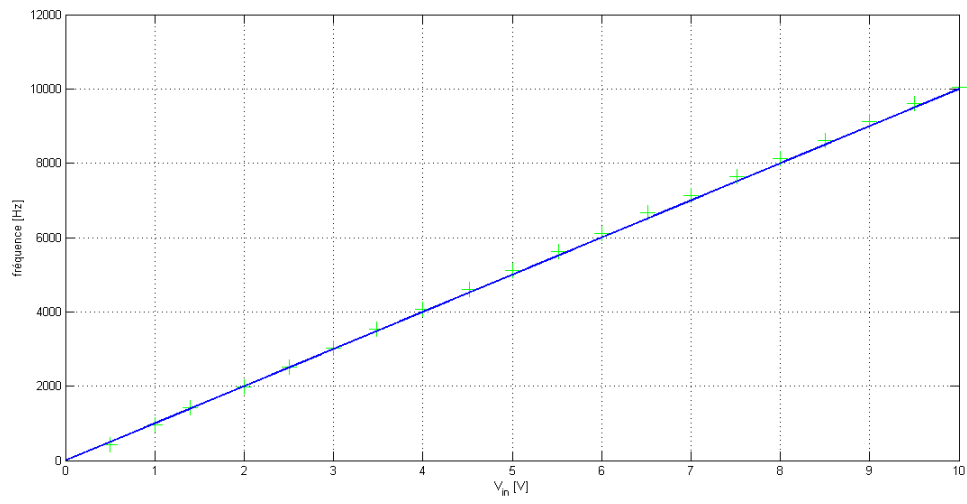


FIGURE 4.5: Théorie Vs. mesures

5 Le filtre

Le filtre utilise la propriété des diodes de ne laisser passer le courant qu'à partir d'une certaine tension. Grâce à cela, l'on peut faire un diviseur de tension qui varie en fonction de la tension lui étant appliquée.

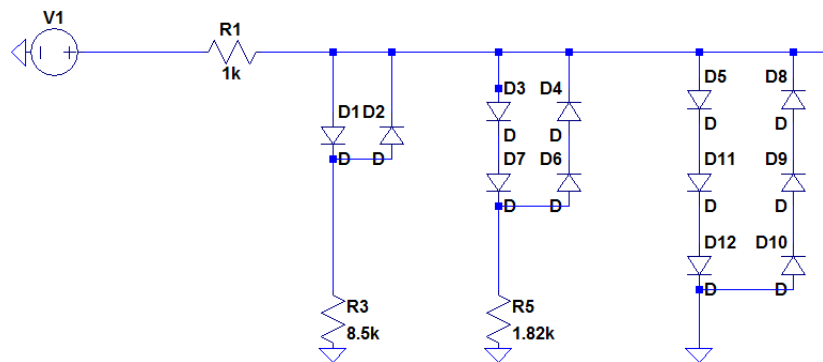


FIGURE 5.1: Circuit du filtre.

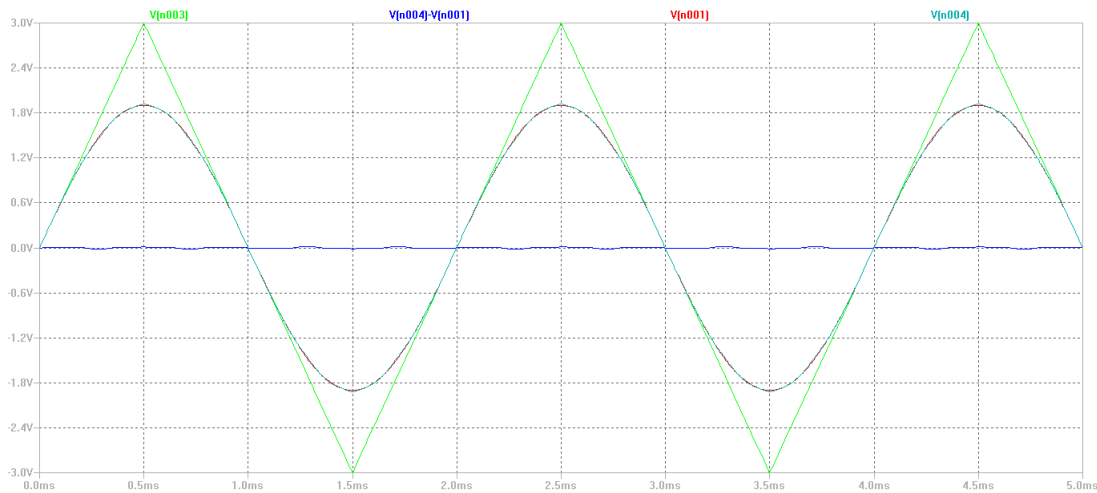


FIGURE 5.2: Simulation du filtre. En vert l'entrée triangulaire. La sortie est superposée (et confondue) à un vrai sinus.

6 Dimensionnement du modulateur sigma-delta

6.0.4 Fonctionnement et théorie

Le schéma-bloc du modulateur sigma-delta se trouve à la figure 6.1. Le modulateur du synthétiseur utilise une bascule asymétrique.

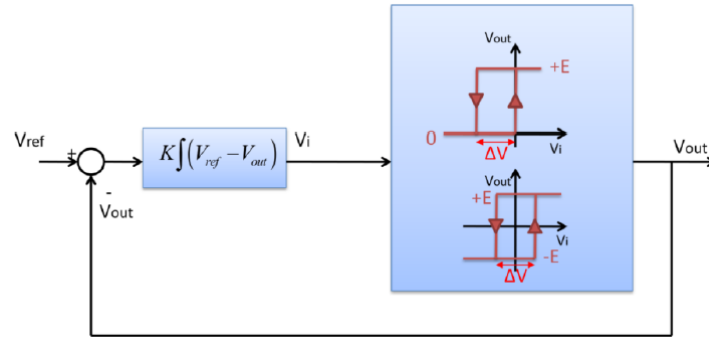


FIGURE 6.1: Schéma bloc du modulateur sigma-delta.

La période d'oscillation du signal de sortie (qui est identique à la période d'oscillation du signal intermédiaire V_I sur la figure 6.1) se calcule en effectuant le raisonnement suivant. Initialement, soit V_{ref} positif et $V_{out} = 0$. V_I est alors immédiatement positif et V_{out} sature directement à E . Comme V_{ref} est $\leq E$, V_I va maintenant décroître jusqu'à atteindre ΔV . A ce moment précis, $V_{out} = 0$ et donc V_I va croître jusqu'à atteindre 0, et ainsi de suite.

De là s'obtiennent le temps de descente t_f et le temps de montée t_r du signal V_I ¹

$$t_f = -\frac{\Delta V}{(V_{ref} - E)K},$$

$$t_r = \frac{\Delta V}{KV_{ref}}.$$

La période T étant la somme du temps de descente et du temps de montée, elle est donnée par

$$T = \frac{\Delta V}{K} \left(\frac{1}{V_{ref}} - \frac{1}{V_{ref} - E} \right)$$

et donc finalement

$$f = -\frac{K}{\Delta V} \frac{V_{ref}(V_{ref} - E)}{E}. \quad (6.1)$$

Remarque A partir du temps de descente et du temps de montée, nous pouvons prouver que la moyenne du signal carré V_{out} vaut bien V_{ref} . Il suffit de démontrer l'égalité suivante

$$\frac{E \cdot t_f + 0 \cdot t_r}{T} = V_{ref}.$$

1. Ce signal sera soit un signal triangulaire, soit un signal en dents de scie, selon la valeur de V_{ref} .

La fréquence en fonction de V_{ref} est donc une parabole avec une racine en 0 V et une racine en E V.

La fréquence de sortie maximale est atteinte pour $V_{\text{ref}} = \frac{E}{2}$ et vaut

$$f_{\text{max}} = \frac{K}{\Delta V} \frac{E}{4}.$$

Ensuite, pour un signal V_{ref} sinusoïdal dont l'amplitude peut être négative, la fréquence sature. Or, dans le cas du synthétiseur, le signal V_{ref} est la sortie de notre VCO (après passage dans un filtre pour en extraire une sinusoïdale pure). Il faudra donc “déplacer” la parabole de manière à ce qu'elle soit centrée autour de l'origine.

6.0.5 Dimensionnement et circuit réel

Le circuit du modulateur sigma-delta est représenté à la figure 6.2.

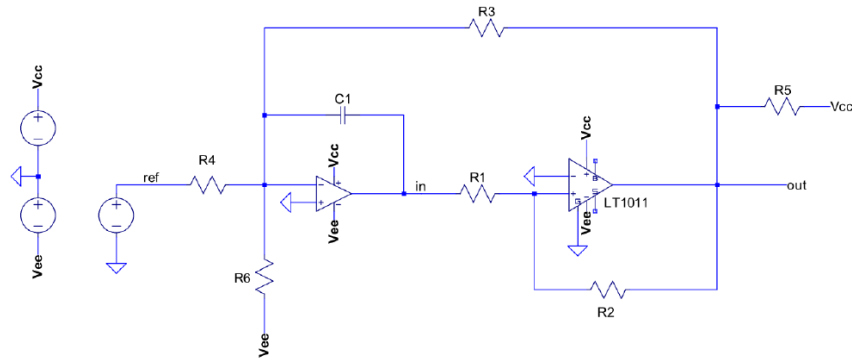


FIGURE 6.2: Circuit du modulateur.

La résolution de ce circuit permet d'obtenir des équations de la même forme que celles de la figure 6.1. L'amplificateur opérationnel étant connecté en contre-réaction, sa bornée d'entrée est virtuellement à la masse : $v_- = v_+ = 0$. Les différents courants dans le circuit sont alors donnés par

$$\begin{aligned} i_{R_4} &= \frac{V_{\text{ref}}}{R_4}, \\ i_{R_6} &= \frac{V_{\text{ee}}}{R_6}, \\ i_{R_3} &= \frac{V_{\text{out}}}{R_3}, \\ i_{C_1} &= -C_1 \frac{dv_{\text{in}}}{dt}. \end{aligned}$$

KCL permet ensuite d'écrire l'équation suivante

$$i_{C_1} = i_{R_4} + i_{R_6} + i_{R_3}$$

et donc d'obtenir

$$v_{\text{in}} = -\frac{1}{C_1} \int \frac{V_{\text{ref}}}{R_4} + \frac{V_{\text{ee}}}{R_6} + \frac{V_{\text{out}}}{R_3}.$$

Pour se ramener à l'équation de la figure 6.1, on $V'_{\text{ref}} = -R_3(\frac{V_{\text{ref}}}{R_4} + \frac{V_{\text{ee}}}{R_6})$ pour enfin obtenir

$$v_{\text{in}} = \frac{1}{C_1 R_3} \int V'_{\text{ref}} - V_{\text{out}}$$

où V'_{ref} correspond au V_{ref} de la figure 6.1.

Pour dimensionner le modulateur, plusieurs contraintes doivent être respectées. Premièrement la fréquence maximale doit être de 80 kHz. Et deuxièmement, la parabole doit s'étendre de manière à ce que ces racines soient -15 V et $+15\text{ V}$. Enfin, ΔV doit être choisit de manière à ce que la bascule ne soit pas sensible au bruit.

Nous allons directement anticiper une non-idéalité de la bascule, la valeur de saturation E n'est pas égale à la tension d'alimentation. Nous avons plutôt $E \approx 13.5\text{ V}$.

Pour centrer la parabole, il faut que $\frac{R_3}{R_6} V_{\text{ee}}$ soit égale à 6.75 V . Il faut ensuite étirer la parabole de manière à ce que ses racines soient $\pm 15\text{ V}$. Il faut donc $\frac{R_3}{R_4} = 0.45$.

En utilisant des valeurs de composants standards (série de Renard E12), nous pouvons choisir, $R_3 = 22\text{ k}\Omega$ et $R_4 = R_6 = 48.5\text{ k}\Omega$.

Passons ensuite à la contrainte sur la fréquence. Nous avons la relation suivante :

$$\frac{K}{\Delta V} \frac{E}{4} = 80000.$$

Nous pouvons fixer arbitrairement ΔV à 1 V . Nous avons alors $K = \frac{1}{C_1 R_3} = 23703.7037$ et donc $C_1 = 1.9\text{ nF}$. Enfin, comme $\Delta V = \frac{R_1}{R_2} E$, nous pouvons par exemple choisir $R_1 = 10\text{ k}\Omega$ et $R_2 = 134.6\text{ k}\Omega$.

Pour appliquer la signal de sortie du modulateur à l'étage suivant du circuit, il faudra utiliser un diviseur résistif car l'étage suivant ne supporte pas des entrées supérieures à 5 V .

6.0.6 Confrontation des mesures et de la théorie

En superposant le graphe théorique que nous pouvons obtenir avec les valeurs obtenues dans la section précédente et des mesures effectuées sur une implémentation en circuit du modulateur, nous obtenons la figure 6.3.

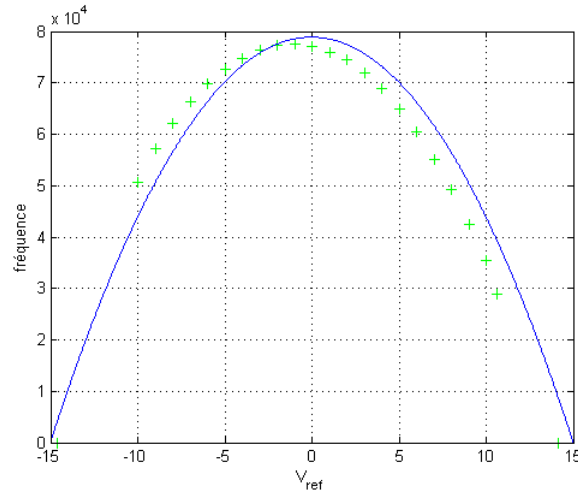


FIGURE 6.3: En bleu, les prévisions théoriques et en vert les mesures.

Nous constatons que la théorie colle assez bien à la réalité. Le faible décalage dépend sans doute des tolérances des résistances, des variations dans les alimentations (le MyDAQ sort, dans ce cas, du $+14.10\text{ V}$ et du -14.62 V plutôt que du $\pm 15\text{ V}$), des variations dans la valeur de saturation E ($\approx 13.62\text{ V}$). Nous pourrions effectuer un dimensionnement plus précis à partir de ces valeurs réelles afin d'obtenir une prévision théorique encore plus proche de la réalité. Le problème, c'est que les valeurs des tensions d'alimentation (par exemple) dépendent justement de la charge connectée, et donc du choix des résistances effectuées lors du dimensionnement.

7 Assemblage

8 Conclusion