

A83T整机ESD整改指南

V0.1

2014-10-10

原则

对于整机遇到的ESD问题，可以参考以下准则整改：

1. 提供完整、优良的静电泄放路径
2. 泄放路径尽可能的在板边，避免将能量带到控制电路
3. 对于实际情况无法提供优良放电路径的，可尝试实施隔离，限制能量进入控制电路区域

下面以某印制板做说明

IO静电测试

- IO静电实验的特点是放电点为单点，整改时以优化该点的静电泄放路径为主
- 对于IO静电测试NG的情况，可用导电布/导电泡棉粘贴IO铁壳或附近GND至大块金属面（如面板铁壳）以增大GND的面积
- 测试时屏朝上和屏朝下应区分对待，原则以导电泡棉连接到靠近测试平台的金属面为优先

案例-IO

1. 对于屏朝上时测试NG的情况，考虑将IO GND接至金属背盖；若是塑料背盖，可背盖粘贴大面积导电布，并用导电泡棉连接IO GND至背盖导电布



图2 屏朝上时 IO导电泡棉粘贴图例

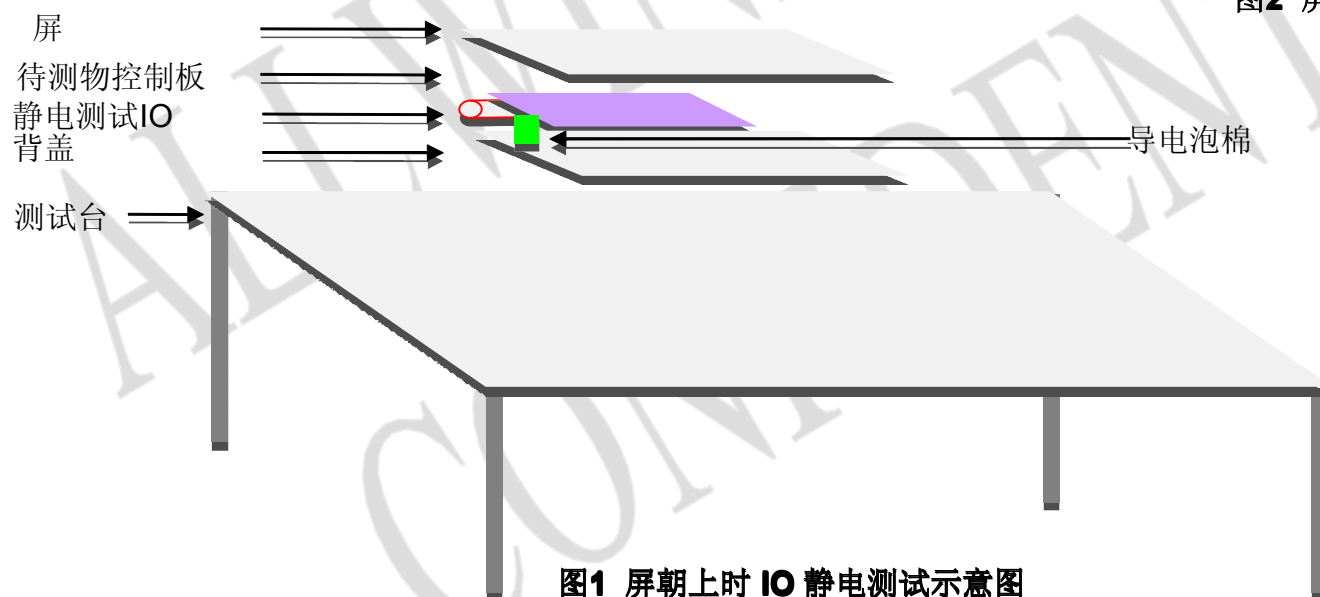


图1 屏朝上时 IO 静电测试示意图

案例-IO

2. 对于屏朝下时测试NG的情况，可考虑用导电泡棉将IO GND接至屏的铁皮

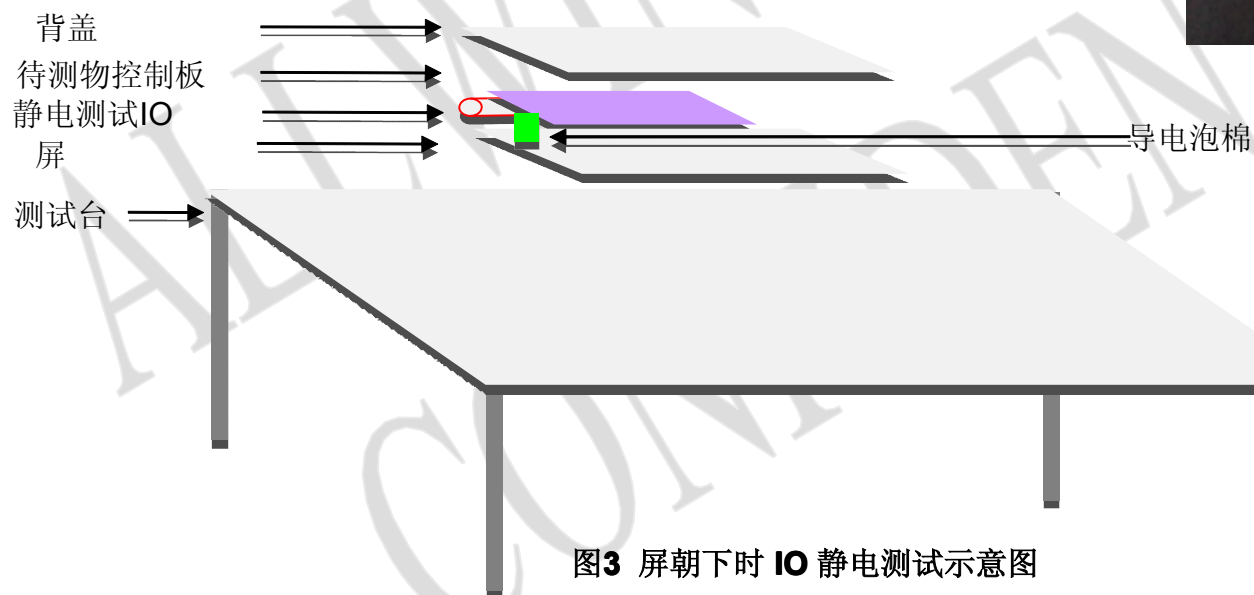


图3 屏朝下时 IO 静电测试示意图

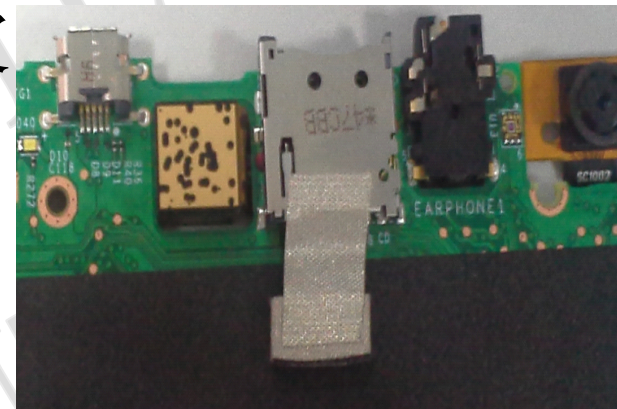


图4 屏朝下时 IO导电泡棉粘贴图例

非IO静电测试

- 非IO静电实验的特点是放电点多为平面，整改时以求最快将平面静电泄放，避免该平面与测试平台形成电容模型而致使其电场穿过控制板造成死机甚至损坏

案例-非IO部分

其他静电施放点如背盖发生NG的情况，应尽可能地提供一种泄放路径，使产生的电场不要穿过控制板

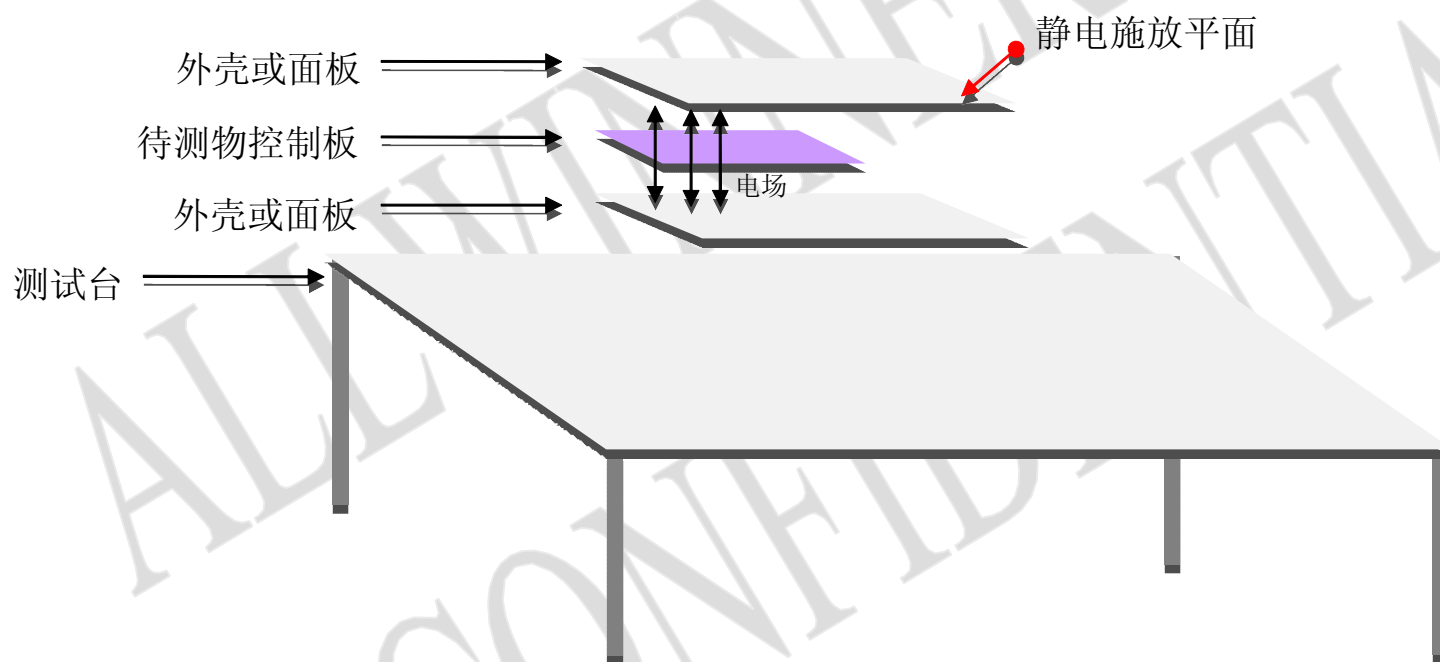


图5 电场穿过控制板造成NG的示意图

案例-非IO部分

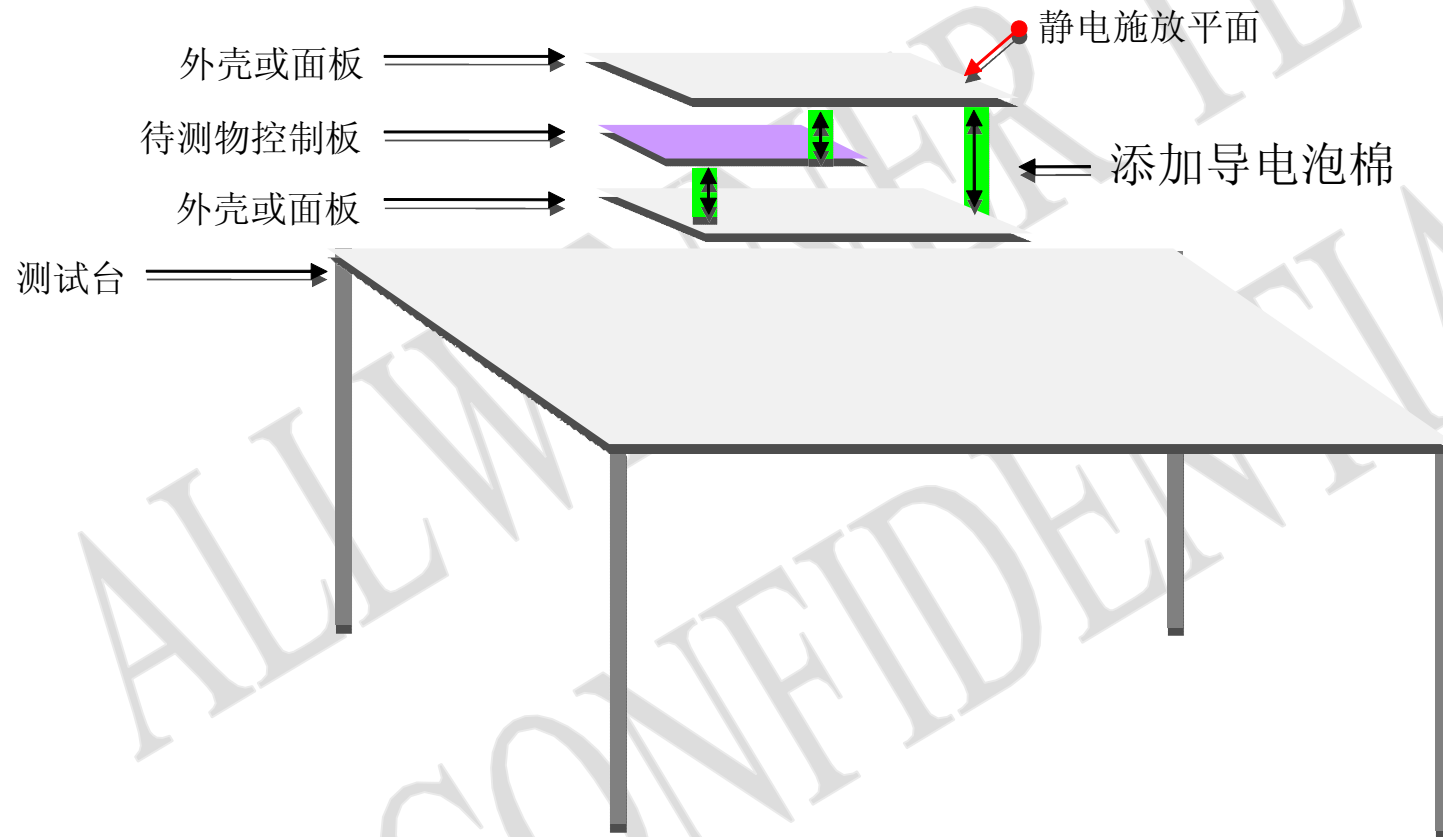


图6 整改示意图



Disclaimer: All logos and copyrights used in this presentation belong solely to their respective companies and owners. This presentation is for reference only and has no commitment. All content contained herein is subject to change without notice. For more information, please contact service@allwinnertech.com.