

A83T

SD-eMMC 兼容性问题调试指南

Confidential

文档履历

版本号	日期	制/修订人	制/修订记录
V0.1	2014-9-3		Initial Version.

Confidential

目 录

1. 适用范围.....	4
2. 背景.....	4
3. 兼容性问题现象.....	4
4. 兼容性问题调试方法.....	4
4.1. 检查原理图与 PCB 焊接	4
4.2. 调整 GPIO 驱动能力.....	4
4.3. 调整时钟信号串接电阻阻值	4
4.4. 调整采样参数（卡 0、卡 1）	5
5. 调整采样参数（卡 0、卡 1）	5
5.1. 相关配置脚本介绍	5
5.2. UBOOT 阶段采样点配置方法	7
5.3. 内核阶段采样点配置方法	9
6. Declaration	11

1. 适用范围

本文涉及方法适用于 A83T。

2. 背景

客户在量产中，由于 PCB layout、SD 卡、eMMC、生产工艺等因素的不同，可能引起 SD 卡或 eMMC 工作不稳定，导致固定或概率性异常，此类问题我们统一归类为兼容性问题。

已针对 A83T SDK 进行过 eMMC 兼容性测试，对 v4.4, v4.41, v4.5, v5.0 版本 eMMC 均能支持。

3. 兼容性问题现象

比较直观的现象，通过包括以下两种：

- (1) 烧写固件失败；
- (2) 系统启动失败；

如果可以观察到打印，则打印信息中可能会包含以下的错误：

- (1) err 0x00000042: 表示 Response CRC error
- (2) err 0x00000080: 表示 Data CRC error
- (3) err 0x00002000: 表示 Data Start Error
- (4) err 0x00008000: 表示 Data End-bit error

4. 兼容性问题调试方法

4.1. 检查原理图与PCB焊接

SD/EMMC 部分的参考原理图中，时钟信号上会固定串接 33 欧电阻。该电阻应该靠近主控端摆放，用于防止二次反射。

当出现兼容性问题时，应首先检查该电阻的焊接是否正常，包括：是否虚焊？阻值是否存在较大偏差？

4.2. 调整GPIO驱动能力

A83T 卡 0、1、2 的 GPIO 驱动能力有 4 档可供调整，默认驱动能力为 2 档。

可通过配置脚本 sys_config.fex 调整 GPIO 驱动能力。

4.3. 调整时钟信号串接电阻阻值

如果尝试 4.1、4.2 中方法后均未能解决兼容性问题，则可尝试调整时钟信号上串接电阻阻值。调整范围为：0~100 欧。

4.4. 调整采样参数（卡 0、卡 1）

4.4.1. 采样参数

将 SD 卡或 eMMC 约定为 Device，主控约定为 Host。

不同的 Device 的数据输出延时（数据相对于时钟之间的延时）可能不尽相同，Host 在根据时钟对输入数据进行采样时可能需要对采样位置进行微调，以适应 device 端输出带来的差异。采样参数用来描述 Host 数据采样位置的调整。

兼容性问题可能是由采样参数设置不合理导致。

在 A83T 平台上卡 0 和卡 1 可以进行采样参数调整，而卡 2（通常接 eMMC）不支持采样参数调整。

4.4.2. 调整采样参数

可通过修改配置脚本 sys_config.fex 方式调整采样参数。具体操作见下一章。

5. 调整采样参数（卡 0、卡 1）

5.1. 相关配置脚本介绍

编译环境中对应的方案下都包含配置脚本 sys_config.fex，用于配置模块相关的参数。SD/eMMC 驱动参数也需要通过该脚本进行配置。UBOOT 阶段包括可能包含卡 0 和卡 2，内核阶段则是情况包含多种套卡的配置。

5.1.1. UBOOT阶段

UBOOT 阶段需要配置启动卡参数，可能为[card_boot0_para]/[card_boot2_para]。

配置项	配置项含义
card_ctrl=0	卡量产相关的控制器选择 0
card_high_speed=xx	速度模式 0 为低速，1 为高速
card_line=4	代表 4 线卡
sdc_d1=xx	sdc 卡数据 1 线信号的 GPIO 配置
sdc_d0=xx	sdc 卡数据 0 线信号的 GPIO 配置
sdc_clk=xx	sdc 卡时钟信号的 GPIO 配置
sdc_cmd=xx	sdc 命令信号的 GPIO 配置
sdc_d3=xx	sdc 卡数据 3 线信号的 GPIO 配置
sdc_d2=xx	sdc 卡数据 2 线信号的 GPIO 配置
sdc_2xmode	sdc 使用的采样模式
sdc_ddrmode	sdc 是否使用 ddr 接口模式

配置举例，以下为卡 0 的典型配置：

```
card_ctrl          = 0
card_high_speed    = 1
card_line          = 4
sd_c_d1            = port:PF0<2><1><default><default>
sd_c_d0            = port:PF1<2><1><default><default>
sd_c_clk           = port:PF2<2><1><default><default>
sd_c_cmd           = port:PF3<2><1><default><default>
sd_c_d3            = port:PF4<2><1><default><default>
sd_c_d2            = port:PF5<2><1><default><default>
```

5.1.2. 内核阶段

从现有平台看，内核阶段需要配置 4 套卡参数：

[mmc0_para]/[mmc1_para]/[mmc2_para]

以 A83T 为例，卡 0 为用户常用卡/可移动卡，卡 1 通常接 WIFI，卡 2 接 eMMC。

配置参数中各子项的含义如下表：

配置项	配置项含义
sd_c_used=xx	SDC 使用控制：1 使用，0 不用
sd_c_detmode=xx	检测模式：1-gpio 检测，2-data3 检测，3-无检测，卡常在(不卡拔插)，4 - manual mode(from proc file system node)
bus_width=xx	位宽：1-1bit，4-4bit
sd_c_d1=xx	SDC DATA1 的 GPIO 配置
sd_c_d0=xx	SDC DATA0 的 GPIO 配置
sd_c_clk=xx	SDC CLK 的 GPIO 配置
sd_c_cmd=xx	SDC CMD 的 GPIO 配置
sd_c_d3=xx	SDC DATA3 的 GPIO 配置
sd_c_d2=xx	SDC DATA2 的 GPIO 配置
sd_c_det=xx	SDC DET 的 GPIO 配置
sd_c_use_wp=xx	SDC 写保护配置：1 使用，0 不用
sd_c_wp=xx	SDC WP 的 GPIO 配置
sd_c_isio=xx	是否是 sdio card,0:不是，1: 是
sd_c_regulator=xx	A83T 总是配置为"none"
sd_c_power_supply=xx	表示 device 的供电网络
sd_c_2xmode	表示 sd_c 使用的采样模式
sd_c_ddrmode	表示 sd_c 是否使用 ddr 模式

以卡 0 为例，配置如下：

```
[mmc0_para]
sd_c_used          = 1
sd_c_detmode       = 1
bus_width          = 4
```

```

sdc_d1          = port:PF0<2><1><default><default>
sdc_d0          = port:PF1<2><1><default><default>
sdc_clk         = port:PF2<2><1><default><default>
sdc_cmd         = port:PF3<2><1><default><default>
sdc_d3          = port:PF4<2><1><default><default>
sdc_d2          = port:PF5<2><1><default><default>
sdc_det         = port:PH1<0><1><default><default>
sdc_use_wp      = 0
sdc_wp          =

```

5.2. UBOOT阶段采样点配置方法

5.2.1. 配置项介绍

UBOOT 阶段通过配置脚本 `sys_config.fex` 配置采样点，需要引入五个变量，其中一个代表频率配置，其它 4 个分别对应两个频率区间的采样配置，对应关系及取值范围如下表：

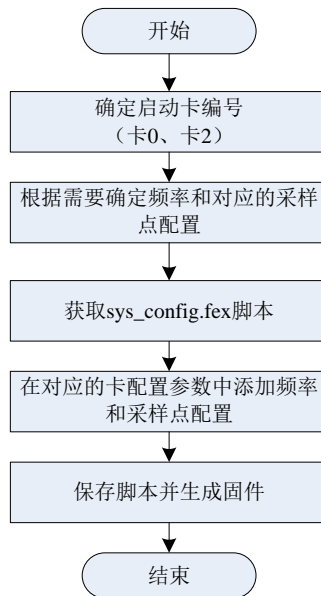
配置参数	参数取值范围	功能描述
<code>sdc_freq</code>	400KHz-52MHz	频率配置
<code>sdc_odly_25M</code>	0, 1, 2, ..., 7	400KHz - 26MHz 输出延时配置
<code>sdc_sdly_25M</code>	0, 1, 2, ..., 7	400KHz - 26MHz 输入延时配置
<code>sdc_odly_50M</code>	0, 1, 2, ..., 7	26MHz - 52MHz 输出延时配置
<code>sdc_sdly_50M</code>	0, 1, 2, ..., 7	26MHz - 52MHz 输入延时配置

注意：卡 2 不支持采样参数调整。

5.2.2. 配置流程

UBOOT 阶段，SD/eMMC 驱动在初始化阶段会尝试从配置脚本 `sys_config.fex` 中获取采样配置。如果配置成功，则更新采样点配置，SD/eMMC 初始化完成后将使用更新后的采样进行操作。否则，使用默认的采样点配置。

UBOOT 阶段配置流程如下：



获取 sys_config.fex 脚本目前常用有两种途径，一是通过编译打包环境中获取，另一种是通过固件修改工具，从现有固件中提取。与之对应的新固件生成方式也有两种，一是编译打包环境中，直接打包（无需重新编译），另一种则通过固件修改工具保存新固件即可。

5.2.3. 举例

如果当前方案 UBOOT 阶段启动卡为卡 2，需要修改该卡的工作频率为 30MHz，同时配置对应输出采样点为 3，输入采样点为 4。则 sys_config.fex 脚本卡 2 配置如下：

```

[card2_boot_para]
card_ctrl      = 2
card_high_speed = 1
card_line      = 4
sdc_clk        = port:PC05<3><1><2><default>
sdc_cmd        = port:PC06<3><1><2><default>
sdc_d0         = port:PC08<3><1><2><default>
sdc_d1         = port:PC09<3><1><2><default>
sdc_d2         = port:PC10<3><1><2><default>
sdc_d3         = port:PC11<3><1><2><default>
sdc_freq       = 30
sdc_odly_50M   = 3
sdc_sdly_50M   = 4
  
```

补充说明：

（1）由于 30MHz 属于的频率区间为 26MHz - 52MHz，则采样点配置使用 sdc_odly_50M 和 sdc_sdly_50M 而非 sdc_odly_25M 和 sdc_sdly_25M。

（2）如果 sdc_freq 子项没有配置，则 UBOOT 阶段的使用默认频率 50MHz，调整采样点配置使用 sdc_odly_50M 和 sdc_sdly_50M。

5.3. 内核阶段采样点配置方法

5.3.1. 配置项介绍

内核阶段可通过配置脚本 `sys_config.fex` 配置采样点。配置脚本中引入的变量和功能描述如下：

配置参数	参数取值范围	功能描述
<code>sdc_ex_dly_used</code>	0, 1	使能外部采样点，为 1 时从脚本获取采样点，获取成功后使用脚本配置采样点，否则使用默认采样点配置
<code>sdc_freq</code>	400KHZ-50MHz	频率配置
<code>sdc_odly_25M</code>	0, 1, 2, ..., 7	400KHz - 25MHz 输出延时配置
<code>sdc_sdly_25M</code>	0, 1, 2, ..., 7	400KHz - 25MHz 输入延时配置
<code>sdc_odly_50M</code>	0, 1, 2, ..., 7	25MHz - 50MHz 输出延时配置
<code>sdc_sdly_50M</code>	0, 1, 2, ..., 7	25MHz - 50MHz 输入延时配置

注意：卡 2 不支持采样参数调整。

5.3.2. 配置流程

配置流程与 UBOOT 阶段配置流程相同，见 5.2.2 节。

需要注意的是修改脚本的位置不同，内核阶段卡配置参数见 5.1.2 节。

5.3.3. 举例

如果需要调节卡 2 的配置参数，将卡的工作频率为 30MHz，同时配置对应输出采样点为 3，输入采样点为 4。则 `sys_config.fex` 脚本卡 2 配置如下：

```
[card2_boot_para]
card_ctrl          = 2
card_high_speed    = 1
card_line          = 4
sdc_clk            = port:PC05<3><1><2><default>
sdc_cmd            = port:PC06<3><1><2><default>
sdc_d0             = port:PC08<3><1><2><default>
sdc_d1             = port:PC09<3><1><2><default>
sdc_d2             = port:PC10<3><1><2><default>
sdc_d3             = port:PC11<3><1><2><default>
sdc_ex_dly_used    = 1
sdc_freq           = 30
sdc_odly_50M       = 3
```

`sdc_sdly_50M` = 4

补充说明:

(1) 由于 30MHz 属于的频率区间为 25MHz - 50MHz, 则采样点配置使用 `sdc_odly_50M` 和 `sdc_sdly_50M` 而非 `sdc_odly_25M` 和 `sdc_sdly_25M`。

(2) 如果 `sdc_freq` 子项没有配置, 则 UBOOT 阶段的使用默认频率 50MHz, 调整采样点配置使用 `sdc_odly_50M` 和 `sdc_sdly_50M`。

(3) 内核阶段通过配置脚本修改采样点, `sdc_ex_dly_used` 必须配置为 1。

Confidential

6. Declaration

This document is the original work and copyrighted property of Allwinner Technology (“Allwinner”). Reproduction in whole or in part must obtain the written approval of Allwinner and give clear acknowledgement to the copyright owner.

The information furnished by Allwinner is believed to be accurate and reliable. Allwinner reserves the right to make changes in circuit design and/or specifications at any time without notice. Allwinner does not assume any responsibility and liability for its use. Nor for any infringements of patents or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Allwinner. This datasheet neither states nor implies warranty of any kind, including fitness for any particular application.

Confidential