

前言

欢迎!

RISC-V 自 2011 年推出以来迅速地普及。我们认为一个精简的程序员指南将有助于促进它的发展,并推动新人理解为什么它是一个有吸引力的指令集,以及它与传统指令集架构 (ISA) 的不同。

尽管我们希望 RISC-V 的简洁性能让我们比 See MIPS Run 一类 500 多页的精美书籍少写很多,但我们仍然受到了其它指令集架构书籍的启发。我们把全书的长度控制到了前述的三分之一,至少在这个意义上我们成功了。实际上,介绍模块化 RISC-V 指令集的每个组成部分的十章只用了 100 页——即便为了有助于快速阅读,平均每页用到了一张图片(一共 75 张)。

在解释指令集设计的原理之后,我们将展示 RISC-V 架构师如何在过去 40 年的指令集的基础上取其精华,去其糟粕。因为要评判一个指令集架构,不仅要看它包括了什么,而且要看它省略了什么。

随后我们会按顺序介绍这个模块化架构的每个组成部分。每一章都会包含一个用 RISC-V 汇编语言写成的程序,这是为了生动展示那一章所述指令的应用,这样会使汇编程序员更容易学习 RISC-V 汇编。我们还经常同时列出用 ARM, MIPS 和 x86 写成的同样的程序,从而突出 RISC-V 的简洁性和在成本、功耗、性能方面的优势。

为了增加本书的趣味性,我们在页边加入了将近 50 个侧边栏,这里面放了一些有关书中内容的评论,我们希望它们有趣。我们还在页边放了大约 75 个图片用于呈现良好 ISA 设计的例子。(我们充分利用了侧边的空间!)最后,对于那些愿意钻研的读者,我们在全书中加入了大概 25 段详细阐述。如果你对某个主题感兴趣,可以深入研究这些可选部分。这些部分不会影响对书中的其他内容的理解,所以如果你对它们不感兴趣的话,尽管跳过它们。对于计算机体系结构爱好者,我们援引的 25 篇论文和书籍能够开阔你的视野。在写这本书的过程中,我们从它们当中学到了很多!

批注 [GL1]: cost-energy-performance benefits

为什么引用了这么多名言?

我们认为引用这些名言也能增加本书的趣味性,因此我们把这 25 个引用分散在整本书里。它们同样是一种将智慧从前辈传递给初学者的有效机制,且有助于为良好的 ISA 设计设定文化标准。我们希望读者也能了解一点该领域的历史,这就是为什么我们在全书中引用了众多著名计算机科学家和工程师的名言。

导言和参考

我们打算将这本薄薄的书作为 RISC-V 的介绍和参考资料,供有兴趣编写 RISC-V 代码的学生和嵌入式系统程序员使用。本书假设读者事先已经了解过至少一个指令集。如果没有,您可能希望浏览基于 RISC-V 的相关入门架构手册: *Computer Organization and Design RISC-V Edition: The Hardware Software Interface*。

这本书中的参考资料包括:

- **参考卡**——这个一页(两面)的 RISC-V 的精简描述囊括了 RV32GCV 和 RV64GCV,同时包含了基本内容和所有已定义的扩展内容: RVI, RVM, RVA, RVF, RVD, 甚至包括了 RVV, 即使它仍处于开发阶段。
- **指令图**——每个指令扩展的半页图形描述(它们是每章的第一个图)以同样的格式列出了所有 RISC-V 指令的全称,让你们可以轻松查看每条指令的变化。见图 2.1、4.1、5.1、6.1、7.1、8.1、9.1、9.2、9.3 和 9.4。

- **操作码映射**——这些表格在一页中显示了指令布局，操作码，格式类型和每页指令扩展的指令助记符。见图2.3、3.3、3.4、4.2、5.2、5.3、6.2、7.6、7.5、7.7、9.5和10.1。（这些指令图和操作码映射启发了我们在书的副标题中使用单词图集。）
- **指令术语表**——附录A是对每个RISC-V指令和伪指令的详尽描述¹。它包括所有内容：操作名称和操作数、英文描述、寄存器传输语言定义、它所在的RISC-V扩展、指令的全称、指令格式、显示操作码的指令图，以及紧凑版本指令的参照。令人惊讶的是，所有这些加起来不到50页。
- **索引**——它可以帮你通过指令全称或助记符找到描述指令说明、定义或图表的页面。它是按照字典的形式组织的。

勘误和补充内容

我们打算把勘误集中起来，每年发布几次更新。这本书的网站上会有本书的最新版本，还会简单介绍一下当前版本相对上一版本的改变。可在本书的网站（www.riscvbook.com）上查看勘误表的历史版本或报告新的错误。我们预先为您在这一版中发现的问题表示歉意。我们期待您的反馈意见，来帮助我们改进这本书。

本书的诞生过程

在2017年5月8日至11日在上海举行的第六届RISC-V研讨会上，我们认识到了对这么一本书的需求，几个星期后我们开始了编写。考虑到Patterson在写书方面的丰富经验，我们计划让他写大部分的章节。我们两人在组织方面进行了合作，并且是彼此章节的第一个评论者。Patterson撰写了第1、2、3、4、5、6、7、8、9、11章，参考卡和本前言，而Waterman写了第10章和附录A（本书的最大部分），并编写了书中的全部程序。Waterman还维护了Armando Fox提供的Latex流水线，使我们能做出这本书。

我们在2017年秋季学期为800名加州大学伯克利分校的学生提供了这本教科书的测试版本。在融入了他们的反馈后，当2017年学期结束以后，第一个正式版将于2017年11月28日至30日在硅谷举办的第七届RISC研讨会上及时发布。

RISC-V是一个伯克利研究项目的副产品。该项目正在针对更容易地同时构建硬件和软件的目标进行开发。

致谢

我们要感谢Armando Fox，因为我们使用了他的Latex流水线，以及采纳了他关于个人出版的建议。

我们最深切的感谢要送给那些读了本书早期的草稿并提出了有用建议的人，比如：Krste Asanović, Nikhil Athreya, C. Gordon Bell, Stuart Hoad, David Kanter, John Mashey, Ivan Sutherland, Ted Speers, Michael Taylor, Megan Wachs, ...

最后，我们要感谢数百名加州大学伯克利分校学生在调试方面的付出以及他们的对这些素材的持续热忱！

David Patterson 和 Andrew Waterman
2017年9月1日于加州伯克利

¹ 定义 RV32V 的委员会没有赶在本书的测试版本之前完成他们的工作，所以我们在附录 A 中省略了这些指令。尽管到时候 RV32V 有可能会有一些微小的改变，第八章是我们对于它的最为接近的猜想。

批注 [GL2]: pipeline, 或可简单译为工具

批注 [GL3]: pipeline

批注 [GL4]: self publishing