

EEN251-Microcontroladores e Sistemas Embarcados

Pesquisa 20

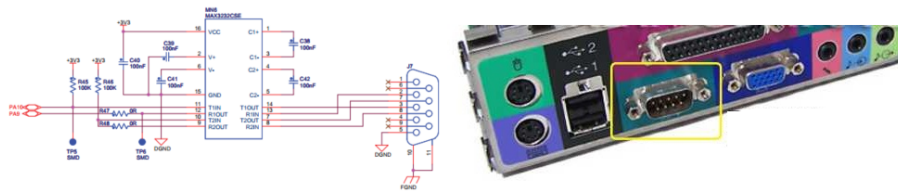
UART

Bruna Tavares, Bruno Campos, Keneth Yamada

September 9, 2016

1. Visão Geral

1.1: Diagrama



1.2: UART

Os sinais utilizados na comunicação UART são:

- UART0 URXD0 PA9 A - Recebe dados (Input)
- UART0 UTXD0 PA10 A - Transmite dados (Output)
- UART1 URXD1 PB2 A - Recebe dados (Input)
- UART1 UTXD1 PB3 A - Transmite dados (Output)

1.3: RS-232

São definidos 25 sinais, mas na prática são usados menos de 10. Alguns, considerados principais, são:

- DTE - sinais usados na comunicação entre terminais de dados.
- DCE - sinais usados em equipamentos de comunicações de dados ou modems.

Outros sinais são:

- Pino 2 - Transmissão de dados de DTE para DCE
- Pino 3 - Transmissão de dados de DCE para DTE
- Pino 20 - DTR, o equipamento DTE está operando
- Pino 6 - DSR - o equipamento DCE está operando
- Pino 4 - RTS - pedido de DTE para iniciar o envio
- Pino 5 - CTS - DCE está pronto para receber
- Pino 8 - DCD - o DCE detecta a portadora
- Pino 7 - Massa
- Pino 1 - Terra de proteção

1.4: Driver RS-232

Um componente que pode ser usado para fazer a ponte entre UART e RS-232 é o MAX232.

2. Camadas

2.1: ASCII

2.2: Acknowledgement

Em uma transmissão, o receptor à medida que recebe os dados, envia mensagens ACK (Acknowledgement), confirmando a recepção de um segmento.

3. ART - SAM4S-EK2

3.1: Periférico

O UART apresenta 2 periféricos, sendo UART0 e UART1. Possui o ID 8 para o UART0 e o ID 9 para o UART1.

3.2: Periférico Pinos

Pino	Sinal
UART0	URXD0
UART0	UTXD0
UART1	URXD1
UART1	UTXD1

3.3: Periférico Rx errors

- Receiver Overrun - O OVERE (bit que indica o status de overrun) é setado quando o UART_RHR não foi lido pelo software desde a última transferência, o bit do RXRDY ainda está setado e um novo caracter é recebido. O OVRE é limpo quando o software escreve 1 no bit RSTSTA.
- Parity Error - acontece quando o bit recebido e o bit de paridade são diferentes então o bit PARE é setado ao mesmo tempo que o RXRDY, o bit de paridade é limpo quando o UART_CR é escrito com o bit RSTSTA em 1. Se um novo caracter é recebido antes que o RSTSTA foi escrito então o PARSE permanece em 1.
- Receiver Framing Error - quando o bit de parada é detectado em 0 o bit FRAME é setado ao mesmo tempo que o RXRDY, o bit FRAME permanece em 1 até que o registro do controle(UART_CR) seja escrito com o bit RSTSTA em 1.

3.4: Periférico Tx diagrama

O bit TXRDY é setado na UART_SR. A transmissão começa quando o programador escreve no bit UART_THR, e depois o caracter escrito é transferido da UART_THR para o shift register. O bit TXRDY permanece em 1 até o segundo caracter ser escrito na UART_THR. Assim que o primeiro caracter é completado o último caracter escrito na UART_THR é transferido para o internal shift register e TXRDY é setado novamente, mostrando que o holding register está vazio. Quando o internal shift register e o UART_THR estão vazios então o bit TXEMPTY é setado em 1, após o último bit de parada completo.