

#### Prática de Eletrônica Digital 1 - FGA0071

Curso de Graduação em Engenharia Eletrônica - Faculdade Gama - Universidade de Brasília

Prática de Eletrônica Digital 1. Código: FGA0071. Período Letivo: 2022/2 Turmas: 7, 8, 9, 10

Professor: Henrique Marra Taira Menegaz e-mail: <a href="mailto:henriquemenegaz@unb.br">henriquemenegaz@unb.br</a>

# EXPERIMENTO DE VHDL 2

## 1 REGRAS DE APRESENTAÇÃO

Os grupos podem apresentar o projeto do experimento de duas maneiras, uma de forma presencial, na sala de aula, e outra por vídeo.

Aqueles que optarem pela forma presencial deverão apresentar ao professor **os exercícios** implementados na Basys 3 e explicar os códigos escritos.

Por sua vez, os que optarem por vídeo, deverão **utilizar o laboratório remoto** e enviar **um arquivo de identificação do grupo** (veja a Seção 1.1 para mais detalhes) e, **para cada exercício, os seguintes arquivos** (o método de envio será apresentado na sala da disciplina do Aprender3):

- 1. **os arquivos gerados pelo Vivado** (veja a Seção 1.2 para mais detalhes); e
- 2. **um vídeo explicativo** (veja a Seção 1.3 para mais detalhes).

#### 1.1 ARQUIVO DE IDENTIFICAÇÃO

O arquivo de identificação do grupo pode ser composto em qualquer editor de textos usualmente conhecido (extensões .txt, .doc, .docx ou .pdf, preferencialmente) e deve conter **o número do grupo** e **os dados dos integrantes** (nome, matrícula e e-mail).

#### 1.2 ARQUIVOS DO VIVADO

Os arquivos de cada exercício gerados pelo Vivado devem ser enviados. Para isso, **para cada exercício**, no seu navegador de arquivos (por exemplo, Windows Explorer), vá à pasta criada pelo Vivado para o projeto e a **compacte** em alguns dos formatos usuais (.zip, .rar etc).

#### 1.3 VÍDEO EXPLICATIVO

Para cada exercício, o grupo deve enviar um vídeo explicativo. Depois de gerar o vídeo, compacte-o juntamente com o arquivo de identificação.

Nesse vídeo o grupo deve:

- 1. Introduzir o vídeo dizendo a turma, o número do grupo e os nomes dos integrantes do grupo. Pode ser útil mostrar na tela gravada a planilha disponibilizada indicando essas informações.
- 2. Explicar as linhas de código implementadas.
- 3. Explicar o funcionamento na Basys 3.

Para tanto, grave a tela e o som do computador enquanto se explicam as linhas de código e se acessa o laboratório remoto para utilizar a Basys 3.

Por fim, tente fazer um vídeo de no máximo 8 min. Se o tamanho ficar muito grande de modo a dificultar o envio, converta-o para um formato ou resolução menor. Além disso, lembre-se de compactar o arquivo final do vídeo.

#### 1.4 Instruções para apresentação

Ao apresentar o trabalho, tanto de forma presencial, quanto por vídeo, o grupo deve:

- Explicar todas as linhas de código implementadas (qual a razão de cada linha) de todos os arquivos, ou seja, de todos o arquivos de descrição de circuitos (.vhdl) e dos arquivos de restrição (.xdc); a explicação será a principal fonte de avaliação, de modo que não basta apenas fazer o exercício sem explicar de modo satisfatório;
- 2. Explicar o funcionamento na Basys 3. Para isso, basta relacionar as entradas com as saídas de acordo com o requisitado em cada exercício.

## 2 ENTREGA

Os grupos que optarem por apresentar presencialmente deverão apresentar o Trabalho ao professor em sala de aula, **nos horários das aulas, somente**. O prazo final de apresentação será a aula seguinte ao deste experimento.

Os que optarem por apresentar por vídeo deverão enviar os arquivos requisitados no Aprender 3 até as 11h55min do sétimo dia contado da aula correspondente a este experimento. Para cada dia de atraso, será descontado 4 pontos da nota. **Não se admitirá entrega posterior a esse prazo em razão de falha de conexão, mau funcionamento de computador ou motivo semelhante**. Portanto, **recomenda-se não deixar para enviar somente nos minutos finais: envie versões parciais**, ainda que incompletas, antes do prazo final e as substitua quando novas versões forem sendo desenvolvidas.

### 3 Nota

O Trabalho receberá nota entre 0 e 10 pontos.

## 4 PROJETO

Faça um codificador de prioridade com quatro entradas de acordo com a tabela-verdade e o esquema da Figura 1. A entrada de prioridade máxima é " p0 ", e a entrada de prioridade mínima é " p3 ". O detector

deve prever a possibilidade das entradas solicitarem uma interrupção; em outras palavras, a variável de saída "int" deve ser ativada quando algumas das entradas estiverem em nível alto, caso contrário deve permanecer desativada.

**Critérios de pontuação**. Este projeto será pontuado de acordo com os seguintes critérios:

- Código do arquivo de descrição de circuito (VHDL): 5 pontos.
- Código do arquivo de restrição (.xdc): 1 ponto.
- Funcionamento na Basys 3: 4 pontos.



рΟ	p1	p2	р3	x1	x0	int
1	X	Х	Х	0	0	1
0	1	X	X	0	1	1
0	0	1	X	1	0	1
0	0	0	1	1	1	1
0	0	0	0	1	1	0

Figura 1. Circuito esquemático e tabela-verdade do codificador de prioridade do projeto.