

МИКРОСХЕМА К1835ИД1
ТЕХНИЧЕСКОЕ ОПИСАНИЕ (выдержка из СКФН.431299.001 ТО)

1. НАЗНАЧЕНИЕ

1.1. Микросхема КА1835ИД1 – схема управления мультиплексным жидкокристаллическим индикатором (ЖКИ), предназначена для управления мультиплексным ЖКИ в устройствах отображения информации.

1.2. Микросхема характеризуется следующими параметрами:

Частота следования импульсов тактовых сигналов	400 кГц
Разрядность данных	8
Количество режимов работы	2
Потребляемая мощность, Р _{CC} , не более	0,008 мВт
Количество выводов управления	40
Диапазон коммутированных напряжений от U _{CC}	до минус 20В

2. УСТРОЙСТВО И РАБОТА

2.1. Назначение и нумерация выводов микросхемы приведены в табл.1.

2.2. Таблица истинности приведена в табл.2.

2.3 Структурная схема микросхемы приведена на рис.1.

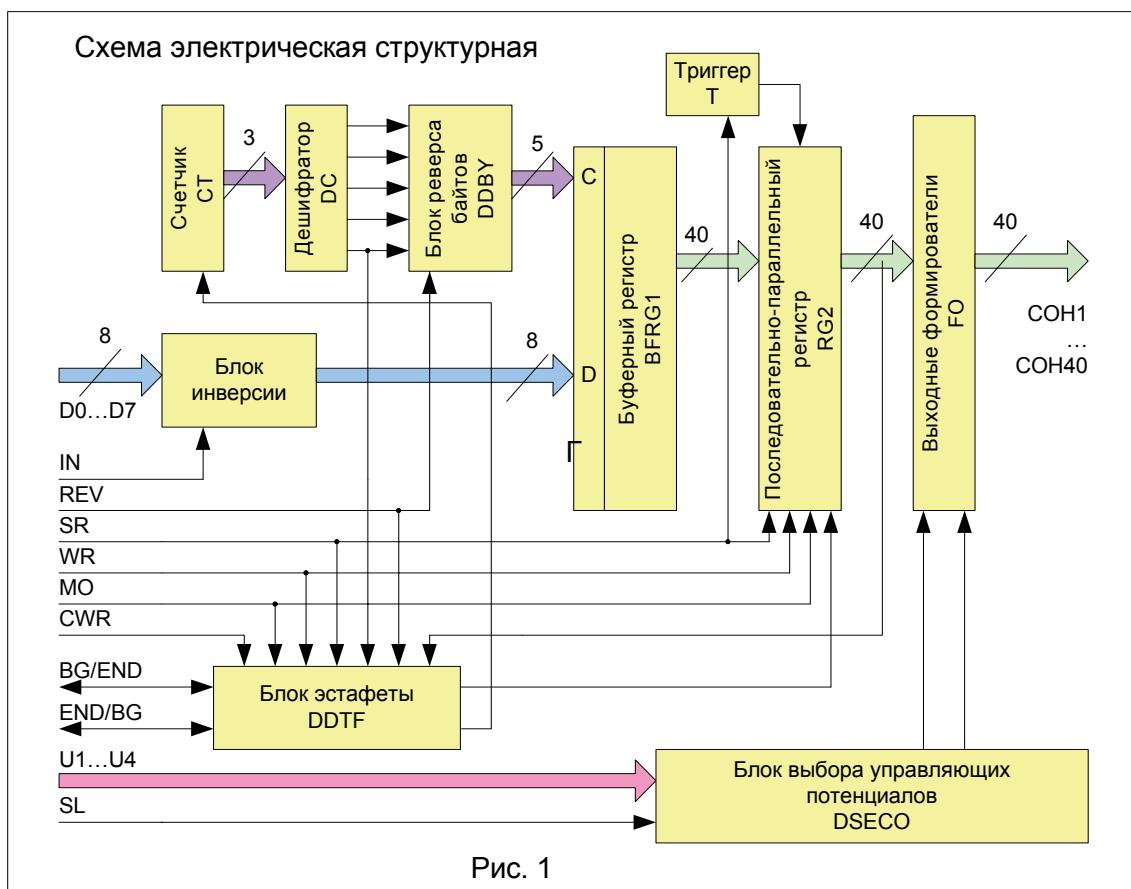


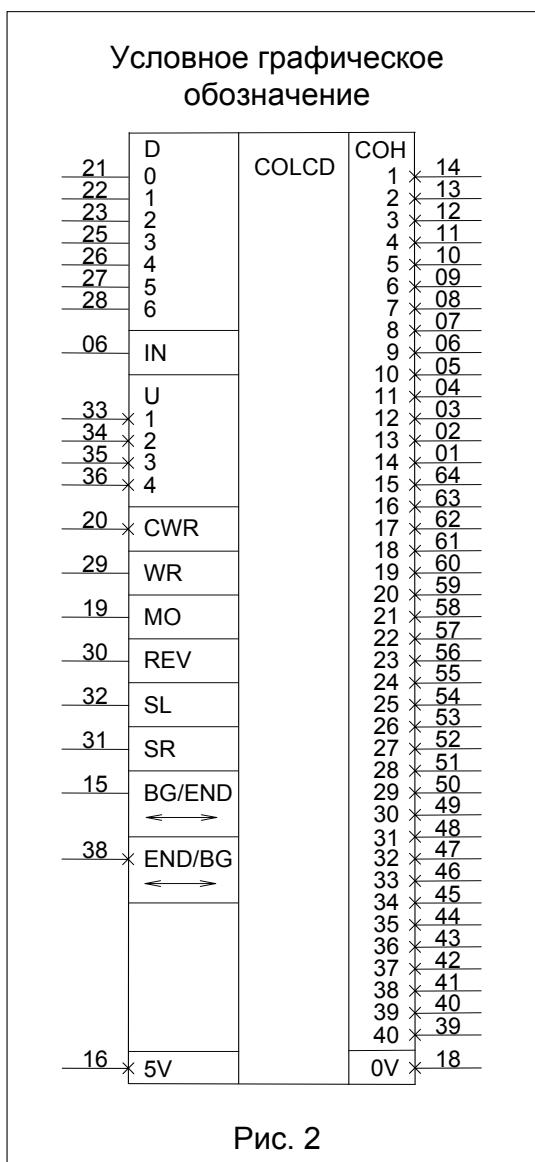
Рис. 1

2.4. Условное графическое обозначение микросхемы приведено на рис.2.

2.5. Микросхема состоит из следующих блоков:

- 1) блока инверсии IN
- 2) буферного регистра BFRG1
- 3) счетчика СТ

- 4) дешифратора DC
- 5) блока реверса байтов DDBY
- 6) блока эстафеты DDTF
- 7) триггера T
- 8) блока выбора управляющих потенциалов DSECO
- 9) последовательно-паралельного регистра RG2
- 10) выходных формирователей FO



Блок инверсии (IN) предназначен для приема информации из информационной магистрали в прямом или инверсном виде.

Буферный регистр (BFRG1) предназначен для предварительного хранения информации по столбцам индикатора. Информационная емкость буферного регистра пять байтов.

Счетчик (CT) совместно с дешифратором предназначен для изменения порядка записи байтов в буферный регистр.

Блок реверса байтов (DDBY) предназначен для изменения порядка записи байтов в буферный регистр.

Блок эстафеты (DDTF) предназначен для приема и выдачи сигналов, обеспечивающих последовательное подключение нескольких микросхем при организации управления индикатором с количеством строк (столбцов) более сорока.

Триггер (T) предназначен для запуска микросхемы в режиме управления строками индикатора.

Блок выбора управляющих потенциалов (DSECO) предназначен для подключения к выходным формирователям поочередно двух пар управляющих потенциалов.

Последовательно-паралельный регистр (RG2) предназначен для хранения информации по столбцам и строкам индикатора и управления выходными формирователями.

Выходные формирователи (FO) предназначены для непосредственной подачи управляющих потенциалов на элементы ЖКИ.

2.6. Микросхема выполняет следующие функции :

В режиме управления столбцами:

- 1) прием информации по байтовой шине;
- 2) запись информации в буферный регистр;
- 3) управление выходными формирователями;
- 4) формирование сигнала управления.

В режиме управления строками:

- 1) последовательный сдвиг в буферном регистре состояния возбужденной строки;
- 2) управление выходными формирователями
- 3) формирование сигнала передачи управления.

При этом микросхема обеспечивает следующие требования:

- 1) позволяет организовывать управление как строками, так и столбцами индикатора;
- 2) допускает управление индикаторами различной емкости , что достигается путем наращивания количества микросхем, управляющих столбцами и строками индикатора;

3) допускает изменение порядка управления столбцами индикатора, что облегчает разработку плат и компоновку микросхем;

4) позволяет осуществлять инверсию информации на столбцах индикатора;

5) выбор значений управляющих потенциалов и порядка их подачи на выходы микросхемы обеспечивает отсутствие постоянной составляющей на элементах индикатора;

2.7. Для управления столбцами и строками индикатора предусмотрено два режима работы. Выбор режима осуществляется по выходу МО. Низкий уровень работы на выходе МО соответствует режиму управления столбцами. Высокий уровень на выходе МО соответствует режиму управления строками.

2.7.1. Работа микросхемы в режиме управления столбцами индикатора.

Временная диаграмма работы микросхемы в режиме управления столбцами приведена на рис.3.

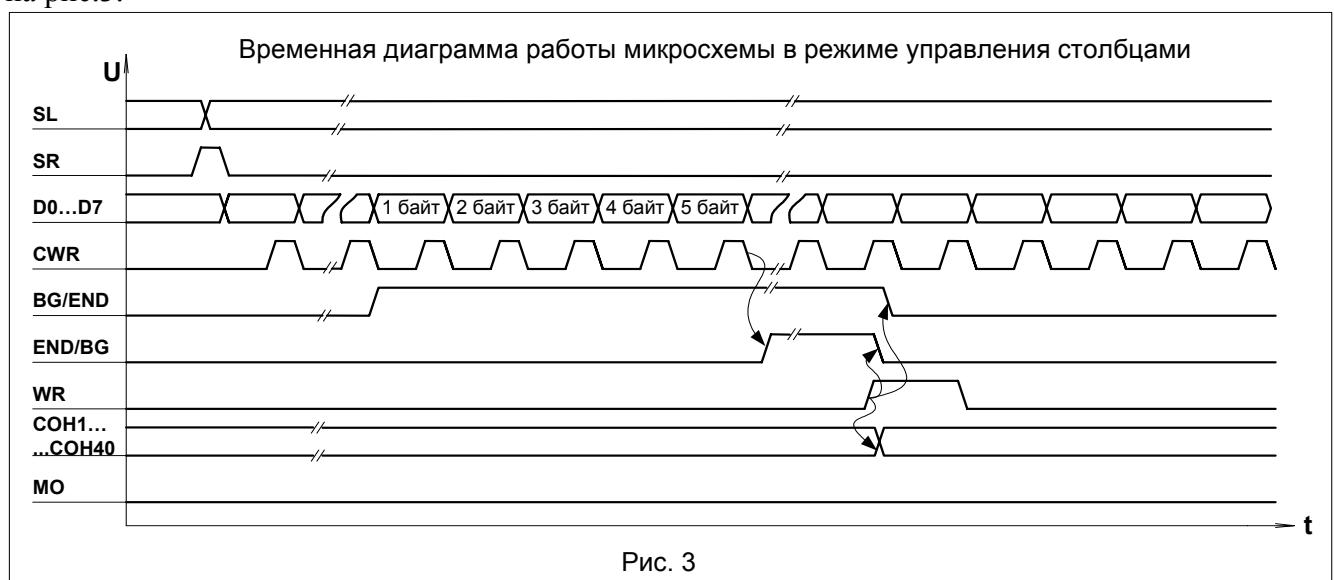


Рис. 3

В режиме управления столбцами (количество столбцов строк) после проведения общего сброса (по входу SR) по информационной магистрали (D0-D7) подается информация первых восьми столбцов индикатора. При этом информация может инвертироваться в блоке инверсии, либо проходить непосредственно во внутреннюю магистраль. Управление блоком инверсии осуществляется по входу IN.

После общего сброса счетчик устанавливается в состояние, обеспечивающее запись в буферный регистр первого байта. Тактирование счетчика происходит по входу CWR. К приходу второго тактового сигнала на информационной магистрали (D0-D7) устанавливается информация по столбцам с 9 по 16 и так далее до полного заполнения всех пяти байтов буферного регистра, после чего по входу WR подается сигнал перезаписи информации в последовательно-параллельный регистр. На выходах COH1-COH40 устанавливаются потенциалы, соответствующие выбранному и невыльному столбцу первой строки нечетного кадра (рис.4). Управление четностью кадра происходит по входу SL.

Аналогичным образом обеспечивается выбор элементов всех остальных строк индикатора. Затем весь процесс записи информации повторяется, однако на входе SL устанавливается низкий уровень напряжения соответствующий четному кадру, что обеспечивает установление на выходах COH1-COH40 потенциалов, соответствующих четному кадру (рис.4).

Таким образом, для работы схемы необходимо подавать две пары потенциалов (вход U1-U4), которые коммутируются на выходы формирователей в соответствии с табл.2.

Для обеспечения возможности использования микросхемы с индикатором, количество столбцов которого более сорока, предусмотрены два входа/выхода передачи управления BG/END и END/BG.

Работа по ним осуществляется следующим образом:

1) управление режимом работы входов/выходов передачи управления происходит по входу REV. Один из входов/выходов передачи управление устанавливается в состояние

«вход», а второй в состояние «выход». При этом меняется порядок заполнения байтов буферного регистра (табл.3);

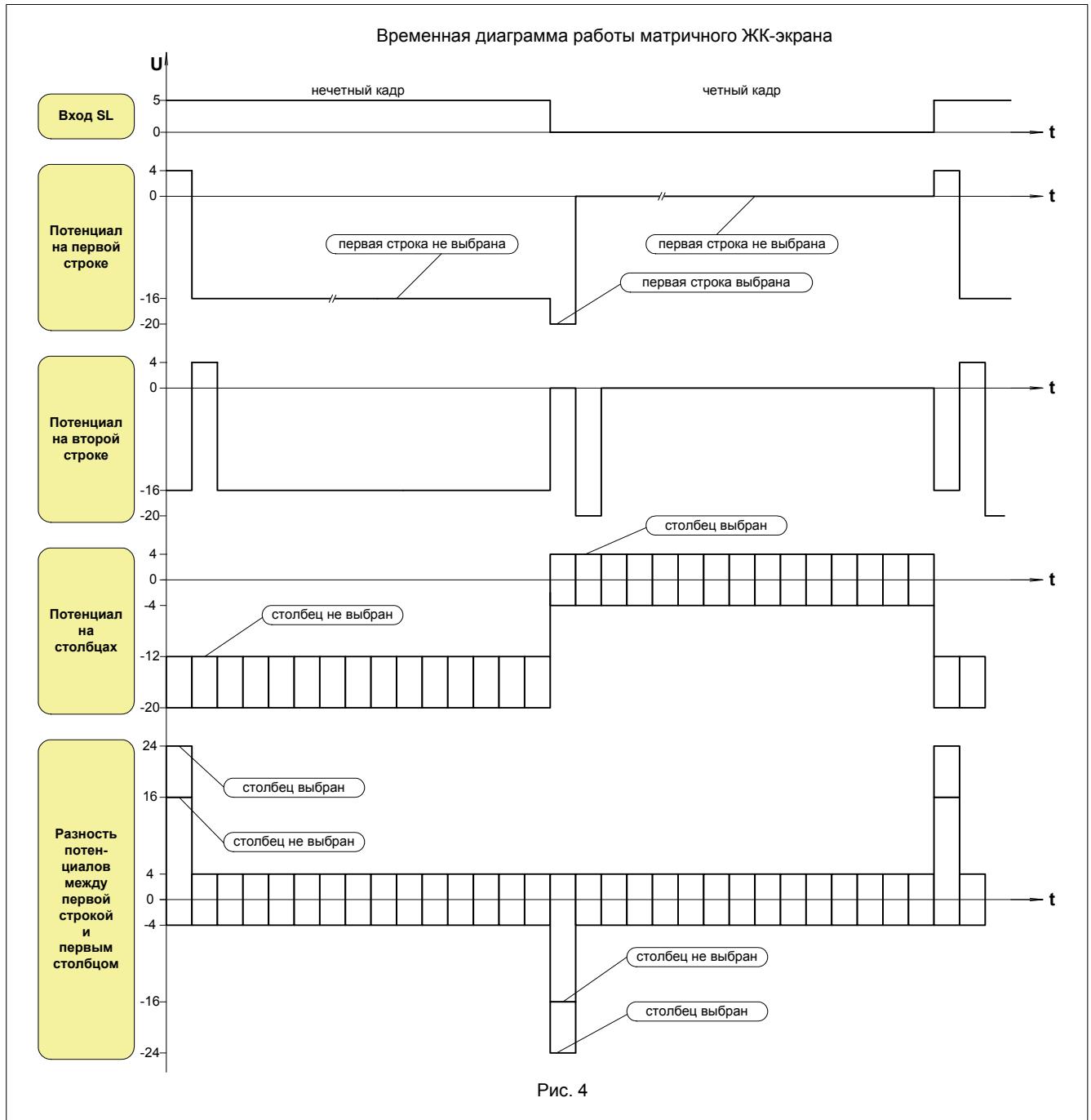


Рис. 4

2) запуск работы микросхемы происходит при подаче на вход передачи управления высокого уровня напряжения.

При работе в режиме управления столбцами после полного заполнения буферного регистра на выходе передачи управления появляется высокий уровень напряжения.

При этом прохождение тактовых импульсов на счетчик блокируется и буферный регистр хранит записанную в нем информацию.

Такая организация передачи управления позволяет подключать к магистрали данных одновременно несколько микросхем, а поочередная передача в них информации обеспечивается подключением входов передачи управления к выходам передачи управления предыдущей микросхемы. Вход передачи управления первой микросхемы подключается непосредственно к источнику питания.

2.7.2 Работы микросхемы в режиме управления строками.

Временная диаграмма работы микросхемы в режиме управления строками приведена на рис.5.

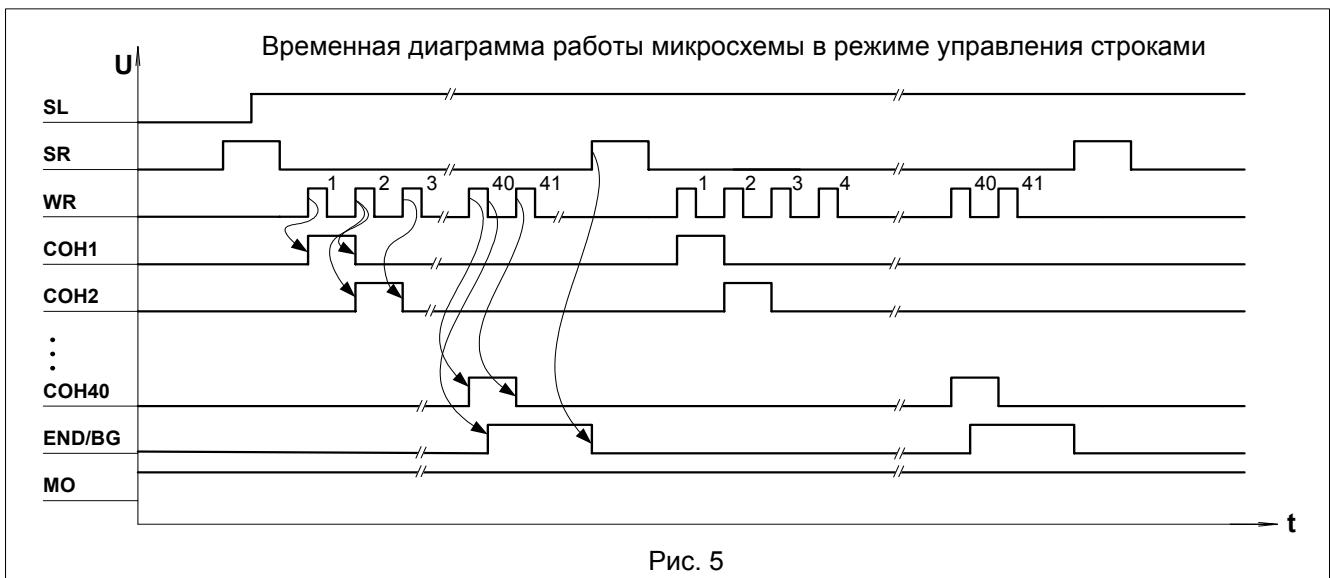
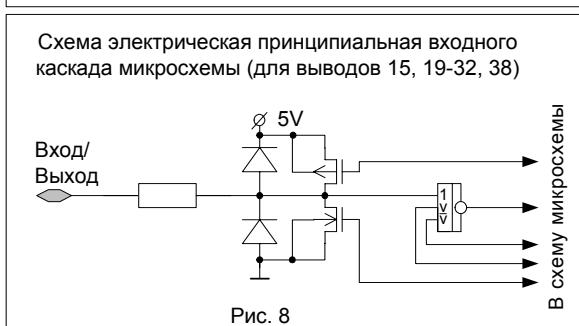
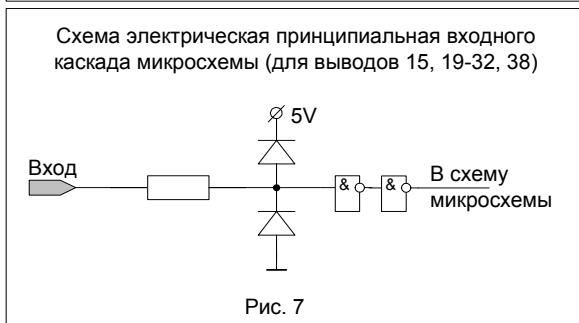
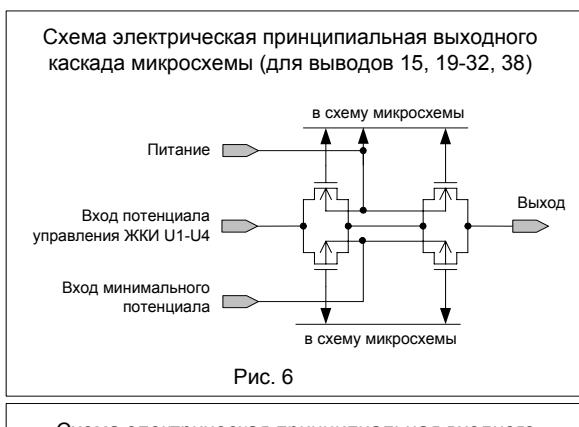


Рис. 5



При работе микросхемы в режиме управления строками информация по информационной магистрали (D0-D7) игнорируется. Тактирование осуществляется по входу WR, а последовательно-параллельный регистр работает в последовательном режиме.

По первому тактовому импульсу в первый разряд последовательно-параллельного регистра из триггера переписывается «логическая единица», после чего триггер обнуляется. При поступлении следующих тактовых импульсов состояние «логической единицы» будет сдвигаться в последующие разряды последовательно-параллельного регистра обеспечивая тем самым сканирование состояния выбранной строки на выводах СОН1-СОН40 (рис.4). Управление четностью кадра и передачей управления, происходит аналогично режиму работы по столбцам. При этом формирование высокого уровня на выходе передачи управления происходит при появлении сигнала высокого уровня в сороковом разряде.

2.8. Начальная установка микросхемы производится подачей импульса положительной полярности на вход SR. При этом микросхема устанавливается в состояние, соответствующее готовности приема информации первой строки очередного кадра.

2.9. Схемы электрические принципиальные входных, выходных и входных-выходных каскадов микросхем приведены на рис.6-8.

2.10. Схема применения микросхемы приведена на рис.9

Пример временной диаграммы работы микросхемы при управлении ЖКИ (240 столбцов и 64 строки) приведен на рис.10.

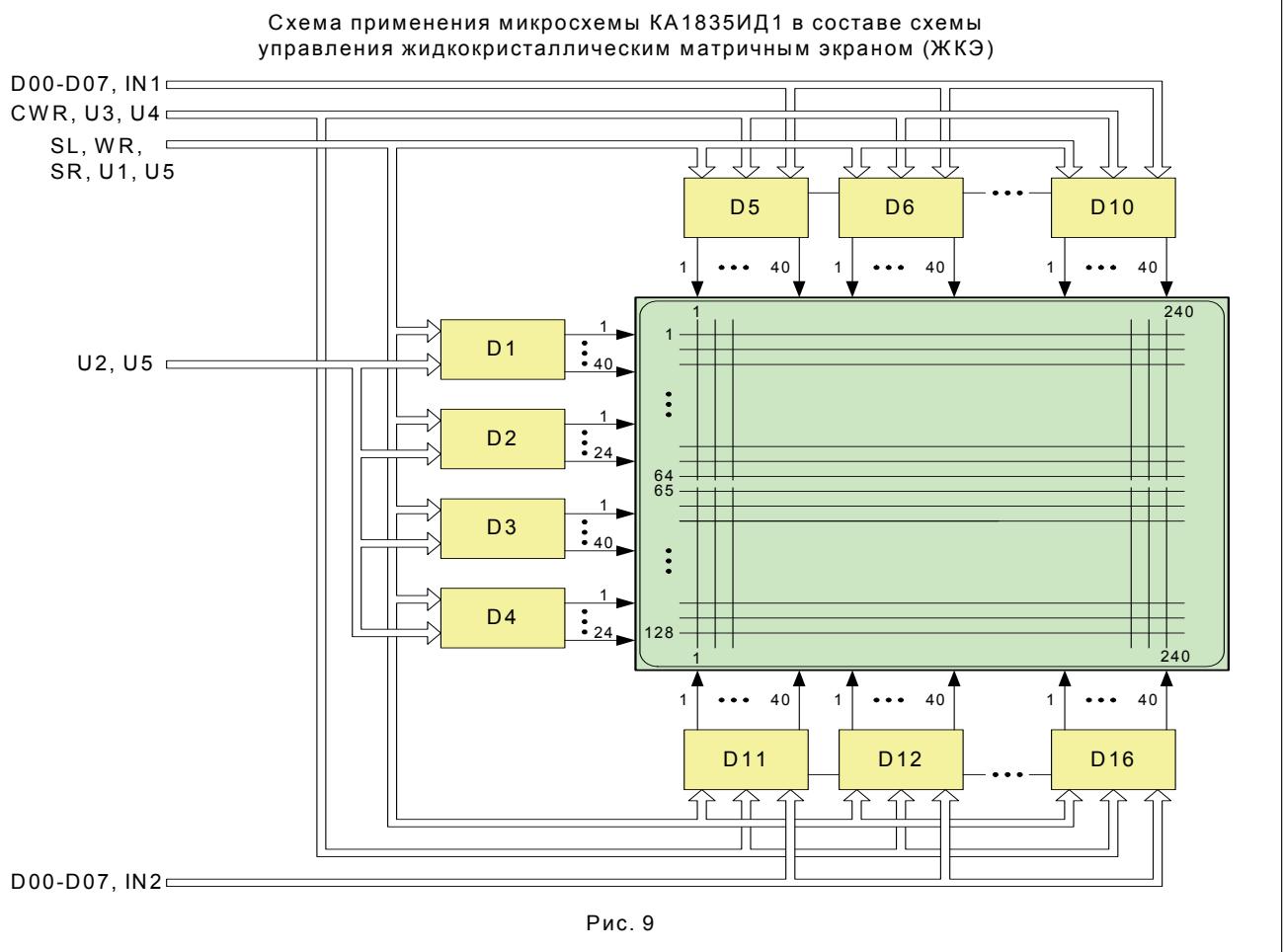


Рис. 9

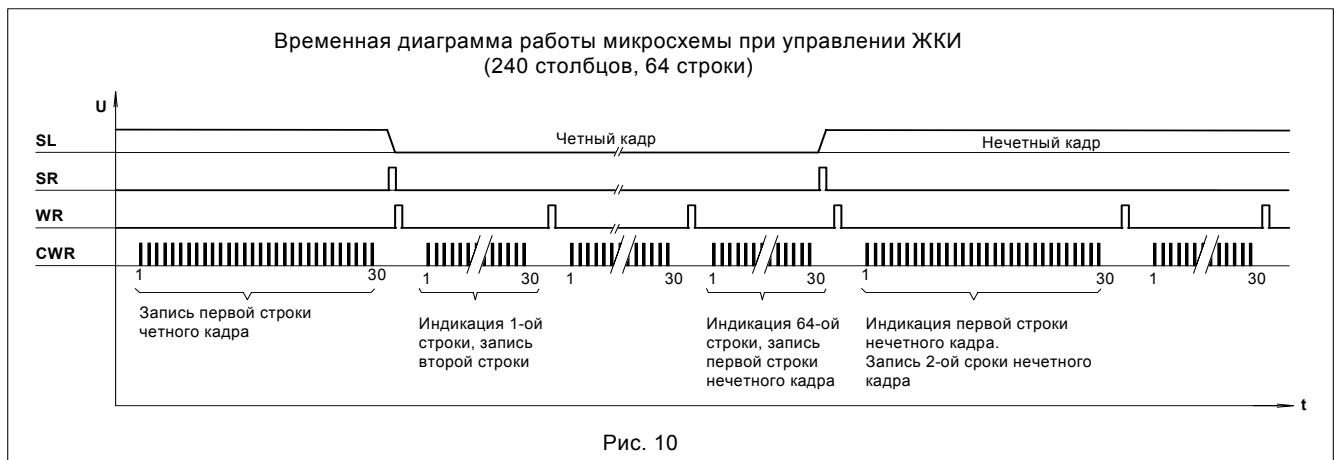


Рис. 10

2.11. Микросхема выполнена в корпусе 4233Ю.64-1.

Масса микросхемы не более 1,5г.

3. УКАЗАНИЯ ПО ЭКСПЛУАТАЦИИ

- 3.1. При работе с микросхемами необходимо предусмотреть защиту от статического электричества. Величина допустимого значения статического потенциала 100 В.
- 3.2. Подача и отклонение входных сигналов на микросхему допускается только при включенных источниках питания.
- 3.3. Входная емкость микросхемы C_F , выходная емкость микросхемы C_0 , емкость входа-выхода микросхемы $C_{I/O}$ не более 5 Пф.

Таблица 1

Номер вывода	Назначение	Номер вывода	Назначение
01	Выход управления индикацией СОН14	33	Вход потенциала управления ЖКИ U1
02	Выход управления индикацией СОН13	34	Вход потенциала управления ЖКИ U2
03	Выход управления индикацией СОН12	35	Вход потенциала управления ЖКИ U3
04	Выход управления индикацией СОН11	36	Вход потенциала управления ЖКИ U4
05	Выход управления индикацией СОН10	37	Вход инверсии IN
06	Выход управления индикацией СОН9	38	Вход/выход передачи управления END/BG
07	Выход управления индикацией СОН8	39	Выход управления индикацией СОН40
08	Выход управления индикацией СОН7	40	Выход управления индикацией СОН39
09	Выход управления индикацией СОН6	41	Выход управления индикацией СОН38
10	Выход управления индикацией СОН5	42	Выход управления индикацией СОН37
11	Выход управления индикацией СОН4	43	Выход управления индикацией СОН36
12	Выход управления индикацией СОН3	44	Выход управления индикацией СОН35
13	Выход управления индикацией СОН2	45	Выход управления индикацией СОН34
14	Выход управления индикацией СОН1	46	Выход управления индикацией СОН33
15	Вход-выход передачи – управления BG/END	47	Выход управления индикацией СОН32
16	Выход питания от источника напряжения U (+5V)	48	Выход управления индикацией СОН31
17	Вход минимального потенциала БИС U5 – 20V	49	Выход управления индикацией СОН30
18	Общий вывод 0V	50	Выход управления индикацией СОН29
19	Вход выбора режима МО	51	Выход управления индикацией СОН28
20	Вход строба записи CWR	52	Выход управления индикацией СОН27
21	Вход информационный D0	53	Выход управления индикацией СОН26
22	Вход информационный D1	54	Выход управления индикацией СОН25
23	Вход информационный D2	55	Выход управления индикацией СОН24
24	Вход информационный D3	56	Выход управления индикацией СОН23
25	Вход информационный D4	57	Выход управления индикацией СОН22
26	Вход информационный D5	58	Выход управления индикацией СОН21
27	Вход информационный D6	59	Выход управления индикацией СОН20
28	Вход информационный D7	60	Выход управления индикацией СОН19
29	Вход перезаписи WR	61	Выход управления индикацией СОН18
30	Вход реверса выходной информации REV	62	Выход управления индикацией СОН17
31	Вход «Общий сброс» SR	63	Выход управления индикацией СОН16
32	Вход селектора напряжений SL	64	Выход управления индикацией СОН15

Таблица2

Значение уровня напряжения на входе SL	Информация, записанная в последова-тельно-параллельный регистр RG2	Потенциал, коммутируемый на соотв-етствующий выход СОН1-СОН40
0	0	U ₂
	1	U ₁
1	0	U ₃
	1	U ₄

Таблица3

Значение уровня напряжения на входе REV	Состояние входа/выхода		Порядок заполнения байтов буферного регистра BFRG1
	BG/END	END/BG	
0	Вход	Выход	С 1 по 5
1	Выход	Вход	С 5 по 1