中国地质大学(武汉)课程考核结课考试试卷 教务处制 版本: 2014.12

试卷类别

 $\mathbf{A} \mathbf{\nabla}$

 $\mathbf{B} \square$

使用学期

2015 年 装

春団 秋口

命题人签字

审题人签字

审定人签字

考生学号

线

考生姓名

所在班级

 课程名称:
 数字逻辑
 学时:
 48

 考试时长:
 120 分钟
 卷面总分:
 100 分

 考试方式:
 闭卷笔试☑
 开卷笔试□
 口试□
 其它

辅助工具: 可用□ 工具名称: _____ 不可用☑

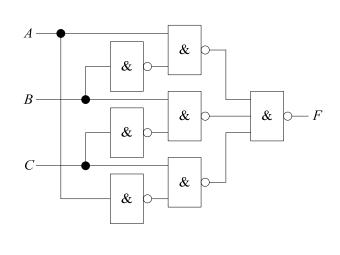
试题内容:

- 一、 按要求进行数值转换(8分)
- 1. 将八进制数(1052.334)。转换为十六进制数;
- 2. 将四进制数(1231.32) 转换成七进制数(若不能精确转换,计算到小数点后第2位)。
- 二、 利用补码求z=x-y的真值,其中x=41,y=85。(5分)
- 三、 利用逻辑代数的公理、定理和规则化简下列表达式(10分)

1.
$$F = A \cdot B \cdot (B + \overline{C}) + \overline{A} \cdot C + \overline{B} \cdot C$$

2.
$$F = A \cdot (A + B + C + D) \cdot (\overline{A} + D) \cdot (\overline{B} + D)$$

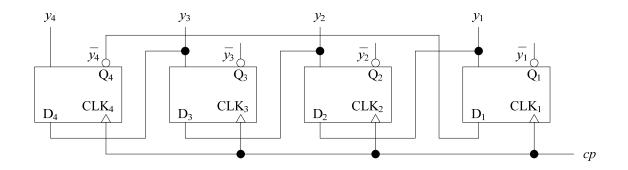
- 四、分析组合逻辑电路的功能(15分)
- 1. 写出输出函数表达式;
- 2. 对于输入变量 ABCD 的所有可能取值,列出真值表;
- 3. 分析该电路的功能。



- 五、用与非门和反相器(非门)设计一个组合逻辑电路,该电路的输入是 1 位 8421 码,当电路检测到输入的代码大于或等于十进制数 3 时,电路的输出 F=1,其它情况 F=0。(12 分)请列出真值表,给出逻辑表达式,并画出电路图。
- 六、判断下面函数描述的组合逻辑电路是否会发生竞争和险象。请说明可能出现险象的情况,并给出解决的方法。(10分)

$$F = \left(A + B + \overline{C}\right)\left(C + D\right)\left(\overline{B} + \overline{D}\right)$$

- 七、分析时序逻辑电路的功能(20分)
- 1. 写出输出函数和激励函数的表达式;
- 2. 作出状态表和状态图;
- 3. 描述电路的逻辑功能,分析是否会出现"挂起"现象(不要求改进电路)。



注: D 触发器的次态方程为 $Q^{n+1} = D$

D触发器的状态表

Q^n	Q^{n+1}	
	D = 0	D = 1
0	0	1
1	0	1

八、用T触发器作为存储单元,设计一个8421码十进制加1计数器。(20分)

注: T触发器的次态方程为 $Q^{n+1} = T \cdot \overline{Q^n} + \overline{T} \cdot Q^n$

T触发器的激励表

$Q^n \to Q^{n+1}$		T
0	0	0
0	1	1
1	0	1
1	1	0