

Errores en conversores AD

Análisis estático de los errores de los conversores

- Error de cuantificación

- Error de Offset

- Error de plena escala - Ganancia

- Error por no linealidad diferencial (DNL)

- Error por no linealidad integral (INL)

Análisis dinámico de los errores de los conversores

- Frecuencias de toma de muestras

- Error de apertura

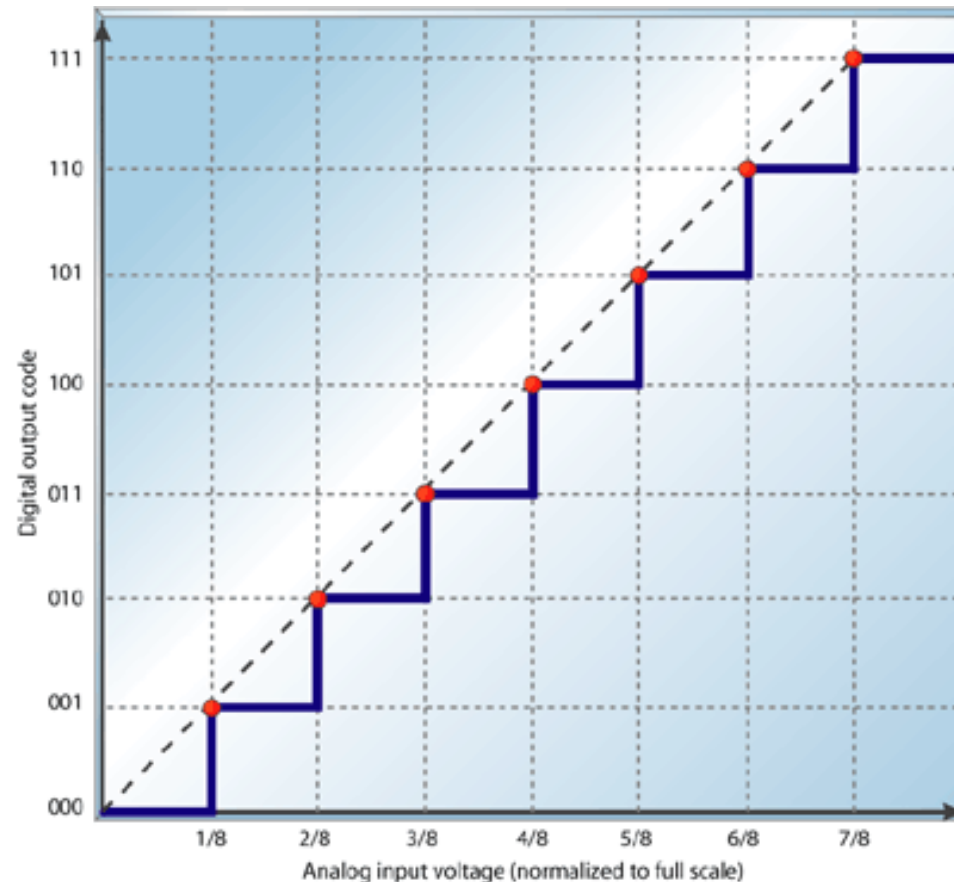
- Relación S/N

Criterios de selección de los AD

Consideraciones de diseño para el proyecto MEI



Curva de transferencia ideal

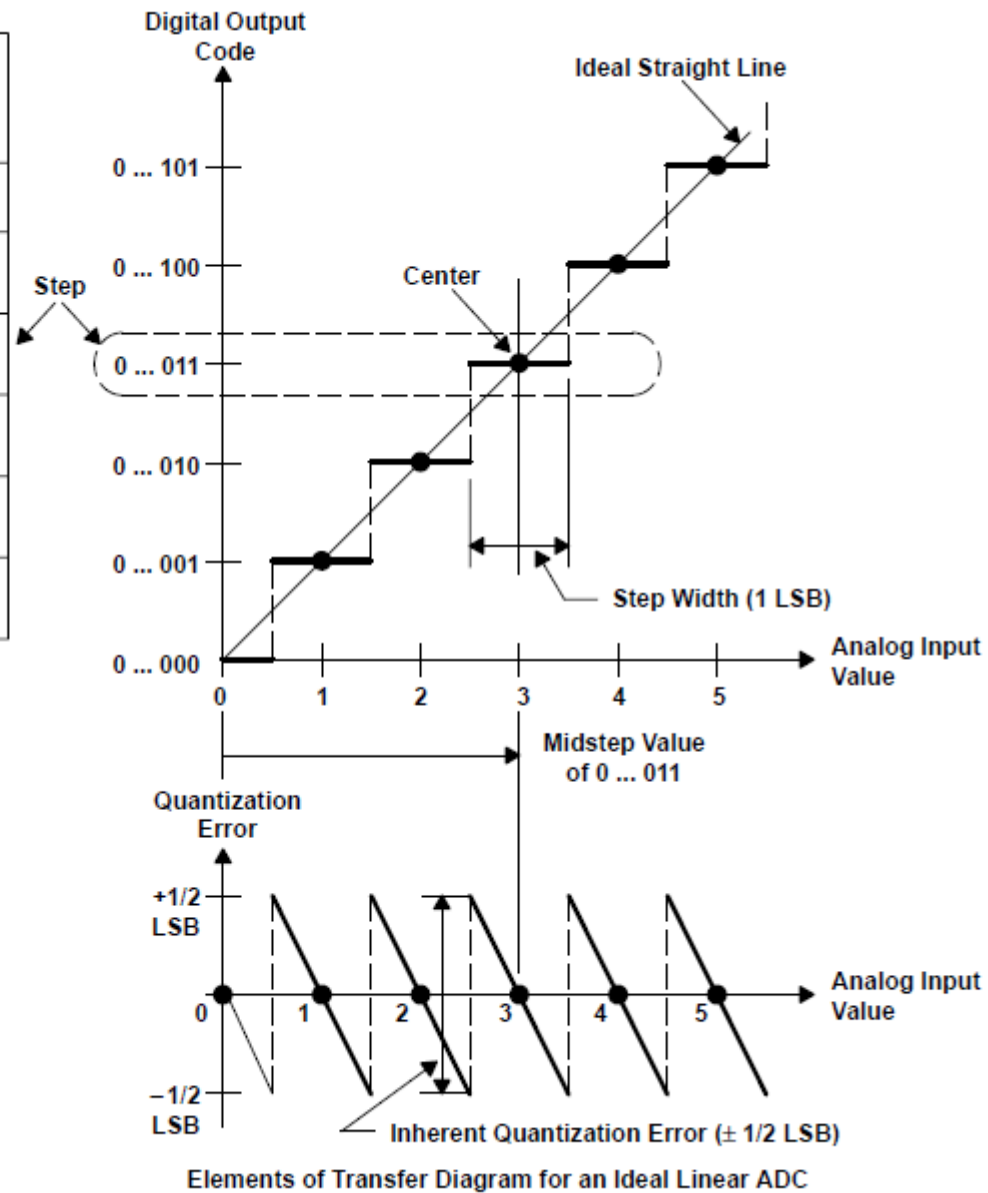


Error de cuantificación

Cuando la tensión analógica a convertir no se corresponde con los valores de los códigos disponibles, se debe aproximar al valor mas cercano. Cuanto es el error de cuantificación?

Error de cuantificación

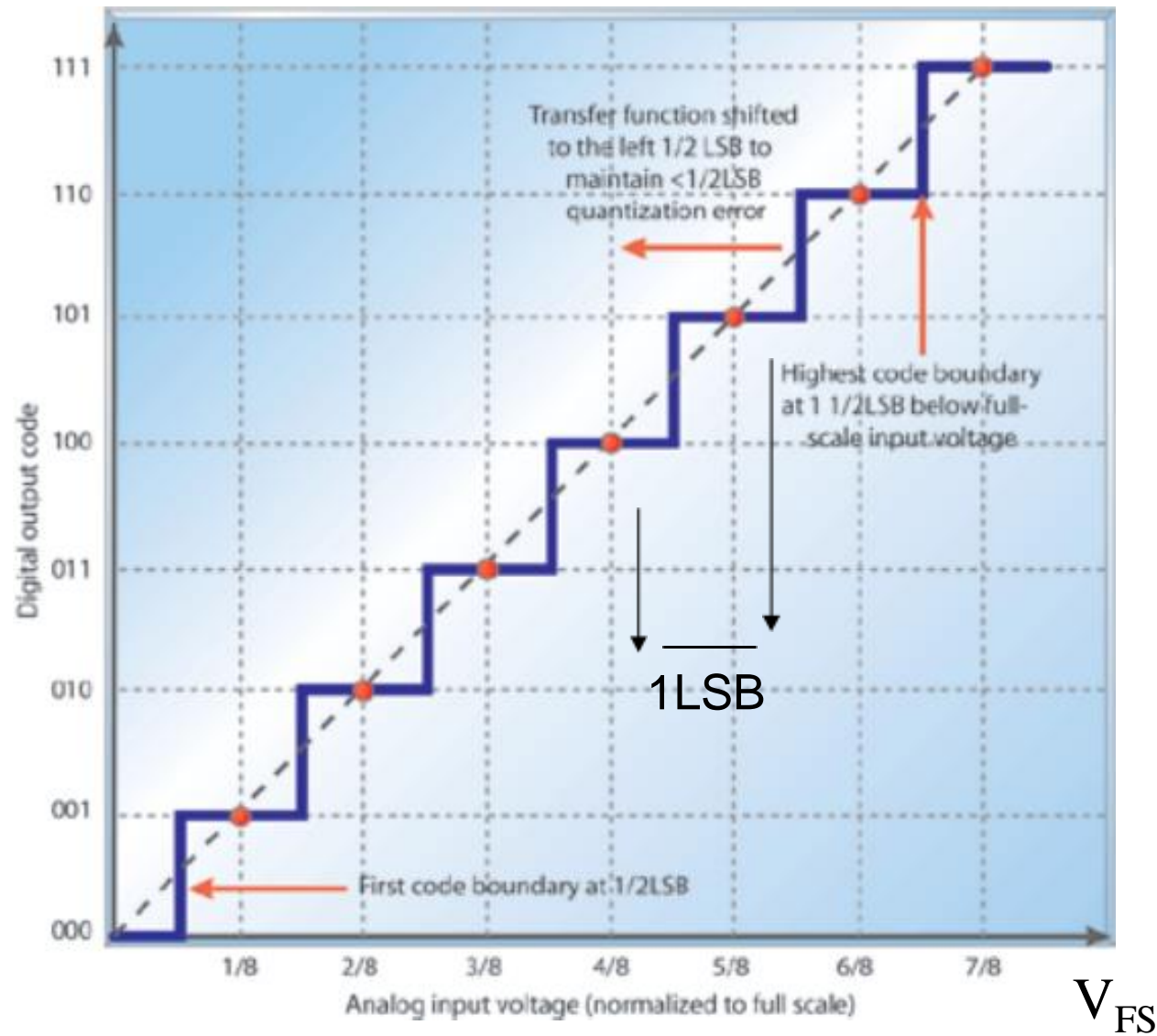
CONVERSION CODE	
RANGE OF ANALOG INPUT VALUES	DIGITAL OUTPUT CODE
4.5 • 5.5	0 ... 101
3.5 • 4.5	0 ... 100
2.5 • 3.5	0 ... 011
1.5 • 2.5	0 ... 010
0.5 • 1.5	0 ... 001
0 • 0.5	0 ... 000



Elements of Transfer Diagram for an Ideal Linear ADC



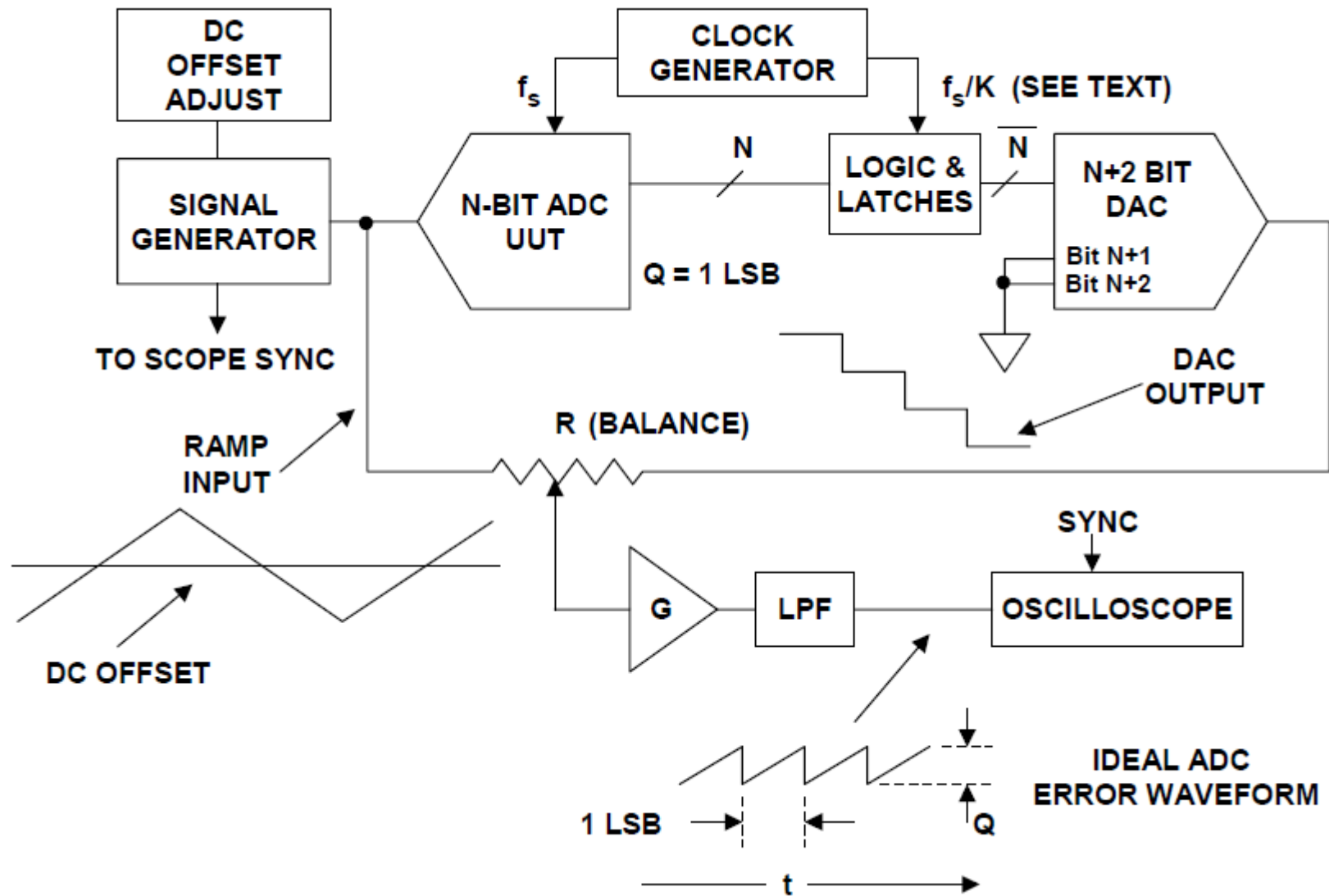
Curva ideal de transferencia con $\frac{1}{2}$ LSB error de cuantificación

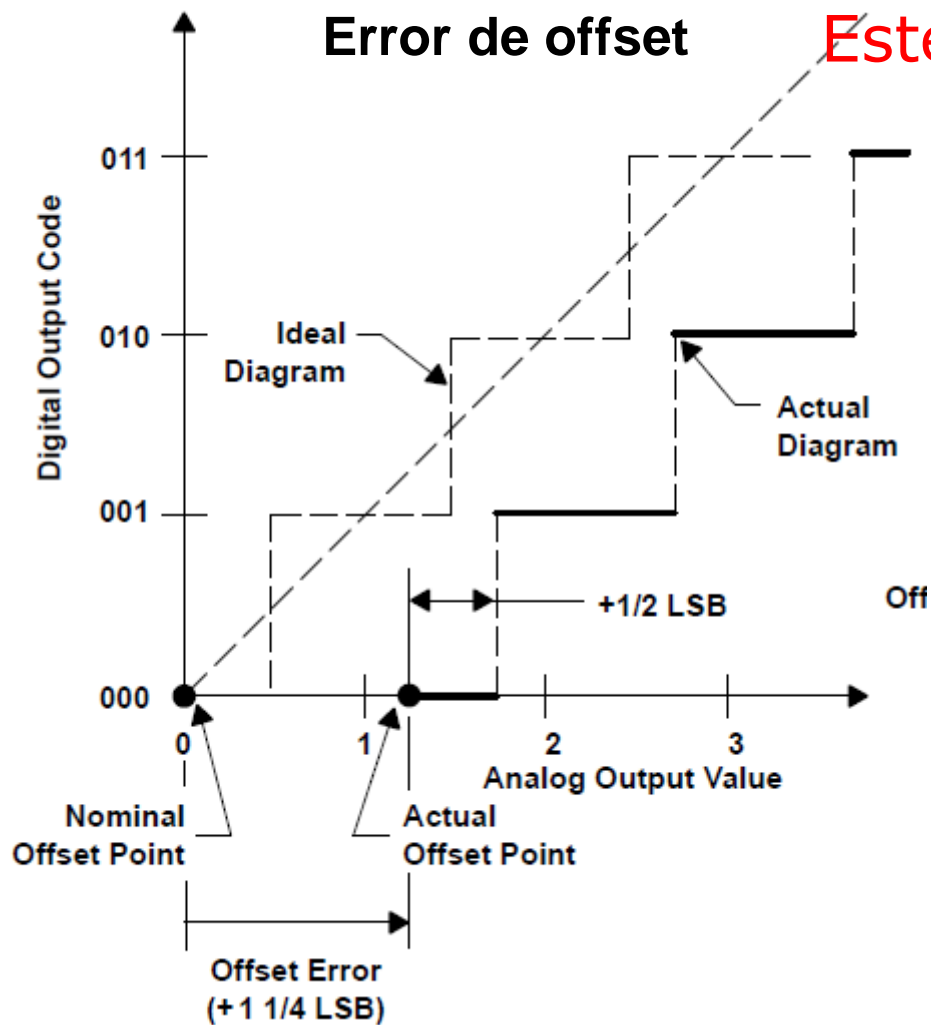


Resolución:

$$1 \text{ LSB} = \frac{V_{FS}}{2^n - 1}$$

Método Back-to-Back para medir error de cuantificación





Este error puede corregirse ?

Es el valor de entrada analógica que hay que aplicar para que la salida tenga código 0

Para el ejemplo: Cuánto vale el error de offset con un ADC de 12bits y Vfs 2,5V?

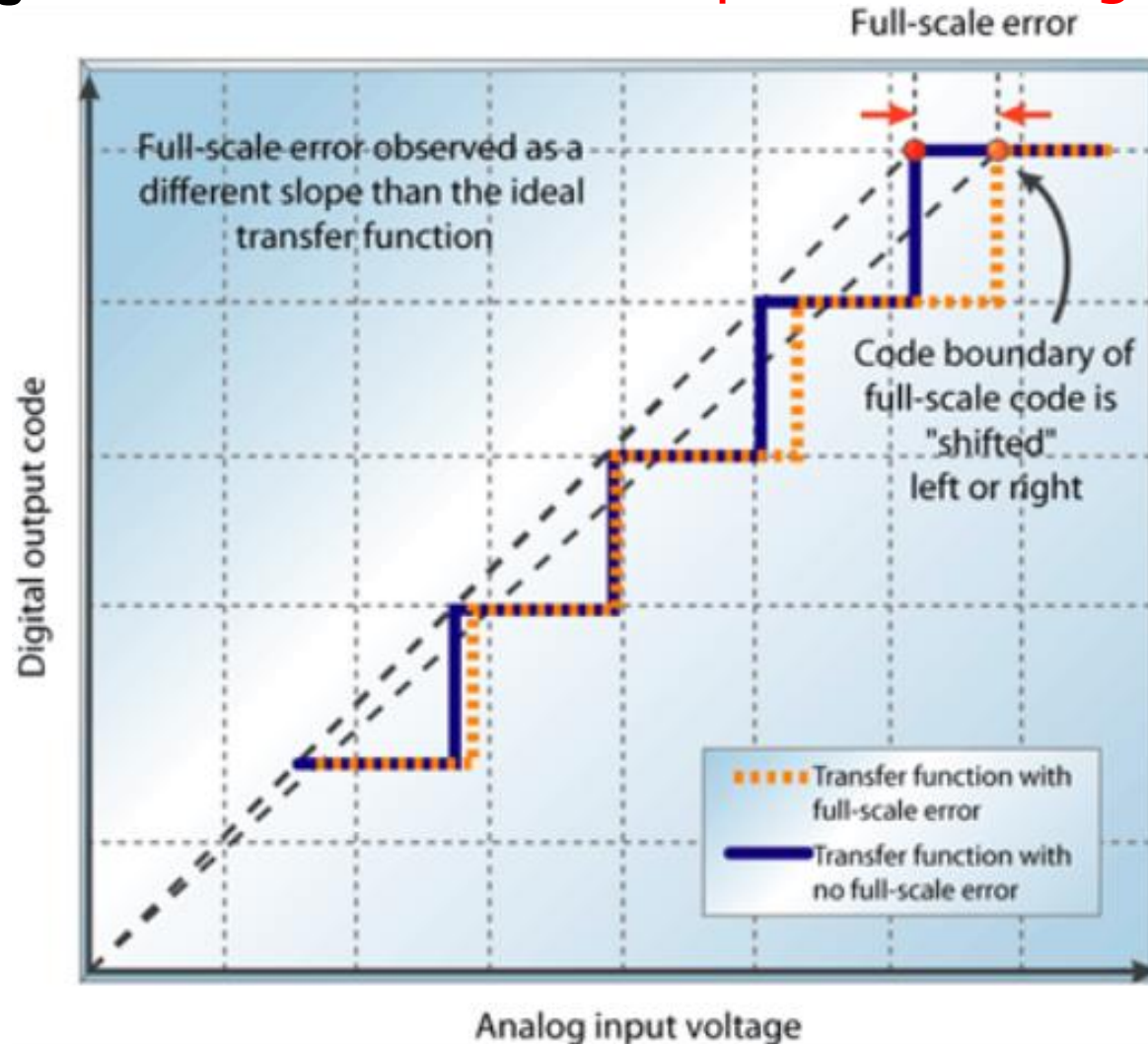
$$e_o = 1,25 * \left(\frac{2,5V}{4096} \right)$$

$$e_{o\%} = 100 * \left(\frac{1,25V}{4096} \right) = 0,03\%$$



Error de ganancia

Este error puede corregirse ?

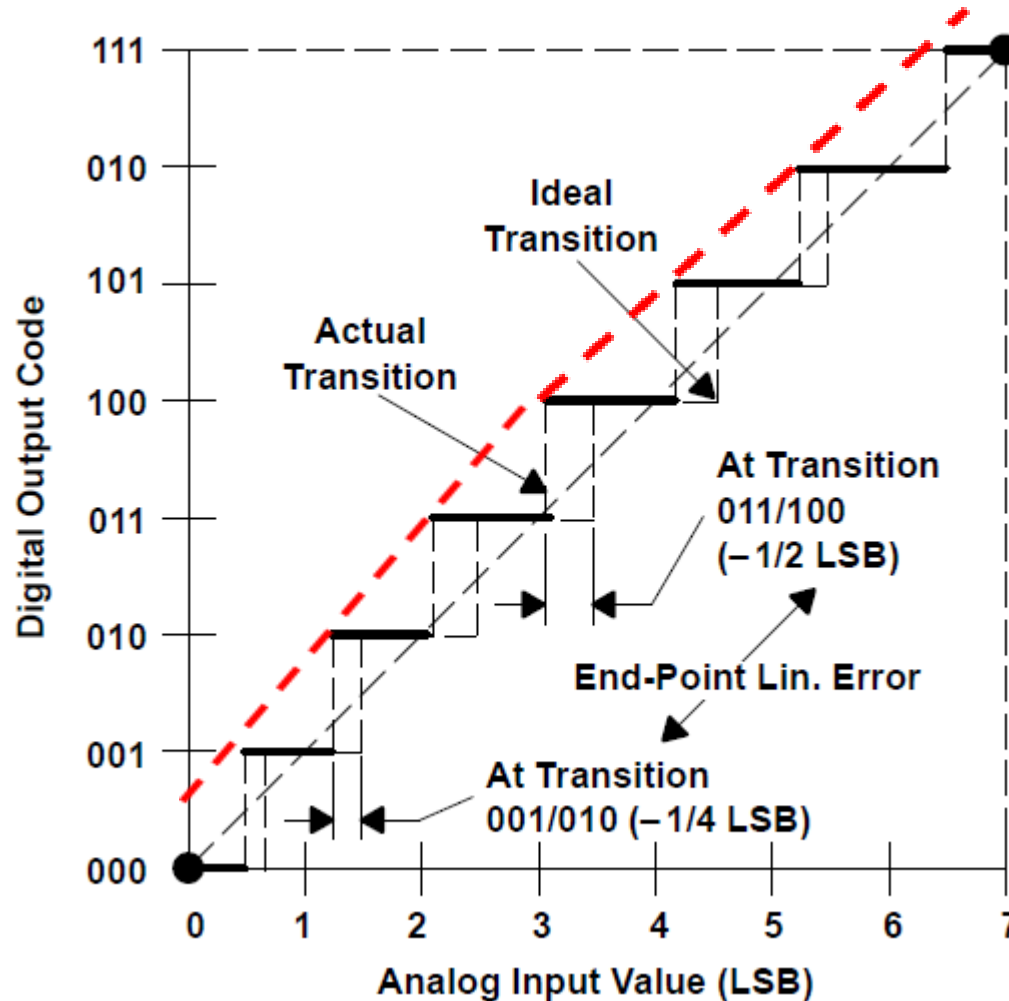


Es la diferencia entre el valor máximo nominal y el valor máximo real de la entrada analógica, considerando cero el error de Offset.

Es la variación de la pendiente respecto de su valor ideal.



Este error puede corregirse ?



INL Es la desviación de los valores reales respecto de la curva de transferencia lineal

Se especifica la máxima desviación

De difícil corrección mediante calibración **previa** al uso

INL da una idea de la linealidad de la curva de transferencia del conversor

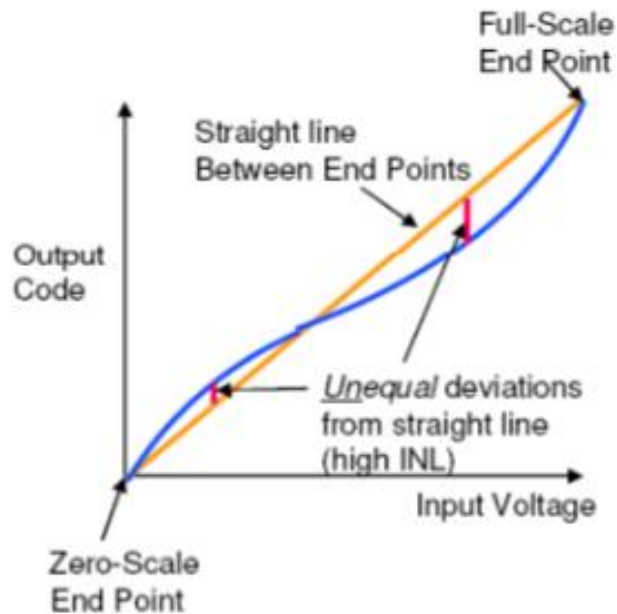
INL no incluye errores de cuantificación o ganancia





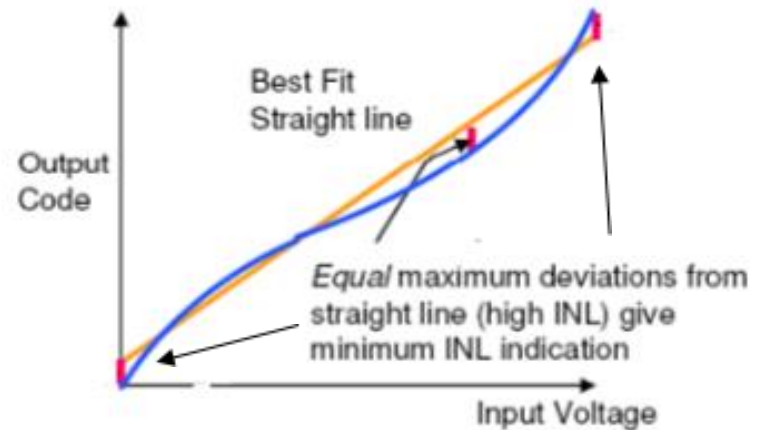
“End Point” vs. “Best Fit” INL Measurements

— ADC Transfer Curve



“End-Point” INL Measurement
Indicates Worst Case INL

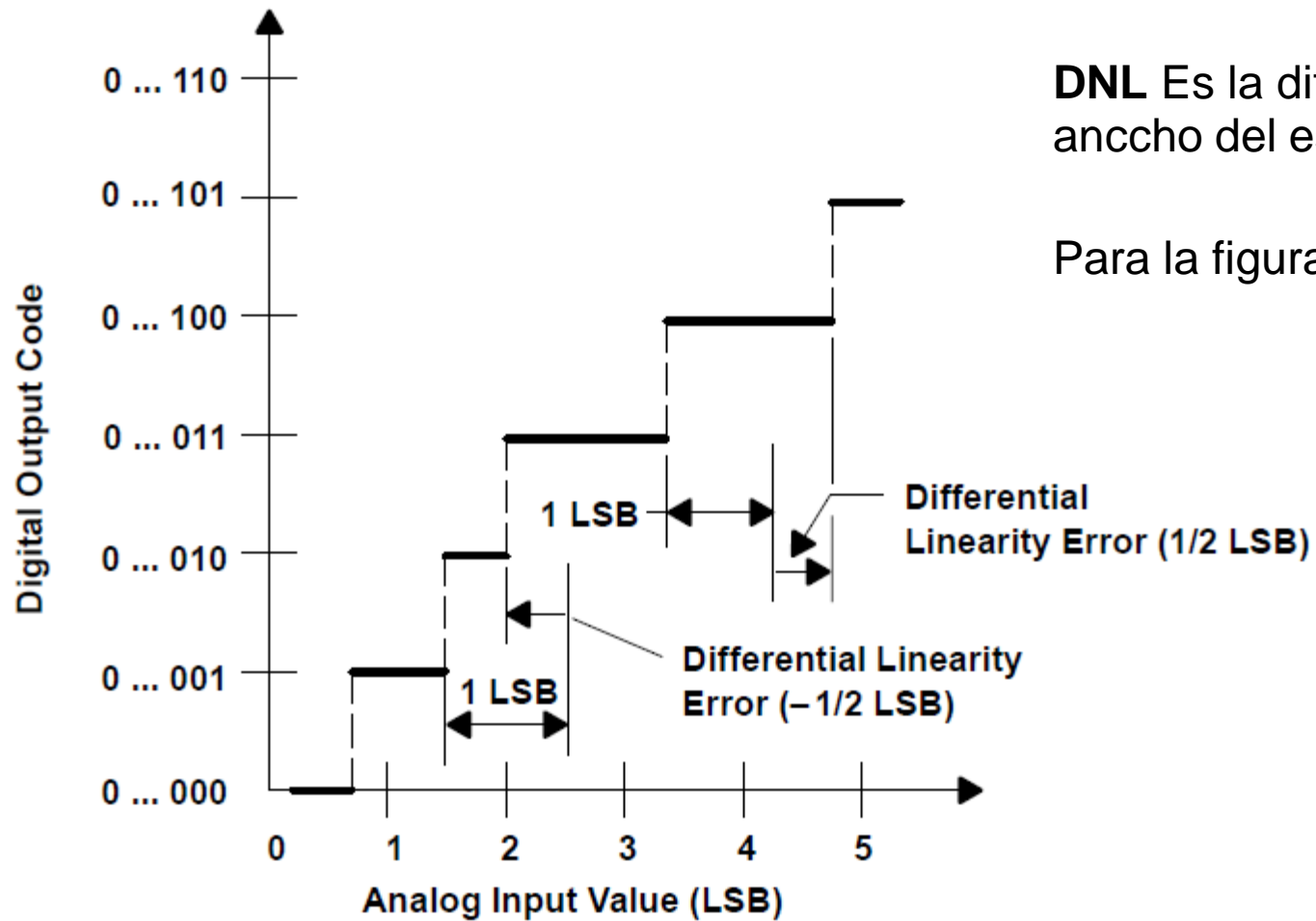
National
Semiconductor
NOG 9/99 The Sight & Sound of Information



“Best-Fit” INL Measurement Provides
Best Possible INL Specification

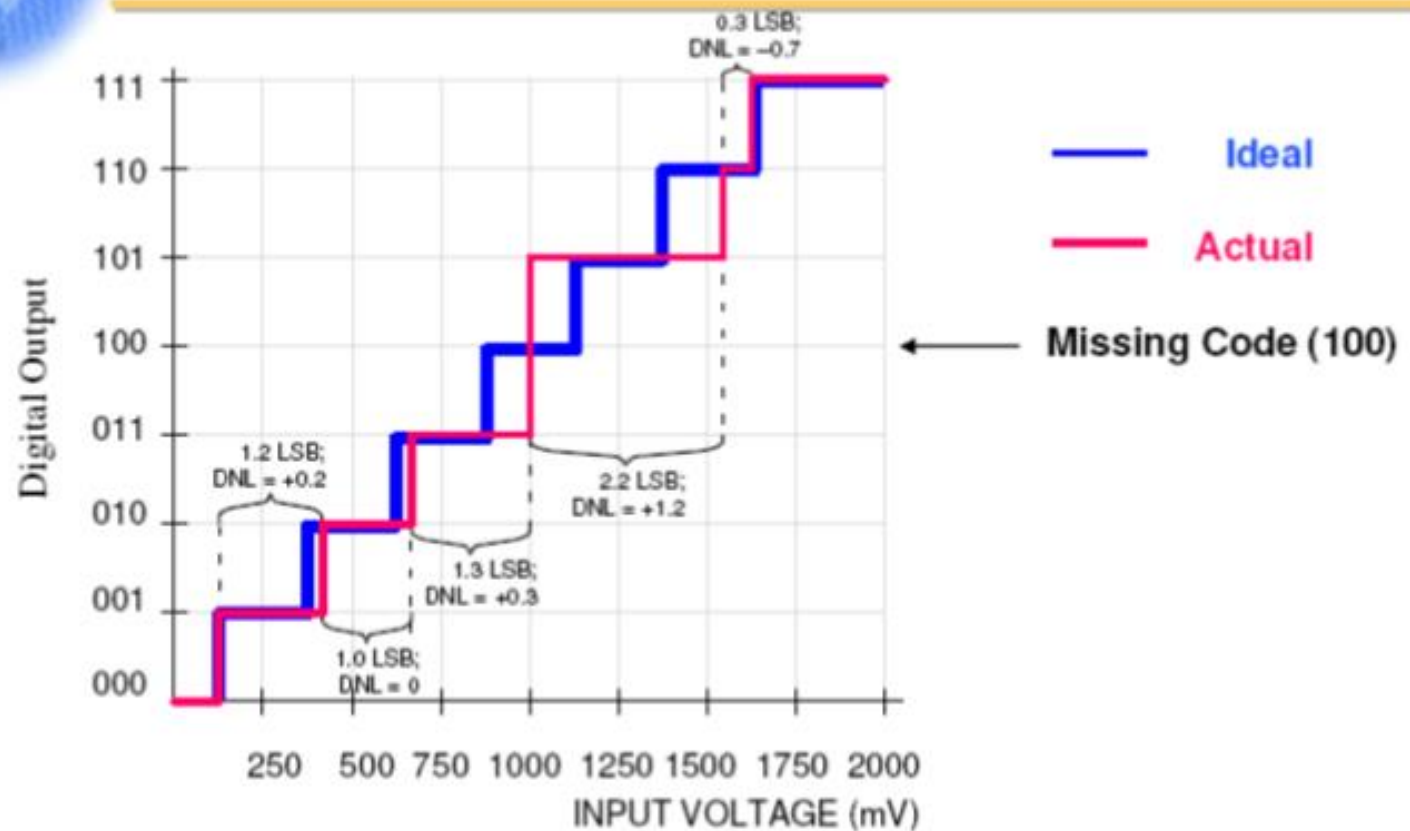


Este error puede corregirse ?



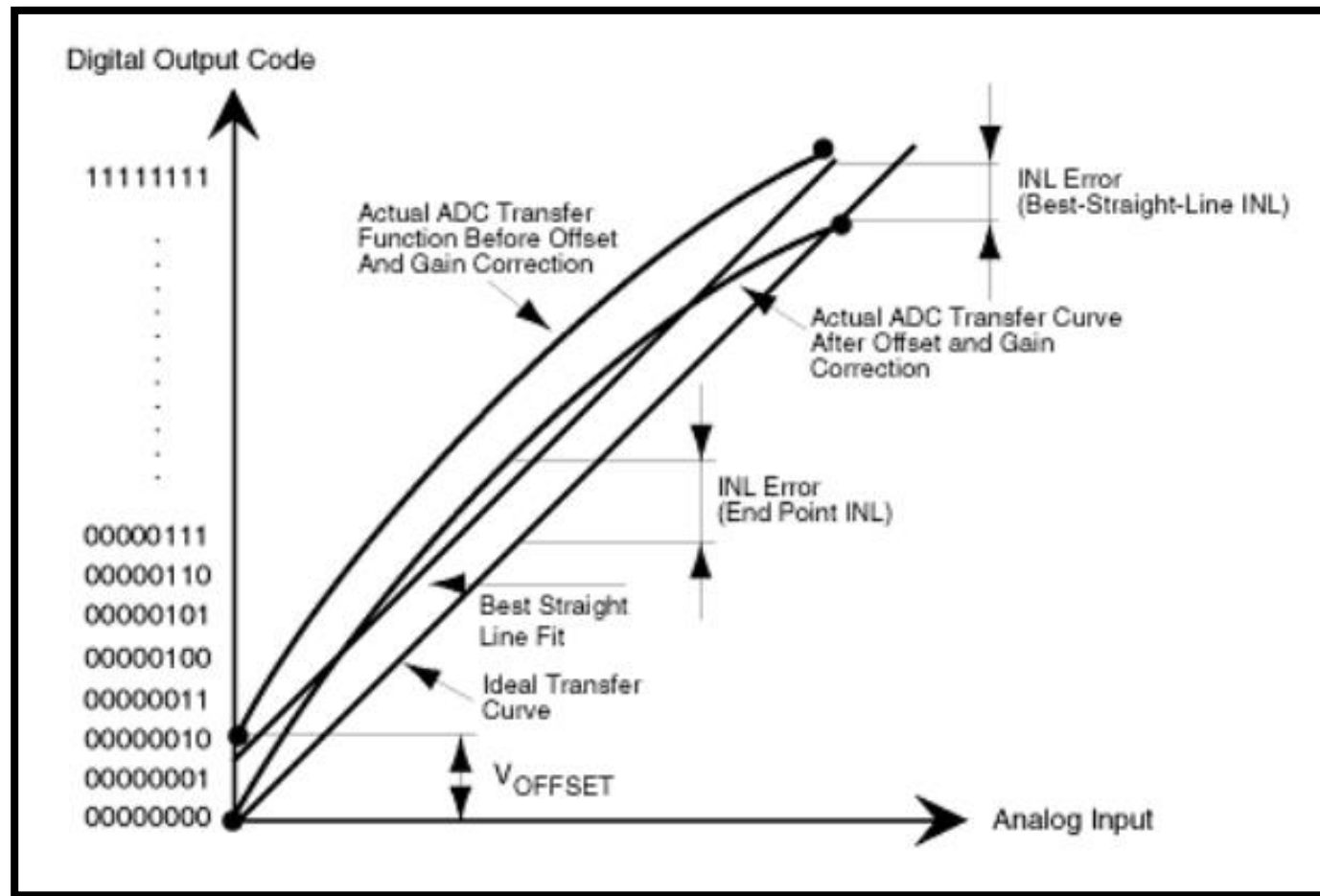


DNL

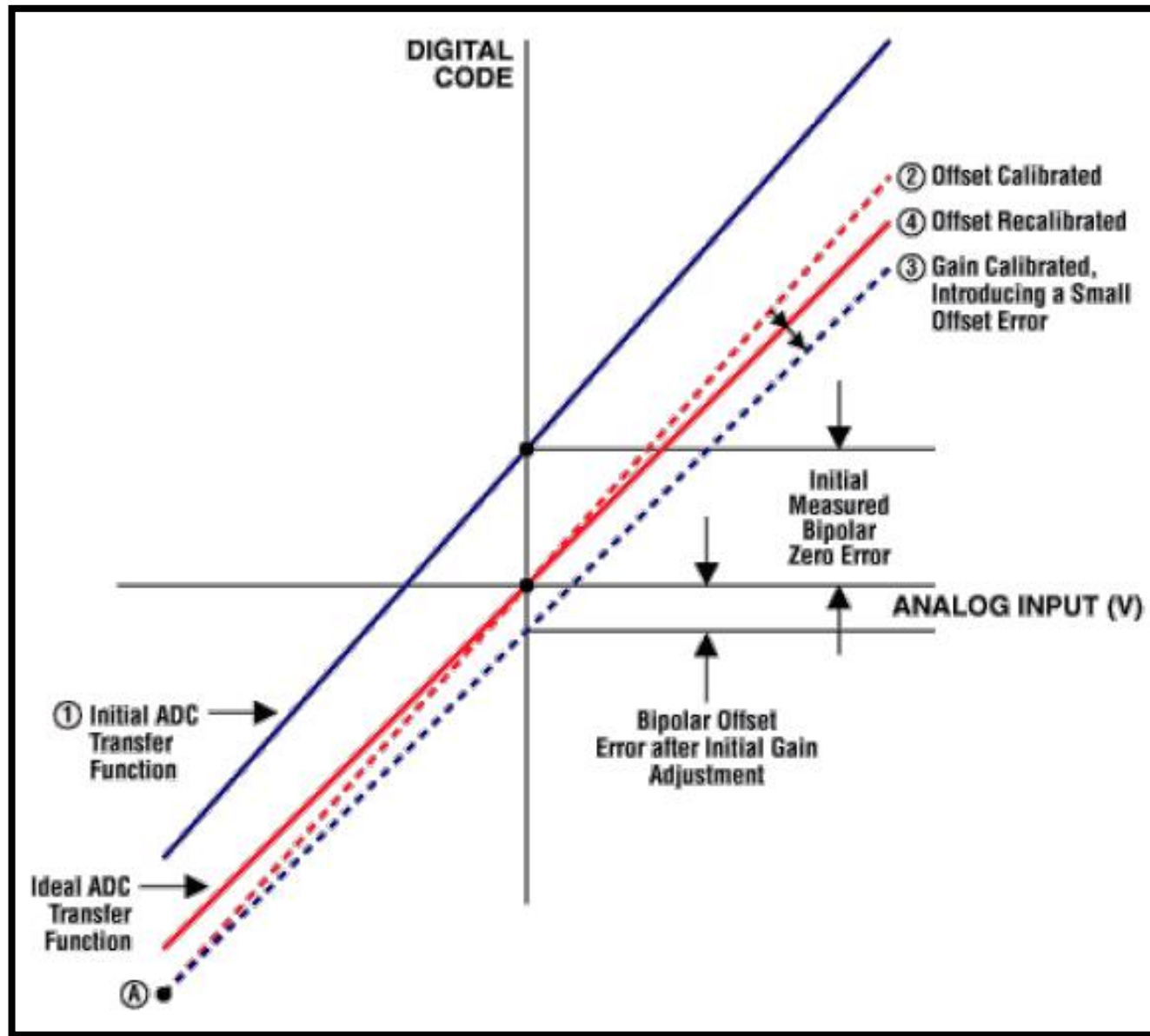


$V_{REF} = 2.0V$

Respuesta del ADC unipolar a calibraciones

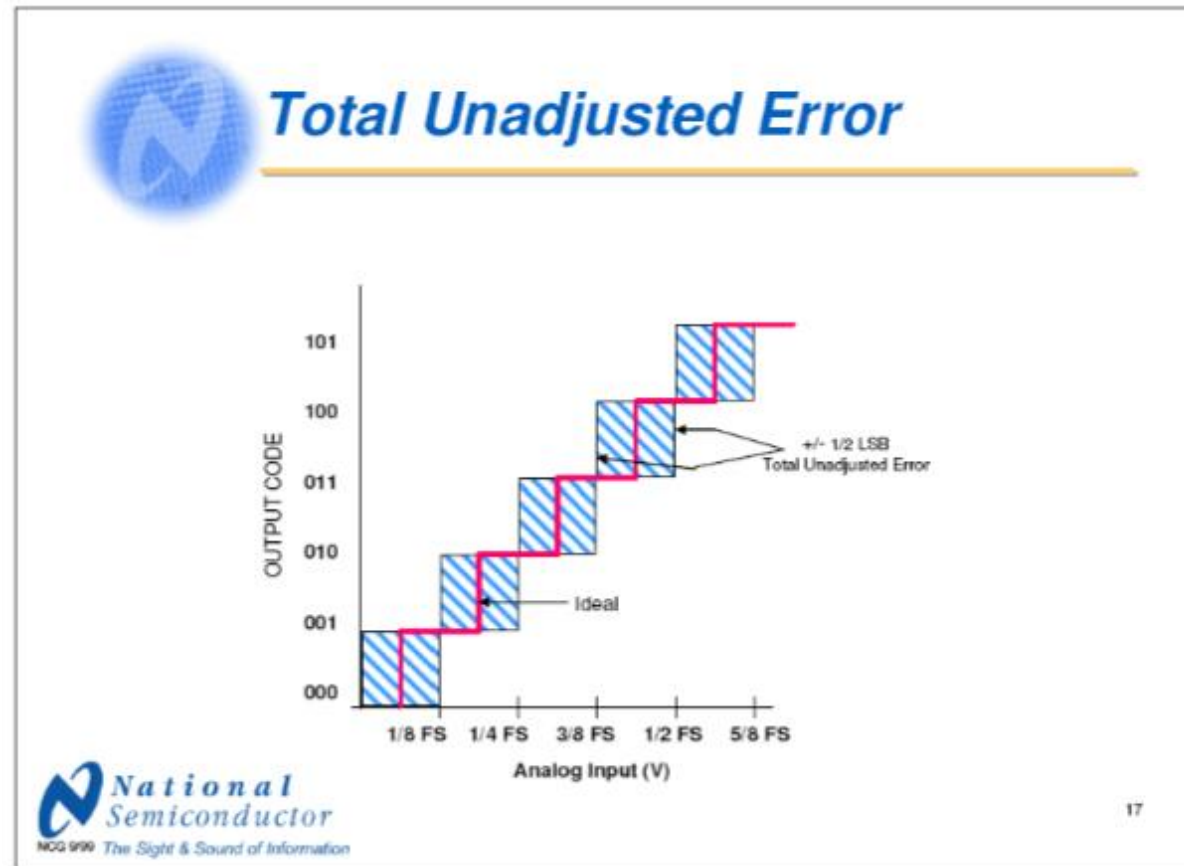


Respuesta del ADC bipolar a calibraciones



TUE is defined as the maximum deviation between the actual and the ideal transfer curves.

It is a parameter which specifies the total errors that can occur causing maximum deviation between the ideal digital output and actual digital output.



Consideraciones respecto a los errores estáticos

- TUE no es la suma de los EO, EG, DNL, INL.
- The offset error affects the digital result at lower voltages whereas the gain error affects the digital output for higher voltages.
- If this overall error limit is acceptable, no adjustments need to be made during manufacture of the end product. Total Unadjusted Error (TUE) is a comprehensive specification that includes linearity errors, gain error, and offset error. It is the worst-case deviation from the ideal device performance.

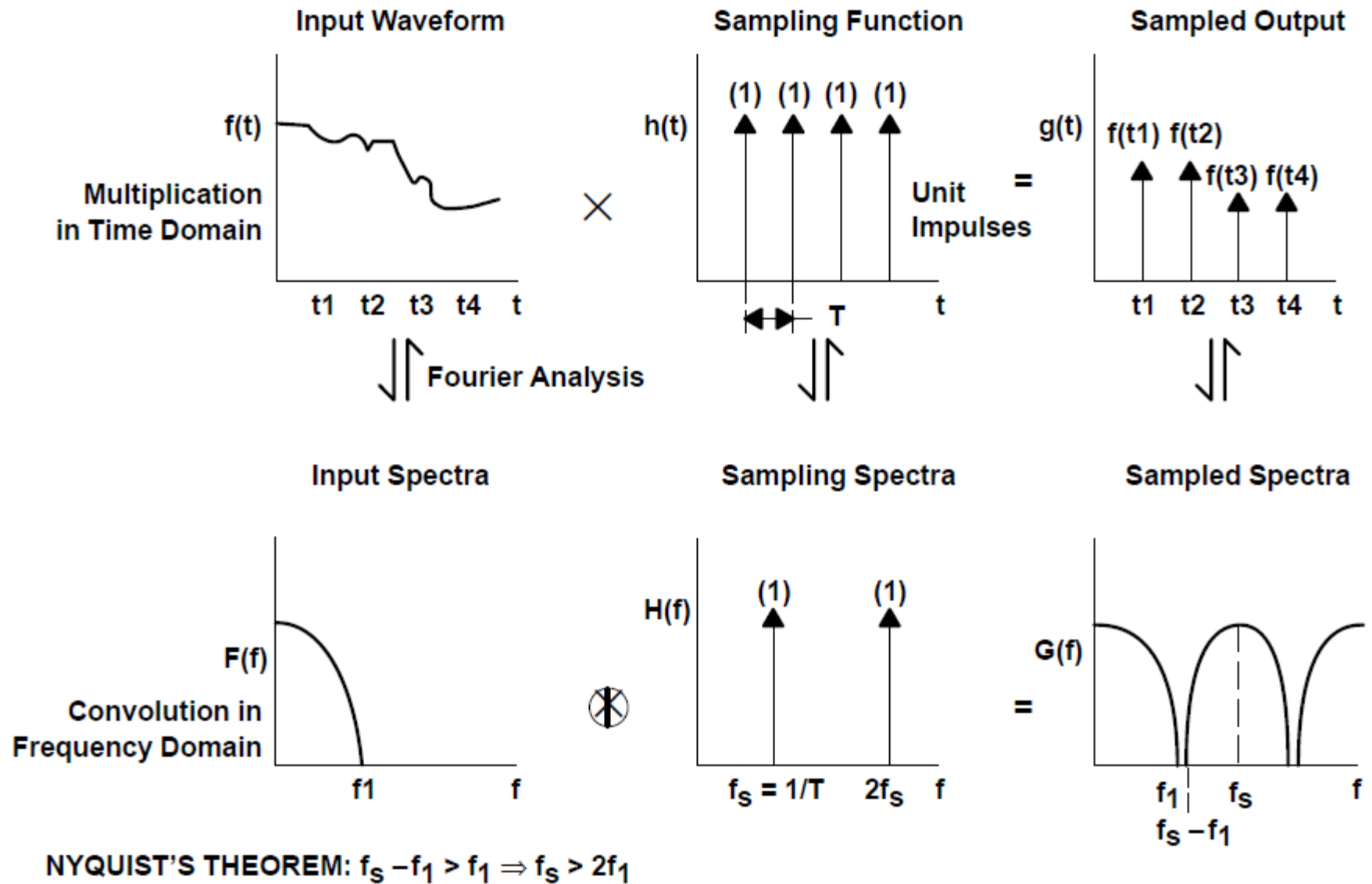


Criterios para definir la elección del conversor

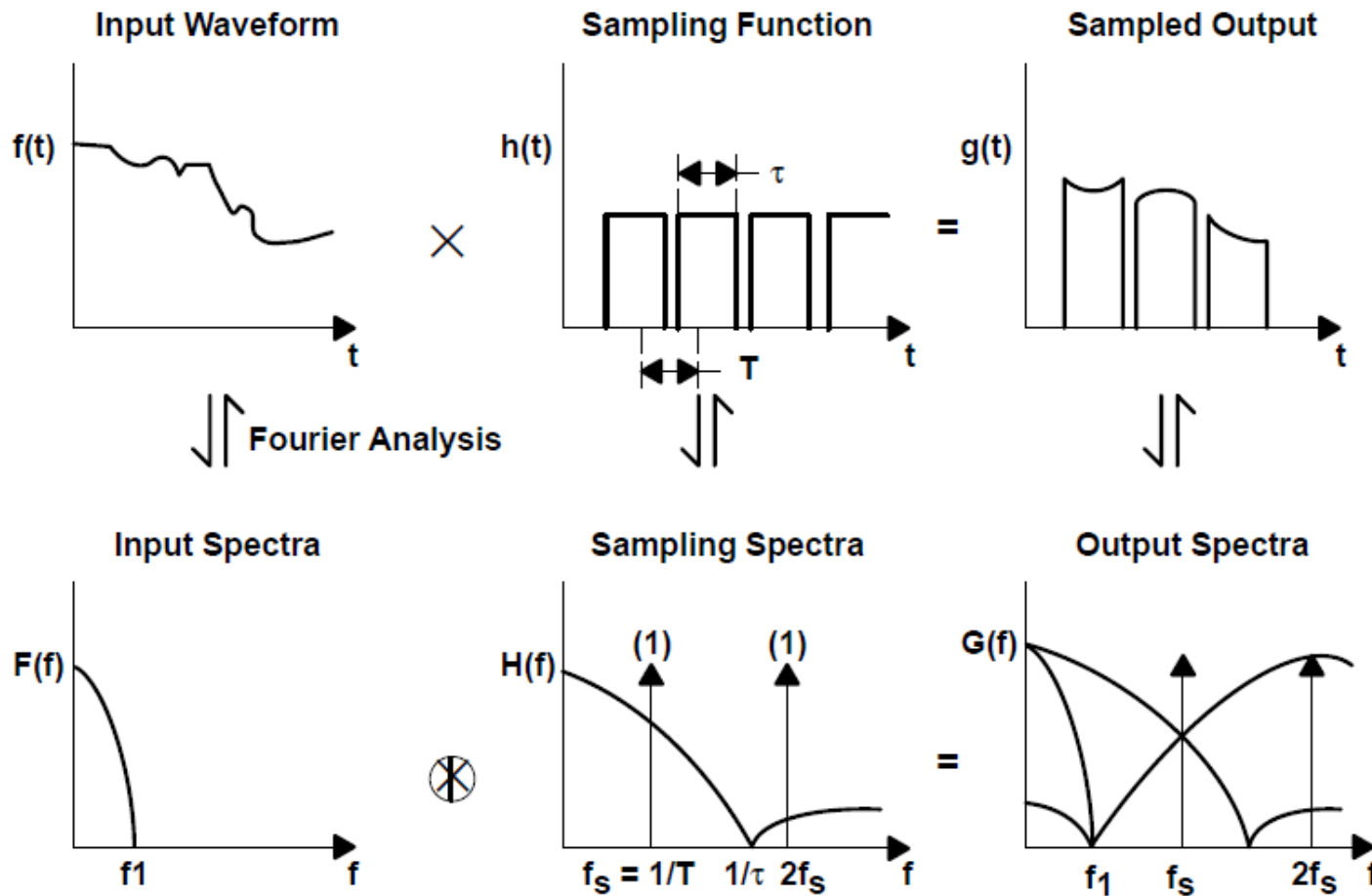
- Frecuencias de toma de muestras
- Error de apertura
- Relación S/N



Muestreo Digital Ideal



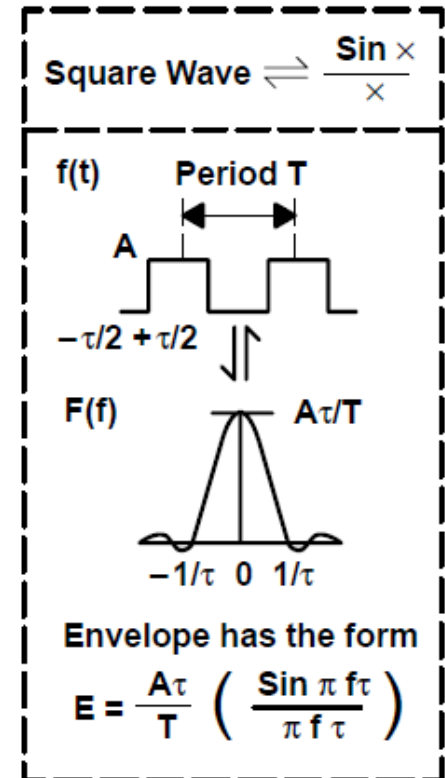
Muestreo Real



Input signals are not truly
band limited
 $f(s) \not\geq 2f_1$

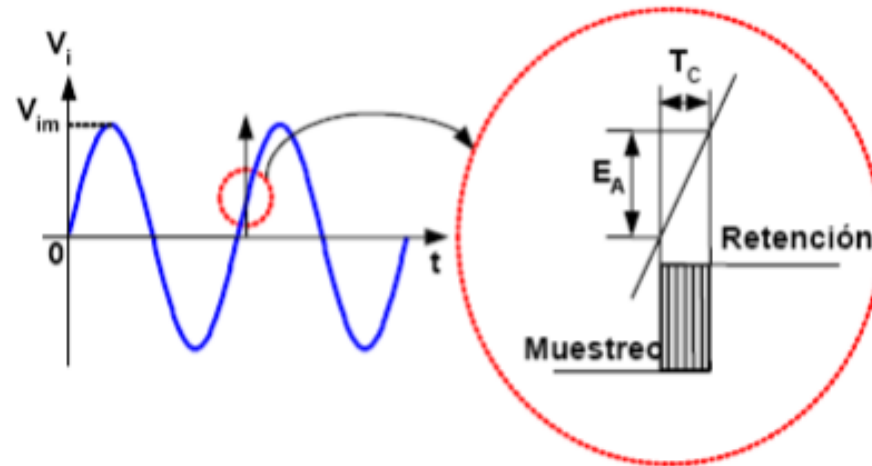
Sampling cannot be done with
impulses so, amplitude of
signal is modulated by
 $\frac{\text{Sin } x}{x}$ envelope

Because of input spectra and
sampling there is aliasing and
distortion

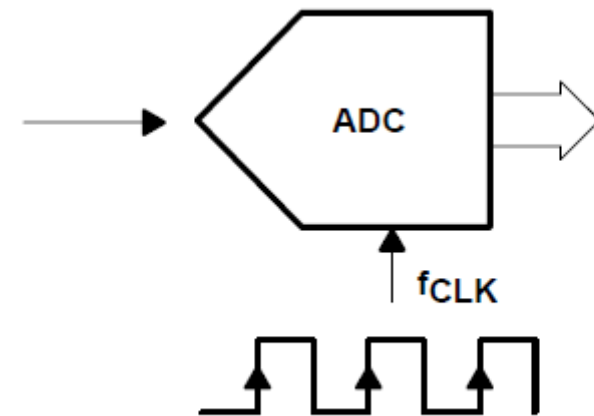
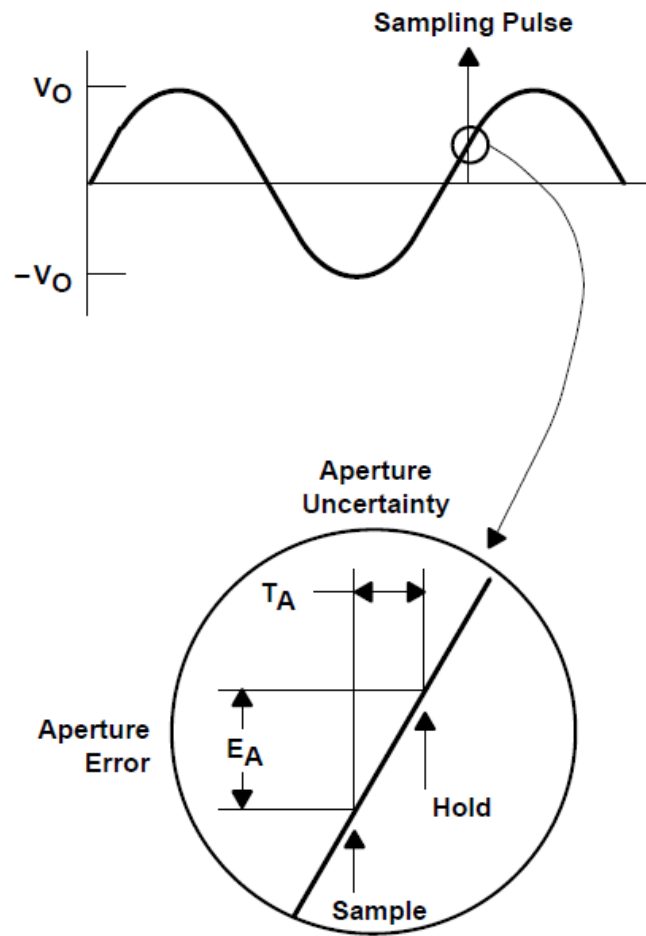


Error de apertura: Incertidumbre en el instante en que el sistema de muestreo=retención (S/H) que entrega su señal al convertidor pasa del modo muestreo al de retención.

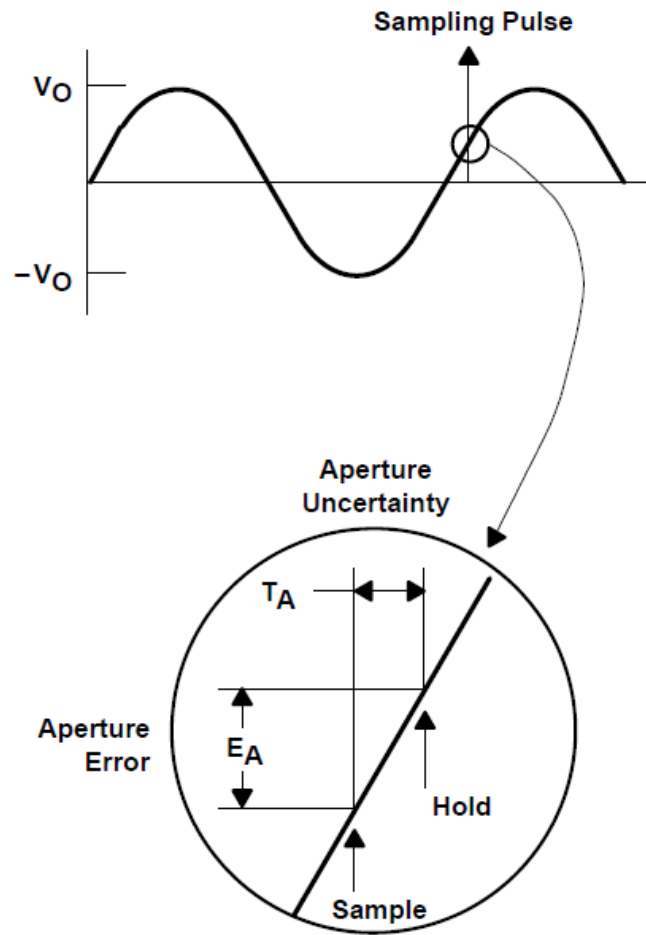
- Se debe al ruido en el reloj del sistema y/o al ruido en la señal
- Este error impone una limitación a la máxima frecuencia de la señal de entrada que puede calcularse



Error de apertura:



Error de apertura:



$$V = V_o \sin(2\pi f_t t)$$

$$\frac{dV}{dt} = 2\pi f_t V_o \cos(2\pi f_t t)$$

$$\left. \frac{dV}{dt} \right|_{Max} = 2\pi f_t V_o$$

$$E_a = T_a \frac{dV}{dt} \quad \begin{cases} E_{a MAX} = \frac{1}{2} LSB \\ \frac{1}{2} LSB = \frac{2V_o}{2^{n+1}} \end{cases}$$

$$\frac{2V_o}{2^{n+1}} = 2\pi f_t V_o T_a$$

$$f_t = \frac{f_s}{\pi 2^{n+1}}$$

Frecuencia limitada por error de apertura:

Ejemplo: Conversor A/D AD0803 , 8 bits, tiempo de conversión = 100 μ s

$T_{\text{conversión}} = 100 \mu\text{s}$ por lo tanto $f_{s\text{máx}} = 10 \text{ KHz}$

Sin embargo, según lo hallado anteriormente:

$$f_{\text{máx.}} = \frac{f_s}{2^{n+2} \cdot \pi} = \frac{10000\text{Hz}}{2^{8+2} \cdot \pi} \approx 3.1 \text{ Hz}$$

Ejemplo: Convertidor A/D AD7820, 8 bits, tiempo de conversión = 2 μ s

$T_{\text{conversión}} = 2 \mu\text{s}$ y por lo tanto $f_{s\text{máx}} = 500 \text{ kHz}$

Sin embargo, según lo hallado anteriormente:

$$f_{\text{máx.}} = \frac{f_s}{2^{n+2} \cdot \pi} = \frac{500000\text{Hz}}{2^{8+2} \cdot \pi} \approx 155 \text{ Hz}$$

Para que no se produzca un **Error de Apertura** $> 1/2 \text{ LSB}$, la frecuencia de la señal no puede superar f_{max} !!!!



RELACIÓN S/N (SNR) DEL ADC IDEAL:

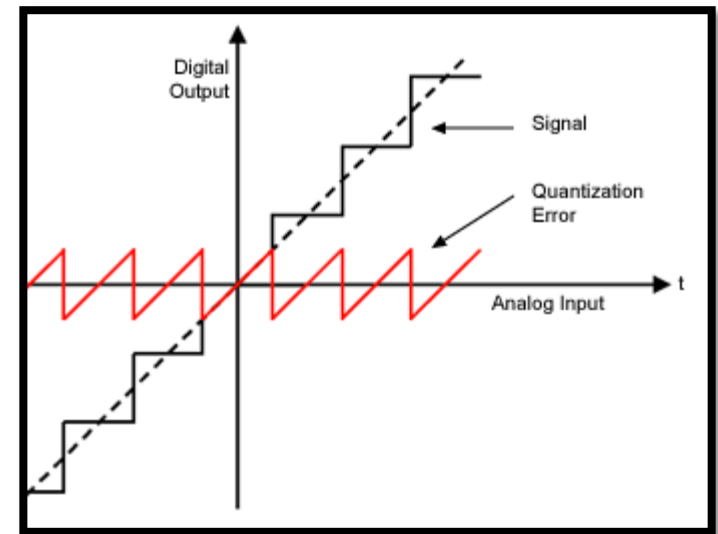
$$(S / N) = \frac{V_{rms}^{señal}}{V_{rms}^{ruido}}$$

Señal senoidal:

$$V_{rms}^{señal} = \frac{V_P}{\sqrt{2}} = \frac{\frac{2^N}{2} \cdot 1LSB}{\sqrt{2}} = \frac{2^{N-1} \cdot 1LSB}{\sqrt{2}}$$

Ruido:

$$V_{rms}^{ruido} = \frac{V_P}{\sqrt{3}} = \frac{\frac{1}{2} LSB}{\sqrt{3}} = \frac{1LSB}{\sqrt{12}} \approx 0,289 LSB$$



$$\left(\frac{V_{rms}^{señal}}{V_{rms}^{ruido}} \right)_{dB} = 20 \cdot \log \left(\frac{\frac{2^N}{2} \cdot 1LSB}{\frac{1LSB}{\sqrt{12}}} \right) \approx (6,02 \cdot N + 1,76) dB$$

SNR DEL ADC REAL

En un ADC real existen, además, otras fuentes de ruido (P. ej. Ruido térmico), de forma que la relación S/N será menor que la máxima teórica expresada en la ecuación anterior:

- Un ADC de 12 bits cuya SNR es idealmente de 74 dB, puede no ofrecer realmente más de 68 dB.
- Este hecho da lugar a un parámetro que se denomina *Effective Number Of Bits (ENOB)*.

ENOB (Effective Number Of Bits)

Si damos la vuelta a la ecuación para obtener el número efectivo de bits en función de la relación S/N real, obtenemos:

$$\text{ENOB} = [(S/N)_{\text{REAL}} - 1,76 \text{ dB}] / 6,02]$$

- En el ejemplo, del ADC de 12 bits cuya S/N obtenida de forma experimental era de 68 dB obtenemos un ENOB de 11 bits.

Podemos expresar el error relativo al fondo de escala de un ADC en función de su ENOB:

$$\text{Error (\%FS)} = 1/(2^{\text{ENOB}}) \times 100 \text{ \% FS}$$

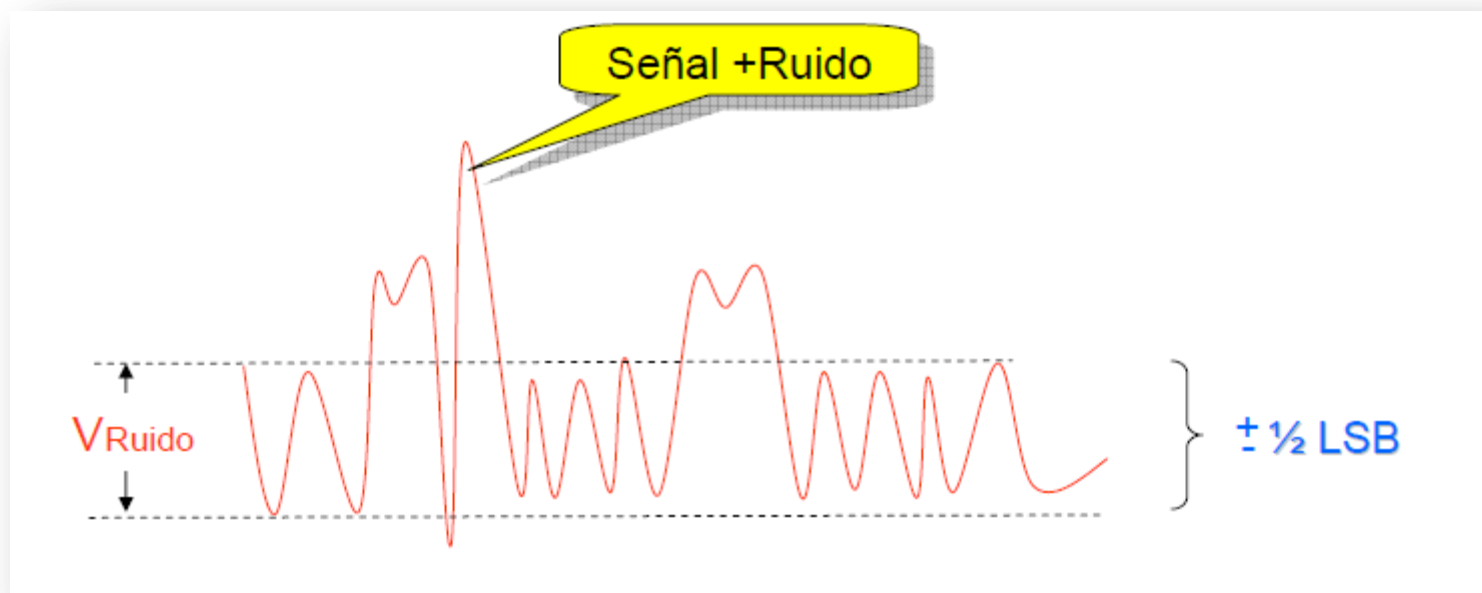
- La precisión máxima ideal sería $(1/2^{12}) \cdot 100 = 0,024 \text{ \%}$
- La precisión máxima real sería $(1/2^{11}) \cdot 100 = 0,049 \text{ \%}$

Lógicamente, al perder un bit de precisión el error dobla su valor

Consideraciones respecto al ruido:

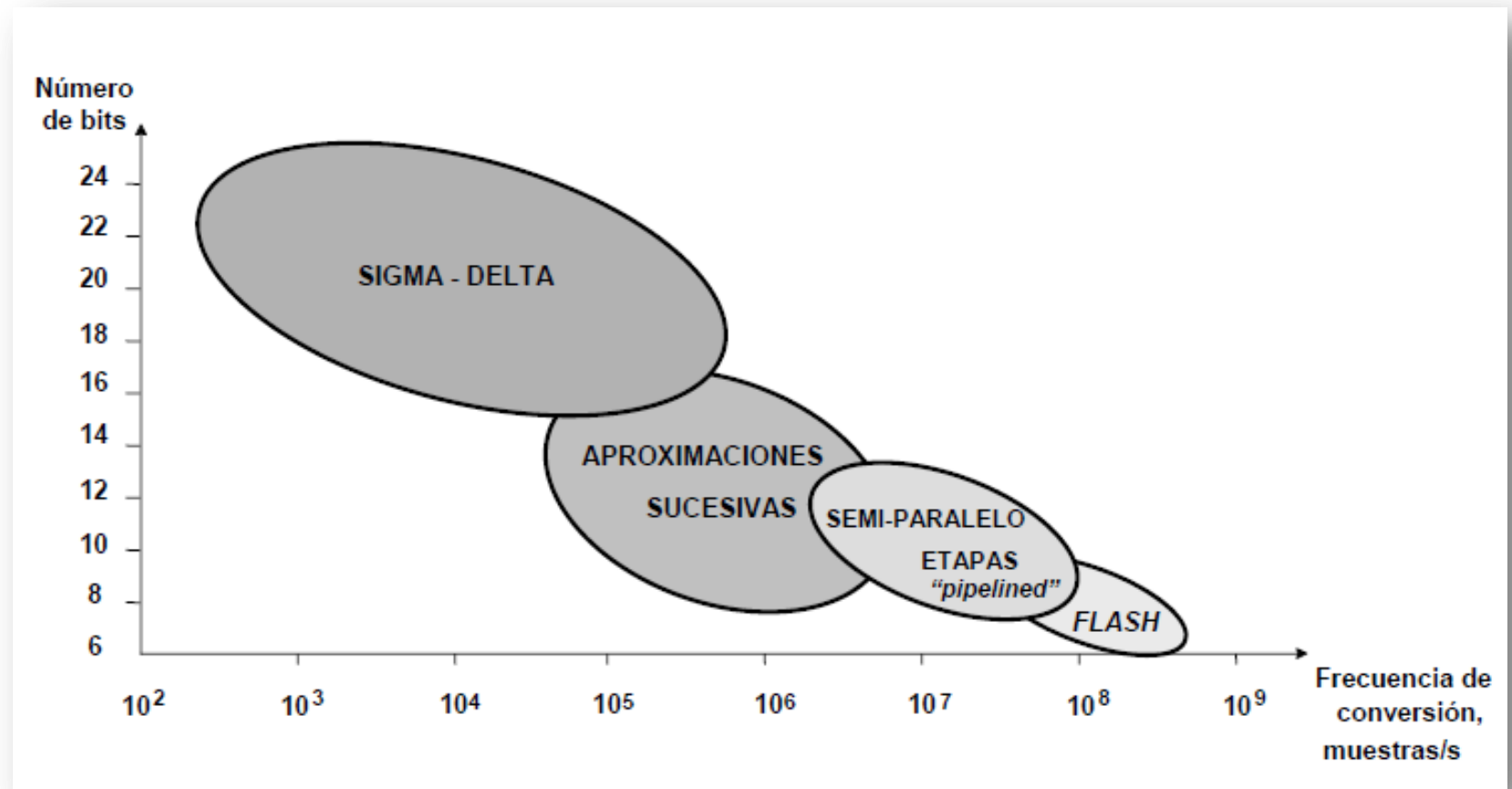
Todas las señales tienen ruido, lo deseable es que el valor pico a pico del ruido sea menor que $\pm \frac{1}{2}$ LSB.

- Elegimos apropiadamente la resolución del conversor
- Reducimos el ruido presente



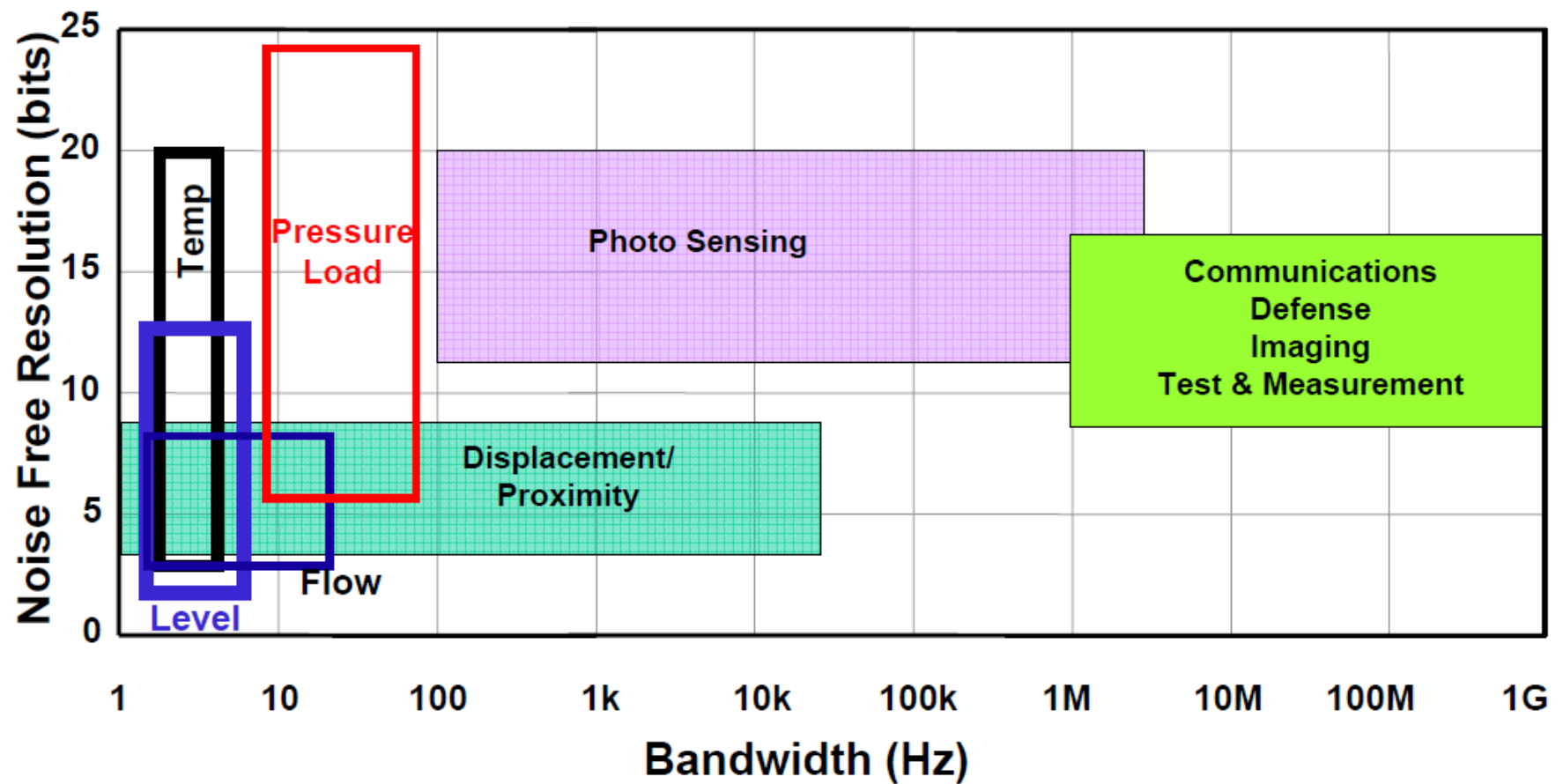
Criterios de selección de los conversores AD

Relación Frecuencia de conversion vs N



Crterios de seleccin de los conversores AD

Necesidad de N y BW para cada uso



Consideraciones a tener en cuenta para la elección del ADC:

- Resolución requerida
- Error estático del conversor
- Relación frecuencia de conversión vs N
- Disponibilidad / precio
- Frecuencia de muestreo necesaria
- Características de la señal a convertir (N, BW)
- Estabilidad de la fuente
- Aislaciones eléctricas entre las etapas
- Aislaciones de masas Señal – Potencia

