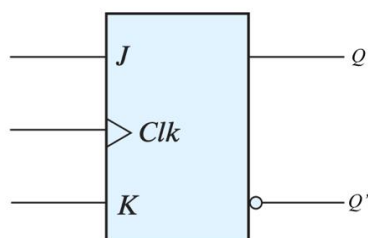


## 理论部分

1. 依照教材上写出特征表和特征方程即可。特征表或者特征方程都可以描述触发器的状态转换，即把次态（next state）定义为输入和现态（present state）的函数。如果当前时间是  $t$ ，现态一般用  $Q$  或  $Q(t)$  表示，次态一般表示为  $Q(t+1)$ 。JK 触发器的输出就是现态  $Q$ 。  
T 触发器和 JK 触发器功能类似，只是只有一个 T 输入端口而已。



JK Flip-Flop

2. 题目中提到两个 JK 触发器分别叫 A 和 B，这里指这两个触发器的输出端 Q 分别改名叫 A 和 B，即触发器 A 的输出端为 A 和 A'，触发器 B 的输出端为 B 和 B'。这道题第一问只要将 J 和 K 的值代入第一题的特征方程并化简一下就可以了。对于第二问，需要画出整体电路的状态图，AB 的值表示电路的状态，状态图描述 AB 的四个不同状态 00, 01, 10, 11 如何依据输入 x 的不同而互相转换。
3. 此题要求用 T 触发器设计一个计数器。因为需要表示的最高数字是 7，所以需要 3 个比特位来代表，因此需要 3 个 T 触发器，每一个 T 触发器的输出为其中的 1 比特。

显然计数器没用到 2 和 5 这两个数字，即二进制 010 和 101。这种计数器叫做无效状态的计数器（counter with unused states，见教材 6.5 章节），即不是所有的 000 到 111 的 8 个状态全都被用作计数，在此题目中只用到了 6 个状态。

首先我们画出这个计数器的状态表（state table），如下图，空出的地方需要自己填写。其中 C,B,A 分别是三个 T 触发器的输出，TC,TB,TA 是这三个触发器的输入。

Present State			Next State			Flip-Flop Inputs		
C(t)	B(t)	A(t)	C(t+1)	B(t+1)	A(t+1)	TC	TB	TA
0	0	0						
0	0	1						
0	1	0	x	x	x	x	x	x
0	1	1						
1	0	0						
1	0	1	x	x	x	x	x	x
1	1	0						
1	1	1						

之后根据这个状态表写出 TA, TB, TC 的表达式，这个叫做 input equation。

有了表达式之后就可以画出电路图以及状态图（state diagram）。之后就可以发现状态图上 000 和 111 状态转移的一些问题，思考如果电路错误进入了这两个状态会出现什么情况。

4. 此题只要清楚 D 触发器和全加器的工作原理，就可以写出题目要求的表达式、状态表、状态图，其中 Q 代表现态。要注意的是，画状态图时应如何规范标注输入和输出。
5. 此题要求设计一个 2's complementer，重点在于设计 D 触发器的电路，而移位寄存器只是把要取 2's complement 的二进制数串行依次输进 D 触发器构成的电路中。简单来说就是设计下图中“？”方框中的电路：把 D 触发器填入方框中，并设计如何接线。

设计思路是从低位开始每次读取一个比特作为输入，并输出这一比特位的 2's complement 值。首先画出状态图，思考有哪几个状态，在每个状态条件下，如果输入的比特位的值是 1 时输出的 2's complement 该是多少，输入的比特位是 0 时输出又该是多少。之后依据这个状态图，写出状态表。根据和第 3 题类似的思路写出 T 触发器的输入的表达式（input equation）和“？”方框的输出表达式。

最后，还需要考虑如果想要重新输入一个新的二进制数字，什么机制或功能是必不可少的（在图上标明即可）。

