

计算机组成原理

简答题、应用题

■ 题型1:计算机硬件系统基本组成部件及相互间的关系。

【知识点】

计算机硬件系统基本组成部件

①运算器：完成二进制编码的算术或逻辑运算的部件。

组成：累加器（LA）、通用寄存器（LB）、算术逻辑单元（ALU）

②存储器：（又叫主存储器、内存、主存）存放当前正在计算机上运行的程序和数据。

分类：内存储器、外存储器、只读存储器、高速缓冲存储器、寄存器

③控制器：用于控制整个计算机自动地、连续地和协调地完成一条条指令。

组成：指令部件（指令译码器 ID、程序计数器 PC、指令寄存器 IR）、时序部件、操作控制部件

④输入设备：鼠标、软盘、键盘、触摸屏、声音识别器、图形识别器、摄像设备和光阅读机等。

⑤输出设备：打印机、绘图仪、显示终端、声响设备、大屏幕等。

【考试题】

简单介绍计算机硬件系统的组成及各部件功能。

答：计算机硬件系统由：运算器，控制器，存储器，I/O 设备组成。

运算器：完成算数和逻辑运算。

控制器：根据指令的要求控制和协调其他各部件工作。

存储器：存储程序和数据。

输入设备：将外部信息以一定格式输入到计算机系统。

输出设备：将计算机系统的信息提供给外部设备。

■ 题型2：掌握立即寻址、直接寻址、间接寻址、寄存器寻址、寄存器间接寻址、变址寻址、基址寻址、相对寻址这八种寻址方式的特点及有效地址的计算，能够根据有效地址找到操作数

【知识点】

1、指令的格式

操作码OP 地址码D

2、操作数以及操作数的来源

(1) 操作数：指令中，地址码的一个字段，用于指出指令执行的操作所需要数据的来源。

如：在指令MOV AX 5678H中，有两个操作数，分别为AX、5678H。在操作数这个字段中可以放操作数本身（5678H），也可以放操作地址（AX），还可以放操作地址的计算方法。

(2) 操作数的来源：指令中所需要的操作数来自以下几个方面

① 包含在指令中。

在取指令的同时，操作数也随着取出，这种操作数被称为立即数。

注意：在汇编语言中立即数是以常数形式出现的。常数可以是二进制数（后缀字母B或b）、十进制数（不用后缀字母，或用D或d）、十六进制数（后缀字母H或h，以A~F开头时前面要加一个0）、字符串（用单引号扩起来的字符，表示对应的ASCII码值）。

② 包含在CPU的某个内部寄存器中。

由于寄存器在CPU的内部，因此取操作数也比较简单。

③ 在内存存储器中。

由于内存存储器在CPU的外部，因此在寻找这种操作数时需要首先找到该操作数在内存中存放的地址，再从该地址中取出操作数。

3、形式地址与有效地址

(1) 形式地址A：指令中地址码字段给出的地址称为形式地址A，这个地址有可能不能直接用来访问主存。如：指令MOV AX 5678H中，地址码AX 5678H中的两个字段AX、5678H都是形式地址。

(2) 有效地址EA：形式地址经过某种运算而得到的能够直接访问主存的地址称为有效地址。

4、寻址方式（从形式地址生成有效地址的各种方式称为寻址方式）

(1) 定义：寻找指令操作数的地址或下一条将要执行的指令的地址。

(2) 分类：指令的寻址方式（不考）、操作数的寻址方式。

(3) 操作数的寻址方式

① 定义：从指令中的地址码获得操作数的真实地址（有效地址E）的方法叫操作数的寻址方式。

② 分类

立即寻址	寄存器寻址	直接寻址	间接寻址
寄存器间接寻址	变址寻址	基址寻址	相对寻址

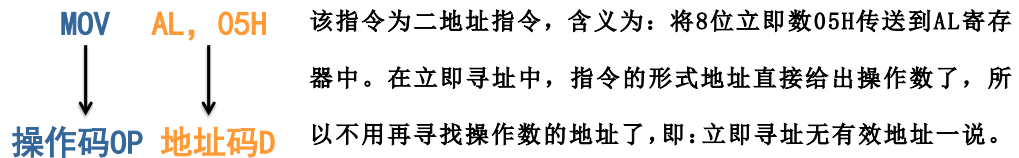
【注意】运算符号：“(R)”表示取R中所存的内容。如：若R中的内容为2008H，则(R)=2008H

③立即寻址（又称为：立即数寻址）

定义：形式地址A是操作数本身。操作数S=形式地址A

特点：【操作数在指令中】指令执行速度快，灵活性差。

讲解：在指令：MOV AL, 05H中，这个指令的操作码为MOV，地址码AL, 05H

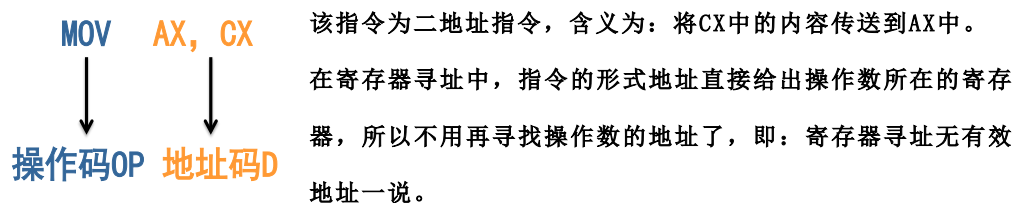


④寄存器寻址

定义：形式地址A是操作数所在寄存器的寄存器名。操作数S=（寄存器R）

特点：【操作数在CPU的某个内部寄存器中】不需要访问存储器来获取操作数，运行速度较高。

讲解：在指令：MOV AX, CX中，这个指令的操作码为MOV，地址码AX, CX

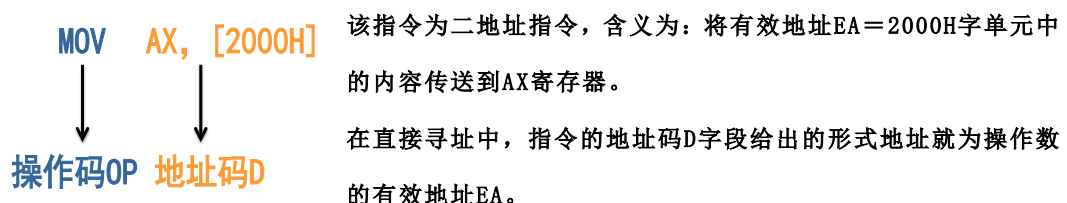


⑤直接寻址

定义：形式地址A是操作数的有效地址EA。

特点：【操作数在内存存储器中】简单，但地址位数受指令字长的限制。

讲解：在指令：MOV AX, [2000H]中，这个指令的操作码为MOV，地址码AX, [2000H]



计算：操作数的有效地址EA=形式地址A，即EA=A 操作数S=（EA）=（A）

注意：在汇编语言中，带方括号“[]”的操作数表示存储器操作数，括号中的内容作为存储单元的有效地址EA。存储器操作数本身并不能表明地址的类型，而需通过另一个寄存器操作数的类型或别的方式来确定。上例中由于目标操作数AX为字类型，源操作数也应与之配套，所以有效地址EA=2000H为字单元。

⑥间接寻址

定义：形式地址A是操作数的有效地址EA的地址。

特点：【操作数在内存存储器中】扩大寻址范围，但降低了指令执行速度。

计算：操作数的有效地址EA的地址=形式地址A，即EA=(A) 操作数S=（EA）=（(A)）

⑦寄存器间接寻址

定义：形式地址A是寄存器号，寄存器内容是操作数的有效地址EA。

特点：【操作数在内存储器中】能访问较大的主存空间，克服直接寻址中指令过长的缺点

计算：形式地址A=寄存器R 操作数的有效地址EA= (R) 操作数S= (EA) = ((R))

⑧变址寻址

定义：指令中指定一个寄存器作为变址寄存器X（简称变址器），并在指令中给出一个形式地址A，将变址器的内容（称为变址值）与形式地址相加得到有效地址的寻址方式。

特点：通常用于字符串处理，数组运算等成批数据处理

计算：

操作数的有效地址EA= (X) + A

操作数S= (EA) = ((X) + A)

⑨基址寻址

定义：同变址寻址，只是寄存器R中的内容不会变而已。

特点：通常用于计算机系统，物理地址到逻辑地址的转换。

计算：

操作数的有效地址EA= (R) + A

操作数S= (EA) = ((R) + A)

⑩相对寻址

定义：把程序计数器的内容加上指令格式中的形式地址A形成操作数的有效地址，D通常称为偏移量

特点：通常用于跳转指令中

计算：操作数的有效地址EA= (PC) + A

【考试题】

1、假设变址寄存器R的内容为1000H，指令中的形式地址为2000H，地址1000H中的内容为2000H，地址2000H中的内容为3000H，地址3000H中的内容为4000H，则变址寻址方式下访问的操作数是（ D ）

A、1000H B、2000H C、3000H D、4000H

答案：∵ (R)=1000H, A=2000H, 由S=(EA)=((R)+A)

∴ S=(1000H+2000H)=(3000H)=4000H

2、基址寄存器的内容为2000H，变址寄存器的内容为03A0H，指令的地址码部分是3FH，当前正在执行的指令所在地址为2B00H。求出：变址寻址、基址寻址、基址变址寻址和相对寻址下的操作数有效地址E

解：依题意 (R) =2000H, A=3FH, (X) =03A0H, (PC)= 2B00H

变址寻址：E=(X)+A=03A0H+3FH=03DFH

基址寻址：E=(R)+A=2000H+3FH=203FH

基址变址寻址：E=(R)+(X)+A=2000H+03A0H+3FH=23DFH

相对寻址：E=(PC)+A=2B00H+3FH=2B3FH

3、某机器的指令格式如下图所示：



图中I为寻址特征位，占2位，且：

当I=00时，寻址方式为直接寻址

当I=01时，寻址方式为间接寻址

当I=10时，寻址方式为变址寻址，变址寄存器为X，X的内容为07H

当I=11时，寻址方式为基址寻址，基址寄存器为B，B的内容为18H

内存	地址
09H	07H
0CH	09H
0AH	0FH
01H	19H

请指出下列机器指令（十六进制表示）的有效地址，填到表格中： 存储器部分单元内容如图所示

机器指令地址 有效地址

67	
0F	
17	
49	
79	

机器指令地址 有效地址

67	0EH
0F	0FH
17	09H
49	09H
79	21H

解：因为机器只能识别二进制，所以先将十六进制表示的机器指令转为二进制

机器指令：

67H=(0110 0111)₂ 根据指令格式，OP为：01 I为：10（变址寻址） A为：(0111)₂=07H

依照题意：(X) =07H 形式地址A=07H

故：有效地址EA=(X)+A=07H+07H=0EH （十六进制加法）

0FH=(0000 1111)₂ 根据指令格式，OP为：00 I为：00（直接寻址） A为：(1111)₂=0FH

依照题意：形式地址A=07H

故：有效地址EA=A=07H

17H=(0001 0111)₂ 根据指令格式, OP为: 00 I为: 01 (间接寻址) A为: (0111)₂=07H

依照题意: 形式地址A=07H

故: 有效地址EA=(A)=(07H)=09H (查看“存储器部分单元内容”)

49H=(0100 1011)₂ 根据指令格式, OP为: 01 I为: 00 (直接寻址) A为: (1011)₂=09H

依照题意: 形式地址A=09H

故: 有效地址EA=A=09H

79H=(0111 1011)₂ 根据指令格式, OP为: 01 I为: 11 (基址寻址) A为: (1011)₂=09H

依照题意: (B)=18H 形式地址A=09H

故: 有效地址EA=(B)+A=18H+09H=21H

■ 题型3: 按照功能, 指令的分类 (至少5种)

- | | |
|-----------|------------|
| ①算术逻辑运算指令 | ②移位操作指令 |
| ③浮点运算指令 | ④十进制运算指令 |
| ⑤字符串处理指令 | ⑥数据传送指令 |
| ⑦转移类指令 | ⑧堆栈及堆栈操作指令 |
| ⑨输入输出指令 | ⑩特权指令 |

【考试题】

简答题: 按照功能分类, 请写出至少5种指令

答案: (少年快背吧~~)

■ 题型4: CPU的功能和CPU的组成 (运算器、控制器、cache)

功能: 指令控制, 操作控制, 时间控制, 数据加工

组成: 运算器, 控制器, cache (指令cache和数据cache)

■ 题型5: CPU内控制器的组成和控制器的功能

控制器的组成:

1. 程序计数器PC----指令地址寄存器
2. 指令寄存器IR
3. 指令译码器或操作码译码器
4. 脉冲源及启停线路
5. 时序控制信号形成部件

控制器的功能:

1. 取指令
2. 分析指令 (解释指令, 指令译码)
3. 执行指令
4. 控制程序和数据输入与结果输出
5. 对异常情况和某些请求的处理

■ 题型6：指令的执行过程，只要求掌握ADD r0,r1和MOV r0,r1的执行过程

(取指令和执行指令)

【知识点】

指令的执行过程：计算机执行指令一般分为两个阶段：

- ① 第一阶段：取指令。将要执行的指令从内存取到CPU内。
- ② 第二阶段：执行指令。CPU对取入的该条指令进行分析译码,判断该条指令要完成的操作。
然后向各部件发出完成该操作的控制信号,完成该指令的功能。当一条指令执行完后就进入下一条指令的取指操作。

【考试题】

1、请简述ADD r0,r1的执行过程。

答：

加法指令ADD R0,R1的执行过程

读取指令：① $AR \leftarrow PC$ (地址寄存器AR存入程序计数器PC的值)
② $\left\{ \begin{array}{l} \text{读主存, } IR \leftarrow \text{读出内容} \text{ (将读出内容存入指令寄存器IR)} \\ PC \leftarrow PC + 1 \text{ (形成下一条指令地址)} \end{array} \right.$
③ 由操作码找微地址, 读控存
执行指令：④ $\left\{ \begin{array}{l} ALU \leftarrow R0 \\ ALU \leftarrow R1 \\ \text{执行加法运算} \\ R0 \leftarrow ALU, \text{记忆结果特征} \end{array} \right.$
结束：判中断

2、请简述MOV r0,r1的执行过程。

传送指令MOV R0,R1的执行过程

读取指令：① $AR \leftarrow PC$ (地址寄存器AR存入程序计数器PC的值)
② $\left\{ \begin{array}{l} \text{读主存, } IR \leftarrow \text{读出内容} \text{ (将读出内容存入指令寄存器IR)} \\ PC \leftarrow PC + 1 \text{ (形成下一条指令地址)} \end{array} \right.$
③ 由操作码找微地址, 读控存
执行指令：④ $\left\{ \begin{array}{l} ALU \leftarrow 0 \\ ALU \leftarrow R1 \\ \text{执行加法运算} \\ R0 \leftarrow ALU, \text{记忆结果特征} \end{array} \right.$
结束：判中断
【注】：MOV与ADD不同之处：MOV为 ($ALU \leftarrow 0$)

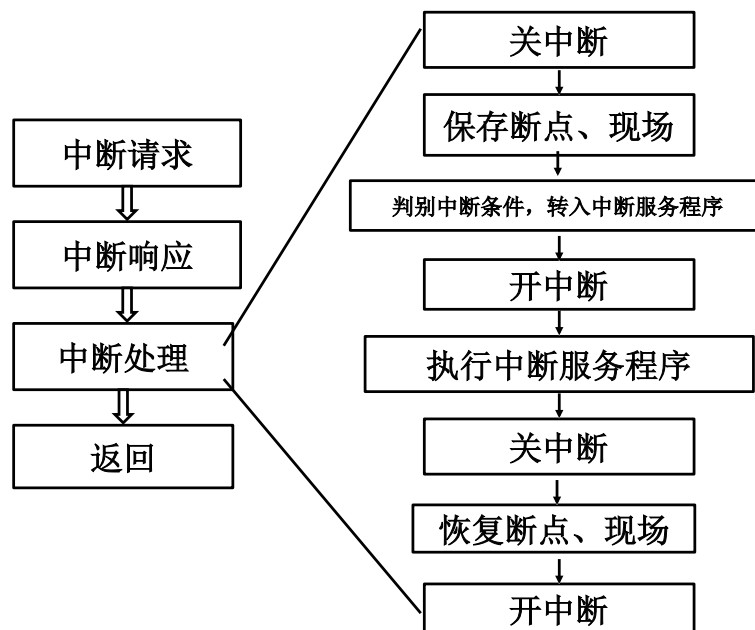
■ 题型7：输入/输出控制方式（5种），各自的特点

- (1) 程序直接控制方式。特点：控制方式简单
- (2) 程序中断传送方式。特点：一定程度上实现了CPU和外围设备的并行工作
- (3) 直接存储器存取方式。特点：主存被并行工作的CPU和I/O子系统共享
- (4) I/O通道控制方式。特点：此通道有自己的指令系统，并能实现指令所控制的操作，具备处理机的功能。
- (5) 外围处理机方式。特点：结构更接近于一般处理机，甚至就是一般小型通用计算机或微机

■ 题型8：输入输出设备端口地址的编码方式，各种编码方式的特点

- 1、统一编址。特点：把主存储器的地址空间划出一段给输入输出端口专用，即每个端口有一个存储单元地址，这样主存的各种寻址方式都可以用于输入输出设备。
- 2、独立编址。特点：有单独的I/O地址空间，每个端口有一个地址码，通过专门的输入输出指令可以访问设备

■ 题型9：中断的执行过程



■ 题型10：DMA与中断相比，各自的特点是什么

- 1、中断：通过程序切换执行，CPU要停止执行现行程序转去执行中断服务程序，在这段时间，CPU只为外设服务。
- 2、DMA：通过硬件切换执行，CPU不直接干预数据交换过程，只在开始和结束时借用一点，CPU时间大大提高了，CPU利用率，系统的并行性较高。

■ 题型11：总线的定义，单机系统中总线结构的分类，各自的构成及特点

1、总线定义：总线（bus）是能由多个部件分时共享的公共信息传送线路。

2、单机系统中总线结构的分类：

■ 内部总线

构成：CPU内部连接各寄存器及运算部件而构成

特点：使内存和高速外设之间能够直接传送数据

■ 系统总线

构成：CPU同计算机系统的其他高速功能部件互相连接而构成

特点：用于CPU和内存之间传送地址、数据和控制信息

■ I/O总线

构成：中低速I/O设备之间相互连接而构成

特点：提供CPU和各类外设之间的通信

■ 题型12：集中式总线仲裁有哪几种方式？各种方式的特点

集中式总线仲裁有以下三种方式：

1、链式查询方式

特点：①在查询链中离总线控制器最近的部件具有最高优先权，离总线控制器越远，优先权最低。

②将总线允许信号BG串行地从一个部件（I/O接口）送到下一个部件，若BG到达的部件无总线请求，则继续下传，直到到达有总线请求的部件为止。

2、计数器定时查询方式

特点：①计数可以从“0”开始，各设备的优先次序与链式查询方式相同。

②计数可以从终止点开始，各设备使用总线的优先级相同，优先次序可方便改变，对电路故障不如链式查询方式敏感。

3、独立请求方式

特点：①响应时间快

②对优先次序的控制相当灵活

③当代总线标准普遍采用独立请求方式

■ 题型13：易失性存储器有哪些？非易失性存储器有哪些？各自的特点

1、易失性存储器有以下两种：

(1) 静态随机存储器(Static RAM)

特点：①有两个稳定状态表示1信息和0信息。

②只要不断开电源，这种稳定状态会保持不变，直到写入新信息。

(2) 动态随机存储器(Dynamic RAM)

特点：①DRAM是靠MOS电路中的电容存储电荷来表示、维持1信息和0信息。使用时需不断给电容充电才能使信息保持。

②线路集成度比SRAM高而成本低，是计算机主存RAM的主角。

2、非易失性存储器有以下五种：

(1) 掩模ROM(Mask ROM)

特点：①由芯片制造商在制造时写入内容，以后只能读而不能写。

②基本存储原理是以元件的有/无来表示该存储单元的信息（1或0）

(2) 可编程ROM(Programmable ROM)

特点：①PROM可由用户根据自己的需要来确定ROM中的内容，常见的熔丝式PROM是以熔丝的接通和断开来表示所存的信息为1或0。

②刚出厂的产品，其熔丝是全部接通的，使用前，用户根据需要断开某些单元的熔丝（写入）是一次性写入的存储器，掉电后不会影响它所存储的内容。

(3) 可擦可编程ROM(Erasable PROM)

特点：①可以根据用户要求用紫外线擦去旧有的存储内容，然后改写进新的程序，擦除和写入。

②可以多次进行，且写入的内容不会因断电而丢失，能长久保存。

③出厂时内部存放全0或全1，由用户通过高压脉冲写入信息。

(4) 可电擦可编程ROM(Electrically EPROM)

特点：①可用字擦除，也可以将全部内容擦除，重复改写的次数有限，一般为10万次。

②具有电擦除功能

(5) 闪烁存储器(flash memory)

特点：电可擦除、非易失性记忆器件。

■ 题型14：基于所给正数或负数，求其原码、反码、补码。由机器码能求真值

【知识点】

计算机只识别0、1这两个数，因此数据在计算机中都是用0、1表示的。对于数值型数据则是以二进制“机器数”的形式表示。

1、相关概念

(1) 机器数

①定义：在计算机中表示的带符号的二进制数称为机器数。

②机器数的表示方法：原码、补码、反码

(2) 符号位

①定义：“+”、“-”在计算机里用1位二进制位表示，这个表示二进制数正负的二进制位称为符号位。

②特点：a. 符号位通常放在二进制数的最高位

b. 一般0表示“+”，1表示“-”

(3) 真值

①定义：一个数原原本本的值（带正/负号），即带符号位的机器数对应的数值。

②表示：用符号X表示真值。

Eg: $(+9)_{10}$ 为一个十进制表示的真值

$(-11)_{10}$ 为一个十进制表示的真值

$(-10111)_2$ 为一个二进制表示的真值

【考试题】

写出机器数01001、11011的真值

解： $[01001]_{\text{真值}} = (+1001)_2 = (+9)_{10}$

$[11011]_{\text{真值}} = (-1011)_2 = (-11)_{10}$

2、机器数的原码表示

①表示方法（用于表示定点数）

a. 最高位为符号位：0表示正数，1表示负数。

b. 数值跟在符号位之后以绝对值的形式给出 $[X]_{\text{原}} = \text{符号位} + |X|$

c. 关于机器字长n的补位：整数：在符号位与 $|X|$ 之间补0，补至长度为n

小数：在末尾补0，补至长度为n

【注意】：题目没提到字长则不需要补位

②性质

(1) 真值0的原码表示有两种： $[+0]_{\text{原}} = 000\cdots00$ ， $[-0]_{\text{原}} = 100\cdots00$

(2) 原码表示定点小数时：范围 $|X| < 1$ ；表示定点整数时：范围 $|X| < 2^n$

设机器字长为8位

真值	原码	补位
1001	00001001	
-1001	10001001	
0.1001	0.1001000	
-1.1001	1001.1001	

注意：-1.1001不能用原码表示
原码表示的是定点数，而-1.1001是浮点数

3、机器数反码表示

①表示方法（用于表示定点数）

- a. 当X为正数, $[X]_{\text{反}} = [X]_{\text{原}}$
- b. 当X为负数, 保持 $[X]_{\text{原}}$ 符号位不变, 将数值部分取反后得到 $[X]_{\text{反}}$

②性质

(1) 真值0的反码表示有两种: $[+0]_{\text{反}} = 000\cdots 00$, $[-0]_{\text{反}} = 111\cdots 11$

(2) $[X \pm Y]_{\text{反}} = [X]_{\text{反}} + [Y]_{\text{反}}$

【考试题】

1、设字长为8位, $X=+110$, $Y=-110$, 求X和Y的反码

解: $\because [X]_{\text{原}} = 0000110$ 为正数

$\therefore [X]_{\text{反}} = [X]_{\text{原}} = 0000110$

$\because [Y]_{\text{原}} = 1000110$ 为负数

$\therefore [Y]_{\text{反}} = 1111001$ (符号位不变, 其余取反)

2、 $X=0.1011$, $Y=-0.0100$, 求X和Y的反码

解: $\because [X]_{\text{原}} = 0.1011$ 为正数

$\therefore [X]_{\text{反}} = [X]_{\text{原}} = 0.1011$

$\because [Y]_{\text{原}} = 1.0100$ 为负数

$\therefore [Y]_{\text{反}} = 1.1011$ (符号位不变, 其余取反)

4、机器数补码表示

①表示方法（用于表示定点数）

- a. 当X为整数, $[X]_{\text{补}} = [X]_{\text{原}}$
- b. 当X为负数, Step1: 将原码符号位保持“1”不变, 其余各位取反
Step2: 末位加1即得补码 (小数亦然, 保持字长相同, 末位加1)

②性质

(1) 真值0的补码表示只有一种: $[+0]_{\text{补}} = 000\cdots 00 = [-0]_{\text{补}} = [-0]_{\text{反}} + 1$

(2) $[X \pm Y]_{\text{补}} = [X]_{\text{补}} + [Y]_{\text{补}}$ $[X]_{\text{补}} = [X]_{\text{反}} + 1$

【考试题】

1、设字长为5位, $X=+110$, $Y=-110$, 求X和Y的补码

解: $\because [X]_{\text{原}} = 00110$ 为正数

$\therefore [X]_{\text{补}} = [X]_{\text{原}} = 00110$

$\because [Y]_{\text{原}} = 10110$ 为负数

$\therefore [Y]_{\text{反}} = 11001$ (符号位不变, 其余取反)

$\therefore [Y]_{\text{补}} = [Y]_{\text{反}} + 1 = 11010$

2、 $X=0.1011$, $Y=-0.0101$, 求X和Y的反码

解: $\because [X]_{\text{原}} = 0.1011$ 为正数

$\therefore [X]_{\text{补}} = [X]_{\text{反}} = [X]_{\text{原}} = 0.1011$

$\because [Y]_{\text{原}} = 1.0101$ 为负数

$\therefore [Y]_{\text{反}} = 1.1010$ (符号位不变, 其余取反)

$\therefore [Y]_{\text{补}} = [Y]_{\text{反}} \text{ 末位} + 1 = 1.1011$

3、已知 $[X]_{\text{补}}$ 为下述各值, 求X

0.1110, 1.1100, 0.0001, 1.1111, 1.0001

解:	补码	原码	真值
	0.1110	0.1110	0.1110
	1.1100	1.0100	-0.0100
	0.0001	0.0001	0.0001
	1.1111	1.0001	-0.0001
	1.0001	1.1111	-0.1111

■ 题型15: 补码加减法的溢出判别

【知识点】

1、定义

溢出: 运算结果超出了机器数所能表示的范围。

例: 设定点整数字长8位, 补码表示 (最高位为符号位), 表示范围为-128~127, 运算结果超出此范围就发生溢出。

2、可能溢出的情况:

①两个异号数相加或两个同号数相减, 结果不会溢出

②两个同号数相加或两个异号数相减, 有可能发生溢出

3、溢出的种类

①正溢: 运算结果为正且大于所能表示的最大正数

②负溢: 运算结果为负且小于所能表示的最小负数

4、溢出判别 (以4位 (有效位) 二进制补码整数加法运算为例说明)

①采用一个符号位判断

当两个同号数相加, 若所得结果符号与两数符号不同, 则表示溢出

• 例: $12+7=19$ (溢出)

$$\begin{array}{r} 01100 \\ + 00111 \\ \hline 10011 \end{array}$$

原符号位为0, 相加后为1, 说明溢出

②采用最高有效位的进位判断

两正数相加，最高有效位有进位，符号位无进位

两负数相加，最高有效位无进位，符号位有进位

• 例: $(-12)+(-7)=(-19)$ (溢出)

$$\begin{array}{r} 1\ 0100 \\ +\quad 1\ 1001 \\ \hline 10\ 1101 \end{array}$$

符号位有进位，说明溢出

③采用变形补码判断

定义：将符号位扩充为两位，称为变形补码

判断：00 结果为正，无溢出

01 结果正溢出

10 结果负溢出

11 结果为负，无溢出

例： $12+7=19$ (溢出) 例： $(-12)+(-7)=-19$ (溢出)

$$\begin{array}{r} 00\ 1100 \\ +\quad 00\ 0111 \\ \hline 01\ 0011 \end{array}$$

01 结果正溢出

$$\begin{array}{r} 11\ 0100 \\ +\quad 11\ 1001 \\ \hline 110\ 1101 \end{array}$$

丢失 10 结果负溢出

■ 题型16：根据给定多项式，求CRC码

【知识点】

1、相关概念

①CRC码（循环冗余校验码）：具有纠错能力的校验码

②校验位：除了原数据信息外，增加的若干位编码，这些新增的代码称为校验位。

③数据校验码：有效的数据位和校验位组合成数据校验码。

2、相关运算——模2运算

①模2加减

算法：按位加（用异或逻辑实现），模2加与模2减结果相同

运算法则： $0 \pm 0 = 0$ ； $0 \pm 1 = 1$ ； $1 \pm 0 = 1$ ； $1 \pm 1 = 0$ ；

②模2乘

算法：按模2加求部分积之和

例： 1010×101

$$\begin{array}{r} 1\ 0\ 1\ 0 \\ \times\quad 1\ 0\ 1 \\ \hline 1\ 0\ 1\ 0 \\ 0\ 0\ 0\ 0 \\ 1\ 0\ 1\ 0 \\ \hline 1\ 0\ 0\ 1\ 0 \end{array}$$

不进位

②模2除

算法：按模2减求部分积余数

运算法则：（上商原则）

当部分余数的首位为1时，商取1；

当部分余数的首位为0时，商取0；

当部分余数的位数小于除数的位数时，该余数为最后余数

3、CRC码的编码方法

设原始信息码有n位，校验码k位

- Step1: 将原始信息码左移k位当被除数（后面加K个0）
- Step2: 选定一个k+1位的生成多项式做除数
- Step3: 模2除所得余数作为校验位
- Step4: 原始信息码后加校验位即为CRC码

验证：将原始信息码左移k位加上余数校验位后新信息码一定是生成多项式的整数倍

【考试题】

1、设一个七位CRC码，其中信息位4位，校验位3位，生成多项式为1011，求信息1100的CRC码

解：Step1: 原始信息1100左移3位（后面加3个0），得1100000

Step2: 将选定的生成多项式作为除数

Step3: 模2除求余数作为校验位

$$\begin{array}{r} 1011 \overline{) 1100000} \\ \underline{1011} \\ 1110 \\ \underline{1011} \\ 1010 \\ \underline{1011} \\ 0010 \\ \underline{0000} \\ 010 \end{array}$$

余数010为校验位

Step4: CRC码为原码信息+校验码

故：信息1100的CRC码为1100010

2、设一个七位CRC码（循环冗余校验码），其中信息位4位，校验位3位，生成多项式为1011，则信息0110的CRC校验码是多少。（要求计算过程）

解：0110000与1011做模2除，得到余数001，拼接在0110后得到CRC码0110001。

例: 10000/101

$$\begin{array}{r} 101 \overline{) 10000} \\ \underline{101} \\ 010 \\ \underline{000} \\ 100 \\ \underline{101} \\ 01 \end{array}$$

商 101001
余数 01

■ 题型17：能够根据汇编语言语句，写出二进制机器码

【考试题】

某计算机字长为16位，按字编址。采用单字长指令格式，指令各字段定义如下：

15	12	11	6	5	0
OP	Ms	Rs	Md	Rd	
源操作数			目的操作数		
Ms/Md	寻址方式	助记符	含义		
000B	寄存器直接	R_n	操作数= (Rn)		
001B	寄存器间接	(R_n)	操作数= ((Rn))		
010B	寄存器间接、自增	$(R_n)+$	操作数= ((Rn)), (Rn) +1 → Rn		
011B	相对	D (Rn)	转移目标地址= (PC) + (Rn)		

若操作码0010B表示加法操作（助记符为add），寄存器R4和R5的编号分别为100B和101B，R4的内容为1234H，R5的内容为5678H，地址1234H中的内容为5678H，地址5678H中的内容为1234H，则汇编语句“add (R4), (R5)+”（逗号前为源操作数，逗号后为目的操作数）对应的机器码是什么（用十六进制表示）？该指令执行后，哪些寄存器和存储单元的内容会改变？改变后的内容是什么？

解：依题意有add: 0010B R4: 100B R5: 101B

(R4): 1234H (R5): 5678H

(1234H): 5678H (5678H): 1234H

() : 001B ()+: 010B () ()+

汇编语句“add (R4), (R5)+”，对应的机器码为：0010 001 100 010 101B，

用十六进制表示为2315H

add R4 R5

“add (R4), (R5)+”指令执行后，R5和存储单元5678H的内容会改变。执行后，R5的内容为5679H。内存5678H单元的内容为68ACH。

■ 题型18: cache命中率和平均访问时间, cache-主存系统的效率

【知识点】

1、cache命中率

①定义: 指CPU所要访问的信息在cache中的比率, 即命中的访问次数与总访问次数之比。

②计算方法: (cache完成存取次数) / (cache完成存取次数+主存完成存取的次数)

例: CPU执行一段程序时, cache完成存取的次数为5000次, 主存完成存取的次数为200次,

求cache 命中率H。

解: $H=5000/(5000+200)=5000/5200=96\%$

2、具有cache的存储器的平均存取时间

设cache的存取时间为 t_c , 命中率为h, 主存的存取时间为 t_M ,

则具有cache的存储器的平均存取时间= $h \cdot t_c + (1-h) \cdot (t_M + t_c)$

3、cache-主存系统的效率

cache-主存系统的效率=cache的存取时间/具有cache的存储器的平均存取时间

【考试题】

某计算机系统的存储器由cache和主存构成, cache的存取时间是45ns, 主存的存取时间是200ns。

已知在一段给定的时间内, CPU共访问存储器4500次, 其中340次访问主存, 问:

(1) cache的命中率是多少?

(2) CPU访问存储器的平均时间是多少ns?

(3) cache-主存系统的效率是多少?

解: (1) $h=(4500-340)/4500=0.92=92\%$

(2) CPU访存的平均时间= $h \cdot t_c + (1-h) \cdot (t_M + t_c) = 0.92 \times 45 + (1-0.92) \times 245 = 61\text{ns}$

(3) cache-主存系统的效率=cache的存取时间/平均存取时间= $45/61=74\%$

■ 题型19：存储器容量的扩展，能够说明需要的芯片数，所需的扩展方式，每组芯片的地址范围，能看懂扩展图

【知识点】

1、存储器容量常识

若一个存储器芯片的容量为 $4K \times 8$ 位，则每个字的位数为 $4K$ （字长为 $4K$ ），字的数量为8

2、存储器容量的扩展

①位扩展——用多个存储器器件对字长扩充

使用场合：在字数够用而每个字的位数不能够用的情况下使用。

使用实例：2片 $2K \times 8$ 位的芯片串联后扩展为1片 $4K \times 8$ 位的芯片

②字扩展——增加存储器中字的数量

使用场合：不改变每个字的位数，而需要增加字的数量的情况下使用。

使用实例：2片 $4K \times 4$ 位的芯片并联后扩展为 $4K \times 8$ 位的RAM芯片

③字位扩展——存储器字向和位向同时扩充

3、需要芯片数的计算

一个存储器的容量为 $M \times N$ 位，若使用 $L \times K$ 位存储器芯片，

则这个存储器共需要 $\frac{M}{L} \times \frac{N}{K}$ 个存储器芯片。

【考试题】

某计算机主存容量为64KB，其中ROM区为4KB，其余为RAM区，按字节编址。现要用 $2K \times 8$ 位的ROM芯片和 $4K \times 4$ 位的RAM芯片来设计该存储器，则需要上述规格的ROM芯片数和RAM芯片数分别是（ ）

A、1, 15 B、2, 15 C、1, 30 D、2, 30

正确答案：D

该计算机主存由4KB（即 $4K \times 8$ 位，因为 $1B=8b$ ）的ROM和60KB（即 $60K \times 8$ 位）的RAM，

现要用 $2K \times 8$ 位的ROM芯片，故ROM用字扩展，用2片 $2K \times 8$ 位的ROM芯片串联组成。

用 $4K \times 4$ 位的RAM芯片，故RAM用位扩展，用2片 $4K \times 4$ 位的RAM芯片并联构成 $4K \times 8$ 位的RAM芯片，再用15片 $4K \times 8$ 位的RAM芯片串联组成 $60K \times 8$ 位的RAM，即共需 $2 \times 15=30$ 片 $4K \times 4$ 位的RAM芯片。

■ 题型20：存储器容量，存储器地址范围和需要的地址线、数据线条数之间的计算

【考试题】懒总结~我累了~顺便留一手

■ 题型21：求CPI、MIPS速率、程序执行时间T、指令周期、机器周期、时钟周期。

【知识点】

1、主频f

主频 = 时钟频率，常用单位为MHz，它反映了CPU的基本工作节拍；

2、时钟周期t

时钟周期 $t = 1/f$ ；主频的倒数

3、机器周期

①定义：时钟周期之和

②计算：机器周期 = $m \cdot t$ (m:时钟周期t的数量)

4、指令周期

①定义：机器周期之和

②指令周期 = $m \cdot t \cdot n$ ；(n:机器周期的数量)

5、CPI（平均每条指令的平均时钟周期个数）

$CPI = m \cdot n$ ；

6、MIPS（每秒执行百万条指令数）

$MIPS = 1 / (CPI \times \text{时钟周期}) = \text{主频} / CPI$

■ 题型22：采用FIFO算法、LRU算法，用列表法求两种策略的命中率。

【知识点】

1、FIFO算法（先进先出first-in-first-out）

把一组中最先调入cache存储器的字块替换出去。

2、LRU算法（近期最少使用least recently used）

替换的是当前cache中被使用次数最少的字块。

【考试题】

设主存只有a, b, c三个页框，组成a进c出的FIFO队列进程，访问页面的序列是0, 1, 2, 4, 2, 3, 0, 2, 1, 3, 2。若采用FIFO算法、LRU算法，用列表法求两种策略的命中率（开始主存为空）

页面访问序列		0	1	2	4	2	3	0	2	1	3	2	命中率
FIFO 算法	a	0	1	2	4	4	3	0	2	1	3	3	2/11=18.2%
	b		0	1	2	2	4	3	0	2	1	1	
	c			0	1	1	2	4	3	0	2	2	
	命中					√						√	
LRU 算法	a	0	1	2	4	2	3	0	2	1	3	2	3/11=27.3%
	b		0	1	2	4	2	3	0	2	1	3	
	c			0	1	1	4	2	3	0	2	1	
	命中					√			√			√	

■ 题型23：指令系统中，如何在给定格式要求下，安排对应数量的零地址指令、一地址指令、二地址指令等，会计算指令条数。已知指令条数，会计算操作码位数。

【考试题】

设某机器的指令长度为16位，包括4位基本操作码字段和3个4位地址字段，格式如下：

15	12 11	8 7	4 3	0
OP	A1	A2	A3	

若三地址指令需15条，两地址指令需14条，一地址指令需31条，零地址指令需16条，共76条指令，应如何安排操作码？

答：

三地址指令：

0000 XXXX XXXX XXXX
...
1110 XXXX XXXX XXXX

} 15条

二地址指令：

1111 0000 XXXX XXXX
...
1111 1101 XXXX XXXX

} 14条

一地址指令：

1111 1110 0000 XXXX
...
1111 1110 1111 XXXX
1111 1111 0000 XXXX
...
1111 1111 1110 XXXX

} 16条
} 31条
} 15条

零地址指令：

1111 1111 1111 0000
...
1111 1111 1111 1111

} 16条