1. 选择、填空与判断：

**1. 计算机系统的组成、计算机硬件组成和软件的分类**

计算机系统由硬件和软件组成；计算机硬件有输入设备、输出设备和CPU（运算器、控制器、存储器）组成；计算机软件分为系统软件和应用软件。

**2. 机器语言、汇编语言、高级语言的特点**

**机器语言：**

1.从形式上表现为由0、1序列组成的指令系统

2.机器语言不需要经过任何翻译工作，执行效率高

3.难记忆，难理解，难开发，难调试，易出错

4.不同型号CPU的指令集有较大差异，对应的机器指令也不同，但同一系列的CPU指 令集有向上兼容性，如：Intel80386指令集就包含了8086的指令集。

**汇编语言：**

优点：可读性较好，便于检查和修改错误

缺点：

1. 基本操作简单，描述问题的能力差，编写程序工作量大，源程序较长。

2. 编写的程序与问题的描述相差甚远，可读性仍不好。

3. 依赖于计算机的硬件结构和指令系统，可移植性差

**高级语言：**

优点:

1. 与计算机的硬件结构和指令系统无关

2. 表达方式比较接近自然语言

3. 描述问题的能力强

4. 可读性、通用性和可维护性好

5. 与机器的字长、寄存器、内存单元地址等无关

缺点

1. 高级语言必须翻译成机器语言才能执行，由于编译过程复杂死板，翻译出来的机器语言冗长，占内存大，速度慢；

2. 高级语言不能编写访问机器硬件资源的系统软件或设备控制软件。

**3. CISC和RISC的中文含义**

CISC：复杂指令系统计算机

RISC：精简指令系统计算机

**4. 原码定点整数、补码定点整数的表示范围**

原码定点整数的表示范围：-(2n-1) — 2n-1

补码的定点整数的表示范围：-2n — 2n-1

**5. 根据浮点数格式，写出浮点数**



Ms是尾数的符号位，设置在最高位

E为阶码，n+1位，一般为整数，其中一位符号位，设置在E的最高位上，用来表示正阶或负阶

M为尾数，m位，由Ms和M组成一个定点小数。

**6. 四种基本逻辑运算：与、或、非、异或**

与：0·0=0，0·1=0，1·0=0，1·1=1

或：0+0=0，0+1=1，1+0=1，1+1=1

非：^0=1，^1=0

异或：F=(^ A)B + A(^B)

**7. 进位计数制之间的的转换（实数）**

二、八、十六、十进制之间的转换（小数，整数）

(除二取余法，乘二取整法)

**8. 计算机的存储系统（出现的原因、结构）**

主-辅存层次:满足了存储器的大容量和低成本需求

cache-主存层次:解决了速度与成本之间的矛盾

**9. 读写存储器时，CPU需要发出的信息有哪些**

写：地址数据和控制数据和要写入的信息

读：地址数据和控制数据

**10.主存储器的分类及各自特点**

1、随机存储器(RAM)

可以随机地按指定地址向存储单元存入或读出、或改写或删除信息，并且无论向哪个地址进行读写操作所需要的时间完全相等

2、只读存储器(ROM)

在正常工作时只能随机读出已存储的信息而不能写入新的信息

3、可编程ROM(PROM)

是一次性写入的存储器，掉电后不会影响它所存储的内容。

4、可擦可编程ROM(EPROM)

可以根据用户要求用紫外线擦去旧有的存储内容，然后改写进新的程序，擦除和写入可以多次进行，且写入的内容不会因断电而丢失，能长久保存。

5、可电擦可编程ROM(EEPROM)

可以用字擦除，也可以将全部内容擦除，重复改写的次数有限，一般为10万次。

**11. 通过存储器的英文名称说出中文含义，例如ROM、SRAM、DRAM等**

随机存储器(RAM)

静态随机存储器(Static RAM)

动态随机存储器(Dynamic RAM)

只读存储器(ROM)

闪烁存储器(flash memory)

**12. 输入输出系统的组成**

输入输出系统包括外部设备（输入输出设备和辅助存储器）及其与主机（CPU和主存储器）之间的控制部件。

**13. 输入/输出接口的功能**

输入/输出接口是完成外围设备和主机相互连接。

**14. 数据的存储格式，给出一个地址，分别说出该地址是字节地址或字地址或双字地址，对应的存储内容是什么**

PPT第四章29页

**15. cache的地址映像方式及各自特点**

1>直接映像：

优点：实现简单，只需利用主存地址按某些字段直接判断，即可确定所需字块是否已在cache中。

缺点：不够灵活，cache存储空间得不到充分利用，降低了命中率。

2>全相联映像：

1、最灵活但成本最高的一种方式。

2、允许主存中的每个字块映像到cache的任何一个字块位置上，也允许从已被占满的cache中替换出任何一个旧字块。

3、访问cache时，需和cache的全部标记进行比较才能判断出所访问的主存地址的内容是否已在cache中

3>组相联映像：

cache中每组有若干可供选择的块，因而较直接映像方式灵活。每组块数有限，因而代价比全相联映像方式小

**16. 段式、页式、段页式虚拟存储器的虚实地址转换**

（1）段式虚拟存储器的虚实地址转换：

把程序按逻辑结构化分成段，例如，过程，子程序，数据表，阵列等。段作为独 立的逻辑单位可以被其他程序段调用，这样就形成了段间连接，产生规模较大的程序。 优点：段的分界与程序的自然分界相对应，易于编译、管理、修改和保护

缺点：在段间留下许多空余的零碎存储空间不好利用，造成浪费

（2）页式虚拟存储器的虚实地址转换：把虚存空间和实存空间分成长度相等的块，分别称为虚页和实页，大小相同。

优点：浪费空间少

缺点：处理、保护和共享不方便

（3）段页式虚拟存储器的虚实地址转换：把程序按逻辑结构分段后，再把每段分成固定大小的页。

兼取页式和段式系统的优点

缺点：在地址映像中需要多次查表

**17. 指令系统的概念，指令的格式、分类**

1、计算机指令系统——全部机器指令的集合

2、指令必须包含的信息：操作码：操作数的地址：操作结果的存储地址：下一条指令的地址

3、指令格式的分类——零地址指令、一地址指令、二地址指令、三地址指令、多地址指令

**18. 微指令的概念**

在微程序控制的计算机中，将由同时发出的控制信号所执行的一组微操作称为微指令。

**19. CPU的性能影响因素**

**时**钟频率f、每条指令所需的平均时钟周期数CPI、指令条数IN

**20. 计算机CPU中，控制器的控制方式**

同步控制方式、异步控制方式、联合控制方式、人工控制

**21. 控制存储器容量的计算**

**PPT第六章41页**

**22.运算器的组成、控制器的组成**

1、运算器的组成：8个通用寄存器GR、一个ALU、并有4个记忆运算结果状态的标志触发器C,Z,V, N

2、控制器的组成：程序计数器PC、指令寄存器IR、指令译码器或操作码译码器、脉冲源及启停线路、时序控制信号形成部件

**23. 中断的定义，中断源的种类**

外中断、内中断、由Trap指令产生的软中断

**24. DMA的含义，DMA的工作方式，各自特点**

DMA的含义：

CPU暂时放弃对主存的控制权，让输入输出设备可以直接使用总线与主存交换数据，数据传送是在DMA控制器控制下进行的。

DMA的3种工作方式与特点：

1、CPU暂停方式：主机响应DMA请求后，让出存储总线，直到一组数据传送完毕后，DMA控制器才把总线控制权还给CPU。

2、CPU周期窃取方式：DMA控制器与主存之间传送一个数据，占用一个CPU周期，即CPU暂停工作一个周期，然后继续执行程序。

3、直接访问存储器工作方式：如传送数据时CPU正好不占用存储总线，则对CPU不产生任何影响。如DMA和CPU同时需要访问存储总线，则DMA的优先级高于CPU

**25. 什么是总线，总线的基本特性、总线带宽的计算**

定义：是能由多个部件分时共享的公共信息传送线路。

特征：机械特性、电气特性、功能特性、时间特性。

计算：PPT第八章5页

**26. 单机系统中的单总线、双总线和三总线结构的构成**

1、使用一条单一的系统总线来连接CPU、主存和I/O设备，叫做单总线结构

2、双总线结构在单总线系统基础上，又在CPU和主存之间专门设置了一组高速的存储总线。

3、在双总线基础上增加了I/O总线形成

**27. 总线结构对计算机系统性能的影响**

最大存储容量、指令系统、吞吐量总线控制器的主要任务

**28. 总线控制器的主要任务**

时序控制，仲裁管理，通信管理

**29. 信息的传送方式**

计算机系统中，传输信息采用三种方式：串行传送、并行传送和分时传送。

**30. 常见的输入输出设备**

输入设备：键盘、鼠标、光笔

输出设备：显示器、打印机

**31. 指令周期、机器周期、时钟周期的关系**

1、指令周期是完成一条指令所需的时间，包括取指令、分析指令和执行指令所需的全部时间。

2、完成一个基本操作所需要的时间称为机器周期

3、时钟周期（也称为时钟脉冲、T周期、主振周期、主频周期）是时钟频率（主频）的倒数。

指令周期≥机器周期≥时钟周期

* **32. 波特率、比特率的计算（PPT第八章第26页）**

利用串行方式传送字符，每秒钟传送的比特位数常称为波特率，每秒钟传送的信息量（有效数据位）称为比特率。假设数据传送速率是120个字符/秒，每一个字符格式规定包含10个比特位（起始位、停止位、8个数据位）

## 二．简答题和应用题

* **1 计算机硬件系统基本组成部件及相互间的关系。**

**原始数据**

**计算结果**

**输出设备**

**计算步骤**

**输输入设备**

**数据**

**地址**

**结果**

**运算器**

**指令**

**存储器**

**控制器**

* **2. 立即寻址，直接寻址，间接寻址，寄存器寻址，寄存器间接寻址，变址寻址、基址寻址、相对寻址，要求掌握以上寻址方式中有效地址的计算，能够根据有效地址找到操作数，以上寻址方式的特点**

**（1）操作数寻址方式：从指令中的地址码获得操作数的真实地址（有效地址E）的方法叫操作数的寻址方式**

**（2）立即寻址：指令中直接给出了操作数**

**（3）直接寻址：指令中给出操作数地址**

**（4）间接寻址：指令中给出的地址码所对应的存储单元存放的是操作数的地址码，在指令格式中划分出一位作为直接寻址和间接寻址的标志位**

**（5）寄存器直接寻址：指令中给出存放操作数的寄存器名**

**（6）寄存器间接寻址：指令中给出的寄存器中的地址单元是一个存放操作数的地址码**

**（7）变址寻址：指令中制定一个寄存器作为变址寄存器（简称变址器），并在指令中给出一个形式地址，将变址器的内容（称为变址值）与形式地址相加得到有效地址的寻址方式**

**（8）基址寻址：操作数的地址由基址寄存器（或由指令指定一个通用寄存器为基址寄存器）的内容和指令的地址码相加得到**

**（9）相对寻址：把程序计数器的内容加上指令格式中的形式地址D形成操作数的有效地址，D通常称为偏移量**

* **3. 按照功能，指令的分类（至少5种）**

**算术逻辑运算指令 字符串处理指令**

**移位操作指令 十进制运算指令**

**转移类指令 浮点运算指令**

**输入输出指令 数据传送指令**

**堆栈及堆栈操作指令 特权指令**

* **4. CPU的功能和CPU的组成**

**1、CPU的功能：数据加工**、**时间控制**、**操作控制**、**指令控制。**

**2、CPU的组成：运算器、控制器、cache。**

* **5. CPU内控制器的组成和控制器的功能**

**1、控制器的功能：取指令**、**分析指令、执行指令、控制程序和数据的输入与结果输出、对异常情况和某些请求的处理**

**2、控制器的组成：程序计数器PC、指令寄存器IR、指令译码器或操作码译码器、脉冲源及启停线路、时序控制信号形成部件**

* **6. 指令的执行过程，如MOV r0, r1和ADD r9, r0 的执行过程（取指令和执行指令）**

**PPT第六章26页。**

* **7. 输入/输出控制方式（5种），各自的特点**

**（1）程序直接控制方式：控制方式简单**

**（2）程序中断传送方式：一定程度上实现了cpu和外围设备的并行工作**

**（3）直接存储器存取方式：主存被并行工作的cpu和I/O子系统共享**

**（4）I/O通道控制方式：此通道有自己的指令系统，并能实现指令所控制的操作，具备处理机的功能。**

**（5）外围处理机方式：结构更接近于一般处理机，甚至就是一般小型通用计算机或微机**

* **8. 输入输出设备端口地址的编码方式，各种编码方式的特点**

**统一编址：把主存储器的地址空间划出一段给输入输出端口专用，即每个端口有一个存储单元地址，这样主存的各种寻址方式都可以用于输入输出设备。**

**独立编址：有单独的I/O地址空间，每个端口有一个地址码，通过专门的输入输出指令可以访问设备**

* **9. 中断的执行过程**

**中断请求->中断响应->中断处理->返回**

**中断处理：关中断->保存断点，现场->判别中断条件，转入中断服务程序**

**->开中断->执行中断服务程序**

**->关中断->恢复断点现场**

**->开中断**

* **10. DMA与中断相比，各自的特点是什么？**

1、**中断方式是通过程序切换进行，CPU要停止执行现行程序转去执行中断服务程序，在这一段时间内，CPU只为外设服务。DMA控制是硬件切换，CPU不直接干预数据交换过程，只是在开始和结束时借用一点CPU时间，大大提高了CPU的利用率，系统的并行性较高。**

**2、对中断的响应只能在一条指令执行完成时进行，而对DMA的响应可以在指令周期的任何一个机器周期结束时进行。**

**3、中断具有对异常事件的处理能力，而DMA模式主要用于需要大批量数据传送的系统中。**

* **11总线的定义，单机系统中总线结构的分类，各自的构成及特点**
* **12. 集中式总线仲裁有哪几种方式？各种方式的特点**

**链式查询方式：**

**主要特征是将总线允许信号BG（总线允许（总线响应））串行地从一个部件（I/O接口）送到下一个部件，若BG到达的部件无总线请求，则继续下传，直到到达有总线请求的部件为止。**

**计数器定时查询方式：**

1. **计数可以从“0”开始，各设备的优先次序与链式查询方式相同**

**2、计数可以从终止点开始，各设备使用总线的优先级相同，优先次序可方便改变，对电路故障不如链式查询方式敏感**

**独立请求方式**

**1、响应时间快**

**2、对优先次序的控制相当灵活**

**3、当代总线标准普遍采用独立请求方式**

* **13. 易失性存储器有哪些？非易失性存储器有哪些？各自的特点**

**易失性存储器：**

**静态随机存储器(SRAM)**

**动态随机存储器(DRAM)**

**（可以随机地按指定地址向存储单元存入或读出、或改写或删除信息，并且无论向哪个地址进行读写操作所需要的时间完全相等的存储器）**

**非易失性存储器：**

**掩模ROM(MROM)**

**可编程ROM(PROM)**

**可擦可编程ROM(EPROM)**

**可电擦可编程ROM(EEPROM)**

**(在正常工作时只能随机读出已存储的信息而不能写入新的信息)**

* **14. 基于所给正数或负数，求其原码、反码、补码。由机器码能求真值**

**PPT第三章21页**

* **15.补码加减法的溢出判别**

**PPT第三章38页**

* **16. 根据给定多项式，求CRC码**

**PPT第三章95页**

* **17. 能够根据汇编语言语句，写出二进制机器码**
* **18. cache命中率和平均访问时间，cache-主存系统的效率**

**1、设cache的存取时间为tc，命中率为h，主存的存取时间为tM，则具有cache的存储器的平均存取时间=h•tc+(1-h) •(tM+tC)**

**2、主存系统的效率= tc/(访存的平均时间)**

例题：某计算机系统的存储器由cache和主存构成，cache的存取时间是45ns，主存的存取时间是200ns。已知在一段给定的时间内，CPU共访问存储器4500次，其中340次访问主存，问：

1. cache的命中率=(4500-340)/4500=0.92=92%
2. CPU访问存储器的平均时间=h•tc+(1-h) •(tM +tc)=0.92×45+(1-0.92) ×245=61ns
3. cache-主存系统的效率=tc/(访存的平均时间)=45/61=74%

* **19. 存储器容量的扩展，能够说明需要的芯片数，所需的扩展方式，每组芯片的地址范围，能看懂扩展图**
* **20. 存储器容量，存储器地址范围和需要的地址线、数据线条数之间的计算**
* **21. 求CPI、MIPS速率、程序执行时间T、指令周期、机器周期、时钟周期。**

**1、CPI：指令平均CPU周期数**

**2、指令周期是完成一条指令所需的时间，包括取指令、分析指令和执行指令所需的全部时间。**

3、完成一个基本操作所需要的时间称为机器周期

**4、时钟周期（也称为时钟脉冲、T周期、主振周期、主频周期）是时钟频率（主频）的倒数**





**PPT第6章第10页**

* **22. 采用FIFO算法、LRU算法，用列表法求两种策略的命中率。**

**PPT第五章66页**

* **23. 指令系统中，如何在给定格式要求下，安排对应数量的零地址指令、一地址指令、二地址指令等，会计算指令条数。已知指令条数，会计算地址位数。**

**PPT第四章第8页**

注意：掌握做过的例题、练习和作业！

计算机组成与原理复习提纲

## 一、选择、填空与判断：

* **计算机系统的组成、计算机硬件组成和软件的分类**

**计算机系统由硬件和软件组成；计算机硬件有输入设备、输出设备和CPU（运算器、控制器、存储器）组成；计算机软件分为系统软件和应用软件。**

* **机器语言、汇编语言、高级语言的特点**

**机器语言：**

**1.从形式上表现为由0、1序列组成的指令系统**

**2.机器语言不需要经过任何翻译工作，执行效率高**

**3.难记忆，难理解，难开发，难调试，易出错**

**4.不同型号CPU的指令集有较大差异，对应的机器指令也不同， 但同一系列的CPU指令集有向上兼容性，如：Intel80386指令集就包含了8086的指令集。**

**汇编语言：**

**优点：可读性较好，便于检查和修改错误**

**缺点：**

**1. 基本操作简单，描述问题的能力差，编写程序工作量大，源程序较长。**

**2. 编写的程序与问题的描述相差甚远，可读性仍不好。**

**3. 依赖于计算机的硬件结构和指令系统，可移植性差**

**高级语言：**

**优点**

**1. 与计算机的硬件结构和指令系统无关**

**2. 表达方式比较接近自然语言**

**3. 描述问题的能力强**

**4. 可读性、通用性和可维护性好**

**5. 与机器的字长、寄存器、内存单元地址等无关**

**缺点**

**1. 高级语言必须翻译成机器语言才能执行，由于编译过程复杂死板，翻译出来的机器语言冗长，占内存大，速度慢；**

**2. 高级语言不能编写访问机器硬件资源的系统软件或设备控制软件。**

* **CISC和RISC的中文含义**

**CISC：复杂指令系统计算机**

**RISC：精简指令系统计算机**

* **原码定点整数、补码定点整数的表示范围**

**原码定点整数的表示范围： -(2n-1) — 2n-1**

**补码的定点整数的表示范围：-2n — 2n-1**

* **四种基本逻辑运算：与、或、非、异或**

**与：0·0=0，0·1=0，1·0=0，1·1=1**

或：**0+0=0，0+1=1，1+0=1，1+1=1**

非：^**0=1，^1=0**

**异或：F =(^ A)B + A(^B)**

* **进位计数制之间的的转换（实数）**

**二、八、十六、十进制之间的转换（小数，整数）**

**(除二取余法，乘二取整法)**

* **计算机的存储系统（出现的原因、结构）**
* **读写存储器时，CPU需要发出的信息有哪些**
* **主存储器的分类及各自特点**

**1、随机存储器(RAM)**

**可以随机地按指定地址向存储单元存入或读出、或改写或删除信息，并且无论向哪个地址进行读写操作所需要的时间完全相等**

**2、只读存储器(ROM)**

**在正常工作时只能随机读出已存储的信息而不能写入新的信息**

**3、可编程ROM(PROM)**

**是一次性写入的存储器，掉电后不会影响它所存储的内容。**

**4、可擦可编程ROM(EPROM)**

**可以根据用户要求用紫外线擦去旧有的存储内容，然后改写进新的程序，擦除和写入可以多次进行，且写入的内容不会因断电而丢失，能长久保存。**

**5、可电擦可编程ROM(EEPROM)**

**可以用字擦除，也可以将全部内容擦除，重复改写的次数有限，一般为10万次。**

* **通过存储器的英文名称说出中文含义，例如ROM、SRAM、DRAM等**

**随机存储器(RAM)**

**静态随机存储器(Static RAM)**

**动态随机存储器(Dynamic RAM)**

**只读存储器(ROM)**

**闪烁存储器(flash memory)**

* **输入输出系统的组成**

**输入输出系统包括外部设备（输入输出设备和辅助存储器）及其与主机（CPU和主存储器）之间的控制部件。**

* **输入/输出接口的功能**

**输入/输出接口是完成外围设备和主机相互连接。**

* **数据的存储格式，给出一个地址，分别说出该地址是字节地址或字地址或双字地址，对应的存储内容是什么**

**PPT第四章29页**

* **cache的地址映像方式及各自特点**

**1>直接映像：**

**优点：实现简单，只需利用主存地址按某些字段直接判断，即可确定所需字块是否已在cache中。**

**缺点：不够灵活，cache存储空间得不到充分利用，降低了命中率。**

**2>全相联映像：**

**1、最灵活但成本最高的一种方式。**

**2、允许主存中的每个字块映像到cache的任何一个字块位置上，也允许从已被占满的cache中替换出任何一个旧字块。**

**3、访问cache时，需和cache的全部标记进行比较才能判断出所访问的主存地址的内容是否已在cache中**

**3>组相联映像：**

**cache中每组有若干可供选择的块，因而较直接映像方式灵活。每组块数有限，因而代价比全相联映像方式小**

* **段式、页式、段页式虚拟存储器的虚实地址转换**

**PPT第五章69页**

* **指令系统的概念，指令的格式、分类**

**1、计算机指令系统——全部机器指令的集合**

**2、指令必须包含的信息：操作码：操作数的地址：** **操作结果的存储地址：下一条指令的地址**

**3、指令格式的分类——零地址指令**、**一地址指令**、**二地址指令、三地址指令**、**多地址指令**

* **微指令的概念**

**在微程序控制的计算机中，将由同时发出的控制信号所执行的一组微操作称为微指令。**

* **CPU的性能影响因素**

**时钟频率*f、*每条指令所需的平均时钟周期数CPI、指令条数IN**

* **计算机CPU中，控制器的控制方式**

**同步控制方式、异步控制方式、联合控制方式、人工控制**

* **控制存储器容量的计算**

**PPT第六章41页**

* **运算器的组成、控制器的组成**

**1、运算器的组成：8个通用寄存器GR、一个ALU、并有4个记忆运算结果状态的标志触发器C,Z,V, N**

**2、控制器的组成：程序计数器PC、指令寄存器IR、指令译码器或操作码译码器、脉冲源及启停线路、时序控制信号形成部件**

* **中断源的种类**

**外中断**、**内中断**、**由Trap指令产生的软中断**

* **DMA的含义，DMA的工作方式，各自特点**

**DMA的含义：**

**CPU暂时放弃对主存的控制权，让输入输出设备可以直接使用总线与主存交换数据，数据传送是在DMA控制器控制下进行的。**

**DMA的3种工作方式与特点：**

**1、CPU暂停方式：主机响应DMA请求后，让出存储总线，直到一组数据传送完毕后，DMA控制器才把总线控制权还给CPU。**

**2、CPU周期窃取方式：DMA控制器与主存之间传送一个数据，占用一个CPU周期，即CPU暂停工作一个周期，然后继续执行程序。**

**3、直接访问存储器工作方式：如传送数据时CPU正好不占用存储总线，则对CPU不产生任何影响。如DMA和CPU同时需要访问存储总线，则DMA的优先级高于CPU**

* **总线的基本特性、总线带宽的计算**

**特征：机械特性、电气特性、功能特性、时间特性。**

**计算：PPT第八章5页**

* **单机系统中的单总线、双总线和三总线结构的构成**

**1、使用一条单一的系统总线来连接CPU、主存和I/O设备，叫做单总线结构**

**2、双总线结构在单总线系统基础上，又在CPU和主存之间专门设置了一组高速的存储总线。**

**3、在双总线基础上增加了I/O总线形成**

* **总线结构对计算机系统性能的影响**

**最大存储容量**、**指令系统**、**吞吐量**

* **信息的传送方式**

**计算机系统中，传输信息采用三种方式：串行传送、并行传送和分时传送。**

* **常见的输入输出设备**

**输入设备：键盘、鼠标、光笔**

**输出设备：显示器、打印机**

* **指令周期、机器周期、时钟周期的关系**

**1、指令周期是完成一条指令所需的时间，包括取指令、分析指令和执行指令所需的全部时间。**

**2、指令周期划分为几个不同的阶段，每个阶段所需的时间称为机器周期，又称CPU周期或基本周期，通常等于取指时间**

**3、时钟周期（也称为时钟脉冲、T周期、主振周期、主频周期）是时钟频率（主频）的倒数**

**4、一个指令周期由若干个机器周期组成，每个机器周期由若干个时钟周期组成。**

* **波特率、比特率的计算（PPT第八章第26页）**

**利用串行方式传送字符，每秒钟传送的比特位数常称为波特率，每秒钟传送的信息量（有效数据位）称为比特率。假设数据传送速率是120个字符/秒，每一个字符格式规定包含10个比特位（起始位、停止位、8个数据位）**

## 简答题和应用题

* **计算机硬件系统基本组成部件及相互间的关系。**

**原始数据**

**计算结果**

**输出设备**

**计算步骤**

**输输入设备**

**数据**

**地址**

**结果**

**运算器**

**指令**

**存储器**

**控制器**

* **立即寻址，直接寻址，间接寻址，寄存器寻址，寄存器间接寻址，变址寻址、基址寻址、相对寻址，要求掌握以上寻址方式中有效地址的计算，能够根据有效地址找到操作数，以上寻址方式的特点**

**PPT第四章39页**

* **CPU的功能和CPU的组成**

**1、CPU的功能：数据加工**、**时间控制**、**操作控制**、**指令控制。**

**2、CPU的组成：运算器、控制器、cache。**

* **CPU内控制器的组成和控制器的功能**

**1、控制器的功能：取指令**、**分析指令、执行指令、控制程序和数据的输入与结果输出、对异常情况和某些请求的处理**

**2、控制器的组成：程序计数器PC、指令寄存器IR、指令译码器或操作码译码器、脉冲源及启停线路、时序控制信号形成部件**

* **指令的执行过程，如MOV r0, r1和ADD r9, r0 的执行过程（取指令和执行指令）**

**PPT第六章23页。**

* **输入/输出控制方式（5种），各自的特点**

**1>程序直接控制(programmed direct control)方式：**

**优点：控制方式简单**

**缺点：**

**1. CPU和外设只能串行工作，CPU与I/O设备的速度不匹配，CPU大量时间都处于等待、空闲状态，浪费CPU时间, 特别是传送批量数据。只能适于传输率高的外设。**

**2. 只能在程序里预定某个特定的设备和与设备联系的特定时间，不能处理突发事件。**

**2>程序中断传送(program interrupt control)方式**

**1、在一定程度上实现了CPU和外围设备的并行工作。**

**2、对于磁盘、磁带等工作频率较高的外设，采用程序中断方式将造成信息丢失。**

**3>直接存储器存取(direct memory access)方式**

**1、对外设的管理和某些操作的控制仍由CPU承担，由于在大中型计算机系统中，系统所配备的外设种类多、数量大，因此对外设的管理和控制就越来越多，越来越复杂。**

**2、大容量外存的使用，使主存和外存之间的数据流量大幅度增加，有时还需要多个DMA同时使用，引起访问主存的冲突增加。**

**4>I/O通道控制(I/O channel control)方式**

**1、通道能独立地执行用通道命令编写的输入输出控制程序，产生相应的控制信号送给由它管辖的设备控制器，继而完成复杂的输入输出过程。**

**2、I/O通道具有自己的指令系统，并能实现指令所控制的操作，具备处理机的功能。但不是一个完全独立的处理机，只是从属于CPU的一个专用I/O处理器。**

**5>外围处理机(peripheral processor unit)方式**

**1、结构更接近于一般处理机，甚至就是一般小型通用计算机或微机。它可完成I/O通道所要完成的I/O控制，还可完成码制变换、格式处理、数据块的检错、纠错等操作。**

**2、基本独立于主机工作。**

* **中断的执行过程**

**1、在程序中安排一条指令，发出START信号启动外围设备，然后机器继续执行程序。**

**2、当外围设备完成数据传送的准备后，便向CPU发“中断请求”信号。**

**3、CPU接到请求后若可以停止正在运行的程序，则在一条指令执行完后，转去执行中断服务程序，完成传送数据工作。通常传送一个字或一个字节，传送完毕后仍返回原来的程序。**

* **DMA与中断相比，各自的特点是什么？**

1、**中断方式是通过程序切换进行，CPU要停止执行现行程序转去执行中断服务程序，在这一段时间内，CPU只为外设服务。DMA控制是硬件切换，CPU不直接干预数据交换过程，只是在开始和结束时借用一点CPU时间，大大提高了CPU的利用率，系统的并行性较高。**

**2、对中断的响应只能在一条指令执行完成时进行，而对DMA的响应可以在指令周期的任何一个机器周期结束时进行。**

**3、中断具有对异常事件的处理能力，而DMA模式主要用于需要大批量数据传送的系统中。**

* **集中式总线仲裁有哪几种方式？各种方式的特点**

**链式查询方式：**

**主要特征是将总线允许信号BG（总线允许（总线响应））串行地从一个部件（I/O接口）送到下一个部件，若BG到达的部件无总线请求，则继续下传，直到到达有总线请求的部件为止。**

**计数器定时查询方式：**

1. **计数可以从“0”开始，各设备的优先次序与链式查询方式相同**

**2、计数可以从终止点开始，各设备使用总线的优先级相同，优先次序可方便改变，对电路故障不如链式查询方式敏感**

**独立请求方式**

**1、响应时间快**

**2、对优先次序的控制相当灵活**

**3、当代总线标准普遍采用独立请求方式**

* **易失性存储器有哪些？非易失性存储器有哪些？各自的特点**

**易失性存储器：**

**静态随机存储器(SRAM)**

**动态随机存储器(DRAM)**

**（可以随机地按指定地址向存储单元存入或读出、或改写或删除信息，并且无论向哪个地址进行读写操作所需要的时间完全相等的存储器）**

**非易失性存储器：**

**掩模ROM(MROM)**

**可编程ROM(PROM)**

**可擦可编程ROM(EPROM)**

**可电擦可编程ROM(EEPROM)**

**(在正常工作时只能随机读出已存储的信息而不能写入新的信息)**

* **基于所给正数或负数，求其原码、反码、补码。由机器码能求真值**

**PPT第三章21页**

* **补码加减法的溢出判别**

**PPT第三章38页**

* **根据给定多项式，求CRC码**

**PPT第三章95页**

* **cache命中率和平均访问时间， cache-主存系统的效率**

**1、设cache的存取时间为tc，命中率为h，主存的存取时间为tM，则具有cache的存储器的平均存取时间=h•tc+(1-h) •(tM+tC)**

**2、主存系统的效率= tc/(访存的平均时间)**

* **存储器容量的扩展，能够说明需要的芯片数，所需的扩展方式，每组芯片的地址范围**
* **存储器容量，存储器地址范围和需要的地址线、数据线条数之间的计算**
* **求CPI、MIPS速率、程序执行时间T、指令周期、机器周期、时钟周期。**

**1、CPI：指令平均CPU周期数**

**2、指令周期是完成一条指令所需的时间，包括取指令、分析指令和执行指令所需的全部时间。**

3、完成一个基本操作所需要的时间称为机器周期

**4、时钟周期（也称为时钟脉冲、T周期、主振周期、主频周期）是时钟频率（主频）的倒数**

**PPT第6章第10页**

* **采用FIFO算法、LRU算法，用列表法求两种策略的命中率。**

**PPT第五章66页**

* **指令系统中，如何在给定格式要求下，安排对应数量的零地址指令、一地址指令、二地址指令等，会计算指令条数。已知指令条数，会计算地址位数。**

**PPT第四章第8页**

* **注意：掌握做过的例题、练习和作业！**