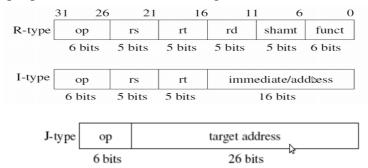
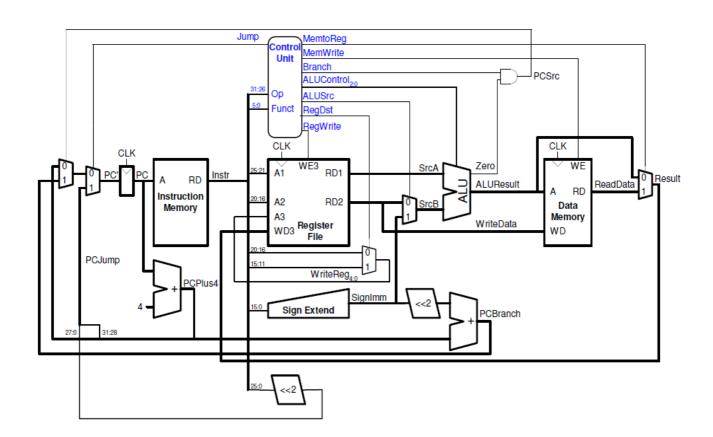
Prova 3 – Inf251 – Prof. Ricardo Ferreira -11/02/2014

Nome e Matricula:

Definições: Suponha que as instruções MIPS tenham o opcode: 000xxx LW, 001xxx ST, 010xxx ALU, 011 ADDI, 100xxx BEQ, 101xxx BLT, 110xxx JUMP. O campo FUNC para ADD xxx000, SUB xxx001, AND xxx010. Suponha que para escrever no banco de registros ou memória, o sinal WE deve ser igual a 1.



- 1- Monociclo ou SingleCiclo
- a) Marque no DATAPATH as linhas que são usadas para a execução da instrução LOAD LW. Escreva 0, 1 e X nos sinais de controle para indicar quais devem ser seus valores para executar o LOAD.
- b) Quais sinais de controle podem assumir qualquer valor (X) para a execução da Instrução STORE. SW. Explique porque e cite uma (ou mais) instrução(s) onde os valores destes sinais deve ser 1 ou 0 (e justifique).

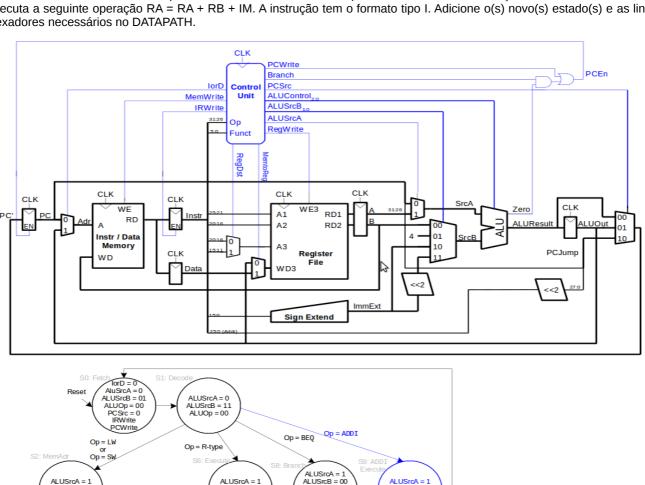


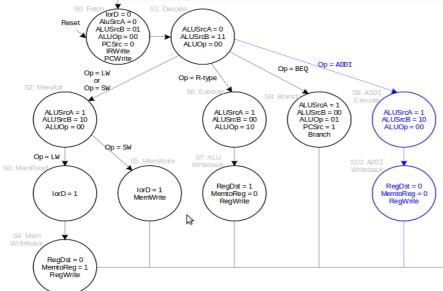
2- Codifique o trecho abaixo e, binário. Suponha que R3 tenha o valor 8 (não é necessário dividir por 4 para acessar as posições da RAM). Qual o valor da RAM no final da execução ?

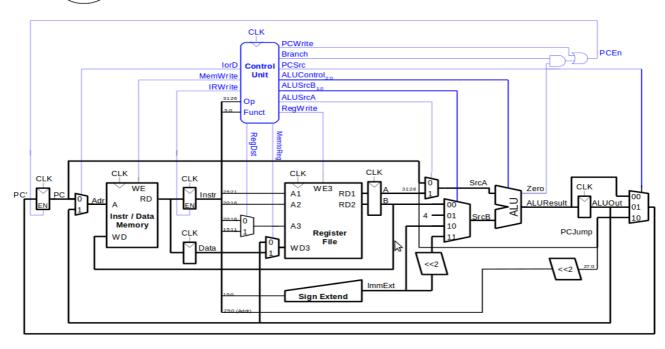
| endereço | dados |
|----------|-------|
| 0        | 20    |
| 4        | 8     |
| 8        | 2     |
| 12       | 2     |

|              | Codificação em Binário |
|--------------|------------------------|
| Lw r2,0(r3)  |                        |
| Lw r1,4(r3)  |                        |
| Add r1,r2,r1 |                        |
| St r2,0(r1)  |                        |

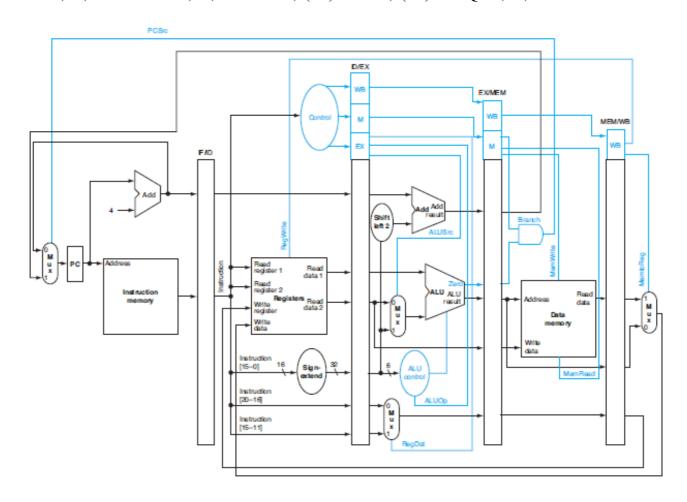
3 - a) Marque no DATAPATH da multiciiclo quais as linhas estão sendo usadas e os sinais de controle (0,1 ou X) para durante a execução do quarto ciclo para o processamento da instrução LOAD. Justifique quais os sinais podem são irrelevantes (valor X). b) O que deve ser modificado na maquina de estado e no DATAPATH para incluir uma nova instrução 111xxx ADDL RA,RB,IMM que executa a seguinte operação RA = RA + RB + IM. A instrução tem o formato tipo I. Adicione o(s) novo(s) estado(s) e as linhas, multplexadores necessários no DATAPATH.

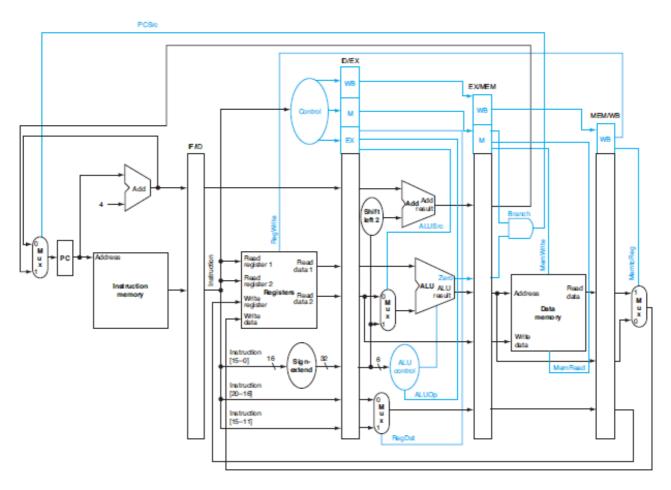






4- Marque quais as linhas ativas e os sinais de controle (0,1,X) no MIPS pipeline durante o 5 ciclo de execução do código (ADD é a primeira instrução que irá executar, BEQ é a ultima) ADD R1,R2,R3 SUB R4,R2,R3 LW R1,0(R3) SW R7,4(R8) BEQ R2,R3, 10





5- Escreva um programa em ASSEMBLER para calcular o resto da Divisão Inteira de R1/R2. Suponha que R1 seja maior que R2. Preserve os valores de R1 e R2. O resultado deve ser escrito em R3.

## Diagramas adicionais

