

Prova 2 – Inf251 – 2015 – Nome e Matricula \_\_\_\_\_

1) (8 pontos) Projete com portas lógicas e flipflops uma máquina de estados que faça a sequência  $3 \rightarrow 2 \rightarrow 4 \rightarrow 2 \rightarrow 7 \rightarrow 3 \rightarrow 2 \rightarrow 4 \rightarrow 2 \rightarrow 7 \rightarrow \dots$

(a) Desenhe o diagrama de estados (b) Tabela (c) Funções (d) Circuito com portas e Flipflop.

2) (8 pontos) Projete com memória RAM e flipflop uma máquina de estados com duas entradas C1 e C0, que faça a sequência

C1=0,C0=0 : Seq  $6 \rightarrow 4 \rightarrow 6 \rightarrow 4 \rightarrow \dots$

C1=0,C0=1 : Seq  $3 \rightarrow 2 \rightarrow 4 \rightarrow 2 \rightarrow 3 \rightarrow 2 \rightarrow 4 \rightarrow 2 \rightarrow \dots$

C1=1,C0=0 : Seq  $6 \rightarrow 3 \rightarrow 6 \rightarrow 3 \rightarrow \dots$

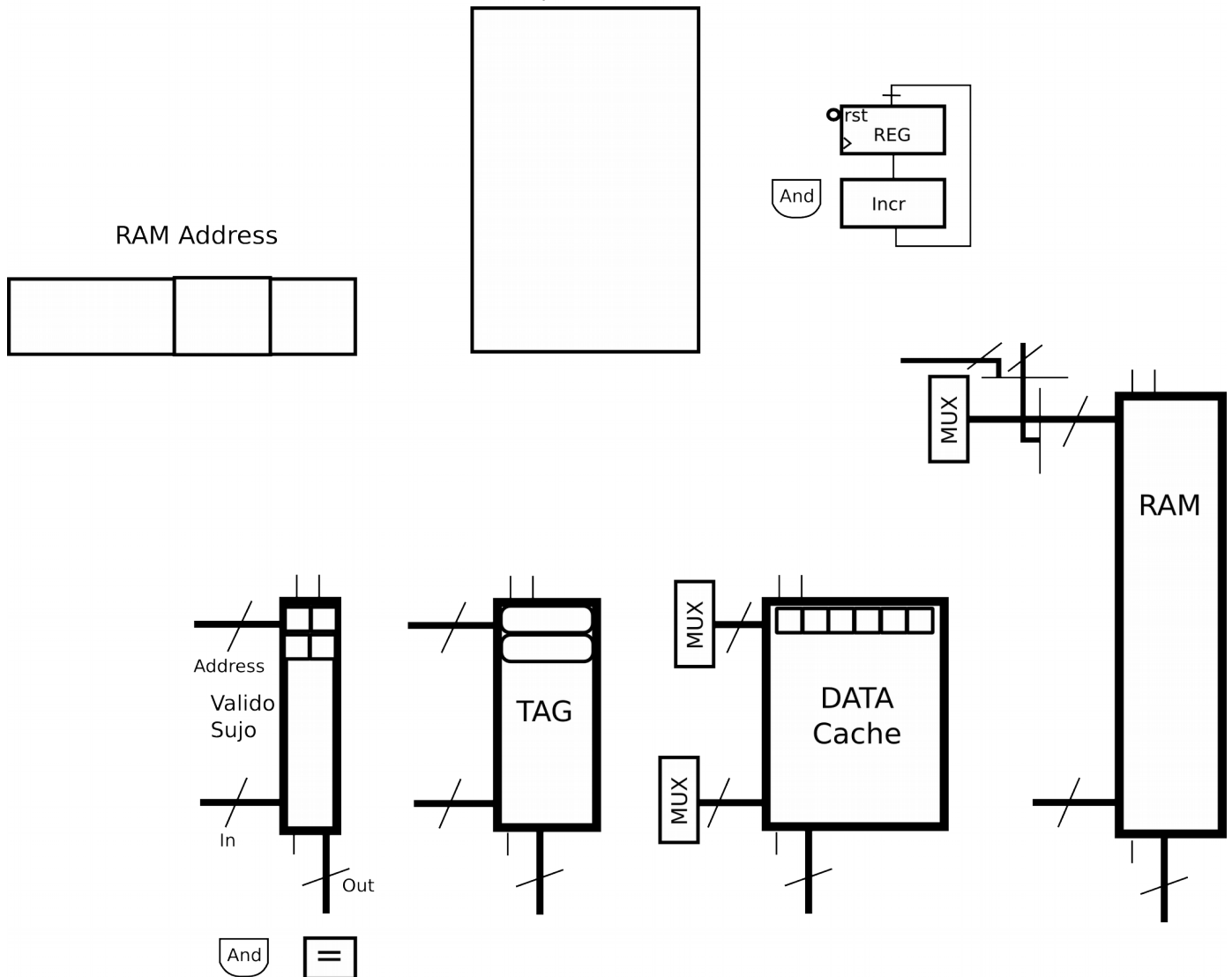
(a) Desenhe o diagrama de estados. Qual o tamanho da memória (largura em bits e numero de linhas) ?

(b) Preencha as linhas da memória necessárias para que o sistema funcione corretamente

(c) Desenhe o circuito com a RAM, as entradas e os flipflops de estados.

3) (8 pontos) **Complete as linhas** para a Cache com Write-Back para uma RAM 512 Kbytes com uma cache de 256 bytes organizada em blocos de 16 bytes. Suponha a memória em bytes. Quantas entradas e saídas deve ter a máquina de estados e qual a função de cada uma delas ? **Não precisa desenhar o diagrama de estados.**

FSM - Máquina de Estados



4) (8 pontos) Projete uma cache com L1 e L2 somente LEITURA !! A cache L1 tem sua máquina de estados, caso não esteja na cache L1, irá pedir para a cache L2. A cache L2 terá outra máquina de estados e caso não esteja na cache L2 que a L2 irá buscar na memória. Quando a L1 precisa buscar na L2, a saída REQUEST da L1 avisa a L2 e a L2 tem uma saída ACK que avisa para L1 quando o dado estará disponível para L1. Depois de receber o ACK, em 8 ciclos os dados serão transmitidos da L2 para L1. A L2 funciona semelhante ao sistema visto em aula em relação a RAM, senão está na L2, busca o bloco na RAM. Como não tem escrita, não precisa substituir o bloco, pode escrever por cima.

(a) Desenhe as conexões para o sistema funcionar e mostre quantos bits tem cada linha (verso da folha)

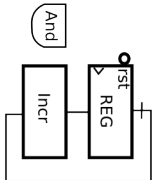
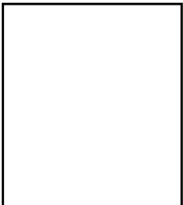
(b) Quais serão as saídas e entradas de cada uma das máquinas ?

(c) Desenhe as duas máquinas de estados (diagrama apenas).

	X0			
	0	1	3	2
X2	4	5	7	6
	X1			

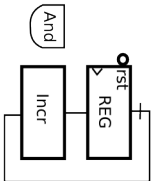
Entradas =  
Saídas =  
Estados =

FSM - Máquina de Estados

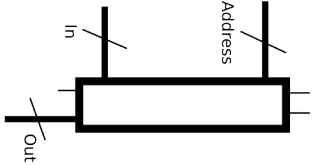
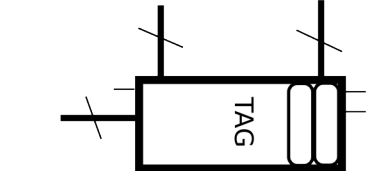
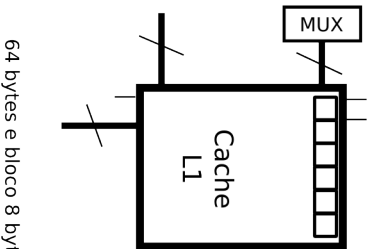
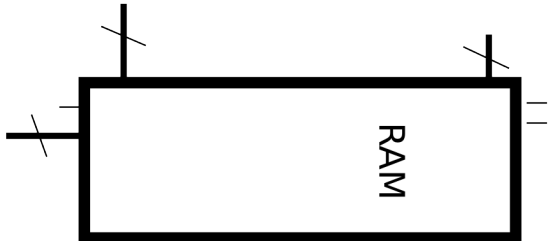


Entradas =  
Saídas =  
Estados =

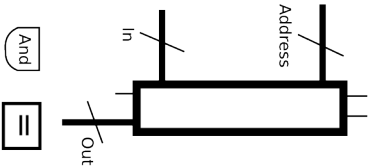
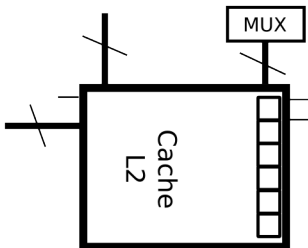
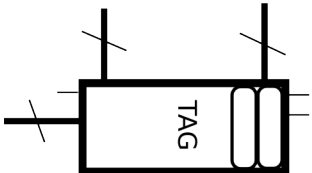
FSM - Máquina de Estados



RAM Address = 64K bytes



64 bytes e bloco 8 bytes



512 bytes e bloco 8 bytes