



تمرین سری ۶ مبانی مدارهای الکتریکی و الکترونیکی

استاد: دکتر سمیه کوهی

مهلت تحویل: روز ۱۱/۰۳

دانشگاه صنعتی شریف

نیمسال اول ۱۴۰۱-۱۴۰۲

سوال ۱: تابع $F = AB + ACE + DE + DCB$ را با استفاده از منطق

CMOS static پیاده سازی کنید.

سوال ۲: با استفاده از منطق Transmission Gate و CMOS ایستایک

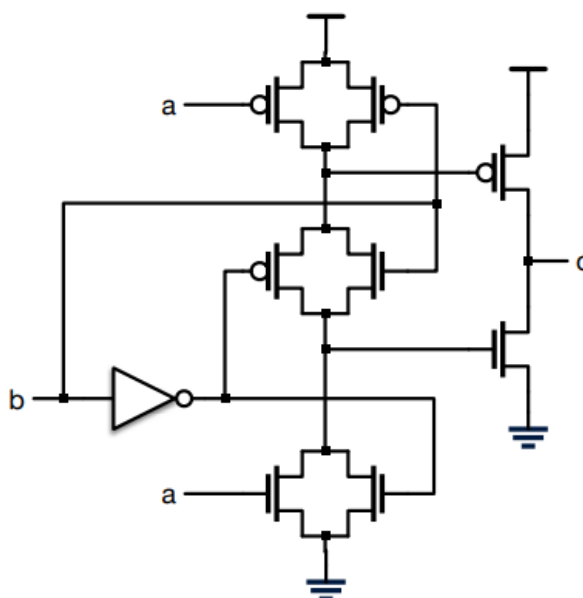
Full Adder طراحی کنید.

سوال ۳: مدار شکل زیر چه تابعی را پیاده سازی می کند. (این مدار یک مدار

معروف است و کاربرد آن را نیز ذکر کنید).

این پیاده سازی نسبت به پیاده سازی عادی این مدار یک سری برتری دارد.

برتری های این طراحی را تحلیل کنید.



سوال ۴: فرض کنید می خواهید تابعی را پیاده سازی کنید که *majority voting* انجام می دهد . (بین ورودی ها اگر تعداد 0 ها بیشتر باشد خروجی 0 و در غیر این صورت 1 است) با استفاده از منطق *CMOS* ایستا مداری برای 3 ورودی طراحی کنید.

سوال ۵: یک لچ با خواص زیر طراحی کنید:

- ورودی های *D , Clock, Set, Reset*
- خروجی $\sim Q$
- *Active high asynchronous reset*
- *Active high synchronous set*

Reset	Clock	Set	$\sim Q$
1	Don't care	Don't care	1
0	1	1	0
0	1	0	Load new $\sim D$
0	0	Don't care	Retain previous $\sim Q$

سوال ۶: مدار زیر را در نظر بگیرید. این مدار ، مدار یک MUX دو به یک است که با استفاده از $Transmission\ gates$ ساخته شده است. سیگنال $\sim pickX$ با استفاده از یک گیت NOT ساخته شده است که 2 واحد زمانی تاخیر دارد. به نمودار زمانی زیر نگاه کنید و out را رسم کنید. در کدام نواحی out در حالت $undefined$ قرار میگیرد.

