



# تمرین سری ۵ مدارهای الکتریکی و الکترونیکی

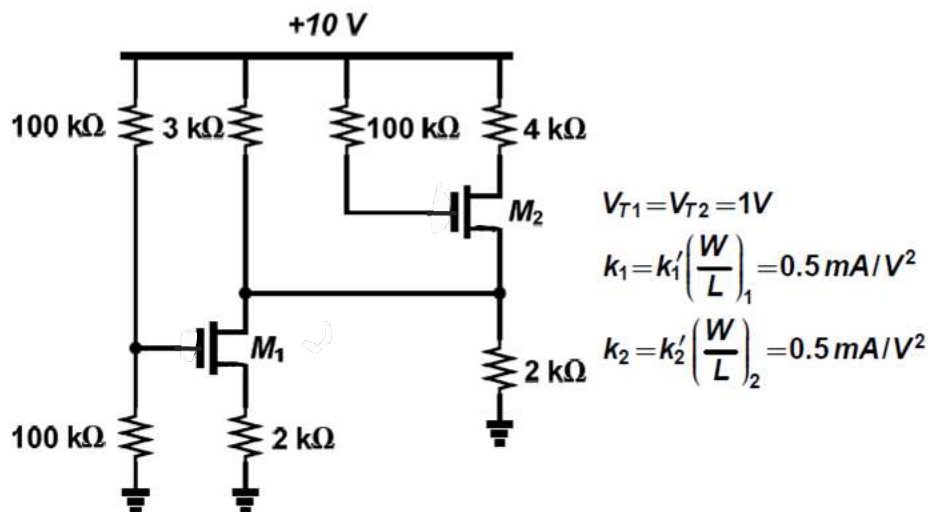
## دانشگاه صنعتی شریف

استاد درس : دکتر سمیه کوهی

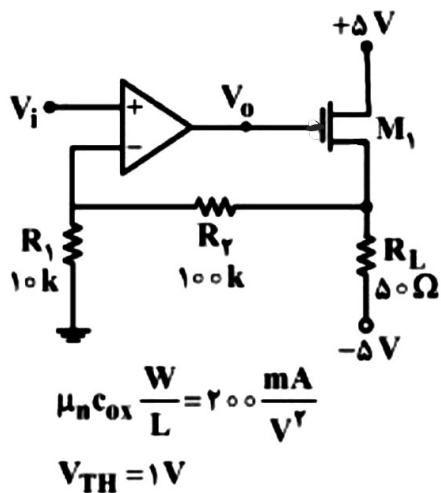
نویسنده : محمد علی پشنج

نیمسال اول ۱۴۰۰-۱۴۰۱

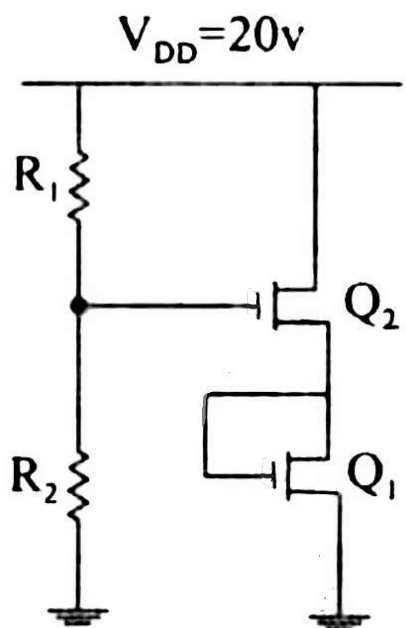
۱- در مدار شکل زیر وضعیت کار دو ترانزیستور را به همراه نقطه ی کار آنها بدست آورید.



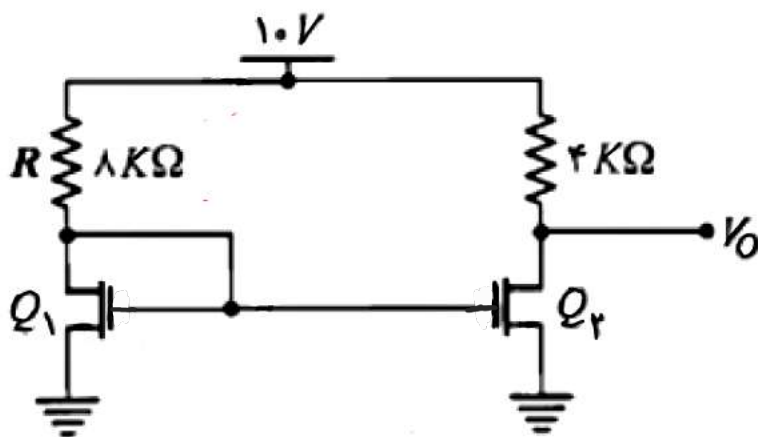
۲- در مدار زیر ترانزیستور  $M_1$  در ناحیه ی اشباع بایاس شده و تقویت کننده عملیاتی ایده آل است. مقدار ولتاژ خروجی تقویت کننده ی عملیاتی به ازای  $V_i = 0$  چند ولت است؟



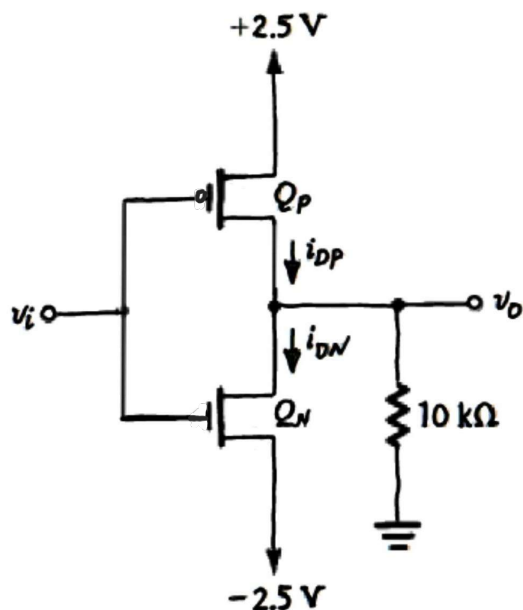
۳- در مدار شکل زیر  $K = 0.25 \text{ mA/V}^2$  و  $V_t = 2 \text{ V}$  است. برای اینکه جریان درین  $Q_1$  برابر  $1 \text{ mA}$  باشد، نسبت  $R_1/R_2$  چقدر باید باشد؟



۴- دو NMOS مشابه با  $V_T = 1 \text{ V}$  و  $K = 1 \text{ mA/V}^2$  و به صورت شکل زیر به هم وصل شده اند. ولتاژ خروجی  $V_O$  چند ولت است؟



۵- در مدار شکل زیر، ترانزیستور PMOS و NMOS با  $K=1 \text{ mA/V}^2$  و  $V_{tn} = -V_{tp}=1\text{V}$  می باشد. مقدار  $V_o$  به ازای  $V_i$  های ۰ و  $2/5$  و  $-2/5$  را محاسبه نمایید.



- ۶- با استفاده از گیت های انتقالی (TG) مدارهای زیر را طراحی کنید:
- الف) یک  $1 \times 2$  Decoder طراحی کنید. به کمک حداکثر دو گیت  $1 \times 2$  Decoder (و گیت های دیگر) یک  $2 \times 4$  Decoder بسازید.
- ب) یک Half-adder طراحی کرده و سپس با استفاده و بلاک Half-adder ساخته شده و گیت های دیگر آن را به Full-adder تبدیل کنید.